

Study on carrier transport properties and performance improvement of ultra-thin body Germanium-on-insulator MOSFETs

その他のタイトル	極薄Germanium-on-insulator MOSFETのキャリア輸送特性と性能向上に関する研究
学位授与年月日	2015-09-25
URL	http://doi.org/10.15083/00073045

審査の結果の要旨

氏名 玉 琥

本論文は、Study on carrier transport properties and performance improvement of ultra-thin body Germanium-on-insulator MOSFETs (和訳：極薄 Germanium-on-insulator MOSFET のキャリア輸送特性と性能向上に関する研究) と題し、将来のロジック LSI のための素子として期待されている Ge チャンネル MOSFET、特に Ge-On-Insulator (GeOI) 構造を用いた MOSFET に関して、極薄で高品質の GeOI 構造の形成方法とこの構造上に作製された GeOI MOSFET の電気特性、極薄 GeOI チャンネル中のキャリアの輸送特性、極薄 GeOI MOSFET の特性向上技術に関して、実験的に調べた研究成果を纏めたものであり、全文 7 章よりなり、英文で書かれている。

第 1 章は、序論であり、本研究の背景について議論すると共に、研究の目的、本論文の構成について述べている。

第 2 章は、「Thin body GeOI MOSFETs fabricated by transferring Ge film on III-V substrates」と題し、GaAs およびその上の III-V バッファ層上にエピタキシャル成長させた Ge 薄膜を Si 基板に貼り合せ、GaAs 基板やバッファ層を除去することにより薄膜 GeOI 構造を形成する方法を提案・実証すると共に、この基板上での MOSFET の電気特性を評価した結果について述べている。

第 3 章は、「Mobility improvement of UTB GeOI MOSFETs on flipped Smart-Cut GeOI substrates」と題し、Smart-Cut 法による GeOI 基板の問題点について実験的に明らかにすると共に、そこでの移動度劣化の課題を克服できる新しい方法として、Smart-Cut 法による GeOI 基板を Si 基板に貼り合せ、表裏を反転させた GeOI 基板を形成する手法の提案と実証結果について述べると共に、この方法で作製した GeOI MOSFET の電気特性について示している。

第 4 章は、「Impact of back interface passivation on electrical properties of UTB GeOI MOSFETs」と題し、上記の GeOI 基板の表裏を反転させる方法において、Si 基板と Ge の貼り合せにおける Ge MOS 界面の高品質化が、薄膜 GeOI MOSFET の電気特性に与える効果について述べている。

第 5 章は、「Mobility improvement of UTB GeOI MOSFETs by GeOI thinning using plasma oxidation」と題し、薄膜 GeOI 構造を実現するための GeOI 薄膜化プロセスにおいて、熱酸化の代わりにプラズマ酸化を利用した GeOI MOSFET において、より高い性能が実現できる結果について述べている。

第 6 章は、「Experimental Study on Carrier Transport Properties in Extremely- Thin Body GeOI p-MOSFETs」と題し、上記の技術を総合して、GeOI 膜厚として 25 nm から 2 nm までの GeOI 膜厚の p チャンネル MOSFET の動作を実証すると共に、p チャンネル MOSFET の正孔移動度に与える GeOI 膜厚の影響を系統的に調べ、移動度の温度依存性や表面キャリア濃度依存性、ホール移動度との比較やバックゲートバイアス依存性などの実験結果を通じて、薄膜化に伴う正孔移動度の低下機構について調べた結果を述べている。

第 7 章は、結論と今後の展望を述べている。

以上要するに本論文は、将来のロジック LSI のための素子として期待されている Ge-On-Insulator MOSFET において、極薄膜かつ高品質の Ge-On-Insulator 構造を形成する方法を提案・実証すると共に、Ge-On-Insulator 層の薄膜化及び界面層の性質が電気特性やキャリア輸送特性に与える影響とその機構を明らかにし、特性向上の方向性を提示したものであり、電子工学上、寄与するところが少なくない。

よって本論文は博士 (工学) の学位請求論文として合格と認められる。