

1. 修了年月日 : 2007 年 3 月 22 日
2. 専攻名 : 基盤情報学専攻
3. 氏名 : 七条 真人
4. 学生証番号 : 47-56321
5. 論文題目 : 「二段階成長マイクロチャネルエピタキシーによるSi基板上のIII-V-01 (III-V on insulator) 構造の作製」
「Fabrication of III-V-01 (III-V on Insulator) structures on Si substrates by two step micro-channel epitaxy」
6. キーワード : III-V-01, MBE, GaAs, two step method, micro-channel epitaxy,
7. 指導教員氏名 : 高木 信一
8. 指導教員役職 : 教授
9. 要旨 :

Siプラットフォーム上の高電子移動度III-V MOSFET実現のためには、結晶性の高いIII-V-01 (III-V on Insulator) 構造を実現することが重要である。本論文では、このIII-V-01構造作製手法として、低温バッファ層形成と高温エピ層の絶縁膜上への横方向成長を組み合わせた二段階マイクロチャネルエピタキシー法を提案し、Si基板に形成した熱酸化SiO₂上に、MBE法により、無転位GaAs成長層を横方向成長によって作製することに成功した。Si基板への直接マイクロチャネルエピタキシーは、本研究で初めて成功したものである。作製したGaAs-01の断面TEM像から、平坦な結晶表面(ファセット面)と明瞭な格子像を示す優れた結晶性を確認した。このような構造の作製には、成長条件の最適化、特に低温バッファ層の成長条件が鍵であり、Si上への選択成長とAPD(アンチフェイズドメイン)の抑制を両立させることができる低温バッファ層成長温度が存在することを見出した。また、低温バッファ層の成長レートを低下させることによって、APDの発生が抑制され結晶性が向上できることが明らかとなった。