

# 金属 / $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$ / Ti 積層構造素子の抵抗スイッチング現象

## — Resistance switching in metal / $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$ / Ti device structure —

物質系専攻 66136 根本 匠

指導教員：高木 英典 教授

キーワード：抵抗スイッチング現象，ショットキー障壁，ヒステリシス現象，不揮発性

### 【背景】

近年フラッシュメモリの高性能化に限界が見え始め、これに変わる新たな不揮発性メモリへの需要が急速に高まっている。不揮発性メモリとは電圧印加がない状態においても抵抗値が保持される性質をもつメモリであり、その候補として抵抗変化メモリが注目されている。抵抗変化メモリは、電圧印加により素子抵抗が可逆かつ不揮発的に変化する抵抗スイッチング現象を利用したメモリであり、大容量化、高速応答などが可能でフラッシュメモリを超える応用が期待されている。抵抗スイッチング現象はペロブスカイト酸化物  $\text{Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3$  や二元系遷移金属酸化物  $\text{NiO}$  など酸化物を中心に様々な系において発現することが報告されているが、その物理的なメカニズムは多種多様であることが指摘されている。

抵抗メモリ素子は一般的に金属 / 酸化物半導体 / 金属の積層構造からなる。そのうち金属 / 酸化物半導体界面にショットキー障壁を持つ系については精力的に研究が行われており、印加電圧の極性によって電子を注入または放出することで障壁高さを変化させているというモデルが抵抗スイッチング現象のメカニズムとして提唱されている<sup>[1]</sup>。そこで本研究では市販品であり容易に入手可能な、 $\text{TiO}_2$  に Nb を 0.05 wt% ドープした n 型半導体  $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$  単結晶を用いて、金属 /  $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$  / Ti 積層構造のショットキー界面を持つ素子を作製し抵抗スイッチング現象の既存モデルの妥当性及び問題点について検討した。

金属 /  $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$  / Ti 素子がメモリ素子として機能するためには、不揮発性をもつことが必要である。素子は順バイアス印加により高抵抗状態 (HRS) から低抵抗状態 (LRS) へとスイッチングし、逆バイアス印加により LRS から HRS へとスイッチングする。HRS はメモリ動作を開始させる前の初期状態と同じであると考えられるので長期間にわたって安定であるが、我々のグループでは  $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$  の系において LRS の抵抗値が時間と共に徐々に上昇する現象を観測した。この抵抗値の緩和の詳細を調べることで既存モデルの検証とさらなる微視的起源の解明に向けた指針を得られると期待されるので、本研究では抵抗値緩和を支配するパラメータを明らかにし、不揮発性の起源に関する知見を得ることを目指した。

### 【目的】

金属 /  $\text{Ti}_{1-x}\text{Nb}_x\text{O}_2$  / Ti 積層構造素子を作製し、ショットキー障壁を持つ系の抵抗スイッチング現象に関する既存モデルの妥当性について検証する。また低抵抗状態において素子抵抗が時間と共に緩和していく現象に注目し、抵抗値緩和を支配するパラメータを明らかにすることで不揮発性の起源に関する知見を得ることを目指す。

**【実験方法】**

$Ti_{1-x}Nb_xO_2$  単結晶の表面（研磨面）に、 $Ti_{1-x}Nb_xO_2$  に対しオーミック接合となる Ti 電極を蒸着した素子と、ショットキー接合となる Pt 電極を蒸着した素子をそれぞれ作製した。Ti, Pt はいずれも電子ビーム蒸着法により蒸着した。Ti 電極の場合は Ti の酸化を防ぐため保護電極として Au をさらに蒸着した。また裏面（非研磨面）には Ti を蒸着した。作製された金属 /  $Ti_{1-x}Nb_xO_2$  / Ti 積層構造素子は図 1 のようになる。これらの素子を用いて次の(a) ~ (c)の実験を行った。

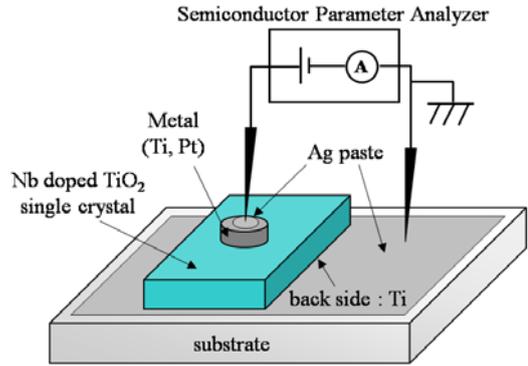


図 1. 金属 /  $Ti_{1-x}Nb_xO_2$  / Ti 素子の構造

(a) 電流電圧特性

作製した素子の直流電流電圧特性の測定を行い、Pt 電極の場合に抵抗スイッチング現象が発現することを確認した。測定には半導体パラメータアナライザー (Agilent4155C) を用いた。

(b) インピーダンスの周波数依存性

LCR メータ (Agilent4284A) を用いて高抵抗、低抵抗それぞれの状態の素子インピーダンスの周波数依存性を測定することにより素子抵抗への界面成分とバルク成分の寄与の分離を試みた。

(c) 経時劣化測定

様々な温度における LRS の抵抗値の緩和を測定した。

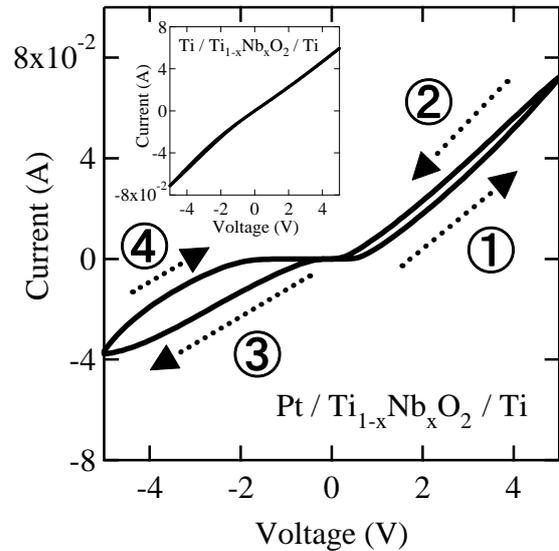


図 2. Pt /  $Ti_{1-x}Nb_xO_2$  / Ti の電流電圧特性

インセット : Ti /  $Ti_{1-x}Nb_xO_2$  / Ti

**【結果と考察】**

金属 /  $Ti_{1-x}Nb_xO_2$  / Ti 積層構造素子（金属 = Ti, Pt）の室温における直流電流電圧特性を図 2 に示す。金属 = Ti（インセット）の場合には Ti /  $Ti_{1-x}Nb_xO_2$  界面はほぼ純粋なオーミック接合となり電流電圧曲線にヒステリシスはなく、抵抗スイッチング現象は発現しない。一方、金属 = Pt の場合には電流電圧曲線にヒステリシスを示すので抵抗メモリ素子となり得る。素子は順（正）バイアス印加で HRS から LRS (① → ②) へ、逆（負）バイアス印加で LRS から HRS (③ → ④) へとスイッチングする。この結果は金属 / 酸化物半導体界面のショットキー障壁が抵抗スイッチング現象に重要であるという既存のモデルと一致する。

Pt /  $Ti_{1-x}Nb_xO_2$  / Ti 素子の複素インピーダンスの周波数依存性をコールコールプロットとして図 3 に示す。

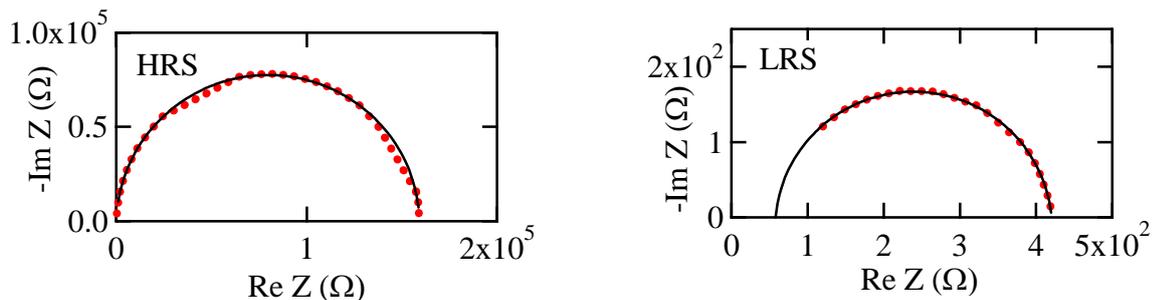


図 3. インピーダンスの周波数依存性 (左図 HRS 右図 LRS)

点 : 測定値 実線 : フィッティングカーブ

HRS では抵抗とキャパシタンス成分の並列回路に見られる半円型となった。インピーダンスは Pt /  $Ti_{1-x}Nb_xO_2$  ショットキー界面成分と  $Ti_{1-x}Nb_xO_2$  バルク成分のみが直列接続されたものである、というモデル回路を仮定すると、 $Ti_{1-x}Nb_xO_2$  バルク成分の寄与は  $Ti / Ti_{1-x}Nb_xO_2 / Ti$  素子のインピーダンス測定より推測できる。その結果インピーダンスの実軸成分はおよそ数十 $\Omega$ であり、図 3 左図から読み取れる全インピーダンスの実軸成分 $\sim 10^5 \Omega$ と比較すると極めて小さい、これは Pt /  $Ti_{1-x}Nb_xO_2 / Ti$  素子は HRS においてショットキー界面の抵抗成分が支配的となっていて、バルクの抵抗成分は無視できるほど小さいことを示している。一方 LRS では半円にならないが、円の一部と考えられるこの図形を外挿すると  $Re Z = 60\Omega$ 付近に実軸との交点を持ち、これはバルクの  $Ti_{1-x}Nb_xO_2$  の抵抗値とほぼ一致する。したがって抵抗スイッチング現象は Pt /  $Ti_{1-x}Nb_xO_2$  界面の抵抗変化により発現すると考えられ、モデルとの整合性を確認できた。

Pt /  $Ti_{1-x}Nb_xO_2 / Ti$  素子の、LRS における抵抗値緩和速度の温度依存性を図 4 に示す。縦軸は  $t=0$  における抵抗値を 1 として規格化したもので、無次元である。どの温度においても抵抗値は時間とともに高くなっていくが、高温になるにつれ緩和が早くなることがわかる。よって緩和の過程としては界面準位のトラップサイトに捕獲された電子の熱的な励起が考えられる。この熱励起により界面準位の電子が放出されるが、温度が高いほど緩和も速くなる。電子の放出が進み界面準位にトラップされた電子の濃度が低くなると励起される電子の割合が少なくなり、抵抗値は飽和する。

## 【結論】

金属 /  $Ti_{1-x}Nb_xO_2 / Ti$  積層構造素子を作製し、ショットキー障壁を持つ系の抵抗スイッチング現象発現のメカニズムに関して、既存のモデルである界面準位への電荷の注入-放出モデルを仮定して検証を行った。電流電圧特性とインピーダンスの解析から、ショットキー接合面に界面準位が形成され、電圧印加により電荷が出入りする事で界面抵抗が切り替わり抵抗スイッチングが発現することが確認でき、モデルの妥当性を示した。また LRS 抵抗値経時劣化の温度依存性の測定から、不揮発性の起源となる界面準位へ蓄積された電荷は熱励起により放出されることがわかり、既存の界面モデルに補正が必要であることを指摘した。

## 【参考文献】

[1] A. Sawa *et. al.*, *Appl. Phys. Lett.*, **85**, 4073 (2004)

## 【学会発表】

日本セラミックス協会第 19 回秋季シンポジウム (山梨大学 2006 年 9 月)

日本セラミックス協会 2007 年年会 (武蔵工業大学 2007 年 3 月)

第 68 回応用物理学会 (北海道工業大学 2007 年 9 月)

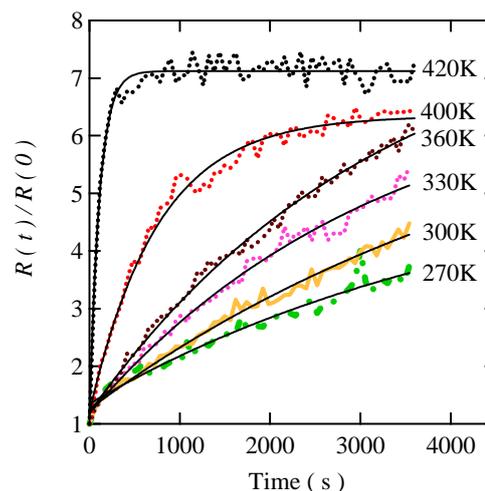


図 4. LRS の抵抗値の経時劣化の温度依存性  
縦軸は  $t=0$  における抵抗値を 1 として規格化  
点：測定値 実線：フィッティングカーブ