

修士論文

**SiGe 薄膜を用いた平面型ユニレグ熱電変換デバイスの
作製と性能評価**

2021 年 1 月 28 日 提出

指導教員 野村政宏 准教授

東京大学 工学系研究科 電気系工学専攻
37-196467 小池 壮太

目次

第 1 章	序論	1
1.1	研究背景	1
1.2	熱電変換	2
1.2.1	熱電発電の原理	2
1.2.2	熱電変換効率と性能指数	3
1.2.3	様々な熱電変換材料	4
1.2.4	熱電変換デバイスの構造	8
1.3	本研究の目的	12
1.4	本論文の構成	12
第 2 章	固体中のナノスケール熱伝導	13
2.1	固体中の熱伝導	13
2.2	フォノン輸送	14
2.2.1	フォノンの分散関係	14
2.2.2	フォノン比熱	15
2.2.3	フォノン散乱機構	15
2.3	ナノスケールにおけるフォノン輸送	19
2.3.1	弾道的フォノン輸送	19
2.3.2	累積熱伝導率	20
2.3.3	Si 材料の熱伝導率の低減	21
第 3 章	試料作製と測定手法	23
3.1	熱電デバイスの作製手順	23
3.1.1	プロセスの概要	23
3.1.2	ウェハ洗浄	25
3.1.3	熱処理	25
3.1.4	フォトリソグラフィ	25

3.1.5	金属蒸着	26
3.1.6	反応性イオンエッチング	27
3.1.7	気相フッ酸エッチング	28
3.1.8	デバイス性能の測定	30
3.2	電気測定試料の作製と解析	31
3.2.1	サンプルの構造と測定法	31
3.2.2	電気特性の解析方法	32
3.3	熱伝導測定試料の作製と解析	34
3.3.1	サンプルの構造と測定法	34
3.3.2	熱輸送特性の解析方法	37
第 4 章	研究結果と考察	39
4.1	SiGe 薄膜の電気特性	39
4.1.1	キャリア濃度測定	39
4.1.2	配線抵抗の寄与	39
4.1.3	SiGe 薄膜長さによる電気抵抗の依存性と界面電気抵抗	40
4.2	SiGe 薄膜の熱輸送特性	41
4.3	平面型 SiGe 熱電デバイスの性能評価	42
4.4	シミュレーションによるデバイス構造設計	44
4.4.1	シミュレーションモデルの概要	44
4.4.2	熱電デバイスの構造最適化	45
第 5 章	結論と展望	49
参考文献		51
本研究に関する学会発表・学術論文		55
謝辞		57

目次

1.1	熱電発電機構の模式図	2
1.2	最大変換効率の ZT 依存性	4
1.3	熱電性能のキャリア濃度依存性	5
1.4	高性能なバルク熱電材料	6
1.5	自然超格子材料	7
1.6	量子井戸構造におけるゼーベック係数	7
1.7	BT/BST 超格子	8
1.8	垂直型熱電デバイスの構造	9
1.9	平面型熱電デバイスの構造	10
1.10	平面型熱電デバイス内の熱の流れ	11
1.11	ユニレグ・バイレグ熱電デバイス構造	11
2.1	Si と Ge 中におけるフォノンの分散関係	15
2.2	フォノンの散乱機構	16
2.3	Umklapp 散乱	17
2.4	SiGe の組成による熱伝導率の変化	18
2.5	様々なフォノン散乱による熱伝導率への影響	19
2.6	材料の微細化によるフォノン伝導の変化	20
2.7	Si と SiGe の累積熱伝導率	20
2.8	ナノワイヤ化による熱伝導率の低減	21
2.9	SiGe ナノワイヤ	22
3.1	熱電デバイス作製のプロセスフロー	24
3.2	TEG の GDS デザイン	26
3.3	RIE の進行の様子	28
3.4	VHF 処理の進行の様子	29
3.5	作製した熱電デバイス	30

3.6	熱電デバイスの測定系	31
3.7	ホール効果測定用サンプル	31
3.8	電気測定用サンプル	32
3.9	界面電気抵抗と実際のコンタクトエリア	33
3.10	界面電気抵抗のシミュレーションモデル	33
3.11	界面電気抵抗の解析方法	34
3.12	TDTR 測定用サンプルの SEM 像	35
3.13	TDTR 測定の原理と測定系	36
3.14	TDTR 測定用のシミュレーションモデル	37
3.15	TDTR 測定のフィッティング	38
4.1	電気測定用サンプルの配線抵抗	40
4.2	電気抵抗の SiGe 薄膜長さ依存性	41
4.3	SiGe の熱伝導率と薄膜長さの関係	42
4.4	SiGe の熱伝導率と薄膜長さの関係	43
4.5	SiGe の熱伝導率と薄膜長さの関係	44
4.6	デバイスシミュレーションモデルの概要	45
4.7	2 種類の配線構造と面内温度差	46
4.8	単位面積当たりの開放電圧	46
4.9	最適デバイス構造における最大出力電力密度	47

表目次

3.1	イオン注入の条件	23
3.2	スパッタの条件	27
3.3	RIE の条件	27
4.1	ホール効果測定によって得られたキャリア濃度と電気伝導率	39

第 1 章

序論

1.1 研究背景

持続可能な社会の実現に向けた、温室効果ガス排出量削減に関する取り組みは近年さらなる加速を見せている。これに関連して再生可能エネルギーの導入が盛んにおこなわれているが、人類がつくりだしているエネルギーの半分以上は廃熱として捨てられているのが現状である。エネルギー効率の改善の観点から、このように無駄に捨てられる熱エネルギーを減らす必要がある。そこで、熱を直接電気に変換できる熱電変換が注目を集めている。特徴として、構造がシンプルであり、蒸気タービン発電などと違い機械的可動部が無いため耐久性が高く、また騒音が無いことも利点である。しかし、電気や光と比べて熱を操ることは容易ではなく、太陽電池や燃料電池などに比べて発電効率は低い。温度差が大きいほどより多く発電できるため、これまで工場などにおいて数百度から数千度の廃熱を回収する用途で用いられてきたが、電気自動車の台頭により自動車で発生する 200 度以下の比較的低い温度の廃熱を回収する用途でも利用されることが期待され、盛んに研究が行われている [1, 2, 3, 4]。

また、熱電変換は環境発電としての利用も注目を集めている [5, 6]。環境発電とは、環境中に存在する振動や熱のような今まで未利用だった微小エネルギーから発電するというコンセプトで、様々な情報を人手を使わずセンサーで取得するセンサー社会化が進む中で、省電力機器の自立型電源としての応用が期待されている [7]。環境発電には振動、光、電磁波など様々なエネルギーが用いられるが、熱エネルギーを利用する熱電変換も注目される技術の一つであり、メンテナンスフリーで耐久性に優れる特長が生かされるといえる。

1.2 熱電変換

1.2.1 熱電発電の原理

金属や半導体中ではキャリアが自由に動き回り、電気だけでなく熱も運んでいく。ゼーベックは 2 種類の金属を接合し、その接点を熱すると金属の両端に電圧が生じることを見出した。反対に、ペルチェは異種金属を接合し両端に電圧を加えると、接合部との間に温度差が生まれることを発見した。前者の現象をゼーベック効果、後者をペルチェ効果と呼ばれる。

熱電発電に用いられるゼーベック効果は、温度勾配が材料に印可されたときに高温側で生成したキャリアが拡散現象によって低温側に移動することで電圧を生じる現象である。しかし、金属はキャリア濃度が非常に高く、一般的に熱を通しやすい。熱電変換は温度差から電圧を生じる現象であるので、温度差を保つため熱を通しにくい材料が好まれる。そこで電気を通し、金属と比較して熱を通しづらい半導体材料が注目され、熱電材料研究の主流となっている。

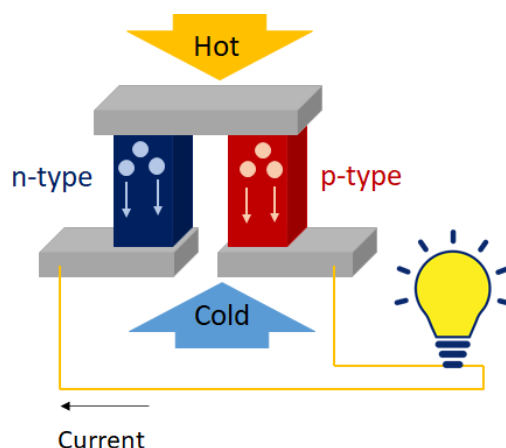


図 1.1 一般的な熱電発電機構の模式図。π型熱電モジュールと呼ばれ、n、p 型半導体を用いて用いる。

熱電変換素子は、一般的に n 型半導体と p 型半導体を図 1.1 のように金属配線で接続することで構成される。ゼーベック効果により、n、p 型半導体中で電子、正孔の拡散が起こり、電気を取り出すことができる。ゼーベック効果により生じる電圧、熱起電力 V は次式のように表せる。

$$V = S \Delta T_{Env} \quad (1.1)$$

ここで、 S はゼーベック係数、 ΔT_{Env} は環境に存在する温度差である。ゼーベック係数は材料固有の値であり、キャリア濃度 n に対して次式のように定義される。

$$S = \frac{k_B}{e} \left(-\log \left(\frac{n}{n_0} \right) + \delta \right) \quad (1.2)$$

$$n_0 = \frac{1}{2} \left(\frac{2mk_B T}{\pi \hbar^2} \right)^{\frac{3}{2}} \quad (1.3)$$

ここで、 δ は運動項であり、1 程度の定数である。この式はキャリア濃度が小さくなるほどゼーベック係数が増大することを物語っている。つまり、材料に一定の温度差が印可されている状況で熱起電力を大きくするためには、キャリア濃度の小さい材料が有利であるといえる。

ゼーベック効果の逆現象であるペルチェ効果について、図 1.1 と同様に n 型、p 型半導体を接続し外部から電圧を印可すると、半導体と金属間をキャリアが移動する際にエネルギーの放出・吸収が起こり、発熱・放熱が発生する。これにより材料両端に温度差が生じる。熱電変換と同じく駆動部を持たないので静穏で振動がないことが利点であり、主に冷凍機やデバイスの冷却などに応用されている。

1.2.2 熱電変換効率と性能指数

熱電変換技術の応用がニッチ産業に限られているのは、変換効率の低さが理由であるといえる。熱電変換の最大変換効率 η_{max} は次式で表せる。

$$\eta_{max} = \frac{T_h - T_c}{T_h} \frac{\sqrt{1 + ZT} - 1}{\sqrt{1 + ZT} + \frac{T_c}{T_h}} \quad (1.4)$$

ここで、 $\frac{T_h - T_c}{T_h} = \eta_c$ はカルノー効率であり、 T_h 、 T_c はそれぞれ高温側、低温側の絶対温度である。右辺の第 2 項は、熱電材料固有の物性から求まる効率であり、 ZT は熱電材料の無次元性能指数と呼ばれる材料パラメータである、次式で表される。

$$ZT = \frac{S^2 \sigma}{\kappa} T \quad (1.5)$$

ここで、 S ($\text{V}\cdot\text{T}^{-1}$) はゼーベック係数、 σ ($\text{S}\cdot\text{m}^{-1}$) は電気伝導率、 κ ($\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$) は熱伝導率、 T は絶対温度である。熱電材料はこの ZT の値を指標に評価され、この値を大きくするため、ゼーベック係数を増強したり、電気伝導率を保ったまま熱伝導率を低減させる研究が盛んにおこなわれている。しかし、ここで注目しなければならないのが ZT を構成するパラメータ、ゼーベック係数、電気伝導率、熱伝導率はすべてキャリア濃度の関数となっていることである。例えば、前節で述べたようにキャリア濃度が低い材料は一般的にゼーベック係数が大きくより高い熱起電力が期待できるが、一方で電気伝導率が低いことを意味する。これが熱電材料の性能向上におけるボトルネックであり、材料開発を複雑にする要因である。これまでに様々な工夫で大きな ZT を達成した報告例は次節に述べる。

図 1.2 に式 1.4 によって計算された熱電変換の最大変換効率の ZT 依存性を示す。ここではカルノー効率 $\eta_c = 50\%$ としている。現状の熱電分野では、 $ZT = 1$ が得られれば有望な熱電材料といわれているが、 $ZT = 1$ で得られる最大効率は $\eta_{max} \sim 10\%$ 程度であることを示している。

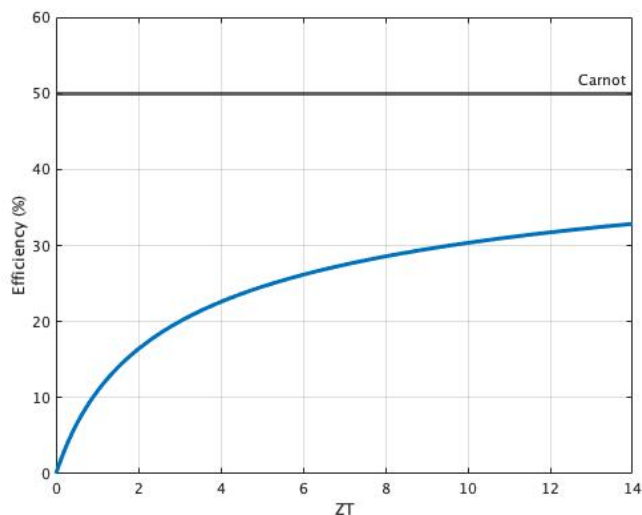


図 1.2 最大熱電変換効率の ZT 依存性。カルノー効率を $\eta_c = 50\%$ とした [8]。

1.2.3 様々な熱電変換材料

前節で述べた通り、熱電性能指数 ZT を構成するパラメータはキャリア濃度によって変化する。図 1.3 にそれぞれのパラメータのキャリア濃度依存性を示す [1]。図からわかるようにキャリア濃度の増加とともにゼーベック係数は減少し、電気伝導率は増加する。加えて、ウィーデマン・フランツ則から固体の熱伝導率もキャリア濃度とともに増加する。したがって、 ZT はあるキャリア濃度に対して最適な値をもつことがわかる。ウィーデマン・フランツ則については 2 章で詳細に述べる。

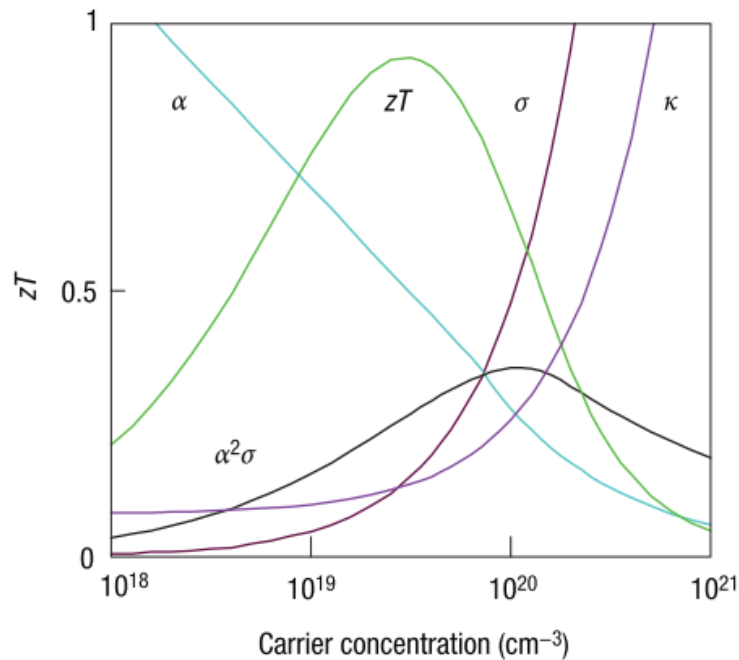


図 1.3 熱電特性のキャリア濃度依存性。それぞれの物性の傾向は Bi_2Te_3 のものを参考にしている。ここで、 α はゼーベック係数である [1]。

熱電性能の高いバルク結晶

式 1.5 で表される熱電無次元性能指数 ZT を大きくするためには、電気の運び手である電子には伝導しやすく、熱の運び手であるフォノンには伝導しづらい結晶が必要である。高効率熱電変換材料は Phonon-Glass Electron-Crystal (PGEC) が理想的であるとされている。すなわち、フォノンにとってはガラスのように乱れた構造として働き、電子にとっては結晶のように整然と並んだ構造として働く固体が適していること意味し、この代表例として Bi_2Te_3 、 PbTe 、 CoSb_3 などの良く知られた熱電材料が挙げられる [8]。

Bi_2Te_3 に代表されるテルライド系化合物は、1950 年代に初めてその熱電性能が報告されてから現在に至るまでよく実用化された、最もポピュラーな熱電材料といえる [9]。図 1.4 に示されているように、 Bi_2Te_3 は、室温～200 °C 程度の比較的低温域で ZT のピークを持っている。現在における主な用途は室温付近で使用される加熱、冷却用のペルチェ素子である。 Bi_2Te_3 はこれまでに様々な研究の対象となってきた熱電材料であり、キャリア濃度の制御による ZT の最大化や [10]、結晶粒の微細化による性能増強の研究はすでに高いレベルに達している [11]。

熱電変換材料の発電への応用としての成功例として、シリコンゲルマニウム (SiGe) 系合金を利用した原子力電池がある。原子力電池とは放射性同位体が核分裂を起こすときに生まれる熱を利用し、熱電モジュールによって電力を得るシステムであり、n 型、p 型材料ともに 800

～1000 K の高温域で高い性能を示す SiGe が用いられている。原子力電池は、太陽の光がほとんど届かない木星、土星、海王星などの宇宙探査機の電源として開発された。

図 1.4(c) は、CoSb₃ の結晶構造を示している。このスクッテルダイト構造と呼ばれる化合物 MX₃(M=Co, Rh, Ir; X=P, As,Sb) 及びこの空隙に原子を充填した充填スクッテルダイト RM'₄X₁₂(R=La, Ce, Eu, Yb; M'=Fe, Ru, Os) は中・高温域で高い熱電性能を示す材料である。これらの材料は電子・ホール移動度がとても高いことが特徴である [12]。ZT 向上の観点から、電気伝導率は高ければ高い程良いが、キャリア濃度については最適な値が存在するので、キャリア移動度が高いことは熱電材料として都合が良い特徴である。また、充填スクッテルダイトでは、空隙に充填された希土類元素 R イオンが rattling と呼ばれる熱振動を起こすことによってフォノンの伝搬が抑制され、熱伝導率が非常に低いことが報告されている。

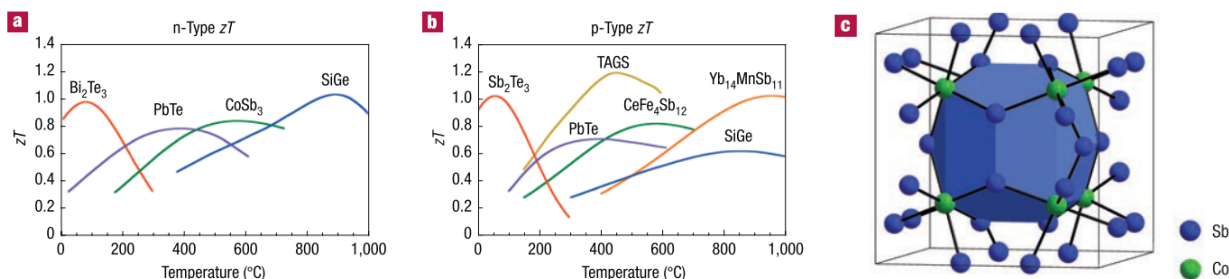


図 1.4 熱電発電への応用に向けて開発が進む有望な材料の熱電性能指数 ZT 。(a) n 型材料 (b) p 型材料 (c) 青い面で囲まれた部分に大きな空隙を内包する CoSb₃ のスクッテルダイト構造 [1]。

自然超格子材料

一般的に、電子とフォノンの伝導を同一の結晶中で制御するのは困難である。そこで、複数の性質を別々に制御するため、1つの結晶構造の中に複数の異なる組成・構造を含む物質としてクローズアップされたのが自然超格子材料である。図 1.5 に示すように、自然超格子は組成・構造を持つ層が周期的に形成され、それぞれの層が異なる物性を持つような材料である。もしこれらの複数の特長を同一材料内で独立に制御することができれば、熱電材料に適した材料になりうる。

層状コバルト酸化物 Na_xCoO₂ は、自然超格子材料の代表例である。CoO₂ 層は電気伝導と熱起電力を支える役割を果たし、その間に Na イオンが不均一に広がる層が存在することによって、熱伝導率が抑制されるといわれている。実際に、熱伝導率の低減やキャリア移動度の増加による熱電性能の向上が報告されている [13]。

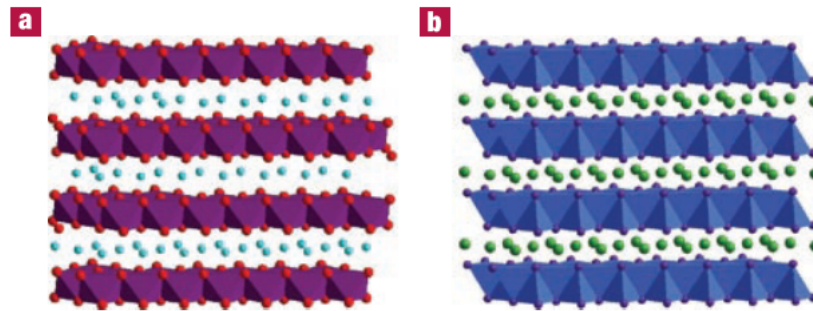


図 1.5 自然超格子材料の結晶構造。同一の結晶内に、“Electron-crystal”と“Phonon-glass”の特徴を別々に持つ構造になっている。(a) Na_xCoO_2 、(b) $\text{Ca}_x\text{Yb}_{1-x}\text{Zn}_2\text{Sb}_2$ 。 [1]

構造制御

1993 年、Hicks らは材料を低次元化していくと量子閉じ込め効果により電子のエネルギー状態が変化してフェルミ準位近傍の状態密度が高くなり、ゼーベック係数が増大することで図 1.6(a) のように ZT が大きく向上することを理論的に示した [14, 15]。これをきっかけに薄膜 [16, 17, 18, 19, 20] やナノワイヤ [21, 22, 23] といった低次元材料の開発が活発になった。実験的にも、1996 年の研究で Herman らは、PbTe の量子井戸構造を作製しゼーベック係数の増大を明らかにした [24, 25]。図 1.6(b) は、バルクや複数の厚さの量子井戸構造を持った PbTe のゼーベック係数の測定値だが、 20 \AA のサンプルだけ大きなゼーベック係数を示している。これは、 40 \AA まではバルクと変わらない値だったが、 20 \AA のサンプルでは量子閉じ込め効果が生じたことを表している。

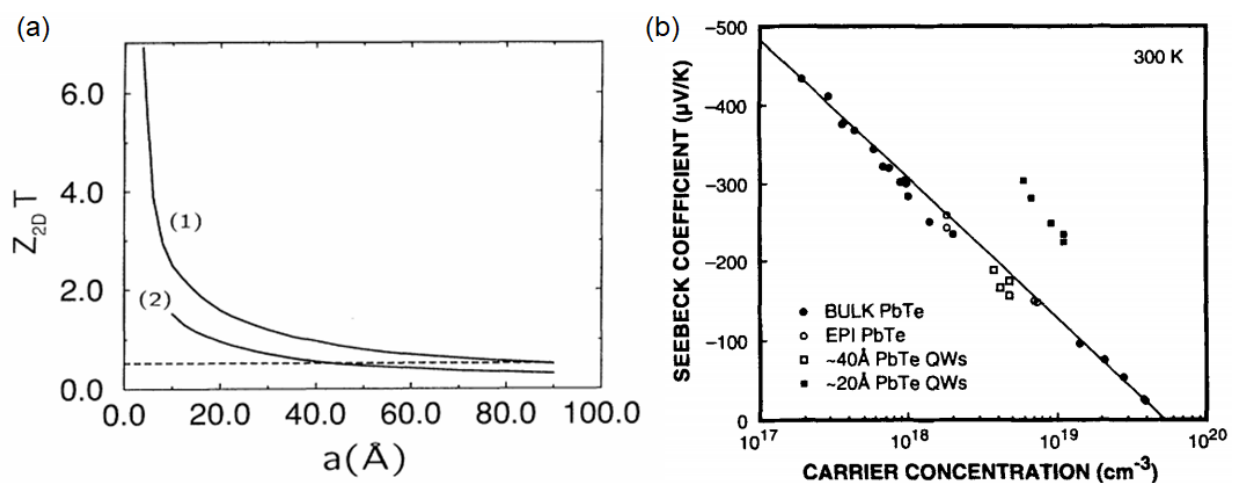


図 1.6 (a) Bi_2Te_3 の (1) a-b 面方向と (2) a-c 面方向における $Z_{2D}T$ と膜厚 $a (\text{\AA})$ の関係。破線は 3 次元バルク Bi_2Te_3 の最大 ZT を示している [14]。 (b) n 型バルク PbTe、PbTe 薄膜、 $\text{Pb}_{0.927}\text{Eu}_{0.073}\text{Te}/\text{PbTe}$ の量子井戸構造におけるゼーベック係数のキャリア濃度依存性 [24]。

これまでに様々な低次元材料が研究されてきたが、そのうちの1つとして、人口超格子を用いた最近の研究を紹介する。図 1.7(a) に示すようなビスマス・テルル (BT) とビスマス・鉛・テルル (BST) の超格子を作製することで、単純な BST の薄膜と比較して格子熱伝導率が大きく低減し、図 1.7(b) に示すように ZT が改善したことが報告されている。

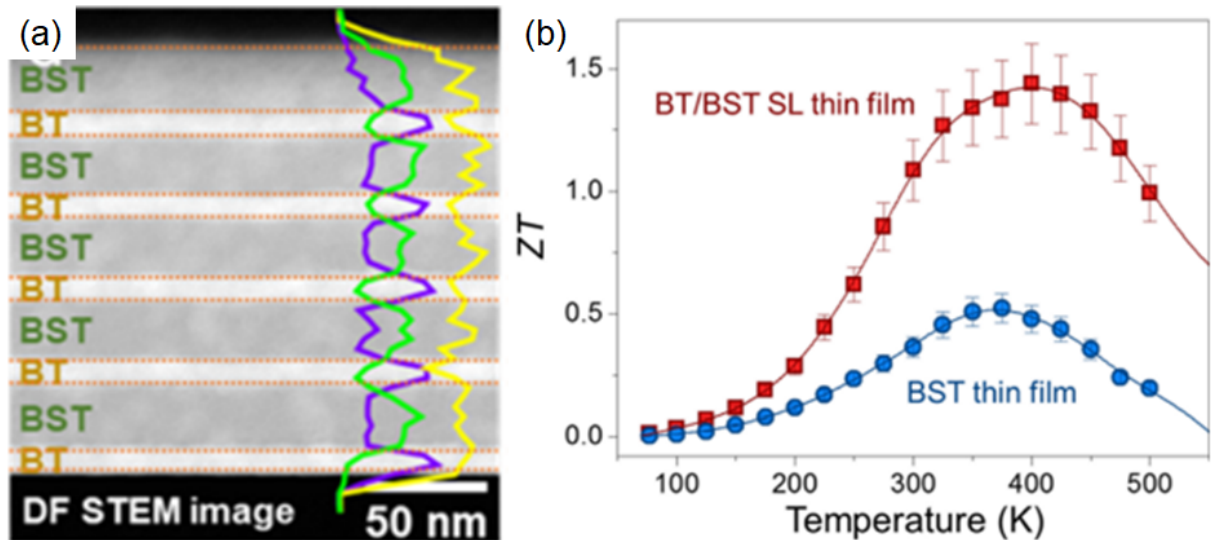


図 1.7 (a) BT/BST 超格子の 5 周期分の断面 STEM 像。紫、黄、緑の曲線はそれぞれ Bi、Te、Sb の組成を示している。(b) 温度範囲 77-500K における BST 薄膜と BT/BST 超格子の面外方向の熱電性能指数 ZT 。[26]

1.2.4 熱電変換デバイスの構造

熱電変換デバイスには大きく分けて 2 種類の構造がある。1 つは、垂直型熱電デバイスと呼ばれる構造である。このデバイス構造では、図 1.8 のように熱電材料が垂直方向に並べられる。これは古くから熱電モジュールに用いられ、バルク熱電材料を用いて構成される、より一般的な構造である。体積の大きいバルク材料を用いるため、発電電力が比較的大きいことが特徴である。実際に限定された用途では実用化もされており、例えば人工衛星の電力を発電する原子力電池には熱電変換が使用されている。原子力電池とは、放射性物質の原子核崩壊の際に発生する熱エネルギーを熱電変換モジュールで電気に変換する発電方法であり、太陽光が届かない場所の探査機に用いられている。しかし、このデバイス作製には精密な加工や作製プロセスが求められるとともに、熱を加えるデバイスであることから材料の熱膨張率まで詳細に考慮する必要があるため、製造コストは高価で様々な分野への普及には至っていない。

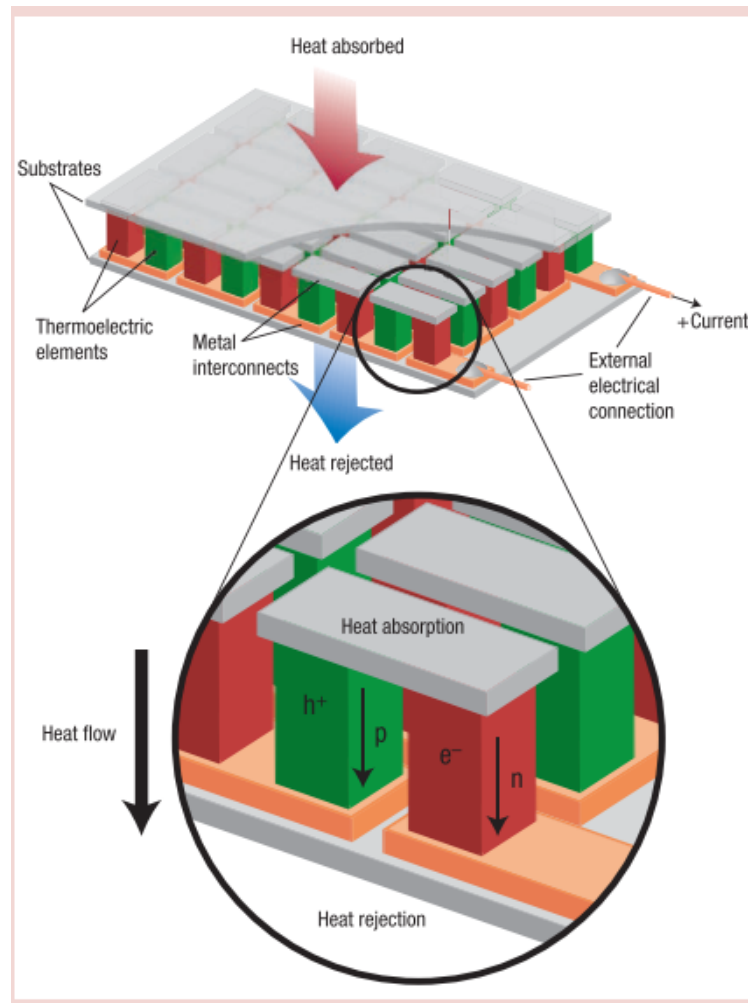


図 1.8 垂直型熱電デバイスの構造。熱電デバイスの一般的な構造であり、 π 型モジュールを多数直列に接続することで電圧を得る。[1]

もう一つのデバイス構造は平面型熱電デバイスと呼ばれるものである [27, 28, 29, 30, 31]。このタイプの熱電デバイスは Si などの基板上に作製され、図 1.9 のように熱電材料が面内方向に並べられる。近年熱電材料の研究分野では、より大きい ZT を達成するため、バルク材料ではなく薄膜やナノワイヤを用いた低次元材料の研究が盛んになっている。平面型熱電デバイス構造はそのような低次元材料をデバイス化するために用いられる。平面型デバイスは CMOS・MEMS プロセスを用いることで Si などの基板上に作製される。つまり既存のプロセスを用いた比較的安価かつ高スループットなデバイス製造が可能で、大量生産に向くデバイス構造と言える。また基板上の大面積に集積することで、体積の小さい低次元材料の短所といえる乏しい発電量を補うことができる。最新の高い熱電性能を持つ低次元熱電材料をデバイス化して、センサーなどの省電力機器向けの自立電源としての実用化が期待されている。

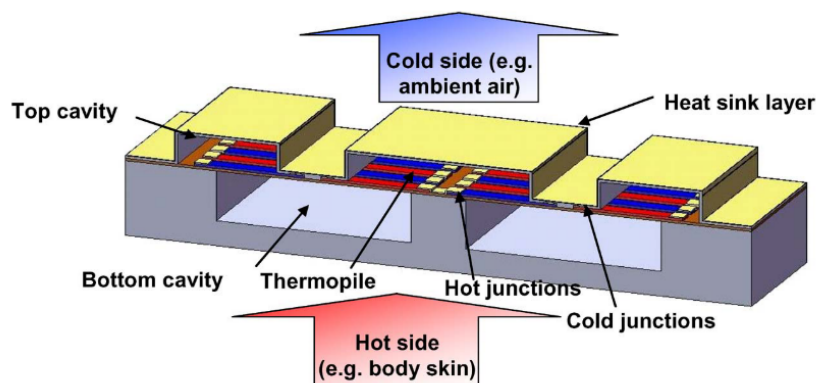


図 1.9 平面型熱電デバイスの構造 [32]。面内方向に並べられた熱電薄膜（赤青）に温度差を生み出すため、図のデバイスでは薄膜層の上下にキャビティと呼ばれる空洞が作製されている。

しかし、平面型デバイスはいくつかの問題を抱えている。まず、大きな短所としてデバイス内の熱電薄膜部分に大きな温度差をつけることが難しい点である。垂直型熱電デバイスは材料が環境温度差と同じ方向に並べられているのと比較して、平面型デバイスでは材料が基板の面内方向に並べられているため、発電するためには環境温度差を面内方向に変換する必要がある。このために一般的に図 1.10 のように熱電薄膜の下部にキャビティが設けられる。一例として、SOI (Si on insulator) 基板のような、 SiO_2 犠牲層を持ったウェハにデバイスを作製し、エッチングしてデバイスをサスペンドすることで、熱電薄膜の一端を高温の基板から孤立させることができ、図 1.10 のように熱流路を制限して熱電薄膜部分に温度差が生じさせることができる。

また、マイクロスケールの平面型デバイスは熱電材料と金属配線間の界面電気抵抗が問題になることが多い。界面電気抵抗がデバイスの内部抵抗において支配的になってしまうと熱電変換素子で発電された電圧のほとんどが金属配線との界面に加わり、負荷抵抗に電力を供給できなくなってしまう。したがって界面電気抵抗や配線の抵抗が発電する熱電材料部分より十分小さくする必要がある。

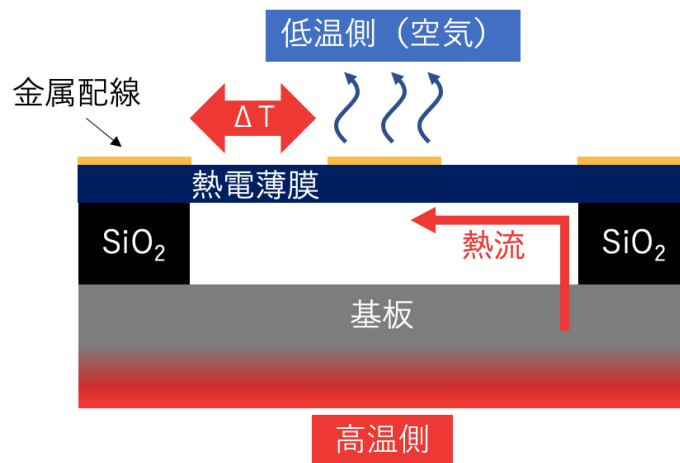


図 1.10 平面型熱電デバイスの断面図の例。基板から熱電材料部分をリリースすることで熱流を制御し、材料に温度差が生じるよう工夫されている。

ここまで、垂直型・平面型熱電デバイスと 2 種類のデバイス構造について説明した。これに加えて、ユニレグ熱電デバイスと呼ばれる種類の構造を紹介する。熱電デバイスでは、n 型半導体と p 型半導体が交互に並べられているバイレグデバイスが一般的であるが、図 1.11(b) のように n 型または p 型半導体のどちらか一方だけをを用いるのがユニレグデバイスである。ユニレグデバイスの作製は n 型、p 型材料の両方を作製する必要がないため、特に平面型デバイスではプロセスを大幅に削減することができ、デバイスの低コスト化が見込める。一方、図 1.11 から分かる通り、p 型材料部分で発電される電力をロスしてしまうこと、金属配線によって熱が逃げてしまうことがこのデバイス構造の短所であると言える。

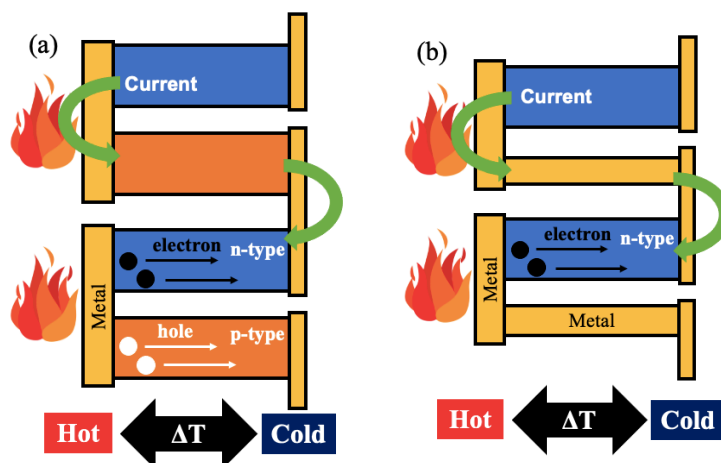


図 1.11 (a) ユニレグ (b) バイレグ熱電デバイスの構造

1.3 本研究の目的

本章では、熱電変換技術の特長と課題、材料研究やデバイス構造の種類について述べた。中でも Si 材料を用いた平面型熱電デバイスは、安価で低環境負荷であるという長所があり、これからの持続可能社会での活躍が期待される発電素子の 1 つである。本研究では、報告例の多い Si 材料の代わりに SiGe を用いた平面型熱電デバイスの作製、評価を行う。

SiGe は Si と比べて非常に低い熱伝導率を持つ材料である。また、フォノン散乱は合金散乱に支配されており、Si のようにフォノン輸送を妨げるためのナノ加工を行わなくても熱伝導率は十分に低いため、より簡便かつ低コストな作製が可能である。合金散乱については 3 章で詳細に述べる。

また、デバイス内部の薄膜材料部分に大きな温度差を得るため、SiGe 薄膜上部、下部にキャビティを設ける。これにより、気体と固体の熱伝導率の差を利用してデバイス内の熱流を制御することができる。加えて、ユニレグデバイス構造を採用することで、プロセスの高スループット化とより一層の低コスト化を実現する。

1.4 本論文の構成

本論文は本章を含め、5 つの章からなる。

- 第 1 章では背景について記した。
- 第 2 章では固体中のナノスケール熱伝導について記した。
- 第 3 章では研究方法について記した。
- 第 4 章では結果とそれに対する考察を述べた。
- 第 5 章では結論を述べた。

第 2 章

固体中のナノスケール熱伝導

2.1 固体中の熱伝導

熱電変換はいまだ変換効率に乏しく、材料の性能指数 ZT の改善が求められている。前章に示した式 1.5 によると、 ZT の向上のためには大きなゼーベック係数と電気伝導率に加えて低い熱伝導率が求められることがわかる。熱電材料研究では、電気伝導率を保持したまま、熱伝導率を低減することが最も重要な課題となっている。熱電変換材料を議論する上でその熱伝導率は式 (2.1) のように 2 つの成分に分解することができる。

$$\kappa = \kappa_e + \kappa_l \quad (2.1)$$

ここで、 κ_e, κ_l はそれぞれ電子、フォノンによる熱伝導率を表している。キャリア濃度の高い金属中の熱輸送は、電子によるものが支配的である。電子による熱伝導率はウィーデマンフランツ則より、式 (2.2) のように表せる。

$$\frac{\kappa_e}{\sigma} = LT \quad (2.2)$$

$$L = \frac{\pi^2}{3} \left(\frac{k_B}{e} \right)^2 = 2.45 \times 10^{-8} \quad (\text{WS}^{-1} \text{K}^{-2}) \quad (2.3)$$

ここで、 σ は電気伝導率、 T は絶対温度、 L はローレンツ数と呼ばれる定数であり、式 (2.3) で表される。すなわち、ある温度 T においては式 (2.2) の右辺は定数であり、材料の電気伝導率が大きければ電子による熱伝導率も大きくなることがわかる。つまり、これは電子による熱伝導は、電気伝導率と独立に制御することができないことを意味する。しかし、式 (1.5) より熱電材料の性能向上のためには高い電気伝導率に加えて低い熱伝導率が必要である。そこで、熱電材料の設計指針として熱伝導を担うもう 1 つの要素である、 κ_l の低減を目指すことが主流となっている。

その κ_l はフーリエ則

$$\kappa_l = \frac{1}{3} C v \Lambda \quad (2.4)$$

つまり、フォノンによる熱伝導は比熱が大きく、フォノン速度が速く、平均自由行程が長いほど大きくなることがわかる。以上では、すべてのフォノンが同一であると考えているが、実際には同一の材料中であっても様々な格子振動が存在しており、様々な周波数、モード、速度、平均自由行程を持ったフォノンが存在する。フォノンによる熱伝導を考える上で、固体中の様々なフォノンによる寄与を考慮しなければならない。

2.2 フォノン輸送

この節では、固体中のフォノンの振る舞いについてフォノンの比熱 [33] や分散関係、散乱機構の面から説明する。

2.2.1 フォノンの分散関係

フォノンの分散関係は、電子の分散とは異なり、偏極（ブランチ）を持っている。フォノンの伝搬を簡便に説明するため、デバイ (Debye) 近似が良く用いられる。デバイ近似は、結晶を等方的だとするのに加え、全ての偏極における全方向への群速度を一定の値（音速）と仮定し、分散関係を $\omega = v_s q$ とするものである。ここで、 ω はフォノンの周波数、 v_s は音速、 q は波数ベクトルである。先行研究によって明らかになっている、Si と Ge 中のフォノンの分散関係を図 2.1 に示す [34]。分散関係にみられる曲線は、フォノンのモードに対応する 4 種類のグループに分けられる。4 つのモードはそれぞれ、縦波音響 (Longitudinal Acoustic: LA)、横波音響 (Transverse Acoustic: TA)、縦波光学 (Longitudinal Optical: LO)、横波光学 (Transverse Optical: TO) モードと呼ばれ、音響、光学モードはそれぞれ、1 つの縦波モードと 2 つの横波モードを持つ。図 2.1 からわかるように、光学モードは分散関係が平坦で群速度が低く、熱伝導にはほとんど寄与しない。Si の場合だと、光学モードの熱伝導への寄与は全体の 5% 程であり、95% が音響モードによるものである。よって、熱伝導を考慮する際、光学モードの寄与は無視することができる。

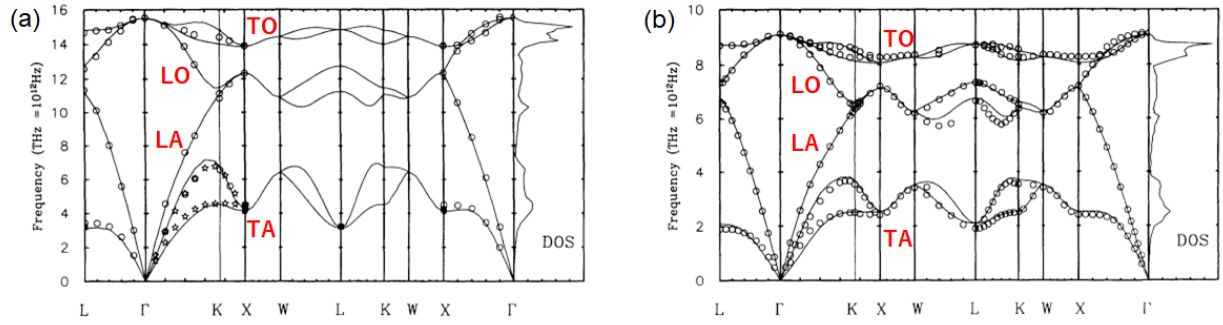


図 2.1 (a) Si (b) Ge のフォノン分散関係。LA、TA、LO、TO はそれぞれ、縦波音響、横波音響、縦波光学、横波光学モードを表す [34]。

2.2.2 フォノン比熱

周波数 $\omega(q)$ のフォノンのエネルギーは $\hbar\omega(q)$ で与えられるので、固体中のフォノンによる全エネルギーは次式のようにになる。

$$U = \sum_q \sum_i \hbar\omega(q) f_0 \quad (2.5)$$

ここで、 i はモードであり、 f_0 はフォノンの分散関数で、フォノンはボーズ粒子であるので Bose-Einstein 分布が適用される。

$$f_0 = \frac{1}{\exp(\hbar\omega/k_B T) - 1} \quad (2.6)$$

式 (2.5) の波数に関する和をデバイ近似 ($\omega(q) = v_s q$) を用いて、周波数についての積分に変形する。

$$U = \sum_i \int \hbar\omega D(\omega) f_0 d\omega \quad (2.7)$$

ここで、 $D(\omega)$ は状態密度 $dq/d\omega$ である。全エネルギー U からフォノン比熱 C_L を考えると、温度を T として、次式のようにフォノン比熱が得られる。

$$C_L = \frac{dU}{dT} = \sum_i \int \hbar\omega D(\omega) \frac{\partial f_0}{\partial T} d\omega \quad (2.8)$$

2.2.3 フォノン散乱機構

フォノンは固体中で様々な散乱を受けながら伝搬している [35]。フォノンが散乱されてから、次に散乱されるまでに直線的に進むことができる時間 τ は緩和時間と呼ばれ、次式のよう

に表される。

$$\tau = \frac{\Lambda}{v_s} \quad (2.9)$$

緩和時間はフォノンの散乱が生じる周期を表しているので、その逆数 $\tau^{-1} (s^{-1})$ は散乱頻度を表す。フォノンの散乱機構は、境界散乱 τ_B [36, 37]、不純物散乱 τ_I 、ウムクラップ (Umklapp) 散乱 τ_U の3種類に大別される。そして、これらの散乱機構について Matthiessen 則が成り立つ。

$$\tau^{-1} = \tau_B^{-1} + \tau_I^{-1} + \tau_U^{-1} \quad (2.10)$$

以下にそれぞれの散乱機構について説明する。

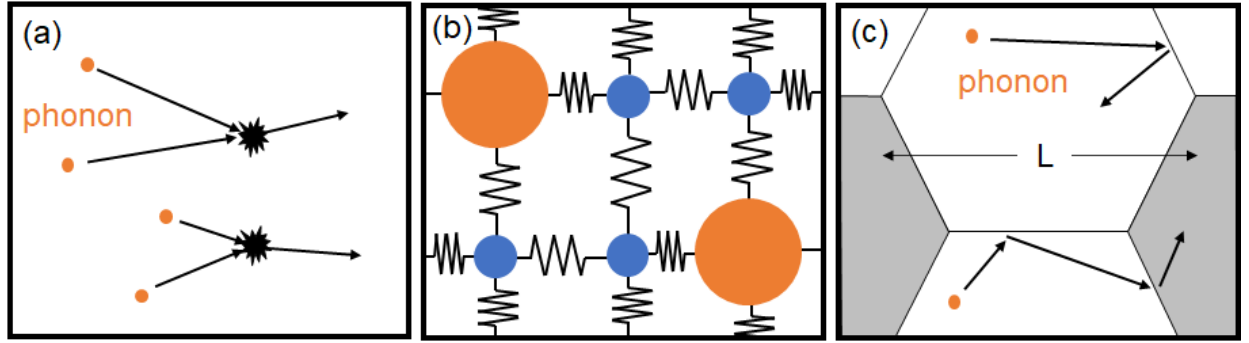


図 2.2 フォノンの散乱機構の模式図。(a) Umklapp 散乱、(b) 不純物散乱、(c) 境界散乱。

ウムクラップ (Umklapp) 散乱

ウムクラップ散乱は、フォノンとフォノンの相互作用による散乱である。波数 q_1 、 q_2 を持つ2つのフォノンによる散乱は次式で表すことができる。

$$q_1 + q_2 - q_3 = G \quad (2.11)$$

この式を説明するため、図に波数空間に散乱の様子を示す。すると、逆格子ベクトル G を定義し、散乱によって生まれるフォノンの波数を q_3 として2種類の場合に分けることができる。

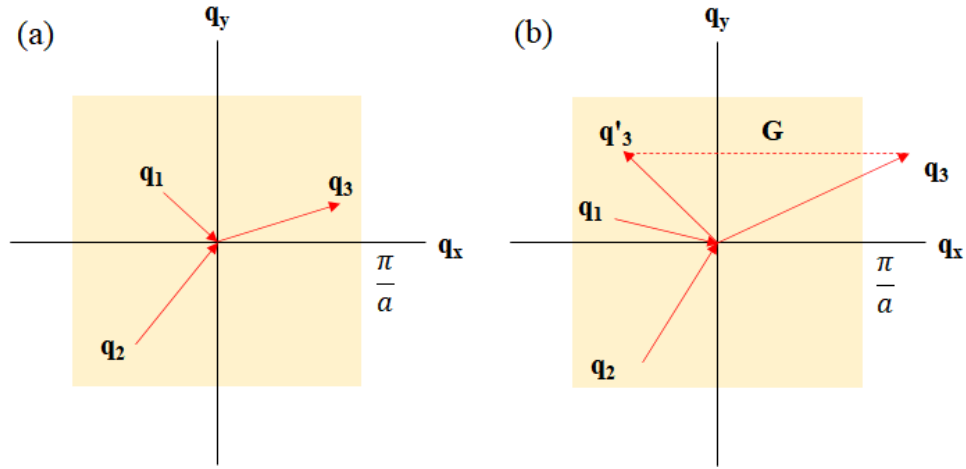


図 2.3 フォノン-フォノン散乱 (a) 正常過程。正方形の範囲がブリルアンゾーンであり、 q_1 、 q_2 の波数を持つフォノンがフォノン-フォノン散乱により q_3 の波数を持つフォノンが生成される。(b) Umklapp 過程。 q_3 が第一ブリルアンゾーン外の波数を持つ場合、逆格子ベクトル G によって q'_3 が生成される。

図 (a) で説明される、 $G \neq 0$ の場合の散乱は正常過程、一方 (b) で説明される、 $G \neq 0$ がウムクラップ過程と呼ばれる。つまり正確には、ウムクラップ散乱はフォノン-フォノン散乱の 1 つの成分であるが、フォノン同士の散乱によって生じる熱抵抗の起源はウムクラップ過程にある。その散乱レートは一般的に次式で表される。

$$\tau_U^{-1} = BT^3 \omega^2 \exp \frac{-\Theta_D}{bT} \quad (2.12)$$

ここで、 B と b は物質ごとに異なり実験的に求められる定数であり、 Θ_D はデバイ温度である。式からも明らかなように、散乱頻度は T^3 に比例しており、高温で熱伝導率に大きく影響することがわかる。理論的、実験的な報告もなされており、図 2.5 に示すように Si 中フォノンの Umklapp 散乱は高温で他の散乱機構と比較して支配的になることがわかる。

不純物散乱

不純物散乱は、結晶に存在する欠陥や不純物、合金により引き起こされる散乱である。図に示すように、結晶中に周囲と異なる質量を持った原子が存在すると、原子間力の変化から結晶の格子振動であるフォノンの伝搬が阻害される。散乱レートは定数 A を用いて次式で表される。

$$\tau_I^{-1} = A\omega^4 \quad (2.13)$$

本研究で用いる、SiGe 中では不純物散乱、特に合金散乱によりフォノン伝導が抑制され Si や Ge と比較して、非常に低い熱伝導率を示すことが知られている [38]。理論計算においてボル

ツマン輸送方程式を緩和時間から計算するときなどは、合金散乱の周波数依存性は次式で表される。

$$\tau_{Alloy}^{-1} = \frac{\pi}{6} V_0 \Gamma_{Alloy} \omega^2 D(\omega) \quad (2.14)$$

ここでは V_0 は1原子あたりの体積、 Γ_{Alloy} は散乱強度、 $D(\omega)$ は状態密度である。デバイ近似の下では、状態密度は $D(\omega)$ に対して二次の依存性を持つので、式 2.13 に似た形である。さらに、散乱強度 Γ_{Alloy} は二種類の異なる質量を持つ系においては Ge の比率を x 、それぞれの質量を M_{Si} 、 M_{Ge} とすれば、

$$\Gamma_{Alloy} = \frac{x(x-1)(M_{Ge} - M_{Si})^2}{(xM_{Ge} + (1-x)M_{Si})^2} \quad (2.15)$$

と表され、Si と Ge の組成によって散乱レートが大きく変化し、図 2.4 のように熱伝導にも大きな影響を与えることがわかる。

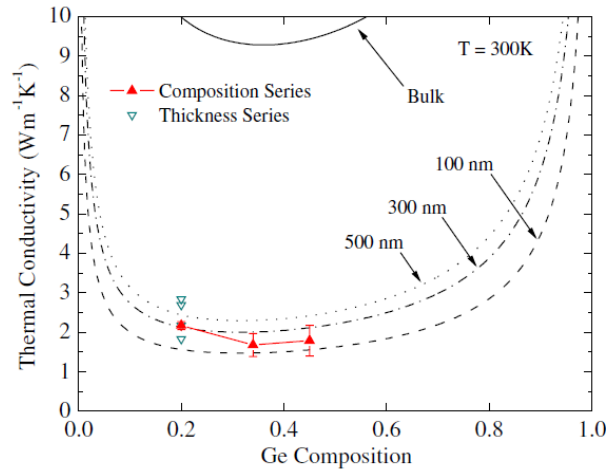


図 2.4 SiGe の組成による熱伝導率の変化 [39]。

境界散乱

境界散乱は、結晶中の粒界や材料表面で生じ、散乱レートはフォノンの速度を v 、系の代表的な長さを L として次式で表される。

$$\tau_B^{-1} = \frac{v}{L} \quad (2.16)$$

ナノ構造を作製して、系の代表的なサイズを小さくしていけば、境界散乱の頻度を増加させ、熱伝導率を低減することが可能になる。よって結晶粒界が多く存在するナノ結晶や、表面の比率が大きい低次元材料で支配的になるフォノン散乱機構である。

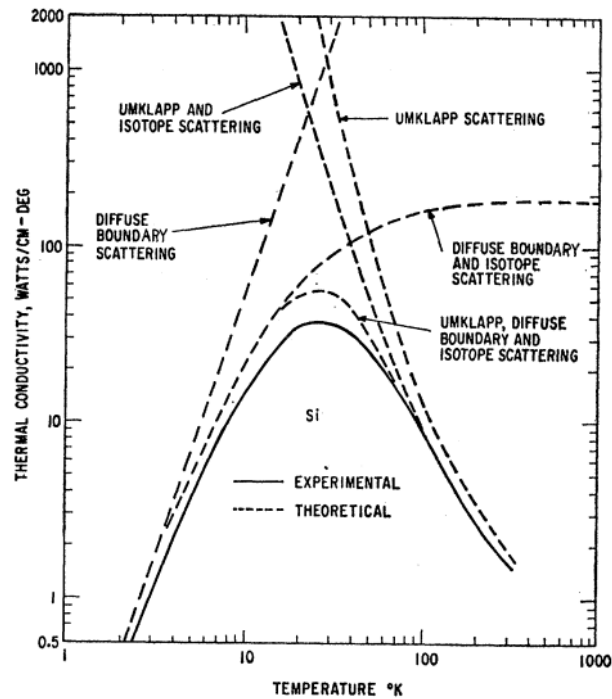


図 2.5 低温での Si の熱伝導率測定の実験値と、様々なフォノン散乱メカニズムを考慮した理論値の比較 [40]。

2.3 ナノスケールにおけるフォノン輸送

2.3.1 弾道的フォノン輸送

通常、フォノンは温度の高い位置から低い位置に向かって散乱されながら拡散的に伝搬する。これはフーリエ則で表される巨視的な熱輸送である。しかし、フォノンの平均自由行程が系の特長的なサイズより長くなると、フォノンの散乱は境界散乱に支配され、図のように界面での散乱の間、直線的に到達することができるようになる。この微視的なフォノンの振る舞いは、弾道的フォノン輸送と呼ばれ、実際のナノ構造中では拡散的・弾道的熱伝導が混在した、準弾道的な熱伝導が現れる。

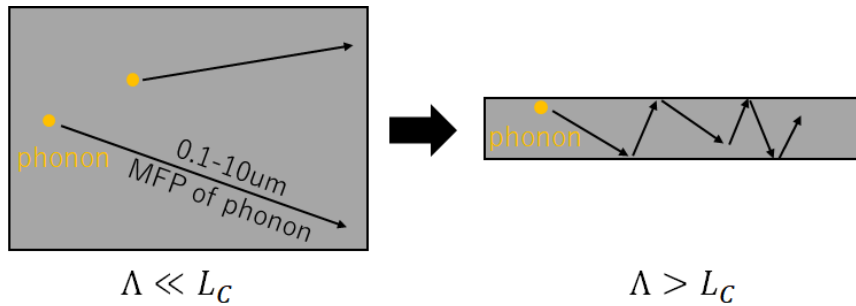


図 2.6 バルク材料と、フォノンの平均自由行程より短い構造を持つ系でのフォノン伝導の違い。

2.3.2 累積熱伝導率

材料の熱伝導率を低減するためにナノ構造を作製する際、効果的にフォノンを散乱させるために累積熱伝導率という概念が便利である。累積熱伝導率とは、図に示すような 1 つ 1 つのフォノンの熱伝導率への寄与を累積したもので、どの程度の平均自由行程を持つフォノンが熱伝導を担っているかが示されている。例えば、Si 中では平均自由行程 $\Lambda = 0.1 - 1(\mu\text{m})$ で曲線が急勾配になっているため、ナノメートルスケールのナノ構造を作製することが望ましい。一方、SiGe では比較的長い Λ を持ったフォノンによる寄与が大きいとみられる。これは、合金散乱によって既に短い Λ のフォノンが良く散乱されているからであるといえる。

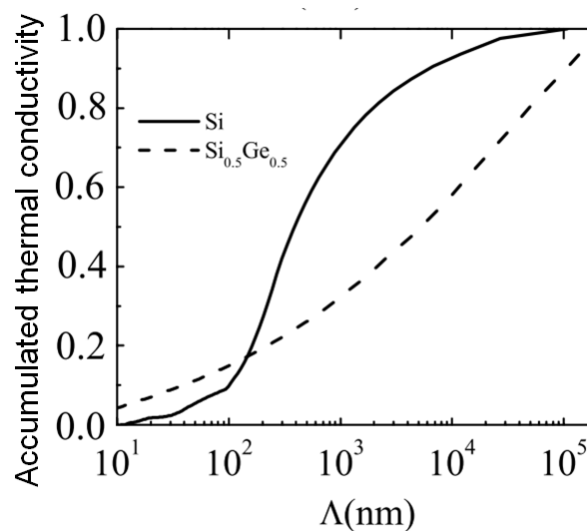


図 2.7 Si と SiGe の累積熱伝導率 [41]。曲線はある長さ Λ 以下の平均自由行程のフォノンによる熱伝導率への寄与をプロットしたものである。

2.3.3 Si 材料の熱伝導率の低減

低環境負荷で低コストな Si 系材料は、熱電変換材料としての研究対象になってきた。しかし、Si は熱電材料としてはとても熱伝導率が高く、電気伝導率を保ったまま熱伝導率を低減する目的で様々な報告がされている。

Si ナノワイヤ

Si 材料の低熱伝導率化のアプローチとして、非常に細いナノワイヤを作製して、体積あたりの表面積を大きくしフォノンの境界散乱を促すことで熱電性能が向上することが報告されている。実際に、図 2.8 に示すようにナノワイヤのサイズダウンと共に熱伝導率が低減していることが示されている。

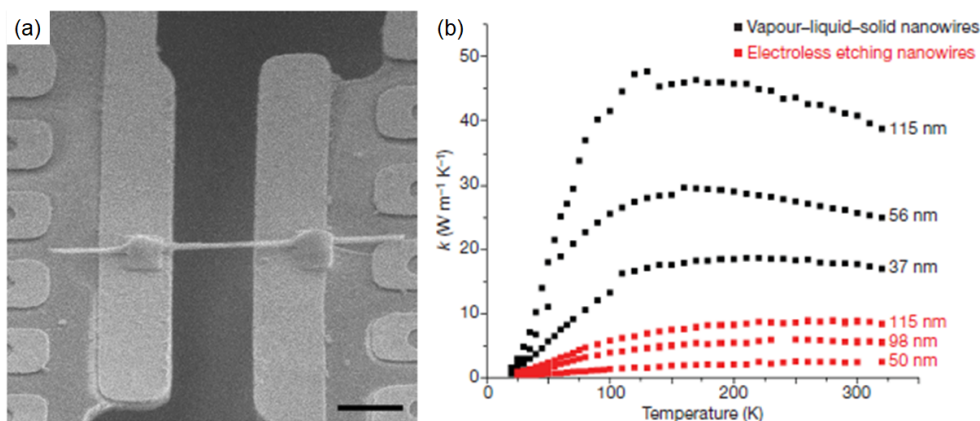


図 2.8 (a) Si ナノワイヤの SEM 像 (b) Si ナノワイヤのサイズ効果による熱伝導率の低減 [21]

SiGe ナノワイヤ

SiGe 中では、フォノンの合金散乱が支配的であり、非常に低い熱伝導率を持っている。図 2.9 は、SiGe ナノワイヤの熱伝導率の測定系 (a) とその結果 (b) を示している [42]。図 2.9(b) はナノワイヤの長さが約 $8\mu\text{m}$ 以下になると、ナノワイヤ味隊の熱伝導率が減少することを示している。この現象は、弾道的熱伝導と呼ばれ、材料の代表的な系がフォノンの平均自由行程より短くなると、フォノンが散乱されず直線的に伝導するようになり、実効的に熱伝導率の値が低くなるというものである。

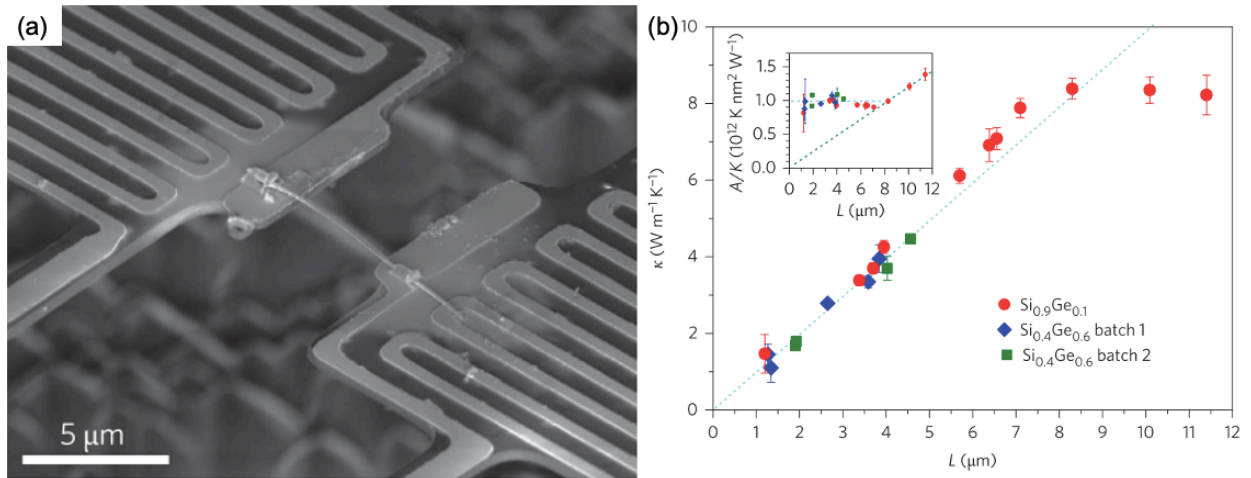


図 2.9 (a) SiGe ナノワイヤの SEM 像。(b) SiGe ナノワイヤの熱伝導率ナノワイヤ長さ依存性。ナノワイヤ長さがフォノンの平均自由行程程度まで小さくなると、弾道的フォノン輸送により熱伝導率が低減することが見て取れる。[42]

第 3 章

試料作製と測定手法

3.1 熱電デバイスの作製手順

3.1.1 プロセスの概要

本研究でデバイス作製に用いた SiGe on insulator ウェハは、 $1\mu\text{m}$ の SiO_2 犠牲層の上に、 260 nm のアモルファス $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜が堆積されている。熱電変換材料には一般的に $10^{19}(\text{cm}^{-3})$ 以上の高いキャリア濃度が要求される。よって本研究では、事前にウェハ全体に対してイオン注入を行った。p 型の SiGe を使用するので B 原子を用い、2 種類の異なるドーズで注入した。その条件は以下の表に示す。なお、本研究に用いたウェハは名古屋大学の黒澤先生に作製していただいた。

表 3.1 イオン注入の条件

Dopant	Acceleration voltage	Doping concentration (cm^{-2})
Boron	55 (keV)	3.0×10^{15}
		9.0×10^{15}

本研究では、以下に示す手順でデバイス作製を行った。ウェハの加工はリソグラフィプロセス、特にレーザーリソグラフィーによって行われた。より精密なナノスケールの加工には電子ビームリソグラフィーが用いられるが、本研究においては低コスト、高スループット化の観点から、レーザーリソグラフィーで作製できる寸法でデバイス設計を行った。基本的に、「配線蒸着」と SiGe 薄膜の整形のための「ドライエッチング」の加工のために 2 回のリソグラフィーを行うプロセスとなっている。

1. ウェハ洗浄・熱処理
2. フォトレジスト塗布

3. フォトリソグラフィー・現像
4. 電子ビーム蒸着
5. リフトオフ
6. フォトレジスト塗布・フォトリソグラフィー・現像
7. 反応性イオンエッチング
8. レジスト剥離
9. 気相フッ酸エッチング

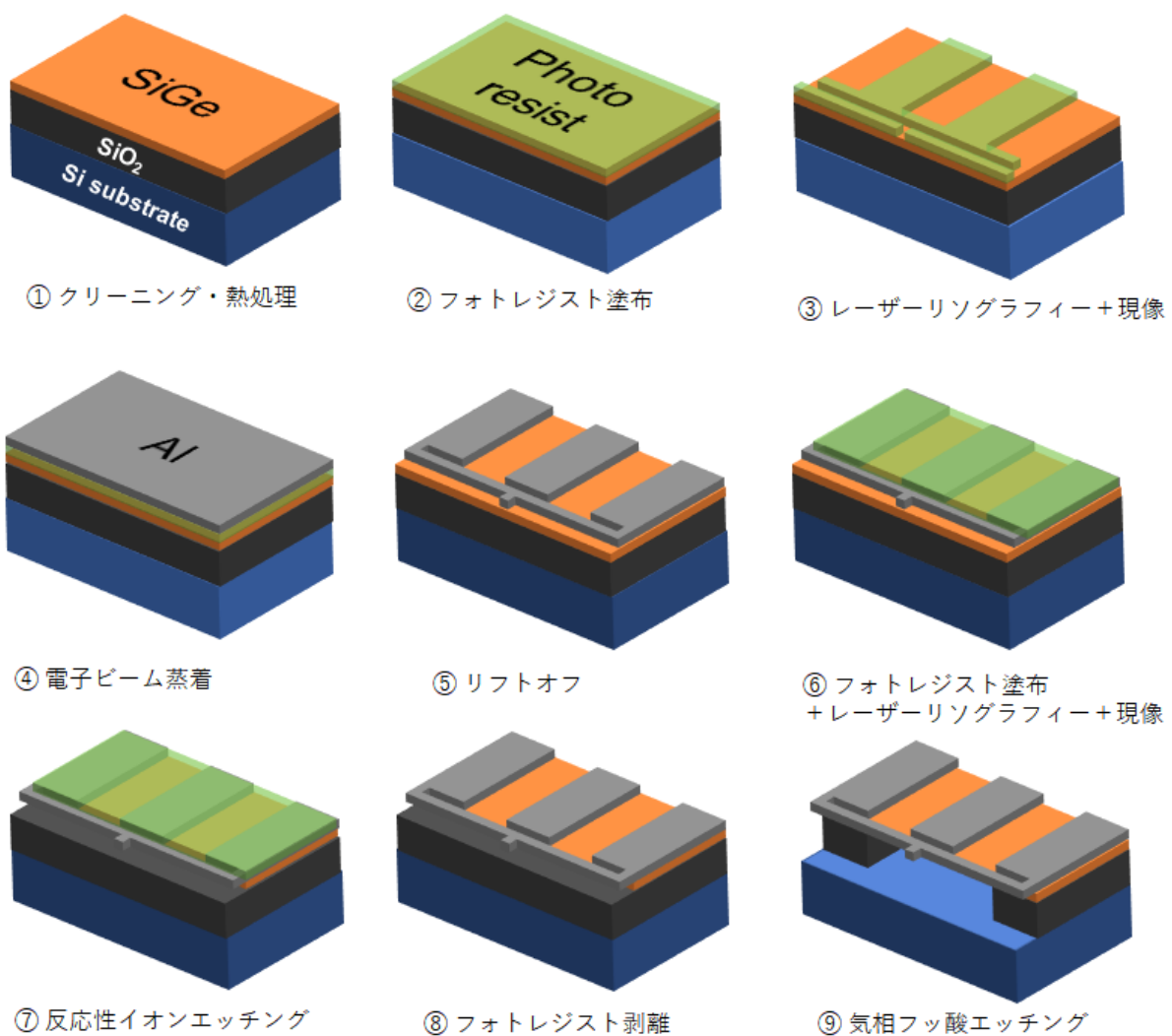


図 3.1 熱電デバイス作製のプロセスフロー

3.1.2 ウェハ洗浄

ウェハの有機洗浄は 50 °C に設定した超音波洗浄機を用い、以下のような手順で行った。

1. アセトン (3 分)
2. イソプロパノール (3 分)
3. 超純粋 (3 分)

アセトンは有機物を溶解し、表面の不純物を取り除く。純水で洗い流す前に、親油性・親水性の高いイソプロパノールで洗浄することで、溶解した有機物を取り除くことができる。また、次の熱処理を行った後にも有機洗浄を行い、表面をクリーニングした後、緩衝フッ酸を用いて表面の酸化膜を落とした。これ以降のプロセスでは、SiGe 表面はフォトレジストに覆われた状態で進行するので、自然酸化膜の形成を防ぐことができる。

3.1.3 熱処理

アモルファス SiGe のウェハを用いているので、電気伝導を確保するため熱処理を行い、多結晶化とキャリアの活性化を行う。本研究の熱処理は急速な昇温が可能なランプアニール炉を用い、窒素雰囲気中で 1000 °C・1 分の熱処理を行った。ランピングレートは 600 °C/min とした。

また、気相フッ化水素によるの前に、もう 1 度熱処理を行う。これは金属配線と SiGe 薄膜のコンタクト抵抗の低減のために行う。同じく窒素雰囲気中で 200 °C・1 分の熱処理を行った。ランピングレートは 200 °C/min とした。

3.1.4 フォトリソグラフィ

フォトリソグラフィは半導体集積回路の作製プロセスに必要不可欠であり、回路の集積密度の進歩のカギと言える加工技術である。基板表面にフォトレジストの膜を形成し、設定したパターンに沿ってレーザーを照射する（露光）ことによって、露光した部分に変質を生じさせる。変質した部分を現像液を用いて処理し、フォトレジストのマスクを作製する。リソグラフィの解像度は用いるエネルギー線の波長に依存する。本研究では波長 405 nm の青色レーザーを用いており、光を用いるレーザーリソグラフィーではナノスケールの加工は困難であるとされている。波長が 0.01 nm 程度とされる電子線を利用した電子線描画ではナノスケールの加工が可能だが、描画に時間を要し、高価なプロセスであると言える。本研究ではレーザーリソグラフィーで作製できるスケールでデバイス設計を行い、より大量生産向きなプロセスを目指した。

以下にフォトマスク作製の手順を示す。

1. 回転数 500 rpm で 5 秒間スピンコート
2. 5 秒間で 4500 rpm に加速
3. 4500 rpm で 50 秒間回転
4. 90 °C のオープンで 10 分間プリベーク
5. レーザ描画
6. 現像液 (AZ developer:純水=1:1) を用いて 70 秒間現像
7. 純水を入れたビーカーで 5 秒間洗浄
8. 別の純水ビーカーで 60 秒間洗浄

本研究のフォトリソグラフィには Heidelberg Instruments 社の μ PG 101 を使用した。また、用いたフォトレジスト (AZ1500) はポジ型のレジストなので、露光した範囲のレジストが現像によって除去される。図 3.2 に露光パターンを与える GDS ファイルである。(a) は金属配線用のパターンを示しており、デバイス中央部分には後にドライエッチングでエッチングホールを作製するための四角形の穴を用意している。(b) の赤で示された範囲はドライエッチングで SiGe 薄膜部分を取り除くためのパターンである。1つ1つのセルの中央部分をサスペンドさせるため、エッチングホールを用意した。また、本研究で用いているウェハは全面がドーピングされており、デバイスを電氣的に孤立させるため、全ての配線の周囲の薄膜を削る。

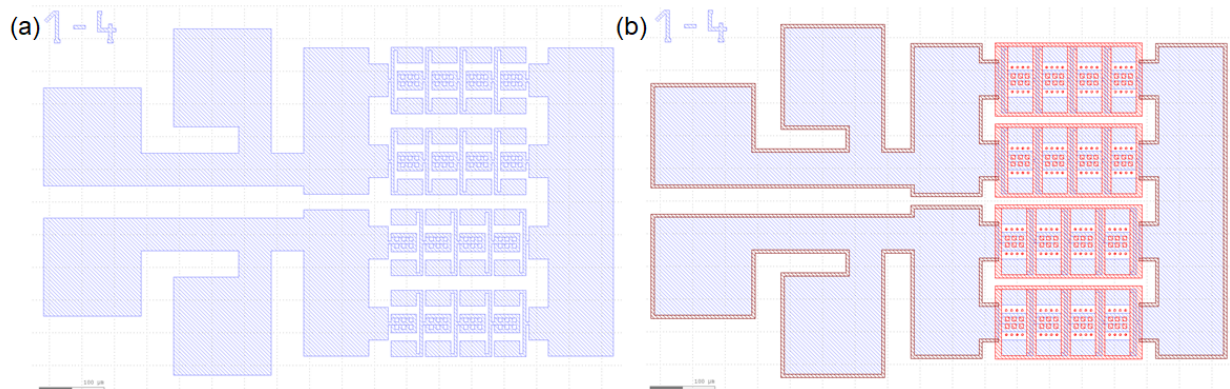


図 3.2 (a) 金属配線のパターンと (b) ドライエッチング用のパターンを加えたパターンの GDS デザイン。

3.1.5 金属蒸着

デバイスの配線を形成するため、パターニングしたフォトレジストのマスク上に金属を蒸着した。本研究では Al を電極に用いたが、Al の蒸着の前に Ti と TiN をスパッタで堆積した。TiN/Ti は電極材料として広く用いられている金属である。Ti は Si の半導体プロセス中のコン

タクト材料としてよく知られており、Si と反応してチタンシリサイドを形成することでコンタクトの界面抵抗を低減する。また、Ti の上から堆積される TiN はバリア層と言われ、Al が Ti 層や SiGe と反応するのを防ぐ役割がある。本研究で用いた TiN/Ti 層のスパッタ条件を以下の表に示す。また、スパッタはチャンバー内が 2.0×10^{-4} (Pa) 以下に真空引きされるまで待ってから行った。

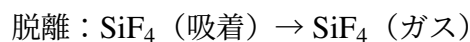
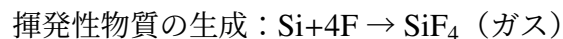
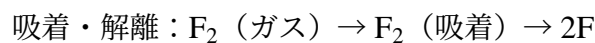
表 3.2 スパッタの条件

Metal	Target	Power (W)	Atmosphere	Thickness (nm)
Ti	Ti	100	Ar	10
TiN	Ti	100	Ar+N (15:4.5 sccm)	30

Al 層は電子ビーム蒸着によって成膜するので、TiN/Ti 層のスパッタ後、表面の参加や不純物の付着を防ぐため、直ちにサンプルを入れ替えて電子線蒸着機の真空引きを開始した。真空引き終了後、 5.0×10^{-5} (Pa) 程度の真空度で蒸着操作を行なった。配線の抵抗をなるべく小さくするため、高い真空度で良い膜質の Al 膜を作製することが重要である。Al 層は 1.0 Ås^{-1} のレートで 300 nm 堆積した。

3.1.6 反応性イオンエッチング

反応性イオンエッチングはドライエッチングの一つであり、反応性のガス（Si や SiGe には SF_6 が用いられる）を RF 電源によってプラズマ化して、電界によって基板に衝突させる。この時、反応性のイオンは高速で基板に衝突するため、基板に対して垂直方向の異方性エッチングが可能になる。 SF_6 を用いた Si のエッチングの反応過程を以下に示す。



本研究で用いた条件を以下の表に示す。

表 3.3 RIE の条件

RIE Power	Pressure	Gas flow	Time
30 W	0.3 Pa	$\text{SF}_6:\text{O}_2 = 5:4$	5 min

図 3.3 には、反応性イオンエッチングの前後で SEM によって観察したテストサンプルの断面である。テストサンプルのパターンには、 $3 \mu\text{m}$ の間隔を開けたラインが並んでいる。エッチ

ング前の図 3.3(a) に比べて、エッチング後の図 3.3(b,c) では SiGe 層がエッチングされ、SiO₂ 層に到達していることがわかる。

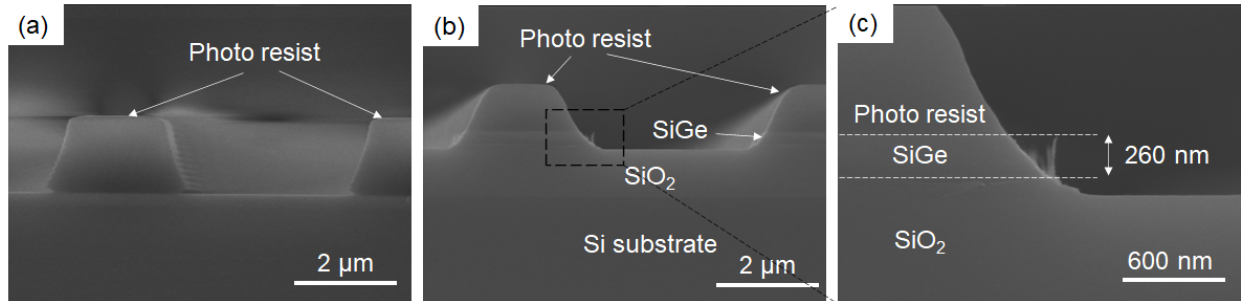
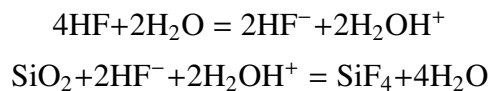


図 3.3 (a) RIE 前のフォトマスクの SEM 像、(b,c) RIE 完了後のエッチング進行の様子。

3.1.7 気相フッ酸エッチング

デバイス作製の最後に、図 3.4 のように SiO₂ 犠牲層を気相フッ酸によって取り除き、ブリッジ構造をつくる。HF を使ったデバイスのリリースは MEMS プロセスでよく用いられるが、これは液相・気相エッチングの 2 種類に大きく分類される。HF 水溶液を用いた液相のエッチングは、エッチング速度が早いものの、強い反応性から電極の金属にダメージを与えてしまうことや乾燥させる際に表面張力によって本デバイスのブリッジ構造のような小さなギャップ部分が張り付いてしまう危険性がある。一方、気相フッ酸エッチングは、電極やブリッジ構造にダメージを与えずにデバイスリリースを完了できるので、本研究では気相エッチングを採用した。HF と Si の反応は次の化学反応式で表される。



本研究では、フッ化水素をいれるバスの温度を 24.0 度に、その上部に設置するサンプルホルダーの温度を 48.0 度に制御して実験を行った。定期的にサンプルを取り出し、エッチングの進行を観察する。図 3.4 にその様子を示す。VHF 処理は等方性エッチングなので、デバイスの中央部分をサスペンドするため、エッチングホールが用意されている。実際のエッチングの進行を確認するため、同じウェハ上に金属を蒸着していない、テスト用サンプルを作製している。図 3.4 の顕微鏡写真から分かるように、SiO₂ のエッチングの様子は SiGe 薄膜越しに観察することができ、数時間の VHF 処理の後、デバイス中央部分がサスペンドされたことを確認してエッチングを終了した。

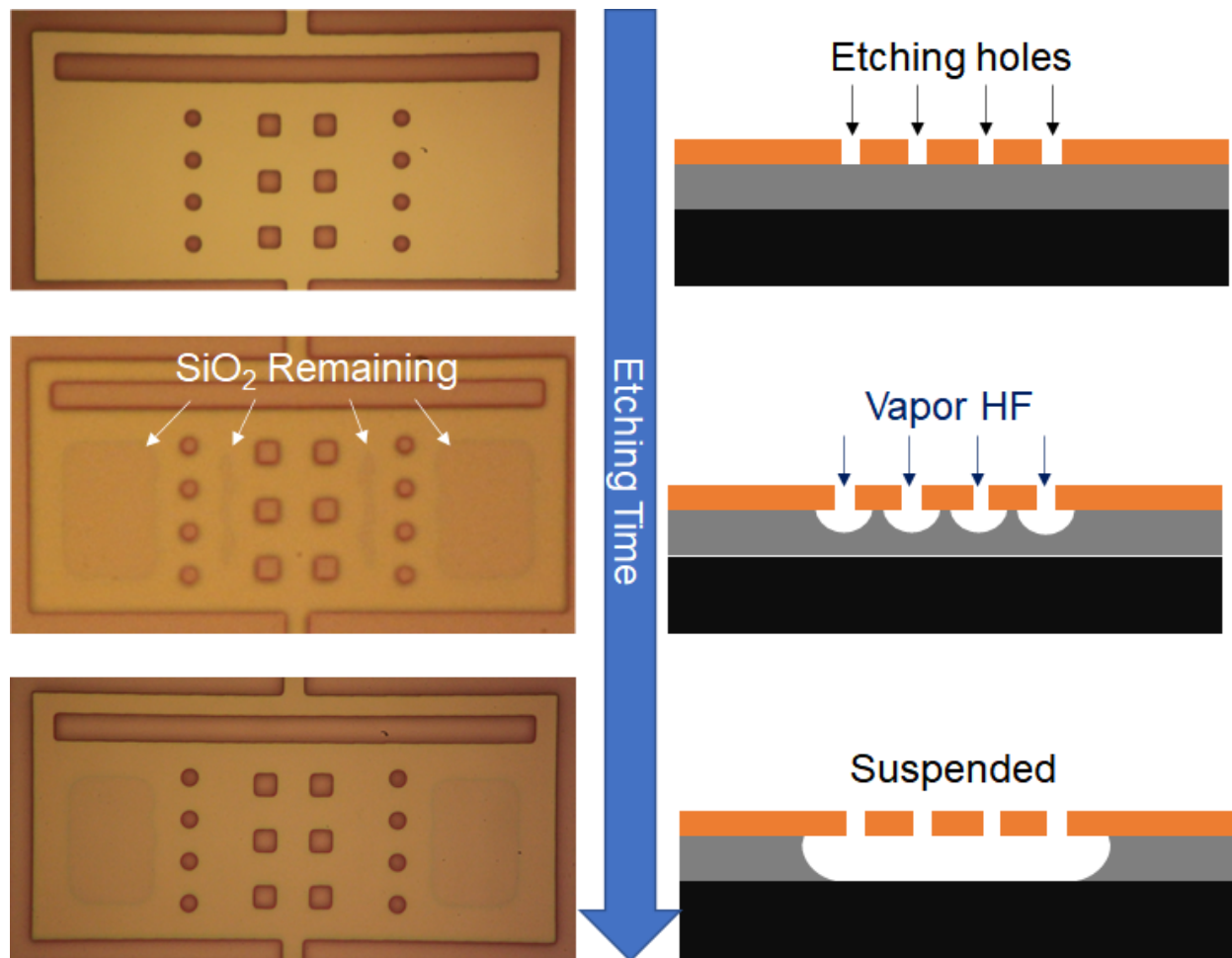


図 3.4 VHF 処理の進行の様子。

図 3.5 に作製したデバイスの顕微鏡写真と SEM 像を示す。それぞれのデバイスに 4 つの電極が用意されており、配線は内部電気抵抗を小さくするためなるべく太くデザインされている (図 3.5(a))。SEM 像からもそれぞれの TEG の中央部分がサスペンドされており、基板からリリースされていることが確認できる。

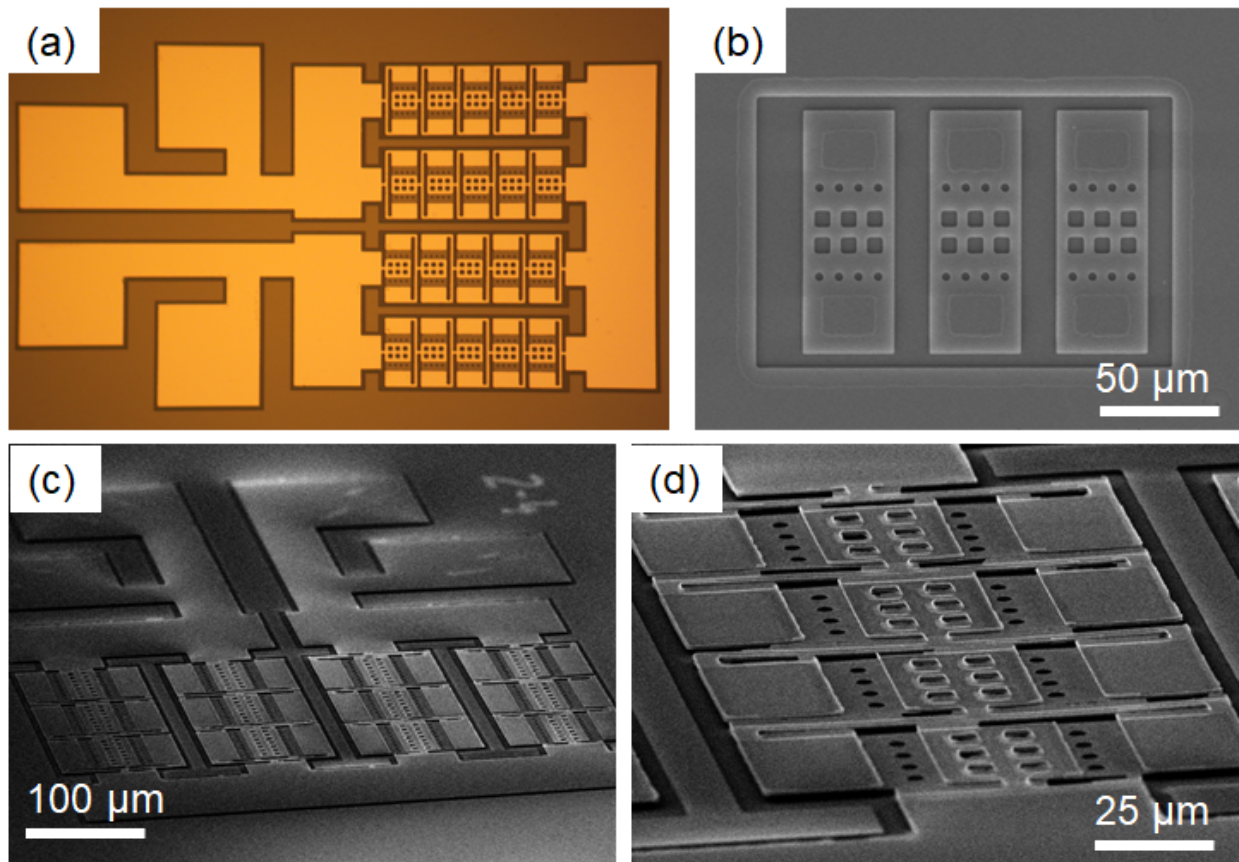


図 3.5 (a) 熱電デバイス全体の光学顕微鏡像。(b) VHF の進行の確認用サンプル。(c,d) 作製したデバイスとブリッジ構造の SEM 像。

3.1.8 デバイス性能の測定

熱電デバイスの性能評価は、ホットプレート上にデバイスを作製したウェハをセットして設定温度を 20-55 度まで変化させ、プローブを用いて開放電圧を測定した。また、空気の対流によるデバイスの冷却により出力が受ける影響を測定するため、窒素を異なる風速で流した状態で同様の測定を行なった。

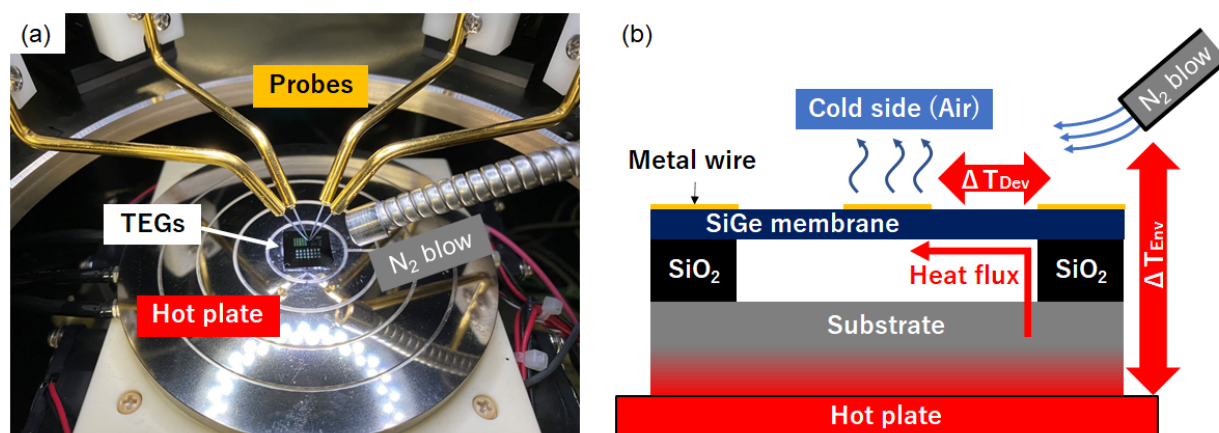


図 3.6 (a) 熱電デバイスの測定用のセッティング。(b) デバイス断面から見た測定時の熱の流れ。

3.2 電気測定試料の作製と解析

3.2.1 サンプルの構造と測定法

SiGe 薄膜のキャリア濃度を測定するため、図 3.7 のようなサンプルを作製し、Van der pauw 法でホール効果測定を行った。Van der pauw 法はキャリア濃度測定の一般的な手法で、一様な電気伝導率を持ったシート状物質に 4 つの電極を作製し、薄膜の面外方向に磁場を加えた状態でそのうち 2 つの電極間に電流を流す。移動する電子は磁場によってローレンツ力を受け進行方向を変えるので、残りの 2 つの電極間の電圧に変化が生じる。この電圧をホール電圧と呼び、薄膜の厚さを用いてキャリア濃度を計算することができる。

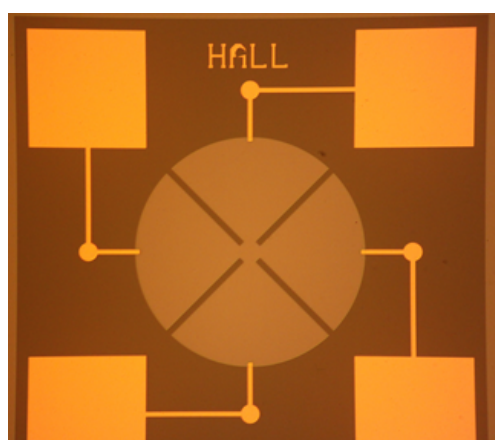


図 3.7 ホール効果測定用サンプル。

また、本研究のようなマイクロ熱電デバイスで特に考慮すべき事項が界面電気抵抗であ

る。大きな開放電圧が得られるデバイスでも、界面電気抵抗などにより内部抵抗が大きいと、デバイス内部で電圧降下が起こり、負荷抵抗に十分な電圧をかけることができない。熱電デバイスでの界面電気抵抗を正確に知るため、図 3.8 のような本デバイスの構造と似た配線のサンプルを用いた。図 3.8(b) に示すような SiGe 薄膜部分の長さ L_{mem} と幅 W_{mem} 、ワイヤ部分の長さ L_{wire} と幅 W_{wire} を統計的に変化させ、SiGe 薄膜と金属配線の電気抵抗、界面電気抵抗を測定できる。

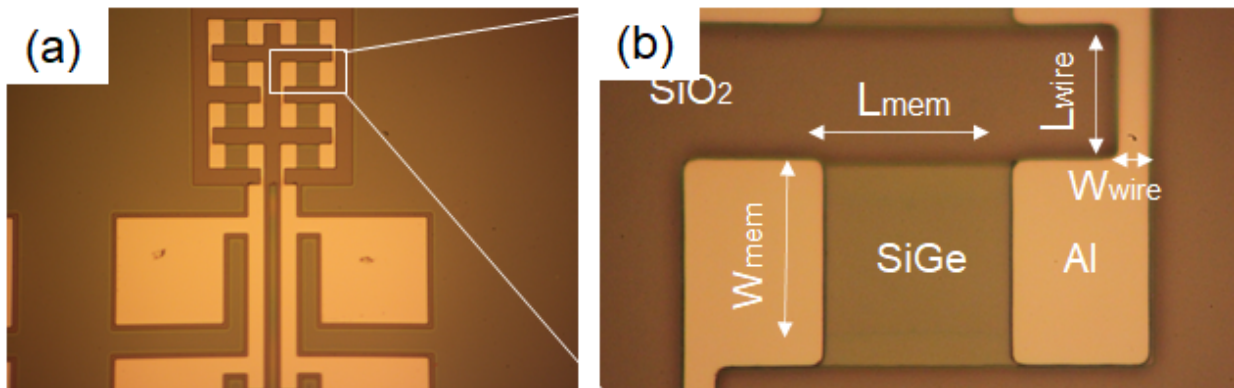


図 3.8 SiGe 薄膜と金属配線の電気抵抗、界面電気抵抗の測定用サンプルの光学顕微鏡像。

3.2.2 電気特性の解析方法

L_{mem} を変化させて図 3.8 の電気測定用サンプルの抵抗をプロットした時、 $L_{mem} = 0$ で抵抗の値は 0 でない正の値をとる。これは、配線抵抗や電流が金属と SiGe の間を移動するときに生じる界面電気抵抗が存在するからである。よって $L_{mem} = 0$ の抵抗から配線抵抗を差し引いた値が配線のコンタクトにおける抵抗である。界面電気抵抗はしばしば Ωm^2 の単位で表され、評価するためにはコンタクトの面積が必要である。しかし、一般的に金属の電気伝導率は半導体より非常に高いので、図 3.9 のようになるべく長く金属中を流れて行くため、実際に金属-半導体間のキャリアの交換に寄与している範囲は測定からは見てとることができない。

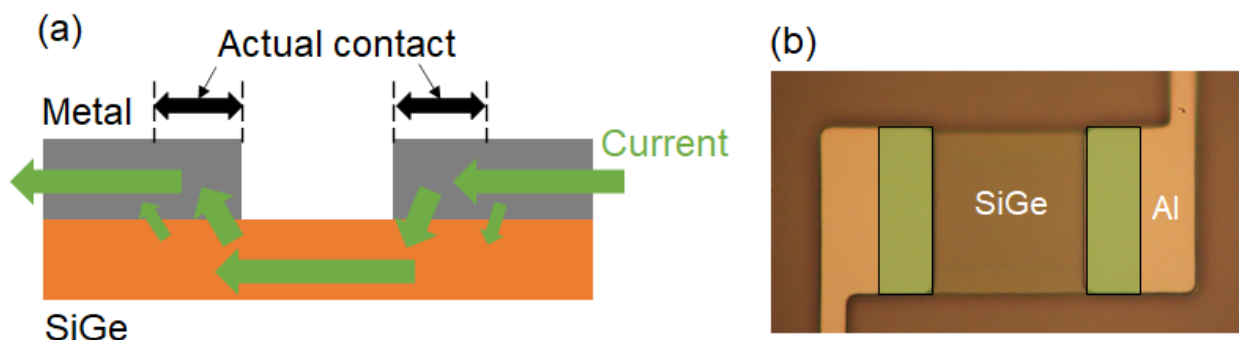


図 3.9 (a) サンプル内の電流の様子。(b) キャリアの交換に寄与するコンタクトエリアの一例。

そこで本研究では、測定結果をもとに3次元有限要素法によるシミュレーションによって実際の界面電気抵抗を解析した。図 3.10 のように、電気測定用サンプルと同じ構造・物性のモデルを作製し、 L_{mem} を変化させて抵抗を算出する。

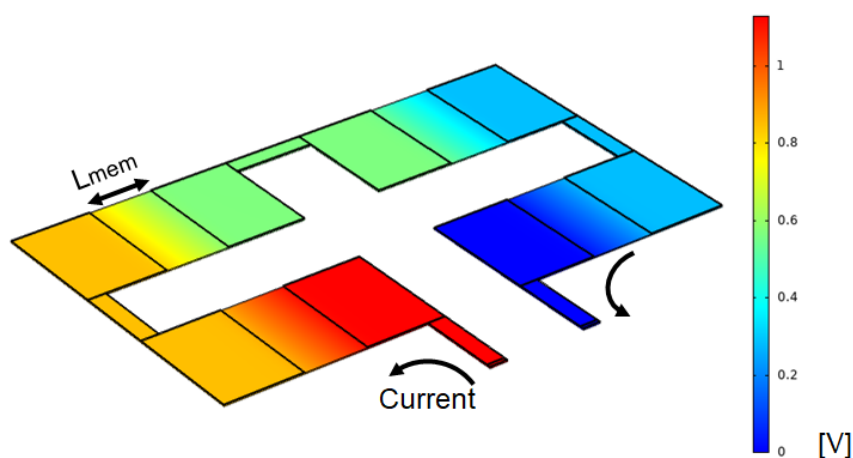


図 3.10 界面電気抵抗のシミュレーションモデル。実際の電気測定用サンプルと同じ形状で作製した。

図 3.11 にシミュレーションにより計算された、抵抗の L_{mem} 依存性を示す。金属-SiGe 間に設定した界面電気抵抗を変化させ、いくつかの異なるプロットを用意する。金属配線による抵抗は十分小さいと仮定すると、それぞれの y 切片の値はコンタクトによる抵抗に等しい。これらの値を再度プロットしフィッティングすることで、図 3.11 に示すような界面抵抗の変化による y 切片の推移を明らかにした。実際のサンプルからの測定値によるプロットで得られた y 切片から、界面電気抵抗を推定した。

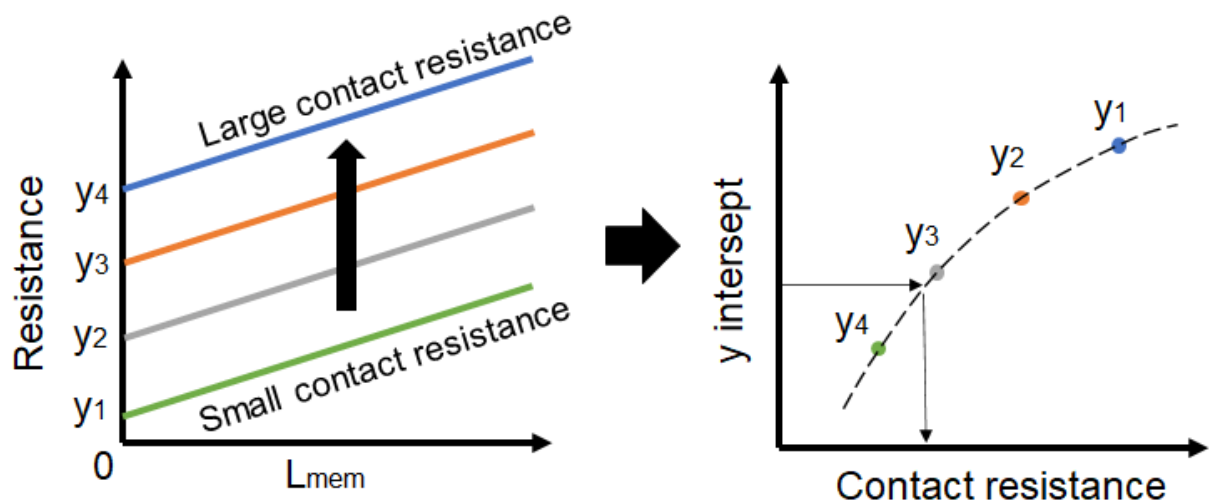


図 3.11 界面電気抵抗フィッティングの手順。

3.3 熱伝導測定試料の作製と解析

3.3.1 サンプルの構造と測定法

SiGe 薄膜の熱輸送特性を明らかにするため、マイクロサーモリフレクタンス法によって熱伝導率測定を行った。サーモリフレクタンス法は、基板上に作製された薄膜材料を瞬間的なレーザー照射により熱し、熱が拡散していく時の材料の反射率の変化を温度変化として抽出、その減衰時間から熱伝導率を測定する手法である。本研究では図 3.12 に示すように、VHF 処理により SiGe 薄膜を基板からリリースしたブリッジ構造を作製して、より正確に測定を行えるようになっている。

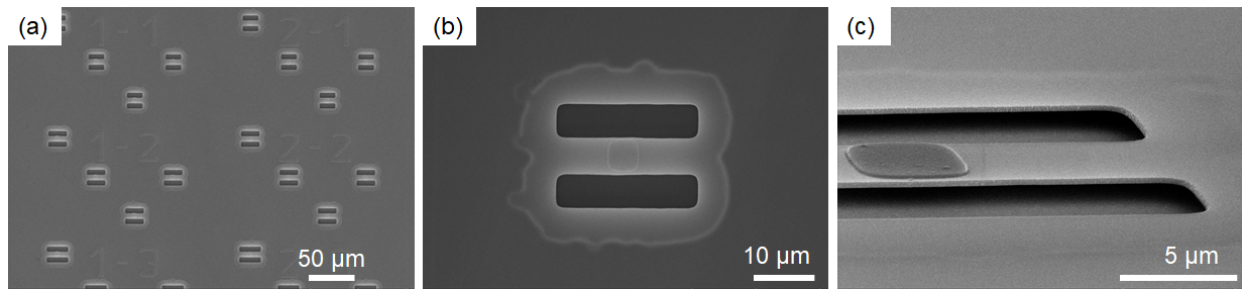


図 3.12 TDTR 測定用サンプル (a) 条件を変えたサンプルをそれぞれ 4 つずつ作製した。(b) 上面図。VHF 処理により薄膜がリリースされていることが確認できる。(c) ブリッジ構造の様子。

本デバイスの測定系を図 3.13(a) に示す。測定は 642 nm のポンプレーザを用いて、 $10\mu s$ のパルスレーザとし、サンプルのブリッジ構造の中央に用意された Al パッドに照射した。700 nm 後半の波長の光に対して、Al の反射率温度依存性は大きく変化し応答性が良いため、反射率変化を見るプローブレーザには 785 nm の光を用いている。ポンプレーザによって熱された Al パッドの温度変化は、プローブ光の反射率強度をフォトディテクタによって測定することで観察することができる。その反射率強度の推移を図 3.13(a) に示す。ポンプレーザによって瞬間的に熱された後、減衰曲線を描き元の温度に収束していく様子が見られる。この曲線の減衰時間を有限要素法によってフィティングから、SiGe 薄膜の熱伝導率を決定する。

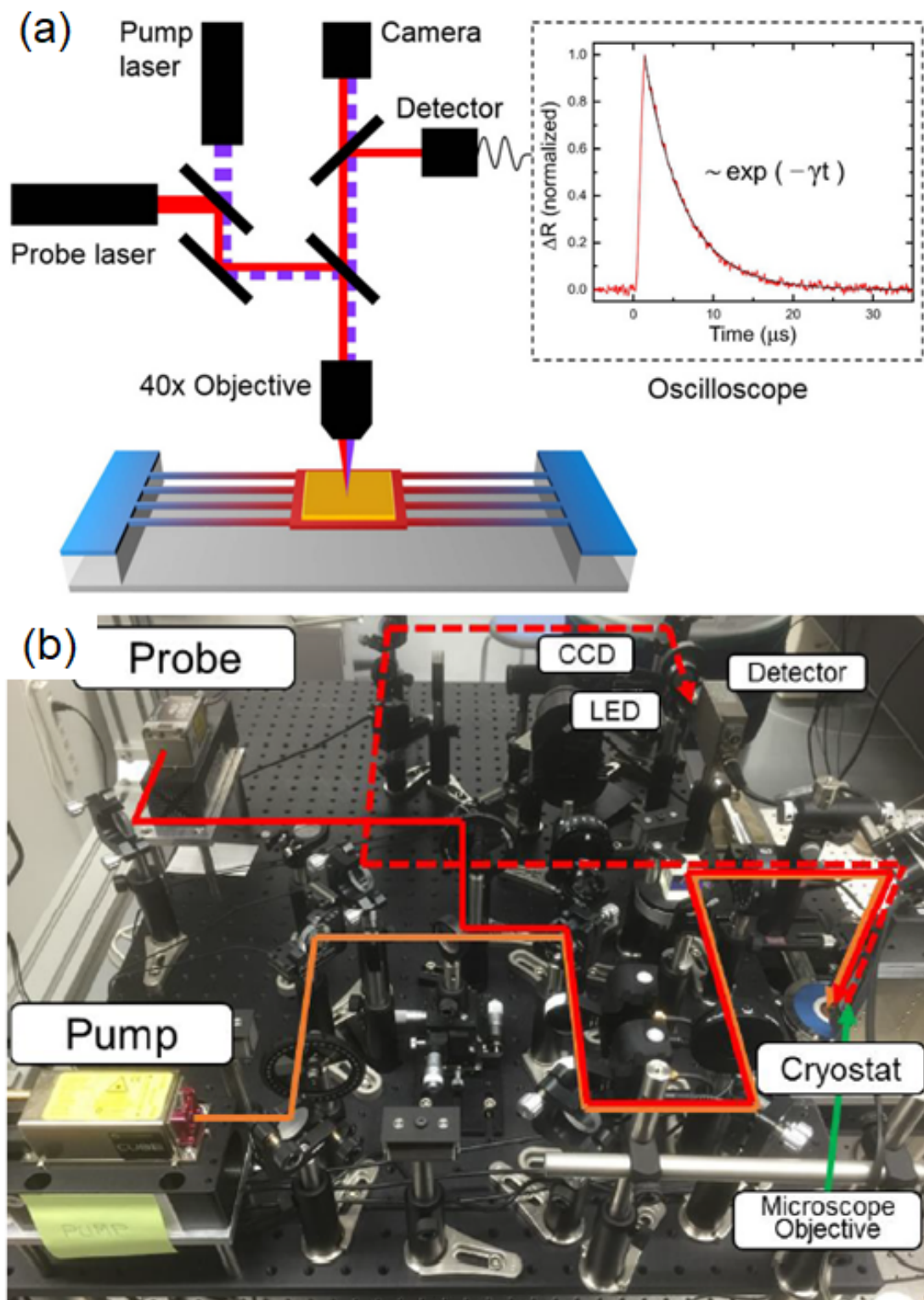


図 3.13 (a) TDTR 測定の様式図 [43]。 (b) 実際の TDTR 測定系 [44]。

3.3.2 熱輸送特性の解析方法

熱伝導率を決定するための有限要素法シミュレーターとして COMSOL Multiphysics ver5.1 を使用した。シミュレーションを簡略化するため、ブリッジ構造の 4 分の 1 のモデルを作製し、断面に対称性を適用した。実際のシミュレーションモデルを図 3.14 に示す。

また、固体中の熱伝導は次式の熱伝導方程式で計算された。

$$\rho C \frac{\partial T}{\partial t} + \nabla(-\kappa \nabla T) = Q \quad (3.1)$$

ここで、 ρ 、 C 、 Q はそれぞれ、密度、熱容量、熱流である。

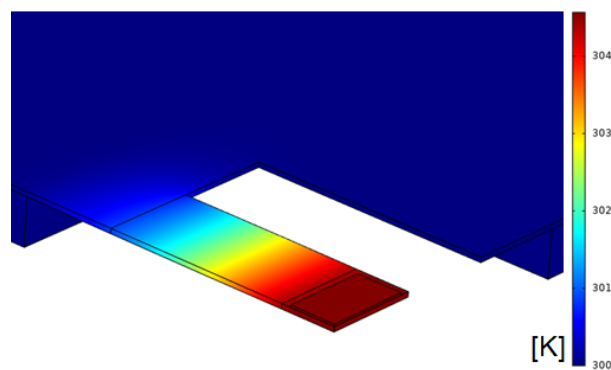


図 3.14 TDTR 測定結果のフィッティングに用いるシミュレーションモデル

図 3.15(a) は COMSOL モデルの SiGe 薄膜の熱伝導率を変化させた時の温度減衰の様子で、その曲線から計算される時定数を熱伝導率事にプロットしたものが図 3.15(b) である。フィッティングは以下のような手順で行なった。

1. TDTR 法により、熱拡散の様子を測定
2. COMSOL モデルで、異なる SiGe の熱伝導率に対して同様の温度変化を算出
3. シミュレーションの結果から、減衰の時定数を抽出
4. TDTR 測定の信号をフィッティングして、時定数を決定

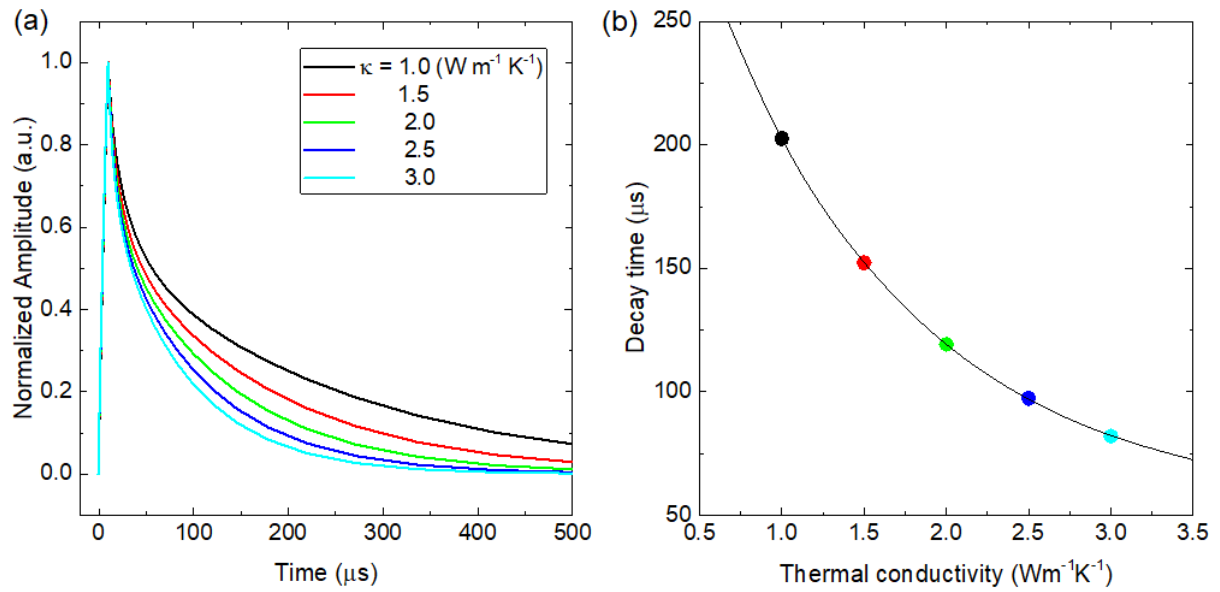


図 3.15 (a) 異なる SiGe の熱伝導率に対する温度変化の様子。 (b) それぞれの曲線から抽出した時定数のプロット。

第 4 章

研究結果と考察

4.1 SiGe 薄膜の電気特性

4.1.1 キャリア濃度測定

本研究では、SiGe 薄膜に対して 2 種類の異なるドーズでイオン注入を行い、同一のプロセスでサンプルを作製した。ドーズが 3.0×10^{15} 、 $9.0 \times 10^{15} \text{ cm}^{-2}$ のサンプルをそれぞれサンプル A、B とし、表 4.1 にホール効果測定の結果を示す。キャリアの活性化率はサンプル A が 70% と B の 35% に比べて大きくなったが、電気伝導率はおよそ 3 分の 1 の値となった。

表 4.1 ホール効果測定によって得られたキャリア濃度と電気伝導率

	Doping concentration	Carrier concentration	Electrical conductivity
Sample A	$3.0 \times 10^{15} \text{ (cm}^{-2}\text{)}$	$0.82 \times 10^{20} \text{ (cm}^{-3}\text{)}$	7.5 (kS/m)
Sample B	$9.0 \times 10^{15} \text{ (cm}^{-2}\text{)}$	$1.25 \times 10^{20} \text{ (cm}^{-3}\text{)}$	20.0 (kS/m)

4.1.2 配線抵抗の寄与

図 4.1 は電気測定用サンプル (図 3.8) でワイヤーの長さ L_{wire} を変化させた時の抵抗を測定した結果である。プロットの傾きは緩やかでサンプル全体の抵抗の L_{wire} 依存性は非常に小さいことがわかる。SiGe や界面抵抗を差し引くと、配線抵抗は全体の数 % 程であり、無視できる程度であると言える。

金属配線の蒸着における低い真空度などの問題によっては、金属の膜質が悪化し、デバイスの内部抵抗に対して無視できない大きさになることがあるため、配線抵抗をデバイスと同じウェハ上に作製した電気測定用サンプルで配線抵抗を確認する必要がある。

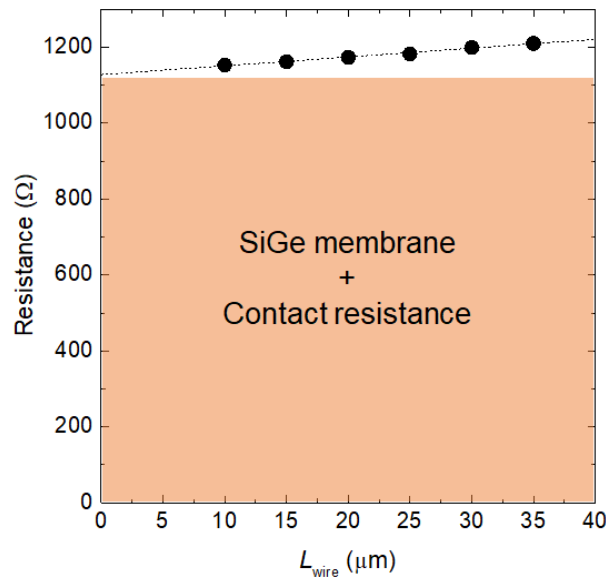


図 4.1 電気測定用サンプルの配線抵抗。

4.1.3 SiGe 薄膜長さによる電気抵抗の依存性と界面電気抵抗

デバイスのウェハ上に集積される平面型熱電デバイスにおいて、界面電気抵抗はデバイス性能を大きく損なう原因となりうる。界面抵抗が非常に高く、負荷抵抗と比較して内部抵抗が大きい場合、発電された電圧はデバイス内部に印可され、負荷抵抗に十分な電圧を供給することができない。

図??は、ドーピング濃度 3.0×10^{15} , $9.0 \times 10^{15} \text{ cm}^{-2}$ のサンプルにおいて L_{mem} を変化させた時の抵抗値をプロットしたグラフである。また、その後 200 度、1 分のランプアニールを行い、再び同様の測定を行なった。 $3.0 \times 10^{15} \text{ cm}^{-2}$ のサンプルではコンタクトによる抵抗が半分以下に低減しており、界面電気抵抗が改善していることがわかる。実際に、この測定値を用いて有限要素法でフィッティングしたところ、アニール前後の界面抵抗はそれぞれ 6233 、 $1126 \Omega \mu\text{m}^2$ と大きく低減していることを確認できた。図??(b) に示したドーピング濃度 $9.0 \times 10^{15} \text{ cm}^{-2}$ のサンプルでは、アニール前の段階で既に低い界面抵抗を示し、アニール前後で 591 、 $349 \Omega \mu\text{m}^2$ と計算された。

また、プロットの傾きは単位長さあたりの SiGe 薄膜の抵抗を表している。この傾きから電気伝導率を計算することができ、ドーピング濃度 3.0×10^{15} , $9.0 \times 10^{15} \text{ cm}^{-2}$ のサンプルでそれぞれ 8.5 、 19.6 kSm^{-1} である。これはキャリア濃度測定時の値とよく一致している。

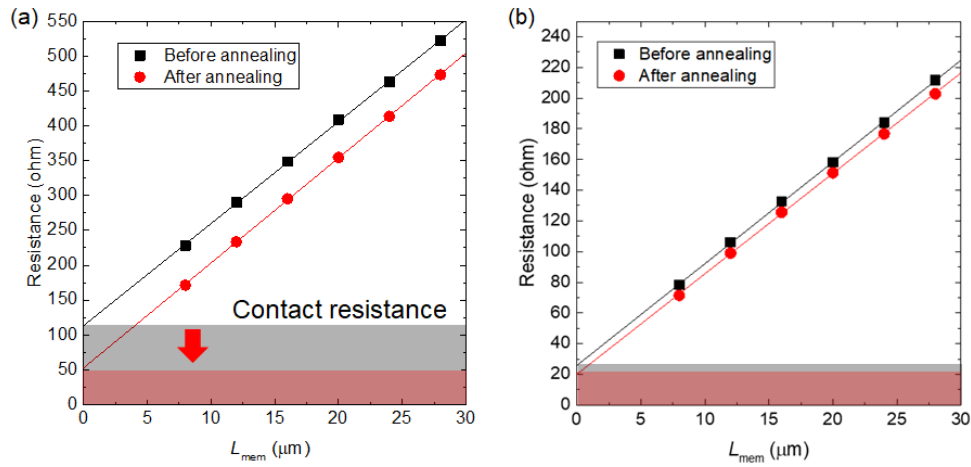


図 4.2 電気測定用サンプルの抵抗の L_{mem} 長さ依存性。(a) サンプル A、(b) サンプル B。

4.2 SiGe 薄膜の熱輸送特性

図 4.3 に SiGe 薄膜の長さを変化させて測定を行なった、熱伝導率測定の結果を示す。ウェハはドーピング濃度 $3.0 \times 10^{15} \text{ cm}^{-2}$ のものを使用した。半導体内ではフォノンによる熱伝導が支配的であり、キャリア濃度の変化は熱伝導率に大きく影響しないと考えられる。結果から熱伝導率が長さに依存せず、拡散的な熱輸送の様子が見て取れる。これらのプロットの平均値は約 $2.2 \text{ Wm}^{-1} \text{ K}^{-1}$ であった。この値は先行研究と比較しても近い値を取っており、SiGe の低い熱伝導率を確認することができた。

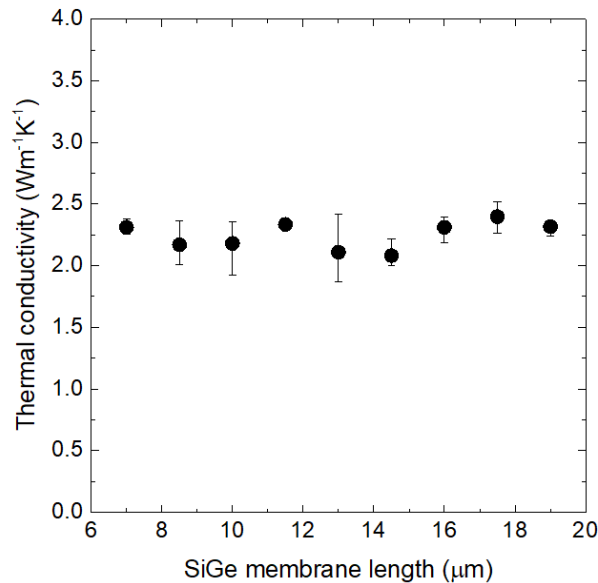


図 4.3 SiGe の熱伝導率と薄膜長さの関係。ほとんど一定の値を取り、熱伝導が拡散的であることを示している。

4.3 平面型 SiGe 熱電デバイスの性能評価

作製した熱電デバイスの開放電圧を測定し、その値とデバイスの内部抵抗、占有面積から、発電密度を計算した。図 4.4(a) はサンプル A のデバイスの開放電圧の温度差依存性を示しており、異なる直列数 N のサンプルで測定を行った。直列数 N を多くする程、開放電圧を大きくすることが確認できた。図 4.4(b) はサンプル A、サンプル B と Si 薄膜を用いた先行研究 [45] の出力電力密度を比較したものである。室温においても SiGe は、Si に比べて高い熱電性能を示す材料なので、発電量の向上が確認できた。また、サンプル A のデバイスが B と比較して大きな出力電力密度を持つことがわかる。構造は同一で、熱伝導率もほとんど変わらないことを考えると、デバイス面内に生じる温度差はサンプル A、B でほとんど変わらないと予想できる。加えて、電気伝導率はサンプル B の方が 2.7 倍程度大きいにも関わらず、サンプル A の出力電力密度が大きいのは、サンプル A では B と比較してゼーベック係数が大きいことが理由であると考えられる。

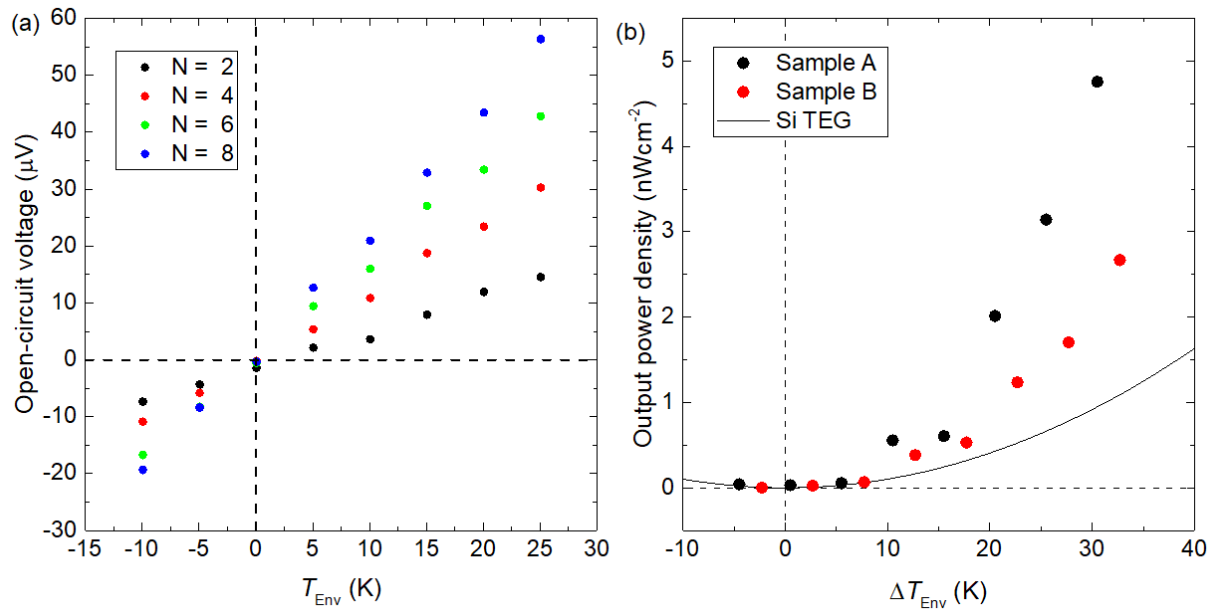


図 4.4 SiGe の熱伝導率と薄膜長さの関係。ほとんど一定の値を取り、熱伝導が拡散的であることを示している。

図 4.4(b) によると、作製したデバイスの出力電力密度は数 nWcm^{-2} ($@\Delta T = 0 - 35 \text{ K}$) で、他の報告と比較して非常に小さい値である。これは、デバイス内の熱電薄膜に生じる温度差が小さいことを示している。 SiO_2 犠牲層をエッチングすることでブリッジ構造を作製し、基板からリリースされたブリッジ中央部分の熱浴が対流によって冷却されることで熱電薄膜に温度差が生じる工夫がなされている。しかし、自然対流では冷却時の熱伝達率が非常に小さいため、昇温した直後にブリッジ全体が基板と同程度の温度になり、大きな電圧を得るのが難しい。そこで、チップ表面と空気の熱伝達率を上げるため、測定中に窒素ガスを異なる風速で流し、発電量の変化を調べた。図 4.5(a,b) に測定した開放電圧と、出力電圧密度を示す。風速 $0 (\text{ms}^{-1})$ の時と比較して、 $2.2 (\text{ms}^{-1})$ の時、開放電圧は約 4 倍、出力電力密度は約 16 倍に向上した。これは、強制対流によってデバイスのブリッジ構造が冷却され、面内の温度差が改善されたことによる発電量の上昇だといえる。

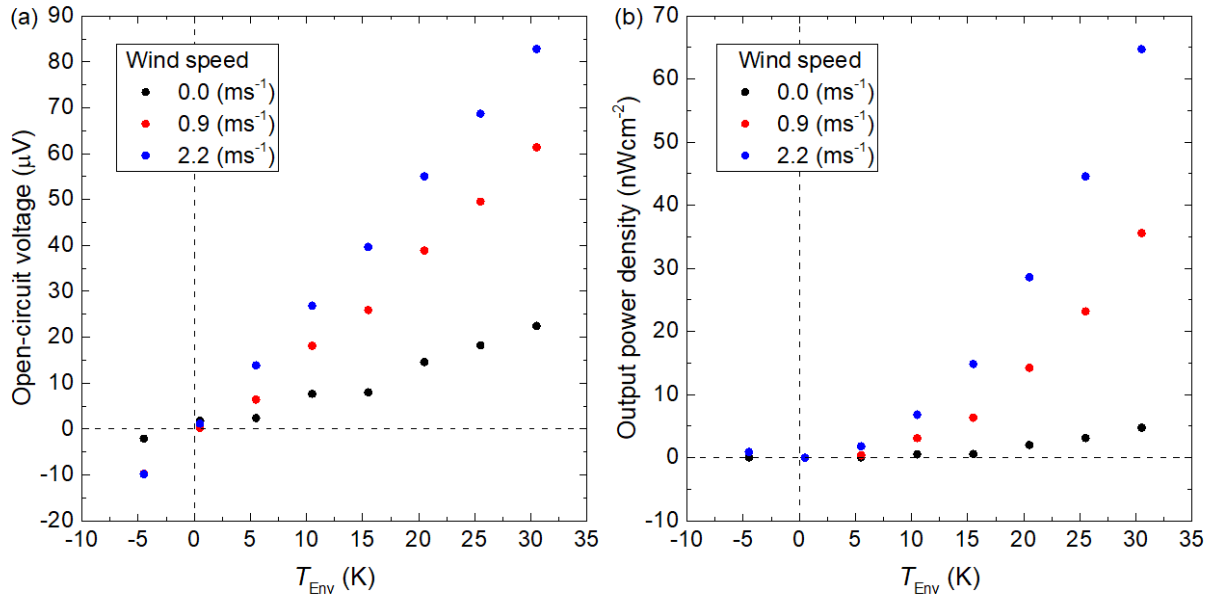


図 4.5 SiGe の熱伝導率と薄膜長さの関係。ほとんど一定の値を取り、熱伝導が拡散的であることを示している。

4.4 シミュレーションによるデバイス構造設計

4.4.1 シミュレーションモデルの概要

デバイスのより一層の性能向上を目的として、デバイス上部キャップ構造を作製することを考えた。図 4.6(a) に改善されたデバイスの完成図を示す。金属電極上にレジストで作製できる柱構造を用意し、その上から Si ウェハのキャップをボンディングする。この上部構造を作製することで、図 4.6(b) に示すような熱流の通り道をつくり、デバイス中央の電極部分から効率的に熱を逃がすことができる。このように、熱電薄膜の上部・下部に熱伝導率が高い材料と低い材料を利用して熱の通り道を作製することは、平面型熱電デバイスでは一般的な手法である。デバイス構造設計は、有限要素法シミュレーションにより熱・電氣的にデバイスを評価し、構造を最適化した熱電デバイスを設計した。シミュレーションでは図 4.6(c) に示されているような構造パラメーターを統計的に変化させ、出力電力密度を最大化した。

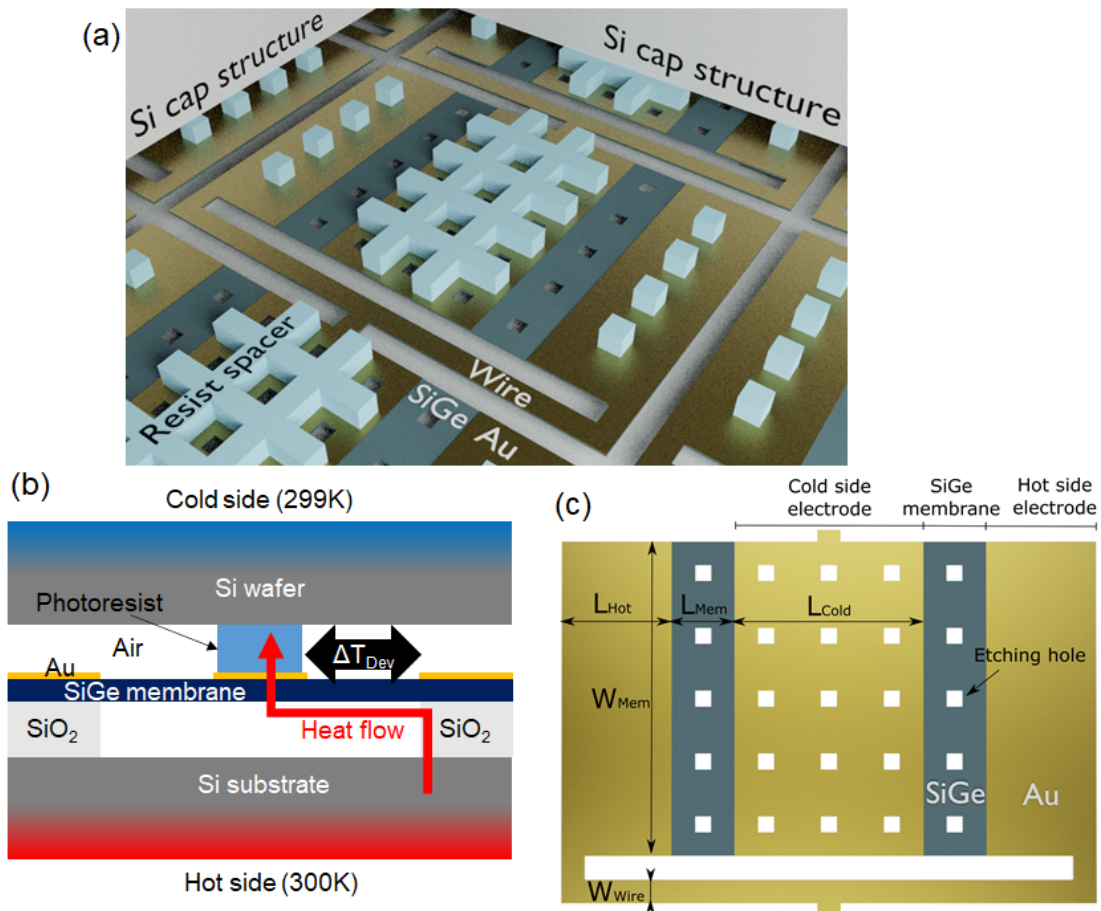


図 4.6 (a) 上部キャビティを設けるためのキャップ構造を含めた平面型熱電デバイスの模式図。(b) シミュレーションに用いた単一セルの断面図。(c) デバイスシミュレーションにおける構造パラメータ。

4.4.2 熱電デバイスの構造最適化

はじめに、2種類の配線構造について評価を行った。図 4.7(a,b) に長い配線と短い配線を用意したシミュレーションモデルを示す。遠回りするように用意された長い配線構造は配線自体の熱抵抗を大きくする目的で作製した。配線の熱抵抗を大きくすることができれば、高温側から隣の単位セルの低温側に熱が逃げるのを防ぎ、デバイス面内の ΔT_{Dev} を大きくすることができる。図 4.7(c) にそれぞれの配線について ΔT_{Dev} はわずかに改善した。また、同じく熱抵抗を大きくする目的で細い配線についてもシミュレーションを行い、小さいながらも ΔT_{Dev} の改善が見られた。

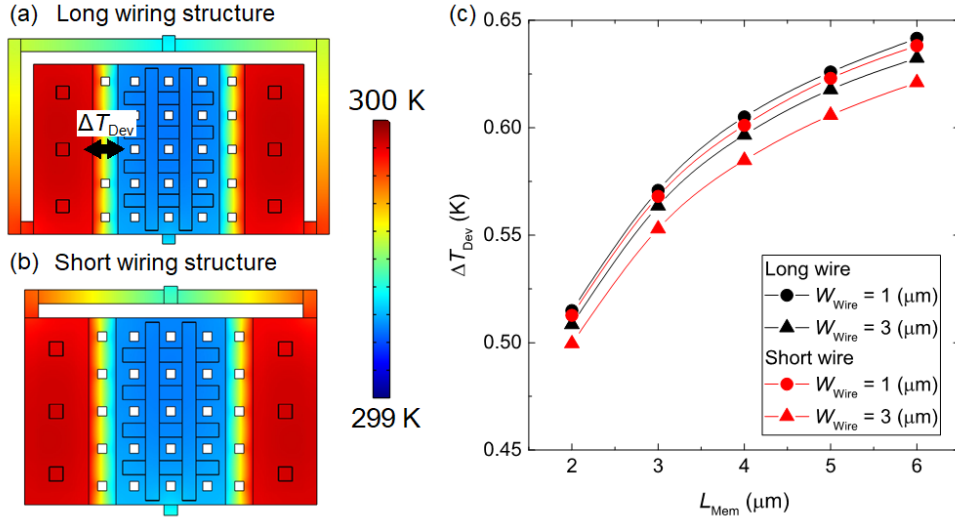


図 4.7 (a) 長い配線と (b) 短い配線構造を持ったデバイスのシミュレーションモデル。 (c) 配線構造や配線の幅による ΔT_{Dev} のプロット。

図 4.7 で算出した ΔT_{Dev} を用いて単位面積あたりの開放電圧を計算した。図 4.8(a,b) に示した長い配線と短い配線のプロットから明らかなように、短い配線構造を持つデバイスの方が面積あたりの開放電圧が大きいことがわかった。長い配線は面積をとり、面積あたりの計算では効果的でないことがわかった。

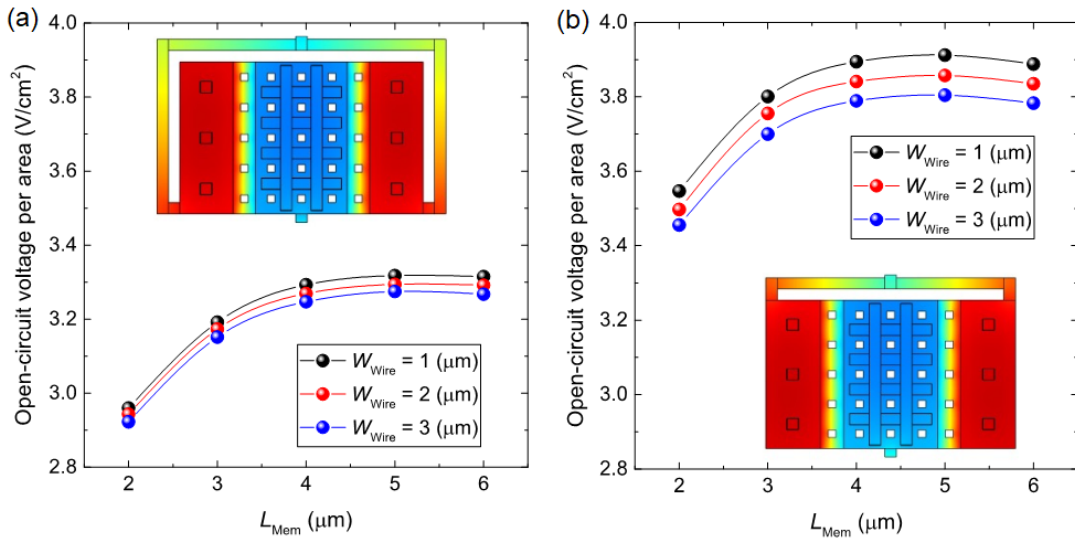


図 4.8 (a) 長い配線と (b) 短い配線構造の単位面積あたりの開放電圧。

最後に出力電力密度の最大化のため、図 4.6(c) にある構造パラメーターを系統的に変化させて構造の最適化を行った。特に効果的なパラメーターであった図 4.9 には L_{mem} と L_{cold} による、 ΔT_{Dev} と出力電力密度への影響を示した。図 4.9(a) は L_{mem} と L_{cold} が大きいほど ΔT_{Dev}

も大きくすることができることを示している。同じ範囲でパラメーターを変化させた結果を図 4.9(b) に示すが、比較的短いところで最大電力密度を取っている。構造パラメーターは長くなると温度差が大きくなるが、面積が増加するため電力密度は最適値を持つ。本研究では、 $L_{\text{mem}} = 3\mu\text{m}$ 、 $L_{\text{cold}} = 24\mu\text{m}$ において、約 $10\mu\text{Wcm}^{-2}$ の最大電力密度をとった。

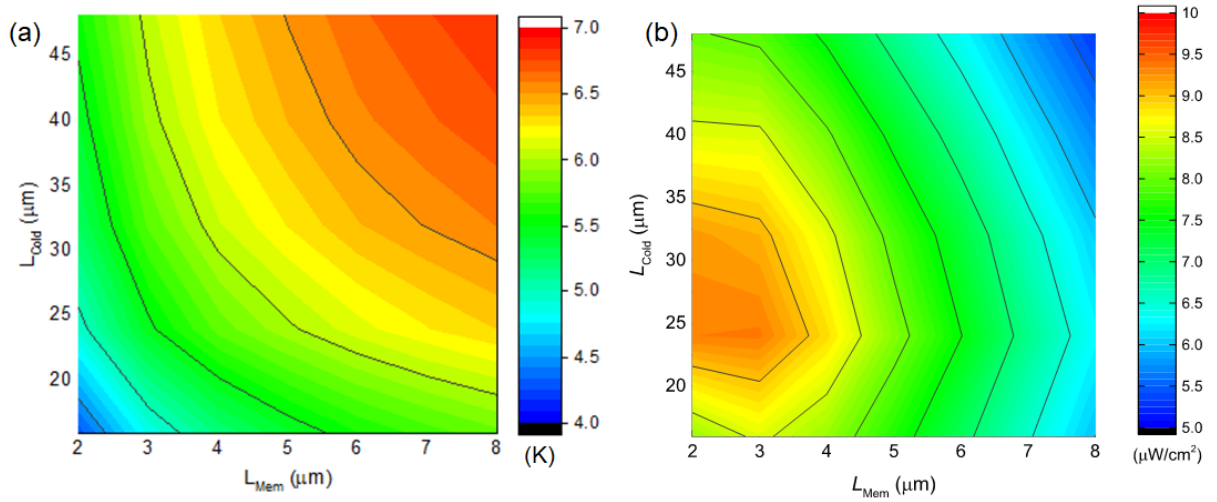


図 4.9 様々な L_{mem} と L_{cold} における (a) ΔT_{Dev} と (b) 出力電力密度の分布。

第 5 章

結論と展望

本研究では、SiGe 薄膜を用いた、平面型熱電デバイスの開発に向けて、物性の評価、界面電気抵抗の改善とデバイスの作製・評価を行った。サンプル作製には、Si 基板上の SiO₂ 犠牲層の上にアモルファス Si_{0.8}Ge_{0.2} 薄膜が成長されたウェハを用いた。SiGe 薄膜は、イオン注入によって 2 種類のドーズで B をドーピングし、キャリア濃度の異なるウェハを用意した。まず、それぞれのサンプルについて電気・熱的な物性の調査を行った。キャリア濃度、電気伝導率、界面電気抵抗の測定用サンプルはデバイス作製を行うチップ上に並行して用意した。デバイスの内部抵抗に大きな影響を与える界面電気抵抗は Al 配線と SiGe 薄膜の間に TiN/Ti のコンタクト材料を適用することによって小さく抑えることができ、熱処理を行うことで最大 5 分の 1 に低減することができた。B ドーピングされた SiGe 薄膜の熱伝導率測定はマイクロサーモリフレクタンス法によって行った。様々な長さの薄膜を用意し、それぞれのサンプルに対して熱伝導率を測定した。熱伝導率は薄膜長さに依存せず、この系の SiGe 薄膜では熱伝導が拡散的であることがわかった。また、平均した値は約 $2.2 \text{ W m}^{-1} \text{ K}^{-1}$ で、SiGe の低い熱伝導率を測定することができた。

次に、SiGe 薄膜を用いた平面型熱電デバイスを作製・評価した。本デバイスは、p 型 SiGe を用いたユニレグデバイス構造であり、n、p 型半導体の両方を作製する必要がない、高スループット、低コストなプロセスを実現した。測定された開放電圧は直列数の増加に伴って大きくなることを確認できた。また、先行研究の Si 薄膜を用いたデバイスのものと比較して最大 5 倍の出力電力密度を確認した。しかし、平面型熱電デバイスではデバイス面内温度差を確保することが難しいとされており、本デバイスでもデバイス内の熱電薄膜に生じる温度差が非常に小さい予想される。熱電薄膜低温側の冷却の重要性を示すため、窒素フローによる強制対流の条件下で測定をおこなった。結果として、風速の 2.2 ms^{-1} 時、開放電圧は約 4 倍となり、出力電力密度はその 2 乗にあたる 16 倍に増加した。ヒートシンクなどを用いたより効率的な冷却が実現できれば、発電量は急激に増加することが予想される。

最後に、改良したデバイス構造を設計し、最大の出力電力密度を有限要素法に基づくシミュ

レーションによって算出した。設計した構造はデバイスの冷却をより効果的にする上部構造を有しており、SiGe 薄膜の低温側にレジストによる熱のチャネルを作製することにより面内温度差の大幅な改善が期待できる。まず、熱流の漏れを防ぐため、2 つの異なる配線構造のデバイスを設計・評価した。結果的には 2 つの構造で温度差はの違いはわずかであり、面積当たりの発電量の観点から、専有面積の小さいデバイス構造が好まれることがわかった。また、デバイスの様々なパーツの寸法を変化させ、発電量を最大化する最適構造を模索した。設計した最適構造で、出力電力密度は $10\mu\text{Wcm}^{-2}\text{K}^{-2}$ と計算された。

熱電変換素子の現実的な実用化として、間欠的センシングが期待される。例えばインフラモニタリングシステムに用いて、1 日に 1 度、写真の撮影・送信を行うための電力を賄うことができると考えられる。シミュレーションによって推定された、 $10\mu\text{Wcm}^{-2}\text{K}^{-2}$ の出力電力密度は、間欠的なセンシングには十分な発電密度であるといえる。つまり、本デバイスの課題であった面内温度差を上部キャビティ構造で改善することができれば、実用化が可能な水準まで性能を向上することができると考えられる。

参考文献

- [1] G. J. Snyder and E. S. Toberer, “Complex thermoelectric materials,” in *Materials for sustainable energy: a collection of peer-reviewed research and review articles from Nature Publishing Group*. World Scientific, 2011, pp. 101–110.
- [2] J. R. Sootsman, D. Y. Chung, and M. G. Kanatzidis, “New and old concepts in thermoelectric materials,” *Angewandte Chemie International Edition*, vol. 48, no. 46, pp. 8616–8639, 2009.
- [3] M. S. Dresselhaus, G. Chen, M. Y. Tang, R. Yang, H. Lee, D. Wang, Z. Ren, J.-P. Fleurial, and P. Gogna, “New directions for low-dimensional thermoelectric materials,” *Advanced materials*, vol. 19, no. 8, pp. 1043–1053, 2007.
- [4] G. Chen, M. Dresselhaus, G. Dresselhaus, J.-P. Fleurial, and T. Caillat, “Recent developments in thermoelectric materials,” *International materials reviews*, vol. 48, no. 1, pp. 45–66, 2003.
- [5] R. J. Vullers, R. Van Schaijk, H. J. Visser, J. Penders, and C. Van Hoof, “Energy harvesting for autonomous wireless sensor networks,” *IEEE Solid-State Circuits Magazine*, vol. 2, no. 2, pp. 29–38, 2010.
- [6] H. Akinaga, H. Fujita, M. Mizuguchi, and T. Mori, “Focus on advanced materials for energy harvesting: prospects and approaches of energy harvesting technologies,” *Science and technology of advanced materials*, vol. 19, no. 1, p. 543, 2018.
- [7] G. J. Snyder and E. Toberer, “Nature mater. 7, 105 (2008).”
- [8] 日本セラミック協会・日本熱電学会, “熱電変換材料,” 2005.
- [9] H. Goldsmid and R. Douglas, “The use of semiconductors in thermoelectric refrigeration,” *British Journal of Applied Physics*, vol. 5, no. 11, p. 386, 1954.
- [10] V. Kuznetsov, L. Kuznetsova, A. Kaliazin, and D. Rowe, “High performance functionally graded and segmented bi 2 te 3-based materials for thermoelectric power generation,” *Journal of materials science*, vol. 37, no. 14, pp. 2893–2897, 2002.
- [11] T. TOKIAI, T. UESUGI, Y. ETON, S. TAMURA, Y. YONEYAMA, and K. KOUMOTO, “Thermoelectric properties of p-type bismuth telluride material fabricated by plasma sinter-

- ing of metal powder mixture,” *Journal of the Ceramic Society of Japan*, vol. 104, no. 1213, pp. 837–843, 1996.
- [12] B. Sales, D. Mandrus, and R. K. Williams, “Filled skutterudite antimonides: a new class of thermoelectric materials,” *Science*, vol. 272, no. 5266, pp. 1325–1328, 1996.
- [13] J. W. Fergus, “Oxide materials for high temperature thermoelectric energy conversion,” *Journal of the European Ceramic Society*, vol. 32, no. 3, pp. 525–540, 2012.
- [14] L. D. Hicks and M. S. Dresselhaus, “Effect of quantum-well structures on the thermoelectric figure of merit,” *PHYSICAL REVIEW B*, vol. 47, no. 19, pp. 12 727–12 731, 1993.
- [15] L. Hicks and M. S. Dresselhaus, “Thermoelectric figure of merit of a one-dimensional conductor,” *Physical review B*, vol. 47, no. 24, p. 16631, 1993.
- [16] J. Tang, H.-T. Wang, D. H. Lee, M. Fardy, Z. Huo, T. P. Russell, and P. Yang, “Holey silicon as an efficient thermoelectric material,” *Nano letters*, vol. 10, no. 10, pp. 4279–4283, 2010.
- [17] J.-H. Lee, G. A. Galli, and J. C. Grossman, “Nanoporous si as an efficient thermoelectric material,” *Nano letters*, vol. 8, no. 11, pp. 3750–3754, 2008.
- [18] J. Lim, H.-T. Wang, J. Tang, S. C. Andrews, H. So, J. Lee, D. H. Lee, T. P. Russell, and P. Yang, “Simultaneous thermoelectric property measurement and incoherent phonon transport in holey silicon,” *ACS nano*, vol. 10, no. 1, pp. 124–132, 2016.
- [19] M. Nomura, Y. Kage, D. Müller, D. Moser, and O. Paul, “Electrical and thermal properties of polycrystalline si thin films with phononic crystal nanopatterning for thermoelectric applications,” *Applied Physics Letters*, vol. 106, no. 22, p. 223106, 2015.
- [20] R. Anufriev, R. Yanagisawa, and M. Nomura, “Aluminium nanopillars reduce thermal conductivity of silicon nanobeams,” *Nanoscale*, vol. 9, no. 39, pp. 15 083–15 088, 2017.
- [21] A. I. Hochbaum, R. Chen, R. D. Delgado, W. Liang, E. C. Garnett, M. Najarian, A. Majumdar, and P. Yang, “Enhanced thermoelectric performance of rough silicon nanowires,” *Nature*, vol. 451, no. 7175, pp. 163–167, 2008.
- [22] W. Park, D. D. Shin, S. J. Kim, J. S. Katz, J. Park, C. H. Ahn, T. Kodama, M. Asheghi, T. W. Kenny, and K. E. Goodson, “Phonon conduction in silicon nanobeams,” *Applied Physics Letters*, vol. 110, no. 21, p. 213102, 2017.
- [23] L. Yang, Y. Yang, Q. Zhang, Y. Zhang, Y. Jiang, Z. Guan, M. Gerboth, J. Yang, Y. Chen, D. G. Walker, *et al.*, “Thermal conductivity of individual silicon nanoribbons,” *Nanoscale*, vol. 8, no. 41, pp. 17 895–17 901, 2016.
- [24] T. Harman, P. Taylor, M. Walsh, and B. LaForge, “Quantum dot superlattice thermoelectric materials and devices,” *science*, vol. 297, no. 5590, pp. 2229–2232, 2002.
- [25] L. Hicks, T. Harman, X. Sun, and M. Dresselhaus, “Experimental study of the effect of quantum-well structures on the thermoelectric figure of merit,” *Physical Review B*, vol. 53,

- no. 16, p. R10493, 1996.
- [26] N.-W. Park, W.-Y. Lee, Y.-S. Yoon, G.-S. Kim, Y.-G. Yoon, and S.-K. Lee, “Achieving out-of-plane thermoelectric figure of merit $zT = 1.44$ in a p-type $\text{Bi}_2\text{Te}_3/\text{Bi}_{0.5}\text{Sb}_{1.5}\text{Te}_3$ superlattice film with low interfacial resistance,” *ACS applied materials & interfaces*, vol. 11, no. 41, pp. 38 247–38 254, 2019.
 - [27] M. Strasser, R. Aigner, C. Lauterbach, T. Sturm, M. Franosch, and G. Wachutka, “Micromachined cmos thermoelectric generators as on-chip power supply,” *Sensors and Actuators A: Physical*, vol. 114, no. 2-3, pp. 362–370, 2004.
 - [28] J. Yan, X. Liao, D. Yan, and Y. Chen, “Review of micro thermoelectric generator,” *Journal of Microelectromechanical Systems*, vol. 27, no. 1, pp. 1–18, 2018.
 - [29] I. D. Noyan, M. Dolcet, M. Salleras, A. Stranz, C. Calaza, G. Gadea, M. Pacios, A. Morata, A. Tarancon, and L. Fonseca, “All-silicon thermoelectric micro/nanogenerator including a heat exchanger for harvesting applications,” *Journal of Power Sources*, vol. 413, pp. 125–133, 2019.
 - [30] M. Strasser, R. Aigner, M. Franosch, and G. Wachutka, “Miniaturized thermoelectric generators based on poly-si and poly-sige surface micromachining,” *Sensors and Actuators A: Physical*, vol. 97, pp. 535–542, 2002.
 - [31] I. D. Noyan, G. Gadea, M. Salleras, M. Pacios, C. Calaza, A. Stranz, M. Dolcet, A. Morata, A. Tarancon, and L. Fonseca, “Sige nanowire arrays based thermoelectric microgenerator,” *Nano Energy*, vol. 57, pp. 492–499, 2019.
 - [32] J. Xie, C. Lee, and H. Feng, “Design, fabrication, and characterization of cmos mems-based thermoelectric power generators,” *Journal of Microelectromechanical Systems*, vol. 19, no. 2, pp. 317–324, 2010.
 - [33] P. Flubacher, A. Leadbetter, and J. Morrison, “The heat capacity of pure silicon and germanium and properties of their vibrational frequency spectra,” *Philosophical Magazine*, vol. 4, no. 39, pp. 273–294, 1959.
 - [34] S. Wei and M. Chou, “Phonon dispersions of silicon and germanium from first-principles calculations,” *Physical Review B*, vol. 50, no. 4, p. 2221, 1994.
 - [35] R. G. Morris and J. G. Hust, “Thermal conductivity measurements of silicon from 30° to 425° c,” *Physical Review*, vol. 124, no. 5, p. 1426, 1961.
 - [36] C. Hua and A. J. Minnich, “Importance of frequency-dependent grain boundary scattering in nanocrystalline silicon and silicon–germanium thermoelectrics,” *Semiconductor Science and Technology*, vol. 29, no. 12, p. 124004, 2014.
 - [37] D. Rowe, V. Shukla, and N. Savvides, “Phonon scattering at grain boundaries in heavily doped fine-grained silicon–germanium alloys,” *Nature*, vol. 290, no. 5809, pp. 765–766,

- 1981.
- [38] C. J. Glassbrenner and G. A. Slack, “Thermal conductivity of silicon and germanium from 3 K to the melting point,” *Physical Review*, vol. 134, no. 4A, p. A1058, 1964.
- [39] R. Cheaito, J. C. Duda, T. E. Beechem, K. Hattar, J. F. Ihlefeld, D. L. Medlin, M. A. Rodriguez, M. J. Champion, E. S. Piekos, and P. E. Hopkins, “Experimental investigation of size effects on the thermal conductivity of silicon-germanium alloy thin films,” *Physical review letters*, vol. 109, no. 19, p. 195901, 2012.
- [40] M. A. Fischer, “Academic detailing in diabetes: using outreach education to improve the quality of care,” *Current diabetes reports*, vol. 16, no. 10, p. 98, 2016.
- [41] C. Bera, N. Mingo, and S. Volz, “Marked effects of alloying on the thermal conductivity of nanoporous materials,” *Physical review letters*, vol. 104, no. 11, p. 115502, 2010.
- [42] T.-K. Hsiao, H.-K. Chang, S.-C. Liou, M.-W. Chu, S.-C. Lee, and C.-W. Chang, “Observation of room-temperature ballistic thermal conduction persisting over 8.3 μm in single nanowires,” *Nature nanotechnology*, vol. 8, no. 7, pp. 534–538, 2013.
- [43] J. Maire, R. Anufriev, and M. Nomura, “Ballistic thermal transport in silicon nanowires,” *Scientific reports*, vol. 7, no. 1, pp. 1–8, 2017.
- [44] 柳澤亮人, “シリコンフォノンニック結晶ナノ構造中の熱伝導の物理と熱電変換応用に向けた構造の検討,” 東京大学大学院工学系研究科電気系工学専攻, 2017.
- [45] R. Yanagisawa, N. Tsujii, T. Mori, P. Ruther, O. Paul, and M. Nomura, “Nanostructured planar-type uni-leg Si thermoelectric generators,” *Applied Physics Express*, vol. 13, no. 9, p. 095001, 2020.

本研究に関する学会発表・学術論文

学術論文

1. S. Koike, R. Yanagisawa, M. Kurosawa, and M. Nomura, "Design of a Planar-type Uni-leg SiGe Thermoelectric Generator," Jpn. J. Appl. Phys. 59 074003 (2020).

学会発表

1. 小池 壮太、柳澤 亮人、黒澤 昌志、野村 政宏、「多結晶 SiGe 薄膜を用いた熱電変換デバイスの設計」応用物理学会、14p-A405-13、東京、2020 年 3 月
2. 小池 壮太、柳澤 亮人、黒澤 昌志、野村 政宏、「多結晶 SiGe 薄膜を用いた平面型ユニレグ熱電デバイスの設計」応用物理学会、8p-Z09-14、オンライン開催、2020 年 9 月
3. 小池 壮太、柳澤 亮人、黒澤 昌志、野村 政宏、「SiGe 薄膜を用いた平面型熱電発電デバイス出力の膜厚依存性」熱工学コンファレンス、オンライン開催、2020 年 10 月

謝辞

本研究を進めるにあたって、たくさんの方々のお助けをいただきました。心より感謝申し上げます。

まず、指導教員である野村政宏准教授には研究活動の基礎を丁寧にご指導いただきました。研究室の専門分野に関して、勉強会を行っていただくなど、基本的な知識を取り入れる機会を与えてくださったり、マンツーマンでアドバイスを下さったことで、1つ1つのことに納得しながら研究を進めることができました。また、研究が思うように進まない時も、ご自分の経験を踏まえながら励ましてくださり、最後まで研究活動を遂行することができました。特にこの1年は様々なことに神経を使う日々でしたが、野村先生の支えのおかげで楽しく、不自由のない研究室生活を送ることができました。深く感謝申し上げます。また、博士課程でもご指導の程よろしくお願い申し上げます。

平川一彦教授には、平川研究室と野村研究室の合同ミーティングなど、研究に関する意見交換や学生同士の交流の場を設けていただき、感謝申し上げます。皆さんの発表から刺激を受けると同時に、発表に対して鋭い質問をされる平川先生の研究に対する誠実さに関心の深さに感服いたしました。私自身も研究内容などについてご助言をいただきましたこと、深く感謝申し上げます。

荒川泰彦教授、岩本敏准教授には、本研究を遂行するにあたって必要不可欠であった、クリーンルームの様々な装置や薬品を使用させていただいたこと深く感謝申し上げます。また、荒川・岩本研究室の装置使用にあたり、直接指導して下さった有田宗貴特任准教授にも感謝申し上げます。

加えて、名古屋大学・黒澤昌志講師は、本研究で用いたウェハを作製をしていただきました。共同研究にご協力いただき、大変ありがとうございました。

博士課程の柳澤亮人さんには、研究活動の一から十までを叩き込んでいただきました。柳澤さんなしには、本研究は成り立たなかったと言っても過言ではありません。心より感謝申し上げます。また、普段の生活でも様々なことを相談させていただいたり、柳澤さんの日本文化に関する突出した知識を与えてくださり、大変楽しい時間を過ごすことができました。2年間大変お世話になりました。これからも、柳澤亮人博士にはご迷惑をおかけすることと思いますが、

よろしくお願いいたします。

また、同じく博士課程の立川冴子さんには入学当初から気にかけていただき、新しい環境での学生生活を支えていただきました。周囲に対していつも明るく、きめ細やかな気遣いのある立川さんからは、1人の人間として多くを学ばせていただきました。また、研究テーマの異なる私にも様々なアドバイスを頂きましたこと、心より感謝申し上げます。近いうちに、立川博士とお呼びできることを心待ちにしております。

Roman Anufriev 博士、Yunhui Wu 博士には、クリーンルームや実験装置の使用方法など、研究活動に際して様々なことをご教授いただきました。また、私の拙い英語にも嫌な顔せず、たくさんのアドバイスをいただき、大変ありがとうございました。

半年後に入学した Eldar Sido 君は、研究に対して積極的で自らの興味に正直な所にいつも感心させられます。これからも、英語を学習中の私の話に付き合ってくれるとありがたく思います。また、1年後輩の縄江朋季君は勝手に自分と通ずるものを感じており、いつもつまらない話に付き合ってくださいありがとうございます。来年度は就職活動に研究に忙しい日々になるかと思いますが、応援しております。その他にも、全員については書ききれませんが、研究活動を支えてくださった秘書の大河内絵里菜さん、博士課程の Xin Huang さん、その他野村研のメンバー、加えて他研究室ながら大変お世話になった年吉研の佐野智華子さん、同期として一緒に支え合った原田翔太君、2年間支えてくださった全ての方に深く感謝いたします。

最後に、これまで私を支えてくれた両親はじめ家族に深く感謝申し上げます。

ありがとうございました。