

## 審査の結果の要旨

氏名 王培坤

本博士論文は、「**Automatic Test Pattern Generation Methods for Multiple Stuck-at Faults** (多重縮退故障のためのテストパターン生成手法)」と題し、6章から構成される。

第1章は「**Introduction** (序論)」であり、論文全体で議論する課題を導入している。まず製造された半導体チップの検査(テスト)の重要性と検査するためのテストパターン自動生成技術の現状を説明し、半導体の微細化・大規模化により実際には複数の故障が発生しているため、従来の単一故障モデル(チップ中に高々1つしか故障はない)では不十分であり、多重故障に対する自動テストパターン生成手法が重要になっているが、一定規模以上の回路に対する多重故障が扱える自動テストパターン生成手法は存在しないことを説明し、本論文の課題を明確化している。

第2章は「**Related Works** (関連研究)」と題し、本論文で提案する技術の土台となる、単一故障用自動テストパターン生成手法、特に論理関数充足可能性判定手法(SAT手法)を利用した技術について、その概要と商用化されたツールの性能などを説明している。また、従来の多重故障用自動テストパターン生成手法の要点を整理し、ごく小規模回路にしか適用できないことを示している。さらに、本論文の5章で議論するための知識として、現状の論理回路最適化手法の概要を示している。種々の手法が提案され実用化されているが、回路中の冗長性を1つずつ取り除いていく手法が基本となっており、本論文で提案している複数の冗長性を同時に除去する手法はほとんど無いことが示されている。

第3章は「**ATPG Method for Double Faults** (2重故障用テストパターン自動生成手法)」と題し、単一故障検出のためのテストパターンに追加する形で2重故障用のテストパターンを生成する、新規自動テストパターン生成手法を提案している。従来研究から、少なくとも小さい回路の場合には、2重故障を完全に検出するテストパターンは、単一故障用のためのテストパターンにそれほどパターンを追加しなくてもよいことが分かっている。そこで、単一故障用のテストパターンでは検出できない2重故障の条件を定式化し適用することで、単

一故障用テストパターンで検出できる2重故障は故障リストに入れないようにする。このように2重故障に対してフィルタリング処理をすることで、新たにテストパターンを生成しなければならない2重故障のみからなる故障リストが作成できる。十数万ゲート規模を含む種々のベンチマーク回路に適用したところ、生成される故障リストは2重故障全体の内、0.1%またはそれよりずっと少ないことが分かった。この生成された故障リストの故障についてのみ新たにテストパターンを生成すればよく、十数万ゲート規模でも扱えることが示された。

第4章は「**Incremental ATPG Method for Multiple Faults** (インクリメンタルな多重故障用自動テストパターン生成手法)」と題し、第3章の結果を踏まえて、3重故障以上の多重故障に対する新規自動テストパターン生成手法を示している。すでに2重故障までをカバーするテストパターンが生成できているとし、それに追加する形で3重故障までをカバーするテストパターンを生成する。さらに、その過程を一般にし、故障が $n$ 個ある場合への拡張法を議論している。実験の結果、3重故障に対する完全なテストパターン生成が可能であることが分かった。3章、4章の成果は従来の常識からすると驚きであり、非常に効率よく実装されている単一故障用の自動テストパターン生成ツールを拡張することで、100万ゲート規模の回路でも多重故障が扱える技術を提供している。

第5章は「**A Logic Optimization Method based on the Proposed ATPG Method for Multiple Faults** (提案した多重故障用テストパターン自動生成手法に基づく論理回路最適化手法)」と題し、3章で提案した自動テストパターン生成手法を適用して効率良く冗長2重故障を検出し、それを利用した論理回路最適化を提案している。冗長な2重故障を利用した最適化は本手法が初めてであり、従来より回路を小さくできることが実験で示されている。

第6章は「**Conclusion and Future Work** (結論と今後の課題)」と題し、本論文のまとめを行い、残された今後の課題や今後の研究方向を議論している。

以上本論文は、大規模集積回路(VLSI)など製造されたハードウェアに対する故障の有無を判定するテスト技術に関し、半導体の微細化・大規模化に伴い従来技術が扱う単一故障では不十分であり、多重故障に対するテストパターン生成が重要となっているが、小規模回路しか扱えなかった従来技術に対し、単一故障、2重故障、3重故障と順に同時故障数を増やしながらインクリメンタルにテストパターンを生成することで、従来不可能と考えられていた実用規模の回路に対する多重故障のための自動テストパターン生成が実際に可能であることを実験で示すとともに、その技術の論理回路単純化の応用も議論しており、電子工学における貢献は少なくない。

よって本論文は博士(工学)の学位請求論文として合格と認められる。