論文の内容の要旨

- 論文題目 大面積ナノシート転写プロセスを用いた有機単結晶トランジスタ
 (Novel large-area nanosheet transfer processes and high-performance organic single-crystal transistors)
- 氏 名 牧田 龍幸

第1章 序論

有機半導体(Organic semiconductors: OSCs)は、大気下での塗布プロセスによる結晶性薄膜を 製膜可能であることから、次世代電子デバイスの基盤材料として盛んに研究されている.近年で は、厚さわずか数分子層からなり、移動度 10 cm² V⁻¹ s⁻¹を超える高性能な単結晶薄膜を 10 cm 角スケールで塗布できる手法が開発されており[1]、フレキシブルディスプレイや RF-ID タグと いったデバイスへの応用が期待されている.

一方で、有機半導体の社会実装においては、集積回路化プロセスの信頼性が十分でないことが 課題として挙げられる. 有機薄膜トランジスタ (Organic thin-film transistors: OTFTs) に代表され るような積層デバイスにおいては各層のヘテロ界面が電荷の注入及び輸送特性に直結する. 界 面の制御を印刷技術と組み合わせて実現することが求められる OTFT では、これが深刻な問題 である. 例えば、半導体膜の塗布下地層に対しては、十分な溶剤耐性や熱耐久性等の性能が要求 される. また、有機半導体が溶剤に可溶であることや厚さ数分子層という非常に薄い膜であるこ とに起因して、その上部に電極を形成・パターニングする際の溶剤や熱エネルギーによるダメー ジを受けやすい.

本論文では、このような積層デバイス作製時の問題を低減するため、別基板上で形成した各構 成層を統合するための転写手法開発に取り組んだ.半導体単結晶膜及び電極層それぞれの転写 手法に加え、半導体膜のパターニング手法を開発し、CMOS 論理回路作製への応用に成功した.

| 第2章 | 有機半導体単結晶薄膜の転写手法|

本章では、塗布下地基板と半導体膜との表面エネルギー差に着目し、水を利用した簡便な転写 手法を開発した.表面が超親水性である天然マイカを基板とし、p型有機半導体 C₉-DNBDT-NW

(図1(a))[2]の単結晶薄膜を連続エッジキャスト法(図1(b))[3]で塗布した. C₉-DNBDT-NW/天然マイカ基板を水に浸漬したところ,超親水性のマイカ基板とアルキル側鎖由来の高撥 水性を示す半導体膜の界面に水が浸入し,水面に浮かぶ半導体膜が得られた(図1(c)).透過型 電子顕微鏡で観察したところ,図1(d)のように明瞭なスポットが確認でき,基板から剥離後 も単結晶性を維持していることが明ら かとなった.この原理を応用すること で,以下の単結晶膜の転写手法を開発 した.

転写手法の模式図を図2(a) に示す. 超親水性のガラス基板上に C₉-DNBDT-NW 膜を塗布し,転写先基板と 接するように配置して両基板の接点付 近に水を滴下したところ,先述と同様 の原理で半導体膜がガラス基板から剥 離すると同時に転写先基板に物理吸着 した.OTFTを作製してトランジスタ特 性を測定したところ,ヒステリシスが



 図 1. (a) C₉-DNBDT-NWの構造式.(b)連続エッジキャスト法の模式図.(c)半導体膜とマイカ基板界面に水が浸入する様子の模式図.(d) 基板から剥離した半導体膜の制限視野回折図形.観察は室温,加速電圧 80 kV で行った.

なく立ち上がりが急峻である理想的な特性を示し,移動度としては C₉–DNBDT–NW 本来の性能 に匹敵する 12 cm² V⁻¹ s⁻¹ という値が見積もられた(図 2 (b)). これにより,高いキャリア輸送 特性を維持したまま半導体膜を転写可能であることが明らかとなった.8 cm 角の有機半導体超 薄膜の転写にも成功しており(図 2 (c)),大面積量産プロセスへの適合性も有しているといえ

る.本手法においては,転写先基板が熱 や半導体塗布溶媒にさらされることが ないため,これまで塗布法との適合性 がなかった多様な材料表面上に半導体 単結晶薄膜を貼り付けることが可能で あると考えられる.実際に,フッ素系ポ リマー絶縁膜表面上や食品用ラップ上 での OTFT 作製に成功しており,いず れも 10 cm² V⁻¹ s⁻¹を超える高移動度を 示した[4].本章では,さらに多様な半導 体材料に対して本手法を利用できるよ うにするため,高温でも超親水性を安 定的に維持可能なナノすりガラスの開 発についても述べる.



図 2. (a) 半導体膜転写手法の模式図.(b) OTFT の 飽和領域の伝達特性(チャネル長 L/チャネル 幅 W=100 μm/500 μm).(c) 8 cm 角で転写さ れた有機半導体単結晶膜.

第3章 電極の転写手法

電子デバイスにおいて、電極は半導体と並んで重要な構成要素である.厚さわずか数分子層の 有機半導体薄膜に対してダメージを与えることなく高精細な電極を形成するため、本章では、別 基板上でパターニングした電極を半導体膜上に転写する手法の開発に取り組んだ. 電極転写手法の模式図を図3(a) に示す.本手法では、Poly(methyl methacrylate) (PMMA)と水溶性高 分子、Poly(vinyl alcohol) (PVA)の 2 種類の高分子を利用した.剥離層 を形成した基板上で電極材料をフ ォトリソグラフィでパターニング し、その上に厚さ 100 nm 程度の PMMA 薄膜及び 30 μ m 程度の PVA 厚膜を塗布した.乾燥後に基板か ら剥がすことで、ハンドリング可 能な電極フィルムを得ることに成 功した.これを加温しながら半導 体膜上に貼り付け、PVA を水で溶



図 3. (a) 電極転写手法模式図. (b) OTFT の飽和領域 の伝達特性 (*L/W* = 200 μm/1000 μm). (c) 接触抵 抗 (*R*_C·*W*) のゲート電圧 *V*_G 依存性.

解させることで、電極および PMMA 薄膜が静電気力によって半導体膜上に吸着した.

有機半導体膜の中でも最も薄い,単分子層の単結晶を用いた OTFT を作製し,転写法による電極形成時のダメージについて評価した. OTFT の飽和領域の伝達特性を図3(b)に示す.単分子 層単結晶上に真空蒸着法で直接電極を製膜した場合,図3(b)中の橙色破線のように,熱的な ダメージによってトランジスタとして駆動しなくなる.一方、本手法で作製した OTFT は 10 cm² V⁻¹ s⁻¹ 程度の高い移動度を示していることから,半導体膜へのダメージがないことが確認でき た.また,単分子層の単結晶においては,電極から注入されたキャリアがチャネルに到達するま での抵抗(アクセス抵抗)が理論上最小となるが,Transmission line method (TLM)によって接 触抵抗を評価したところ,175 Ω ·cm という小さい値となることが確認できた(図3(c))[5].以 上から,本手法によって高性能な単分子層単結晶 OTFT を作製可能なことが示された.本章で は、同様のアプローチを応用した塗布型電極の転写手法の開発についても述べる[6].

第4章 マイクロスタンプ転写パターニング手法

半導体膜を論理回路で利用する上では、各素子を電気的に孤立させるためのパターニングが 重要である.本章では、第2章で開発した手法を利用したパターニング手法について述べる(図 4 (a)).本手法では、エラストマー材料である Polydimethylsiloxane (PDMS)で作製した凹凸形 状のあるスタンプを用いた.C9-DNBDT-NW単結晶膜を超親水性基板上に塗布し、第2章と同 様にしてスタンプ上に半導体膜を転写した.これをターゲット基板上に適切な圧力で押し当て たところ、スタンプ凸部上の半導体膜のみがターゲット基板上に転写され、図4(b)のように アレイ状にパターニングすることに成功した.OTFT を作製して特性を評価したところ、線形領 域で13 cm² V⁻¹ s⁻¹ という高い移動度が見積もられた図4(c).以上のことから、半導体膜や下地 層にダメージを与えることなくパターニング可能な手法であることが確認できた. 本手法では,乾燥した固体状態の 大面積単結晶膜を水でスタンプ上に 転写することで,厚さ10 nm 程度の 薄膜を PDMS スタンプの20 µm 程度 の段差によって物理的に切断し,パ ターニングする手法である.したが って,CMOS 論理回路に必要な n型 半導体等,他の材料にも適用できる 高い汎用性を有すると考えられる. 実際に本研究では,n型半導体につい ても同様の手法を用い,フィルム基 板上で D フリップフロップ (DFF) を5 V で駆動させることに成功した (図4 (d)).



 (a) マイクロスタジノ転与ハタニニング手法の 模式図. (b) ターゲット基板上に転写された半導 体膜アレイの偏光顕微鏡写真. (c) OTFT の線形 領域の伝達特性 (*L/W*=100 μm/400 μm). (d) DFF の測定結果.

第5章 総括

本研究では、有機半導体の実デバイス応用に付随する課題を解決するため、転写法の開発に取 り組んだ.半導体膜の高撥水性に着目して水のみを用いた簡便な転写法を開発し、半導体膜塗布 下地層への制約の大幅な軽減を実現した.現代の無機半導体デバイスの多くはシリコンウエハ ーが基盤となっているが、その製造には多大なエネルギーを要する.簡便な塗布法で製膜した有 機半導体単結晶のナノシートを多様な下地の上に貼り付け、一種の"ウエハー"としての利用を可 能にする本手法により、従来では作製し得なかった高機能なデバイスの実現が期待できる.また、 電極の転写手法の開発により、究極に薄い単分子層膜をエレクトロニクス材料として利用でき るようになった.さらに、PDMS スタンプを利用したパターニング手法により、集積デバイスへ の展開も可能となり、フィルム基板上でのDフリップフロップの作製に成功した.本研究では、 大面積量産プロセスとの適合性についても調査し、実用性についても実証している.積層デバイ スにおいてはヘテロ界面の制御が非常に重要であるが、理想的な界面を構築する際には作製上 の問題が発生することが多い、本研究で開発した手法は、下層から順に積層していくという薄膜 トランジスタ製造の概念を抜本的に変え、物性研究とデバイス開発の両面を加速する革新的な ものであると考えられる.

参考文献

- [1] A. Yamamura et al., Sci. Adv. 4, eaao5758 (2018). [2] C. Mitsui et al., Adv. Mater. 26, 4546–4551 (2014).
- [3] S. Kumagai et al., Sci. Rep. 9, 15897 (2019). [4] T. Makita et al., PNAS 117, 80-85 (2020).
- [5] T. Makita et al., Sci. Rep. 10, 4702 (2020). [6] T. Makita et al., Adv. Funct. Mater. 30, 2003977 (2020).