

## 審査の結果の要旨

氏名 佐々木 太郎

二次元ファンデルワールスヘテロ構造からなる浮遊ゲート型不揮発性メモリデバイスは、ダングリングボンドのない二次元/二次元界面の活用によるデバイスの信頼性向上や将来的な材料互換性への期待から、盛んに研究されている。しかしながら、デバイス動作機構の包括的な理解なしに、性能評価や多機能化のデモンストレーションが先行している状況であり、今後の応用展開を支える土台が脆弱である。それゆえに、二次元/二次元界面を活用するためのデバイス構造や、その本質的な性能は未だ明確ではない。

上記背景のもと、本研究は二次元ファンデルワールスヘテロ構造からなる浮遊ゲート型メモリデバイスの動作機構と本質的な性能の理解を目的に遂行された。まず浮遊ゲート電位 ( $V_{FG}$ ) の測定という新しい測定法を提案し、メモリウィンドウ評価法の妥当性を検討した。双方向掃引による伝達特性から評価されたウィンドウは正孔の過剰蓄積に対応する 경우가多く、殆どのデバイスで過大評価となることを明らかにした。また、 $MoTe_2$ ,  $WSe_2$ ,  $MoS_2$  をチャンネルとしたデバイスの  $V_{FG}$  測定と解析から、メモリ動作の包括的な理解を整備した。さらに、デバイス構造を最適化することで 50 ns での動作を実証した。比較実験により、超高速動作の鍵は、電氣的に不活性な二次元/二次元界面ではなく、 $h$ -BN の強靱な絶縁破壊耐性である可能性を示した。本論文は、以上の内容を「Operation Mechanisms and Intrinsic Performances of Non-volatile Memory Devices Based on Two-dimensional van der Waals Heterostructures」という題目の下まとめたものであり、6章から構成されている。

第1章は序論であり、Si系フラッシュメモリのメモリセル技術と二次元材料、および二次元材料を用いたフラッシュメモリの先行研究を概観した後に、本論文の目的及び位置づけを明確化している。

第2章では  $V_{FG}$  の測定法とその理解について述べている。浮遊ゲート型メモリ動作を示す一般的な方法は、双方向掃引により測定された伝達特性を示すことであるが、当該特性より得られる情報は限定的である。そこで、チャンネルー浮遊ゲート間のトンネル現象を決定づける  $V_{FG}$  の測定を提案した。実際に測定さ

れた  $V_{FG}$  の軌跡は、容量結合により  $V_{FG}$  が増減する領域と、トンネル電流によるフィードバックのため  $V_{FG}$  が一定となる領域の二領域で整合性良く理解できる。また、測定中の電荷ロスが無視できることから、 $V_{FG}$  の測定が伝達特性に影響を与えないことも実験的に確認した。

第 3 章ではメモリウィンドウ評価法の妥当性を検討している。メモリウィンドウは最も基本的かつ重要な性能指標でありながら、単方向掃引の伝達特性から評価する方法と、双方向掃引の伝達特性から評価する方法とが混在していた。 $MoTe_2$  をチャンネルとしたデバイスの  $V_{FG}$  の軌跡を解析することで、双方向掃引による伝達特性は正孔過剰蓄積時のウィンドウを評価しており、過大評価であることを明らかにした。また、ウィンドウが過大評価される条件を導き、多くの場合、双方向掃引ではウィンドウを過大評価してしまうことを明らかにした。

第 4 章では動作機構の包括的な理解を整備している。 $MoTe_2$ ,  $WSe_2$ ,  $MoS_2$  をチャンネルとする 3 つのデバイスについて  $V_{FG}$  を測定したところ、各デバイス固有の  $V_{FG}$  の軌跡が得られた。詳細な解析から、3 つのトンネル電流律速パス、すなわち 1) チャンネルと浮遊ゲート間の Fowler-Nordheim トンネリング, 2) アクセス領域-FG 領域間の電荷輸送, 3) 金属電極から二次元チャンネルへのキャリア注入によって動作を包括的に理解できることを明らかにした。また、蒸着金属をソース/ドレインとし、アクセス領域のない構造のデバイスでは、金属-二次元間がトンネルパスとなっていることを初めて実験的に示した。

第 5 章では浮遊ゲート型不揮発性メモリの本質的な性能について、特に動作速度の観点から議論している。 $MoTe_2$ ,  $WSe_2$ ,  $MoS_2$  をチャンネルとする 3 つのデバイスの動作速度評価と考察を通し、二次元/二次元界面による高速性と信頼性を両立するためのデバイス構造として、アクセス領域の無いグラフィトコンタクト構造を提案した。本デバイスは 50 ns での書き込み/消去動作が可能であり、比較のために作成した金属/二次元界面をトンネルパスとしたデバイスも 50 ns で動作し、二次元積層界面が動作速度の鍵ではないことを明らかにした。また、トンネルバリアである  $h$ -BN の短パルス電圧ストレス下における絶縁破壊耐性を調べ、その強靭性が高速動作の鍵である可能性を示した。

第 6 章は以上の総括及び将来展望を述べている。

以上を要するに、本研究は二次元ファンデルワールスヘテロ構造からなるメモリデバイスの動作機構に関し  $V_{FG}$  の測定という新奇なアプローチを提案し、包括的な理解の整備と超高速動作の物理機構を示唆した点に大きな意義がある。これらはいずれも本研究において初めて実証された成果であり、材料工学分野のみならず電子デバイスの観点からも意義はきわめて大きい。

よって本論文は博士（工学）の学位請求論文として合格と認められる。