

第3章 デバイス作製手法

前章では MMI-BLD の動作原理とその解析手法について述べた。本研究の目的はそれに DBR を加えることによってさらに機能向上を図るものであり、やや作製プロセスが複雑になっている。この章では、まず DBR-MMI-BLD の構造について第 1 節で説明した後に、その作製手法について述べる。このデバイスは MQW 活性層上のクラッド層再成長を境に、大きくプロセスを 2 つに分けることができる。第 2 節では Offset quantum well による Active / Passive 集積方法と回折格子の作製について、また第 3 節ではリッジレーザの作製プロセスについて述べる。

DBR-MMI-BLD を作製するためのフォトマスクデザインについては Appendix A にまとめた。ここにフォトマスクの作製プロセスについても示してある。

3.1. DBR を用いたデバイスの構造

第 2 章では一般的な MMI-BLD による全光フリップ・フロップの動作原理について説明した。ここでは、反射鏡として分布ブラッグ反射鏡(DBR)を用いたデバイスの構造について説明する。DBR とは、導波路に周期的な屈折率差を設けることにより、一部の波長を選択的に反射することができる構造である。ここでは Passive 導波路のコアに周期的な溝を掘ることによって実現している。

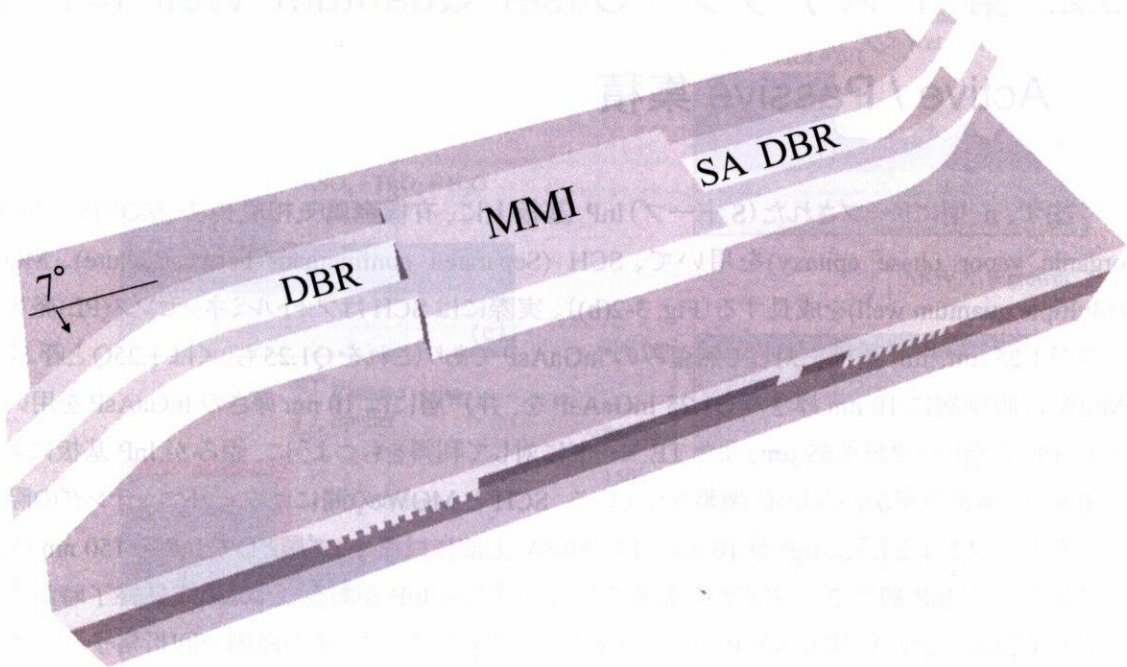


Fig. 3-1: Device structure of DBR-MMI-BLD.

DBR を用いた MMI-BLD の構造を Fig. 3-1 に示す。全体はリッジ導波路で形成されており、中央に 2 入力 2 出力の MMI がある。利得を持つ Active 領域と利得を持たない Passive 領域を 1 枚の基板上に集積し、MMI と SA 部にのみ活性層がある構造となっている。Active 領域は図中濃い灰色で表示されている。MMI への 4 本のアクセス導波路下には周期的な溝が掘ってあり、これが DBR となる。DBR の反射波長(ブラッグ波長)は

$$\lambda_B = 2n_{eff} \Lambda \quad (3.1)$$

となる[26] – [28]。ここで n_{eff} は導波路の等価屈折率であり、 L は溝の周期である。今回は 240 nm 周期の溝を DBR 部に掘ることによって、1550 nm 付近の波長を選択的に反射している。

また、DBR レーザーはへき開端面からの反射があると安定しなくなる。そこで、今回はへき開端面の部分を 7° 傾けることによりデバイス端面からの反射を抑えている。Fig. 3-1 には煩雑になるため電極パターンを表示していないが、実際には MMI、2 つの SA、4 つの DBR それぞれに電極があり、プローバで電流を注入したり逆バイアスをかけたりできるようになっている(Appendix A マスクデザインを参照)。

今回のデザインでは、MMI の長さが最大 660 μm 、また他のデバイスとモノリシック集積する時に重要となる DBR 間の距離は 1600 μm 、へき開端面間の距離はデバイスによってばらつきがあるがおよそ 2800 μm となっている。

3.2. 第 1 ステップ : Offset Quantum Well による Active / Passive 集積

まず、n 型にドーパされた(S ドープ)InP 基板上に、有機金属気相成長法 MOVPE (Metal organic vapor phase epitaxy)を用いて、SCH (Separated confinement heterostructure)、MQW (Multiple quantum well)を成長する(Fig. 3-2(b))。実際には SCH はフォトルミネッセンス(PL)発光ピークが 1.25 μm 、InP 基板に対して無歪みの InGaAsP であり(これを Q1.25 もしくは 1.25Q と呼ぶ)、MQW は障壁層に 10 nm 厚さの Q1.25 InGaAsP を、井戸層には 10 nm 厚さの InGaAsP を用いており、PL 発光ピークが 1.55 μm 、また TE モードに対して利得をもつように、歪みが InP 基板に対して 0.8%圧縮歪みがかかるように調整されている。SCH と MQW の間にはウェットエッチングの際のエッチストップとなるように InP が 10 nm、また MQW 上部にはキャップ層として InP を 150 nm 成長してある。この InP 層は 2 つの点から重要であり、まずこの InP があることにより成長終了時温度を下げてくる際に流す V 族ガスを P のみにすることができる。さらに、後の段階で回折格子を形成する時に SBW (Saturated bromine water)を主とするエッチング液でウェットエッチングをするが、これ

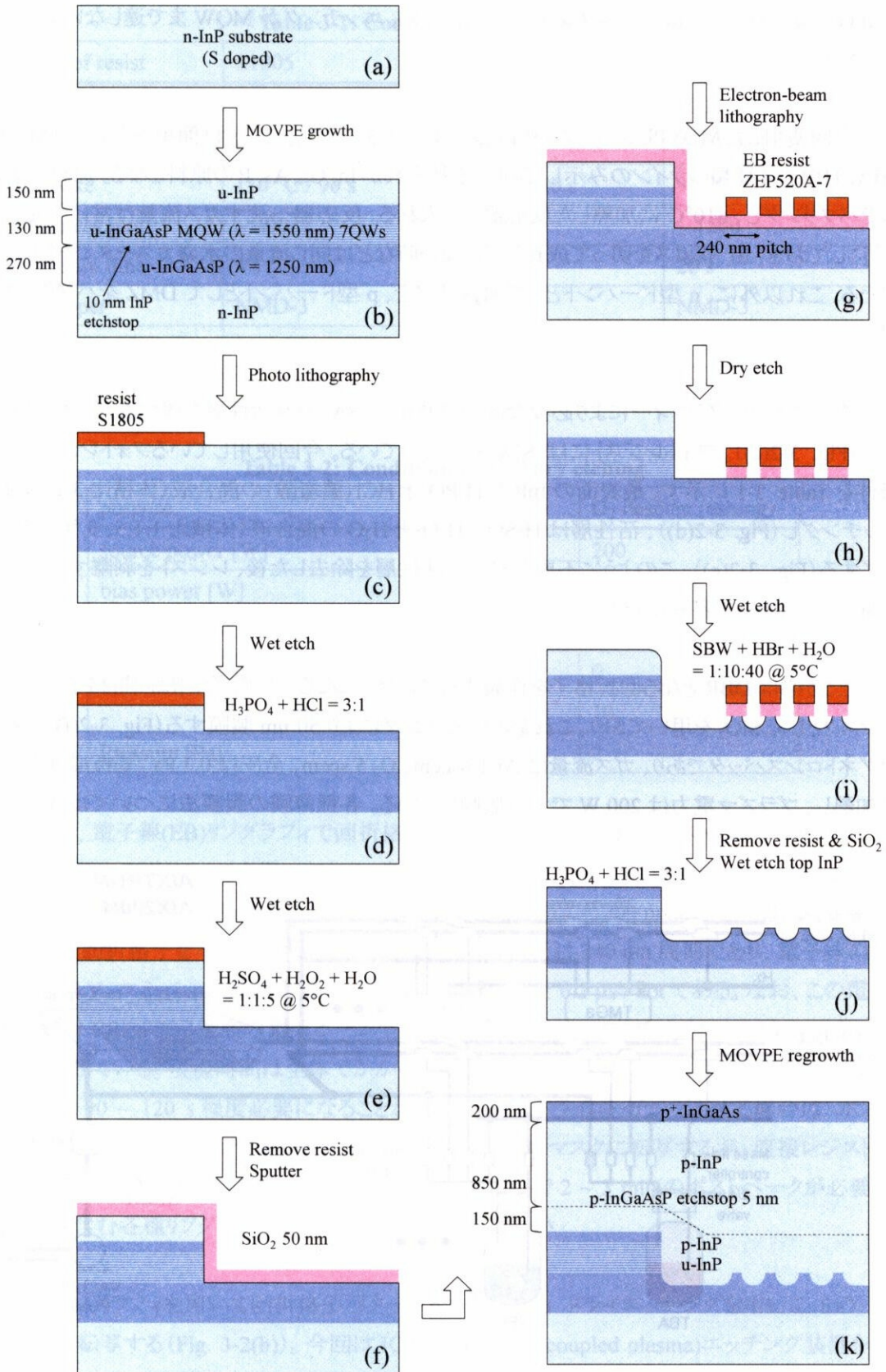


Fig. 3-2: Processing procedure of active/passive integration by offset quantum well.

は InGaAsP と同時に InP もエッチングしてしまうため、エッチングが MQW まで達しないように保護する役割もある。

今回使用した MOVPE システムの構成図を Fig. 3-3 に示す。ここでは簡単のために TMI, TMG, TBA, TBP の 4 種類のラインのみ示してあり、それぞれが In, Ga, As, P の原料となる。原料を水素ガスでバブリングし、610℃ に加熱した反応器へと入れる。反応器へ流すガス流量は常に一定になるようにしておき、III 族ガスを切って成長していない時などは同じ流量の水素ガスをダミーとして流している。これ以外に、n 型ドーパントとして H₂S ガスを、p 型ドーパントとして DMZ をバブリングして用いている。

次にフォトリソグラフィーにより必要な部分 (MMI と SA) のみ活性層を残すようなマスクを形成する (Fig. 3-2(c))。フォトレジストには S1805 を用いている。今回使用しているフォトレジストの主な条件を Table 3-1 に示す。最表面の InP を H₃PO₄ と HCl (濃塩酸) の混合液 (体積比 3:1、室温) でエッチングし (Fig. 3-2(d))、活性層は H₂SO₄、H₂O₂ と H₂O の混合液 (体積比 1:1:5、5℃) でエッチングする (Fig. 3-2(e))。このように不要な部分の活性層を除去した後、レジストを剥離する。レジスト S1805 はアセトンで容易に除去することができる。

ここからは DBR となる回折格子を作製するプロセスになる。まず、今回は回折格子のエッチングマスクとして SiO₂ を用いており、これをスパッタリングにより 50 nm 製膜する (Fig. 3-2(f))。装置はマグネトロンスパッタであり、ガス流量は Ar 15 sccm、O₂ 5 sccm、全圧は 0.7 Pa、基板温度を 250℃ に加熱し、プラズマ電力は 200 W で 5 分製膜している。各種薄膜の製膜法については[45]に詳し

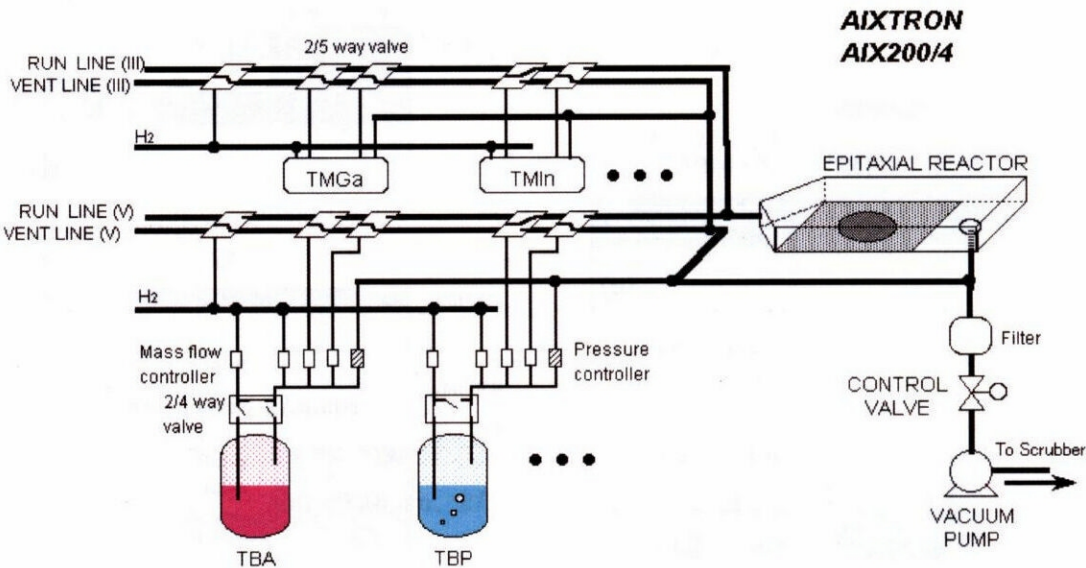


Fig. 3-3: Schematic view of MOVPE crystal growth system.

Table 3-1: Conditions of photoresists.

name of resist	S1805	TSMR 8900	OFPR 800
spin condition	500 rpm / 5 s 6000 rpm / 40 s	500 rpm / 5 s 6000 rpm / 40 s	500 rpm / 5 s 4000 rpm / 40 s
pre bake	110 °C / 90 s	110 °C / 60 s	90 °C / 30 min
thickness [nm]	~ 400	~ 800	~ 1500
exposure time	4 s	4.5 s	20 s
developer	NMD-3	NMD-3	NMD-3
developing time	10 ~ 25 s	20 ~ 30 s	> 20 s
post bake	120 °C / 90 s	no	90 °C / 30 min

Table 3-2: Conditions of ICP dry etching

purpose		SiO ₂ dry etch	O ₂ descum (ashing)
source power [W]		100	200
bias power [W]		15	0
gas inlet [sccm]	Ar	1	0
	CHF ₃	9	0
	O ₂	0.3	10
Pressure [Pa]		1	2

い。その後、電子線(EB)リソグラフィで回折格子を形成するため、EB レジストを塗布する。EB レジストはポジ型の ZEP520A-7 を用いており、塗布の条件は 500 rpm / 5 s → 4000 rpm / 120 s であり、プリベークを 180 °C で 180 s 行うことによりレジスト厚さはおおよそ 200 nm となる。ここに EB 描画装置を用いて回折格子をパターンする (Fig. 3-2(g))。回折格子は 240 nm 周期であり、電子線の加速電圧は 50 kV、エミッション電流は 200 pA、ドーズ量はおおよそ 0.2 μ s / dot である。なお、この電子線描画装置は CRESTEC 社製の集束ビーム型のものであり、フィールドサイズ 500 × 500 μ m を 60000 dot で描画している。現像時間は全体でかかった露光時間に依存するが、24 時間程度の描画時間に対しては 90 ~ 120 s 程度必要になることがある。現像後ドライエッチングをする場合は、ポストベークは必要ない(今回はドライエッチングでパターンを SiO₂ マスクに転写するが、直接レジストをマスクにしてウェットエッチングを行う場合には 100 ~ 140 °C で 2 ~ 3 min のポストベークが必要になる)。EB を含む各種リソグラフィ技術については[46]に詳しい。

EB リソグラフィを用いて回折格子パターンを作製したら、ドライエッチングを用いて SiO₂ 膜にパターンを転写する (Fig. 3-2(h))。今回は ICP (Inductively coupled plasma)エッチング装置を用いている。ドライエッチングの条件について Table 3-2 にまとめる。

ドライエッチングによって回折格子パターンを SiO_2 に転写した後、EB レジストは剥離液 1165 およびアッシング(酸素プラズマによってレジストを酸化)によって除去する。EB レジストは長時間たつと剥離液のみでは除去できなくなるため、アッシングが必要になる。こうして SiO_2 マスクを作製した後 SCH 層をエッチングし DBR を作製する(Fig. 3-2(i))。エッチングには飽和臭素水 SBW (Saturated bromine water)[47]を用いており、SBW 1 ml、HBr 10 ml、 H_2O 40 ml の混合液を 5°C に冷却して用いる。このようにして作製した回折格子の SEM 像を Fig. 3-4 に示す。周期的にエッチングできているのが分かる。また、SBW は InP や InGaAsP を他のエッチャントと比べて等方的にエッチングする性質があるので、Active / Passive 界面を滑らかにする役割もある(Fig. 3-5 参照)。また、 SiO_2 マスク近傍では選択成長と逆の効果によりエッチャントの濃度が高まり深くエッチングされ大きな段差ができてしまうため、将来導波路となる部分はすべて SiO_2 マスクを除去しておく必要がある。

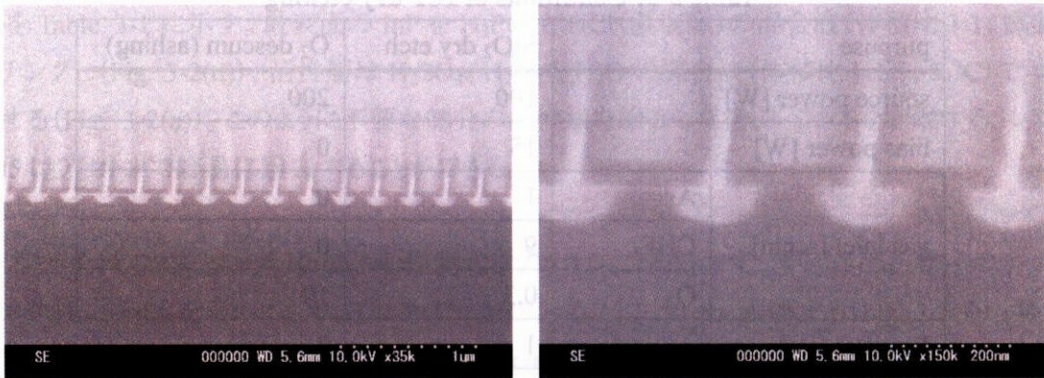


Fig. 3-4: SEM image of gratings after SBW etching.

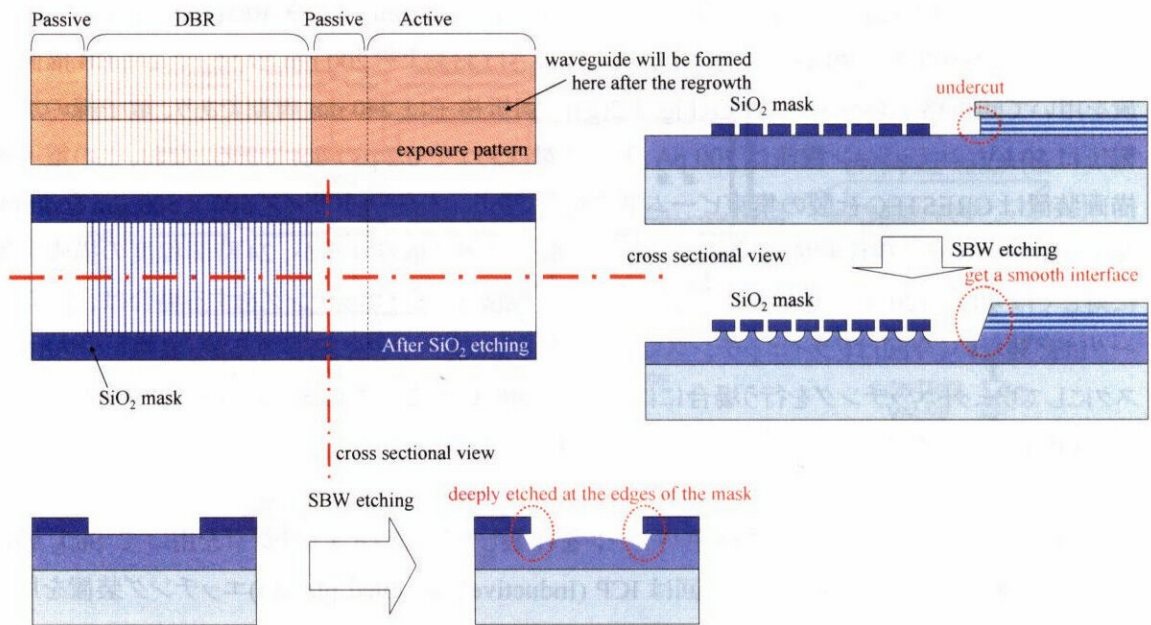


Fig. 3-5: Aims of SBW etching.

このようにして DBR を形成し Active / passive 界面を滑らかにした後、再成長の準備となる。まず最上層の InP 層を最初のエッチングと同様のエッチャントを用いて除去する (Fig. 3-2(j))。これは、再成長前の最表面はすべて同一の組成となっている必要があるためである。この組成がずれていると、再成長中昇温時に P や As 抜けが起これ、結果組成がずれてしまう。その後、再成長前の洗浄を行う。H₂SO₄ で洗浄後、純水リンスを行い、さらに BHF へ 10 分浸けた後純水で 5 分以上流しながらリンスする。そうして洗浄した基板の上に、クラッド層 InP を 150 nm、さらに 3 nm の Q1.25 InGaAsP をエッチストップ層として挟み、リッジとなる p-InP を 850 nm、そして最上層に電極とのオーミックコンタクトを取るための p⁺-InGaAs を成長する (Fig. 3-2(k))。再成長はライナーチューブを交換しカバーエピをした状態で行うのが望ましい。直前にライナーチューブの交換ができない場合は、50 mbar という通常成長時の半分の圧力で 760°C に昇温し 2 時間空焼きを行う。また、後の導波路形成プロセスでの試験用資料 (ダミーサンプル) として用いるため、同時に InP を数枚入れておき、クラッド部分のみ成長したサンプルを作製しておく。

これまでのステップで、InP 基板上に Active / Passive 領域と、部分的に DBR が集積された基板を作製することができた。このように、まず基板上に SCH と MQW を成長し、不要部分の MQW を除去した後クラッド層を再成長して Active / Passive 集積を行う方法を、Offset quantum well と呼ぶ。

3.3. 第2ステップ：ウェットエッチングによるリッジレーザーの作製

ここからは、Offset quantum well によって Active / Passive 集積した基板の上にリッジ導波路を形成しレーザーとするプロセスについて述べる (Fig. 3-6)。

まず、フォトリソグラフィーによって基板上に導波路パターンを形成する (Fig. 3-6(b))。ここではフォトレジストは TSMR 8900 を用いている。また、再成長後の基板には部分的にゴミが付着していたりすることにより平坦ではなくなっており、ここから全てのフォトリソグラフィーは「ソフトコンタクト」と呼ばれるモードで行う (露光する際にサンプルを窒素吹き上げでマスクに押し付けたりしない)。その後、ウェットエッチングにより導波路を形成する。まず H₂SO₄、H₂O₂、H₂O の混合液 (体積比 1:1:5、5°C) を用いて最上層の InGaAs をエッチングする (Fig. 3-6(c))。このエッチャントは InP に対して十分な選択比があるので、InP に達した時点で自動的にエッチングは止まるが、アンダーカットが入りやすいのでエッチング時間には注意する必要がある。その後、20%塩酸を用いて (35°C) クラッド InP をエッチングする (Fig. 3-6(d))。InP のウェットエッチングについては [48] に詳しい。このエッチングもエッチストップとして挿入した InGaAsP 層で自動的に止まる。導波路を形成した後一度フォト

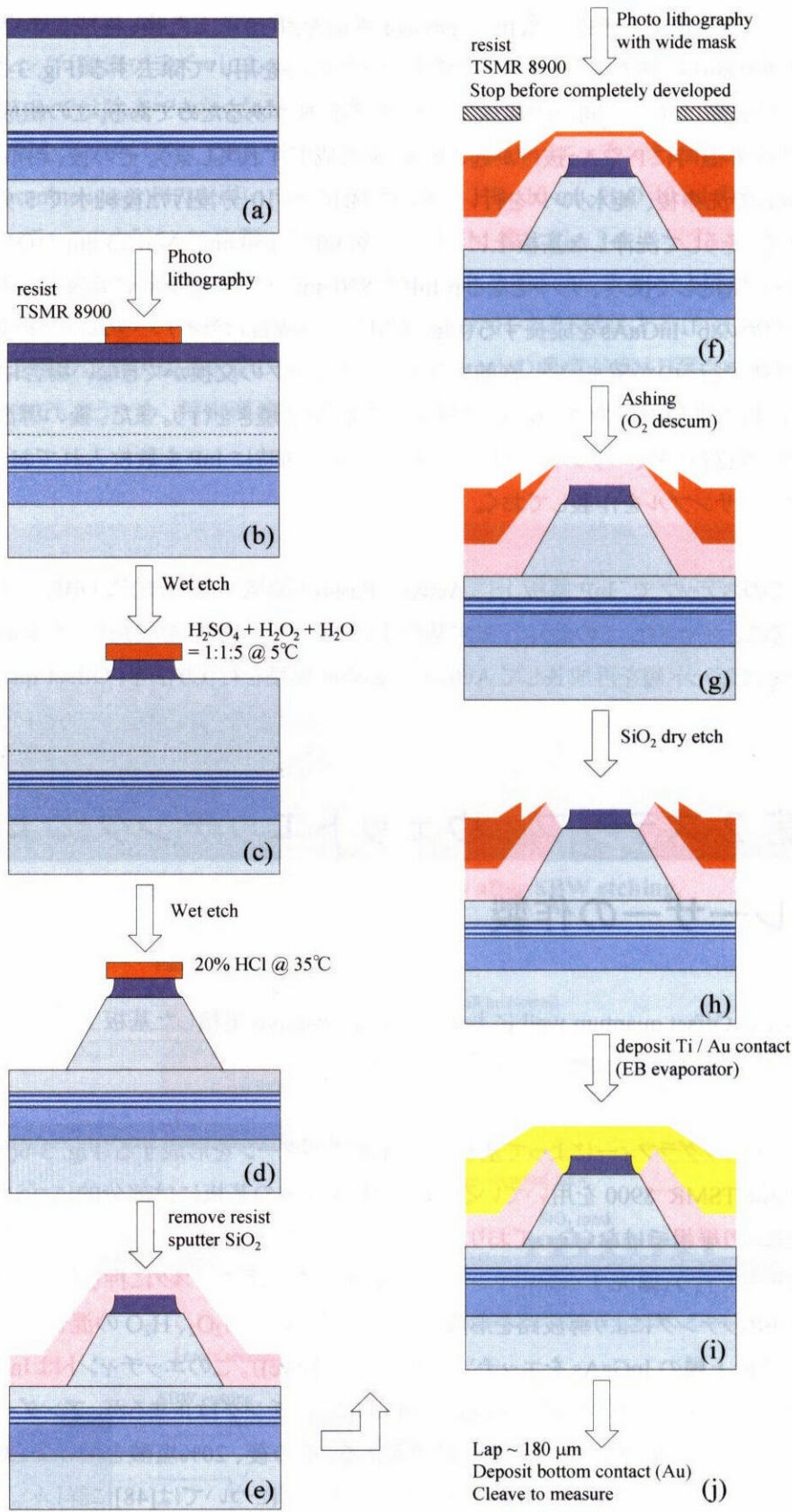


Fig. 3-6: Processing procedure of ridge LD.

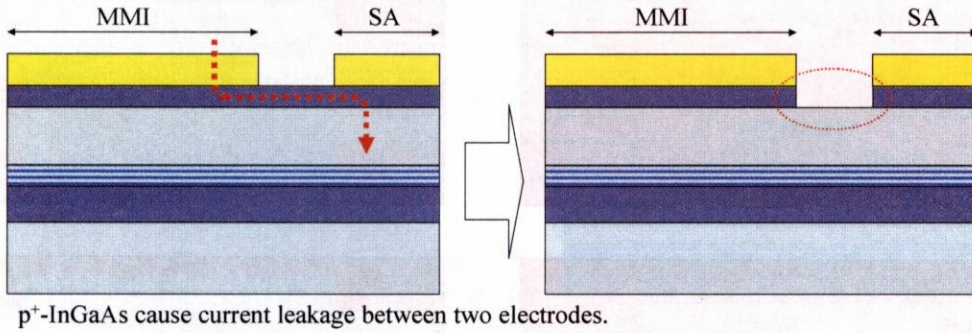


Fig. 3-7: Needs of InGaAs etching between two (or more) electrodes.

レジストを除去し、電極パターンをフォトリソグラフィーによって形成する。この電極パターンを元に、電極が無い部分の最上層 InGaAs をエッチングで除去する。方法は導波路形成の際と同様であり、 H_2SO_4 、 H_2O_2 、 H_2O の混合液 (体積比 1:1:5、 5°C) を用いる。これを行わないと、電極間で InGaAs 層を通じてリーク電流が流れてしまうことになる (Fig. 3-7)。

次に、絶縁膜としてスパッタリングで SiO_2 を 300 nm 製膜する (Fig. 3-6(e))。作製条件は前回 DBR 形成の際に用いたものと同様である。これは電流を導波路の真上からのみ注入することと、導波路から染み出している光が電極で損失を受けないようにするスペーサーの役割を兼ねている。その上から再度フォトリソグラフィーで導波路の上部のみに窓を開けるようなパターンを形成する (Fig. 3-6(f))。この時に、パターンの位置合わせは導波路幅に対して十分なアライメント精度が要求される。そのため、開ける窓の幅は導波路幅 $2\ \mu\text{m}$ に対してやや広くしておく (今回は $4\ \mu\text{m}$ にしてあるが、さらに大きな幅でも可能)。さらに、露光→現像の一連の流れで導波路上が完全に開いてしまう直前で止める。ここからアッシングでレジスト全体を薄くすることにより、精度良く導波路の真上のみ窓をあけることができる (Fig. 3-6(g))。この時に、細い導波路部分 ($2\ \mu\text{m}$) に露光・現像時間を合わせてしまうと、幅の広い MMI 部 ($12\ \mu\text{m}$) でレジストが厚く残ってしまうという現象が見られる。これを回避するために、あらかじめ MMI など幅の広い部分だけを幅の狭いマスクで長めに露光しておく (Fig. 3-8(b))、その上から 2 重に導波路全体を露光する (Fig. 3-8(c))。こうすることによって導波路の上のみに窓を開けることができる。

この手法により導波路の上のみレジスト窓を開けた状態で、 SiO_2 絶縁膜をドライエッチングで除去する (Fig. 3-6(h))。こうすることにより、導波路部分のみ SiO_2 絶縁膜を取り除き電極とコンタクトを取ることができる。

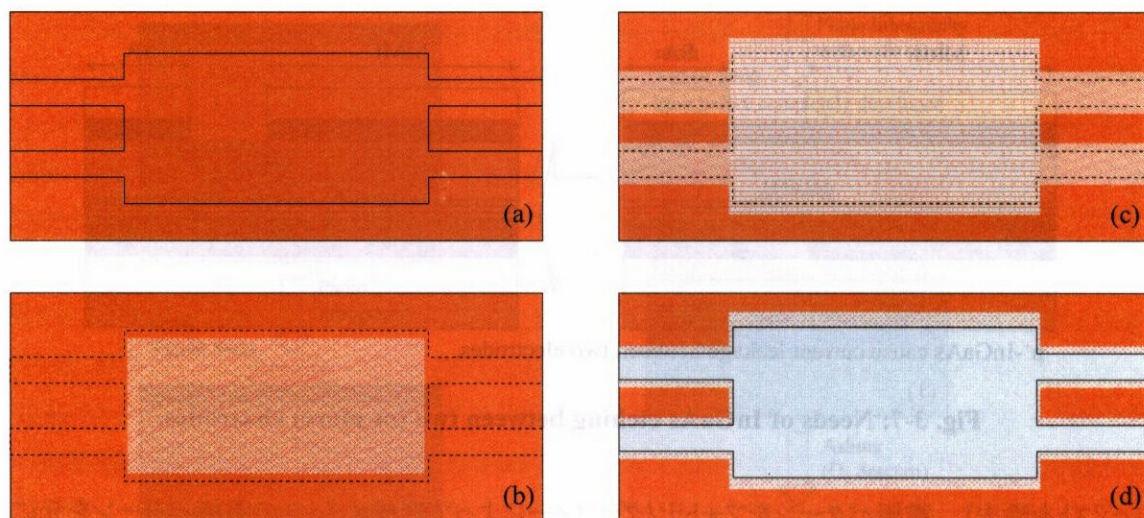


Fig. 3-8: Contact opening of MMI waveguide. (a) before lithography, (b) first patterning of wide area only, (c) second patterning of whole waveguide, (d) after ashing

SiO₂にコンタクト用の窓を開けた後にEB蒸着装置でTiとAuを蒸着する。膜圧はそれぞれ80 nmと300 nmである。その電極上に、レジストOFPR 800を用いて電極パターンを形成し、AuとTiをエッチングする。Auに対してはヨウ素・ヨウ化カリウム溶液を用いており、ヨウ素を1 g、ヨウ化カリウムを2 g混合し、純水40 mlで溶かして用いる。この時にヨウ素が溶けにくいのでガラス棒でよく攪拌する必要がある。Tiに対してはBHFでエッチングすることができるが、これは同時に下地にあるSiO₂膜をエッチングしてしまうため、エッチング時間には注意が必要である。ややエッチング時間は長めにしておき、SiO₂をわずかにエッチングする状態で止め、確実にTiを除去する必要がある。その後レジストをアセトンで剥離し、裏面を研磨し基板膜圧を約180 μmまで薄くする。裏面電極としてAuを製膜し、測定する大きさまでデバイスをへき開する。最終的に銅板上にSnを蒸着したダイにボンディングする。へき開端面のARコーティングは用いていない。デバイスをへき開する時にはメスを用い、双眼実体顕微鏡の下で表面から傷をつけ、その後裏返して同じ部分を裏面からメスで押すことによってへき開する。へき開誤差はおおよそ100 μm程度にすることができる。よって、デバイスのデザインをする際にはへき開用に100 μm以上の余裕を持たせておかなければならない。

実際に作製したデバイスの電極コンタクト部のSEM像をFig. 3-9に示す。なお、断面SEM像を撮る時にはStain etchと呼ばれる方法により、ここではInGaAsとInGaAsPのみ横方向にエッチングし、InPに対して濃淡のコントラストがつくようになっている。エッチャントとしては導波路や活性層エッチングの時と同様にH₂SO₄、H₂O₂、H₂Oの混合液(体積比1:1:5、5°C)を用い1分エッチングしている。

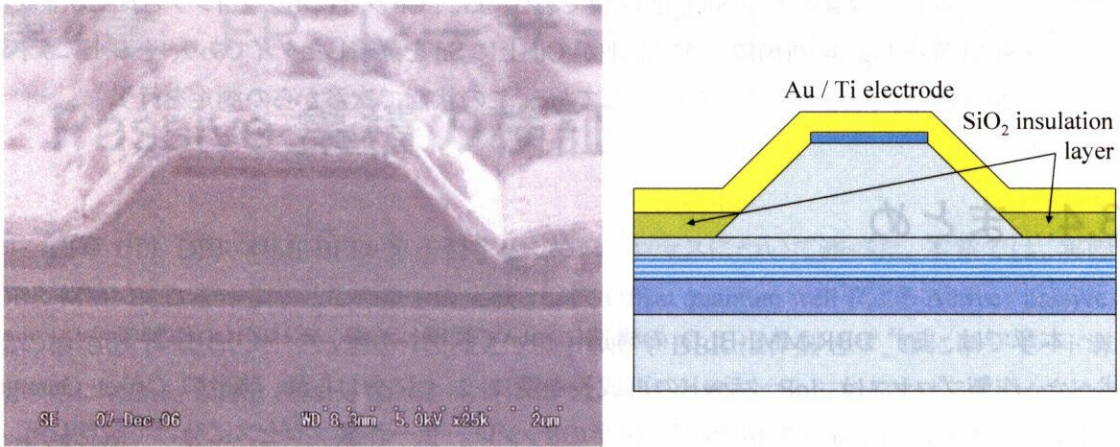


Fig. 3-9: Cross sectional SEM image of fabricated waveguide.

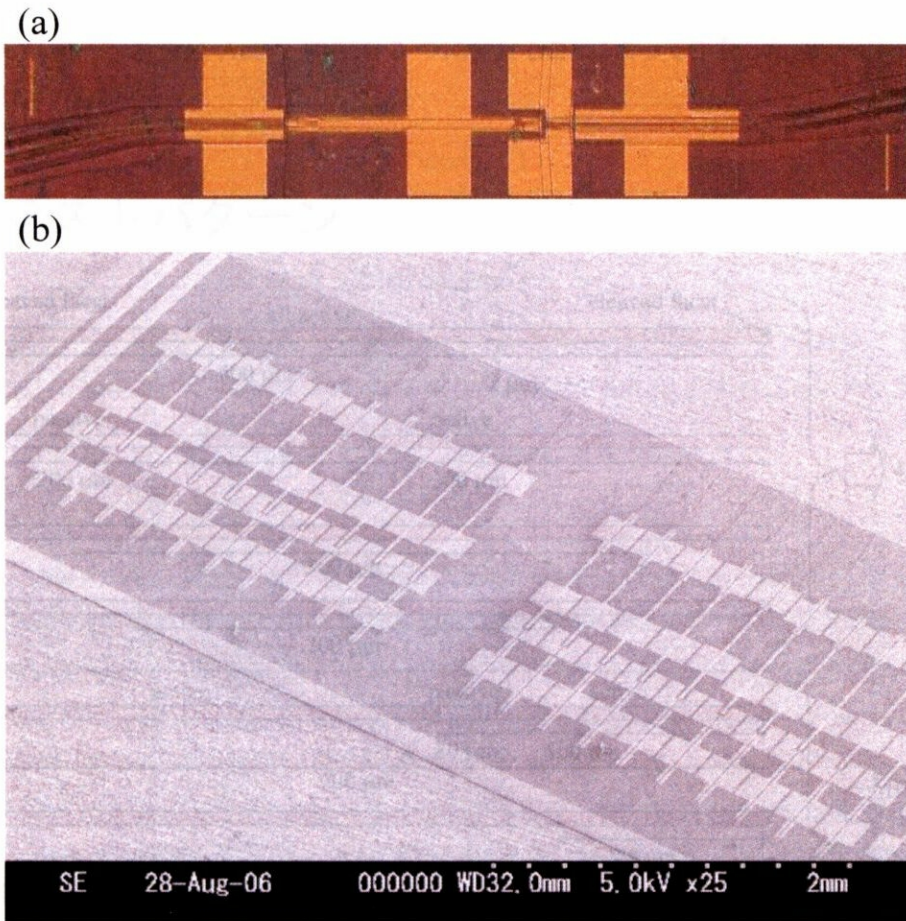


Fig. 3-10: (a) Top view of DBR-MMI-BLD, (b) SEM image of bonded bar.

このようにして作製したデバイスの顕微鏡写真を Fig. 3-10(a)に示す。分かりやすくするためにやや上下に引き伸ばしてある。黄色く見える部分が電極であり、MMIと4つのDBR、2つのSAに

分割してある。赤色に見える地が SiO_2 絶縁膜である。また、Cu ダイにボンディングされた状態のデバイスの SEM 像を Fig. 3-10(b)に示す。下地が Cu 上に Sn を蒸着したダイであり、その上にデバイスを 10～20 個単位でまとめてボンディングしてある。この状態で次章からの測定を行う。

3.4. まとめ

本章では、まず DBR-MMI-BLD の構造について説明した後、デバイスの作製手法について述べた。作製プロセスは、InP クラッドの再成長を境に 2 つに分けられ、前半の Offset Quantum Well による Active / passive 集積手法と、後半のリッジレーザー作製プロセスに分けて説明した。実際のデバイスのレイアウトなどは Appendix A マスクデザインにまとめてある。