

熱刺激電流による MNOS メモリーデバイスの トラップ準位の測定

Trap Centers in MNOS Memory Devices Measured by Thermally Stimulated Current

勝部 昭明*・安達 芳夫*・生駒 俊明*
Teruaki KATSUBE, Yoshio ADACHI and Toshiaki IKOMA

1. はじめに

MNOS メモリーデバイスは、書きかえのできる不揮発性メモリー素子として実用化が急がれている。記憶素子としての書きこみ特性や、記憶動作にあずかるトラップレベルに関しては、いくつかのモデルが提案され、おのおののモデルにしたがって、実験結果の説明がなされている¹⁻³⁾。しかし現在のところ、トラップのエネルギーレベルや、トラップに捕獲された電子の放出のメカニズムを直接測定によって求めた例はないようである。

ここでは、熱刺激電流 (TSC) によってトラップレベルの測定を行った結果を報告する。

熱刺激電流は、絶縁物のトラップ準位の測定に古くから使われている^{6,7)}。最近ではショットキー障壁を利用して半導体の深い不純物準位の検出などにも有効であることがわかった⁸⁾。

MNOS デバイスにおいては、かきこみありおよびかきこみなしの状態での熱刺激電流を測定することによって、N-O界面およびO-S界面のトラップレベルを分離測定できる。その結果、記憶作用に与る、N-O界面のトラップレベル、トラップに捕獲された電子の放出過程、放出時定数などが求められた。

2. MNOS デバイスの熱刺激電流 (TSC)

使用した MNOS デバイスの膜厚などを表 1 に示す。窒化膜は NH₄/SiH₄ の体積比 100, 750°C で成長させたもので、膜厚は 1000 Å である。試料 N-16-2 から典型的な結果が得られたので、以下は主に N-16-2 についての実測結果を示す。図 1 に 77°K と 300 K で測定した flat band voltage (V_{FB}) とかきこみ電圧 (V₀) との関係を示す。図 2 は 77°K でかきこみ、0 バイアスで測定した TSC を示す。図中(a)(b)(c)(d)は、それぞれ異った flat band voltage V_{FB} を出発点として、温度上昇率 β = 0.26 deg/sec の条件で測定したものである。

(a), (b), (c), (d)はそれぞれ、図 1 に示した、(a), (b), (c), (d)点から出発した TSC に対応している。TSC は、ヒステリシス曲線の下から出発する程減少し、V_{FB} =

表 1

試料分類	膜厚	Si 基板	試料分類	膜厚	Si 基板
N-16	15~16 Å	n	p-16	15~16 Å	p
N-29	29 Å	(100)	p-29	29 Å	(100)
N-45	44~46 Å	3~6 Ω-cm	p-45	44~46 Å	3~4 Ω-cm

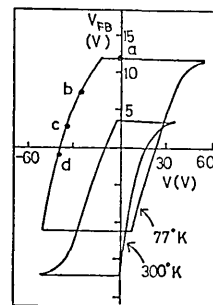


図 1 77°K と 300°K のヒステリシス特性 (試料 N-16-2)

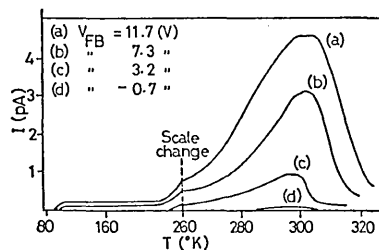


図 2 V_{FB} をパラメーターとした時の TSC (低温かきこみ; 試料 N-16-2)

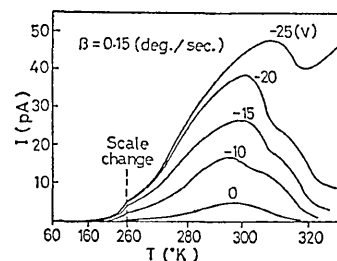


図 3 常温でかきこみ、ゲートバイアスを変化させた時の TSC (試料 N-16-2)

* 東京大学生産技術研究所 第 3 部

研究速報

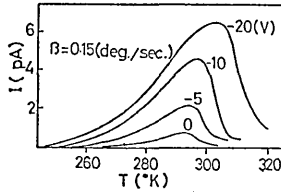


図4 かきこみなしでゲートバイアスを変化させた時の TSC (N-16-2)

-1 V 近くで 0 となる。このことから、Memory に与るキャリアは電子であることがわかる。また、TSC の流れる方向は、トラップされた電子が、Si の伝導帯へ励起され、Si パルク中へ流れる方向である。図3は常温でかきこみ、ゲートバイアス (V_G) を変化させた状態での TSC の測定結果である。ひきつづいて、一度短絡してから冷却し、かきこみなしで同様の実験を行った。

さらに、かきこみなしで同じ実験をくり返し数回行い、同じ結果が得られることをたしかめた。この結果を図4に示す。図3の TSC から、図4の TSC を差し引いたものが、記憶作用に与っている電荷に対応している。一方 TSC 測定前後の V_{FB} のずれを C-V 曲線から求め、電荷量の変化を $Q(FB) = C_N \cdot \Delta V_{FB}$ の関係から計算した。ここに C_N は窒化膜の容量である。

TSC から求めた総電荷量、 $Q(TSC)$ と、 V_{FB} のずれから求めた $Q(FB)$ の相関を図5に示す。これらの量の間にはよい一致がみられる。このことから、記憶に与っているトラップは、N-O 界面にあることがわかる。図3と図4の TSC の差から求めた、放出された総電荷量とゲートバイアス (V_G) との関係を図6に示す。放出される電荷量は V_G にほぼ比例し、25 V 以上で

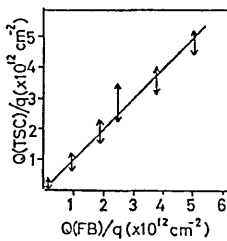


図5 $Q(TSC)$ と $Q(FB)$ との相関 (試料 N-16-2)

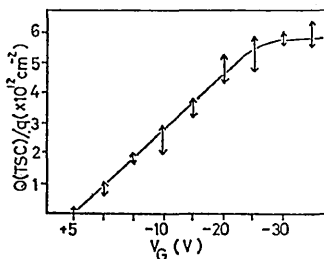


図6 $Q(TSC)$ のゲートバイアス依存性 (試料 N-16-2)

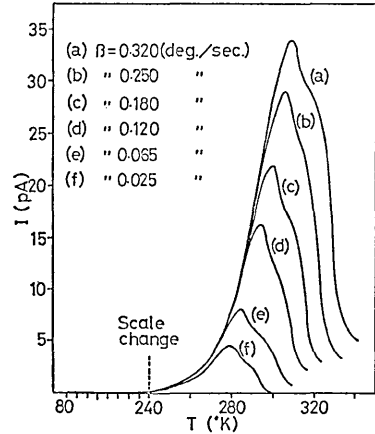


図7 常温でかきこみ、 β をパラメーターにした時の熱刺激電流 (試料 N-16-2)

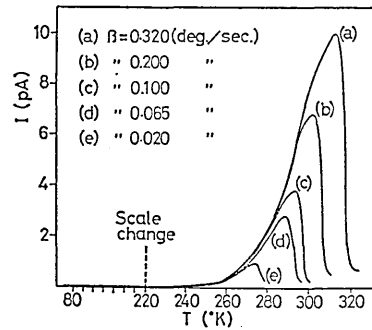


図8 かきこみなしで β をパラメーターにした時の熱刺激電流 (試料 N-16-2)

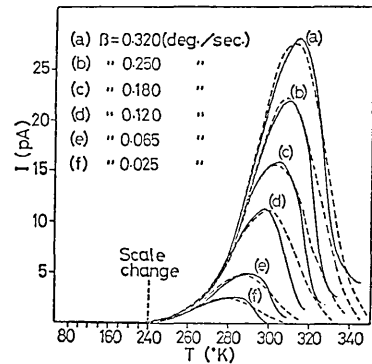


図9 トラップ準位のみからの熱刺激電流 (試料 N-16-2)

飽和している。この飽和量は界面のトラップの総電荷量をあらわしていると思われる。

TSC は正電圧を印加することによって減少し、+5 V で 0 となる。このことから、電子は、窒化膜の伝導帯へ放出されることはなく、Si の伝導帯へ放出されることが裏づけられる。

図7は、常温でかきこみ ($V_{FB} = 3 V$), $V_G = -10 V$

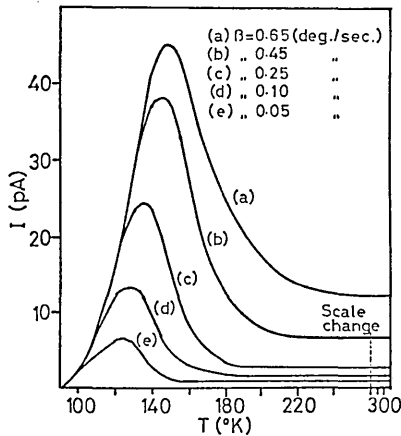


図 10 常温でかきこみ、 β をパラメータにした時の熱刺激電流 (試料 N-16-2)

で β を変えて測定した TSC を示す。ひきつづいて、短絡して冷却し、かきこみなしで、同様の実験を行った結果を図 8 に示す。図 7 から図 8 を差し引いた TSC を図 9 の実線で示す。これは記憶作用に与るトラップからの寄与を与える。

次に P 型シリコンの基板をもつ MNOS デバイスについての実験結果の一例を示す。図 10 は試料 P-16-1 の熱刺激電流の測定結果である。これは常温でかきこみ ($V_{FB} = 3 \text{ V}$)、ゲートバイアス $V_G = +10 \text{ V}$ で β をかえて測定したものである。P 型シリコン基板の MNOS デバイスについても n 型の場合と同様、次のことがいえることがわかった。

記憶作用にあずかるトラップは、N-O 界面にあるホールトラップであって、トラップに捕獲されたホールはシリコンの価電子帯へ放出される。

3. 検 討

前節の実験結果より、MNOS デバイスの N-O 界面のトラップは n 型の場合は、エレクトロントラップ、P 型の場合はホールトラップであり、トラップに捕獲され

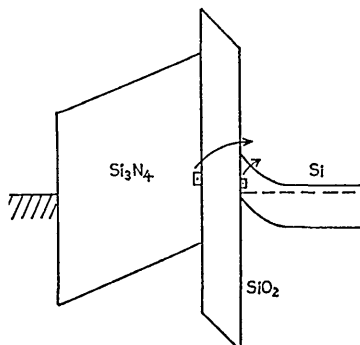


図 11 MNOS デバイスのエネルギーバンド図

た電子 (ホール) は、N-O 界面から、Si の伝導帯 (価電子帯) へ放出されることがわかった。

このことから、(n 型シリコンの場合)、図 11 に示すように N-O 界面のトラップに捕獲された電子が、ある活性化エネルギー E_T をもって、Si の伝導帯へ放出されると考え、放出確率を次のように仮定する。

$$e_n = A \exp(-E_T/kT) \quad (1)$$

この e_n によれば、温度を T_0 から一定速度 β で上昇させるとき、観測される電流は次のようにならわすことができる。

$$j = -q e_n \exp\left(-\int_{T_0}^T e_n/dT\right) \cdot N_{i0} \quad (2)$$

ここに $N_{i0}(\text{cm}^{-2})$ は始めにトラップに捕獲されている電子の密度である。

(2) 式の j が最大となる温度 T_m に対して (3) 式がなりたつ。この式を使ってトラップのエネルギーレベルなどが求まる。

$$\frac{E_T}{k} \cdot \frac{1}{T_m} = \ln \frac{T_m}{\beta} + \ln \frac{A \cdot k}{E_T} \quad (3)$$

(3) 式から $1/T_m$ に対する $\ln(T_m^2/\beta)$ 特性をプロットすることにより、その傾きから $E_T \ln(T_m^2/\beta) \rightarrow 0$ の $1/T_m$ の値から A の値が求まる。

トラップが連続分布しているときは、単一エネルギーの式 (2) の (j) のたちあがり特性、たちさがり特性より、トラップのエネルギーの上限と下限を近似的に求めることができる。

j のたちあがり部分では $N_i = N_{i0} \left(-\int_{T_0}^T e_n/\beta \cdot dT\right)$ を定数とみなせるので (2) 式から

$$\ln j = -\frac{E_T}{kT} + \ln(-qN_iA) \quad (4)$$

がなりたつ。

(4) 式から $\ln j$ と $1/T$ のプロットにより、活性化エネルギーがわかる。これはトラップレベルの最も浅いものを与えると考えられる。

次に、書きこみなしの場合に観測される TSC [図 8] は、記憶にあずからない単位からのもので、S-O 界面の界面単位からの寄与であると考えられる。この場合も電子の放出確率として、(1) 式と同様の形を仮定すると、界面単位のエネルギー分布を求めることができる。

次に、実験結果から、(1)~(4) 式を使って E_T 、 e_n などを求めた結果について述べる。

図 8 中の TSC が最大値をとる温度を T_m として $1/T_m$ と T_m^2/β をセミログプロットした結果を図 12 に示す。この傾きから活性化エネルギー $E_T = 0.46 \text{ eV}$ を得る。

また、 $1/T_m \rightarrow 0$ の T_m^2/β の値から $A = 7.8$ を得る。これを使うと電子の放出確率は $e_n = 7.8 \exp[-0.46/kT]$ と得られる。

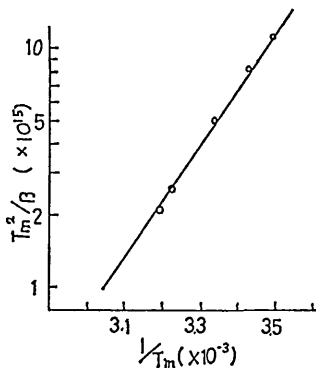


図 12 かきこみなしの TSC から求めた $T_m - T_m^2/\beta$ 特性

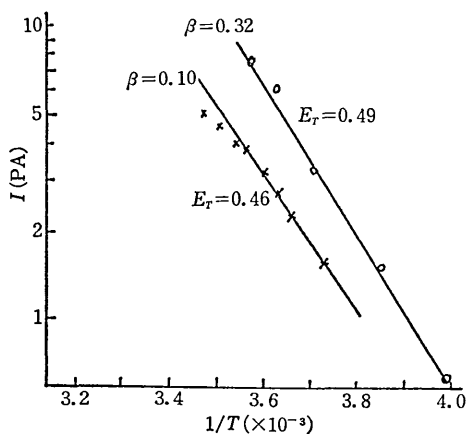


図 13 トラップからの TSC の立ち上り特性から求めた $I-1/T$ 特性

次に、図 9 に示したメモリーに寄与するトラップからの TSC の特性を、放出確率として、式 (1) を使って解析する。図 (a) の実線で示す実験特性は、単一レベルで期待されるものよりも幅が広い。これは連続準位であることを示しているの、始めに TSC の立ち上がり特性より準位の最も浅いエネルギーを求める。

図 13 に TSC の立ち上がり部分の $\ln j$ と $1/T$ の特性を示す。このかたむきから $E_T=0.49$ eV ($\beta=0.32$) と求まる。

次に (2) 式によってトラップ準位からの TSC を計算し、best fit の場合を求めた。この結果を図 (a) の点線で示す。この時トラップのエネルギーは、 $0.49 \sim 0.54$ eV

で均一連続分布 $A=40$ である。

実験値と計算値の間には、TSC の立ち下がり部分を除いて良い一致が得られる。このことから、放出確率として (1) 式を仮定することは、妥当であると考えられる。

TSC 曲線の立ち下がり部分では、実験値と計算値との差が大きい。これについては次の 2 つの原因が考えられる。①トラップされた電子が放出されて、Si 表面がフラットバンド状態に近くなると、表面の電子密度が多くなり、電子が、トラップに捕獲される効果が無視できなくなること。②酸化膜にかかる電圧が電子の放出に伴って変化し、トラップの活性化エネルギーが大きくなっていくこと。

4. おわりに

NNOS メモリーデバイスのトラップレベルを熱刺激電流によって測定し、トラップの空間的、エネルギーの分布を求めた。また、トラップからのキャリアの放出は Si の伝導帯 (ホールの場合は価電子帯) へ行われることをあきらかにし、理論式をたてて、TSC の計算をおこない実験値との良い一致をみた。

さらにこの結果を使うと、かきこみ特性および保持特性も理論的にあきらかにすることができると考えられる。

最後に試料を提供していただいた、日電の小林敬三氏に深く感謝いたします。(1973 年 10 月 11 日受理)

参考文献

- 1) J. T. Wallmark and J. H. Scott; RCA Rev. 30 (1969) 335
- 2) K. Kobayashi and K. Ohta; J. J. A. P. 12 (1973) 881
- 3) D. Frohman-Bentckowsky; Proc. IEEE 58 (1970) 1207
- 4) K. Ingemar Lundstrom and Christer M. Svensson; IEEE Trans. ED-19 (1972) 826
- 5) G. Dorda and M. Pulver; Phys. Stat. Solidi (A) 1 (1970) 71
- 6) R. H. Bube, G. A. Dussel, C. T. Ho and L. D. Miller; J. A. P. 37 (1966) 21
- 7) R. A. Creswell and M. M. Perlman; J. A. P. 41 (1970) 2365
- 8) 塚, 生駒; 生産研究, 25 (1973) 278
- 9) Katsube, Adachi and Ikoma; J. J. A. P. 12 (1973) to be published