

# MOS 形電界効果トランジスタの低周波雑音について

On Low Frequency Noise in MOS Field Effect Transistors

安達 芳夫\*・生駒 俊明\*・茅根 直樹\*\*・上村 幸守\*

Yoshio ADACHI Toshiaki IKOMA Naoki CHINONE and Yukimori UEMURA

MOS 形電界効果トランジスタは Si-SiO<sub>2</sub> 界面を利用したデバイスであるために、界面付近の表面単位の影響をうけて、低周波において  $1/f$  雑音とよばれるかなり大きな雑音が発生する。しかし、その発生機構はまだよく解明されていない。ここではその解明のために行なった実験結果（雑音のバイアス依存性や製作条件依存性など）と McWhorter の雑音理論を MOS トランジスタに拡張した理論とを表面単位に焦点を合わせながら紹介する。

## 1. はじめに

最近、集積回路 (IC) 分野を中心に MOS 形電界効果トランジスタ (以下 MOS トランジスタと略す) が広く用いられている。MOS トランジスタは従来のトランジスタ (バイポーラトランジスタ) とくらべて、入力インピーダンスが大きいこと、消費電力が小さいこと、製造工程が少ないことなどの利点を持つ一方、酸化膜への要求がきびしく、その不安定性に問題があること、低周波領域での雑音が大きいことなどの欠点を持っている。酸化膜の問題は MOS トランジスタにとって重要な問題であり、現在、酸化膜としておもに使用されている SiO<sub>2</sub> を始めとして Si<sub>3</sub>N<sub>4</sub>、Al<sub>2</sub>O<sub>3</sub> などの絶縁膜についての精力的な研究がなされている<sup>1)2)</sup>。一方、MOS トランジスタの雑音は、高周波領域においてバイポーラトランジスタや接合形電界効果トランジスタの雑音とほぼ同程度の大きさであるが、低周波領域においてははるかに大きくなる (1 kHz における雑音指数が接合形 FET やバイポーラトランジスタでせいぜい 1 dB であるのに対して MOS トランジスタでは 10 dB 程度になる)。一般に、半導体の雑音は大別すると次の 4 種類に別けられる。

- 1) 熱雑音, 2) ショット雑音
- 3) 発生-再結合雑音, 4)  $1/f$  雑音

1) は半導体中のキャリアの速度変動によって発生し、2) は接触面あるいは接合面からのキャリアの注入、抽出量の変動によって生じ、3) は半導体中に存在するトラップタからのキャリアの捕獲・放出によって生じる。これらの周波数特性は、1), 2) が周波数に対して平坦ないわゆる白色雑音であり、3) は半導体の性質によって決まるある周波数を境にそれ以下では周波数に対して平坦な特性、それ以上の周波数帯では  $1/f^2$  に比例する周波数特性をもつ。4) の  $1/f$  雑音については次のような特徴があげられる。

1) その雑音量は、広い周波数範囲 ( $10^{-4} \sim 10^6$  Hz) にわたってほぼ周波数に反比例する。 ( $\propto 1/f$ )

- 2) 半導体の表面 (界面) と密接な関連がある。
- 3) 温度依存性が小さい。

上記 1) の性質により半導体の低周波における支配的な雑音は  $1/f$  雑音であり、特に Si-SiO<sub>2</sub> の界面を利用している MOS トランジスタの低周波雑音はほとんどこの  $1/f$  雑音である。しかし、この  $1/f$  雑音の発生機構については 1950 年代にゲルマニウムを素材に広く研究されて以来、今日までさまざまな研究が行なわれてきたが、まだその発生機構は十分に理解されていない<sup>3)</sup>。

一方、近年の表面処理技術や酸化膜製作技術の発達により MOS 構造 (Metal-Oxide-Semiconductor 構造) デバイスによる半導体表面の研究、特に  $1/f$  雑音と深い関係にあると考えられる表面 (界面) 単位についての研究が急速に進められている<sup>1), 2)</sup>。これにともない、この 1, 2 年、MOS デバイスを用いた  $1/f$  雑音の実験的・理論的研究が再び盛んになり、多くの論文が発表されている<sup>4)~11)</sup>。

こうした状況のなかで、われわれも MOS トランジスタの低周波雑音の低減化、すなわち、 $1/f$  雑音の性質の究明とその低減化を目的として、MOS トランジスタの低周波雑音の究明を進めてきた<sup>12)~14)</sup>。

そこで、ここでは実験結果として、MOS トランジスタの形状寸法・半導体基板の性質・酸化膜製作条件などの雑音に及ぼす影響を述べ、さらに  $1/f$  雑音理論の簡単な解説と実験結果との比較を紹介する。

## 2. MOS トランジスタの静特性

MOS トランジスタの特性についての詳しい解析は他の文献<sup>1)</sup>に譲るとして、ここでは雑音理論の展開に必要な要点のみを概説する。なお、ここで論議は  $n$  チャンネル MOS トランジスタに限ることとする。

MOS トランジスタの模型図を図 1 に示す (今後は座標を図のようにとる)。MOS トランジスタのゲート G に正の電圧  $V_G$  を印加すると Si-SiO<sub>2</sub> 界面から基板 (P 形 Si) の多数キャリアである正孔が追い払われる。さらに  $V_G$  を正にすると界面には基板の少数キャリアである電子が蓄積される。この状態を表面反転層が形成され

\* 東京大学生産技術研究所 第 3 部

\*\* 日立製作所 (前東京大学生産技術研究所第 3 部)

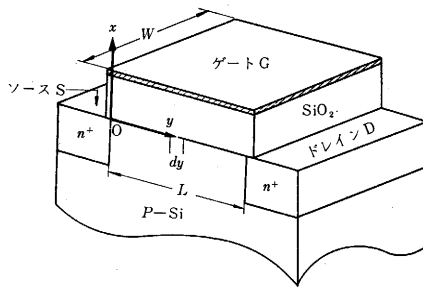


図1 MOS トランジスタの模型図

たとい、ソースとドレインの二つの  $n^+$  層の間に電子の路 (チャネル) ができたことになる。このとき、ソース・ドレイン間に電圧  $V_D$  を加えれば電流が流れ、その電流 (ドレイン電流  $I_D$ ) はゲート電圧  $V_G$  によって制御できる。

さて、ドレイン電流  $I_D$  は次式であらわせる。

$$I_D = q \cdot \mu \cdot N(y) \frac{dV(y)}{dy} \cdot W \quad (1)$$

ここで、 $q$  は電子の電荷量、 $\mu$  は反転層中での電子の移動度、 $N$  は反転層に誘起された自由電子の単位面積当りの密度、 $W$  はチャネル幅、 $V(y)$  はチャネルにそってソース端から  $y$  の距離にある点の電位をあらわす。

$N$  は、第一次近似として次式であらわされる。

$$qN(y) = C_{ox} \{ (V_G - V_T) - V(y) \} \quad (2)$$

$$V_T = \phi_{ms} + 2\phi_F - Q_{ss}/C_{ox} + \sqrt{4qN_A\epsilon_s\phi_F/C_{ox}^2} \quad (3)$$

ここで、 $C_{ox}$  は単位面積当りの酸化膜容量、 $\phi_{ms}$  はゲート電極金属と半導体基板の仕事関数の差、 $\phi_F$ 、 $\epsilon_s$ 、 $N_A$  はそれぞれ基板半導体のフェルミ電位、誘電率、アクセプター密度、 $Q_{ss}$  は帯電した表面単位電荷と酸化膜中の固定電荷 ( $Na^+$  など) との和である。(2)式を(1)式に代入してチャネル全体で積分すれば次式を得る。

$$I_D = \frac{\mu \cdot C_{ox} \cdot W}{L} \left[ (V_G - V_T) V_D - \frac{1}{2} V_D^2 \right] \quad (4)$$

この(4)式は未飽和領域のみに適用できるもので、飽和領域においては(2)式で  $N(L)=0$  として求められる飽和電圧  $V_{DS} = V_G - V_T$  を用いて

$$I_{DS} = (\mu \cdot C_{ox} \cdot W/2L) (V_G - V_T)^2 = (\mu C_{ox} W/2L) V_{DS}^2 \quad (5)$$

とあらわされる。したがって、 $V_D \approx 0$  のときの出力コンダクタンス  $g_{do}$  は(4)式から

$$g_{do} = (\partial I_D / \partial V_D) V_D \approx 0 = (\mu \cdot C_{ox} \cdot W/L) (V_G - V_T) \quad (6)$$

となり、飽和領域の相互コンダクタンス  $g_{ms}$  は(5)式より

$$g_{ms} = (\partial I_{DS} / \partial V_G) = (\mu \cdot C_{ox} \cdot W/L) \cdot V_{DS} = \sqrt{2C_{ox}\mu W I_{DS}/L} \quad (7)$$

となる。

### 3. MOS トランジスタの雑音特性

MOS トランジスタの雑音理論を議論する前にその実験結果を紹介する。

図2に MOS トランジスタの雑音の周波数特性の代表例を示す。雑音表示は出力雑音電流の二乗平均  $\overline{i_n^2}$  であ

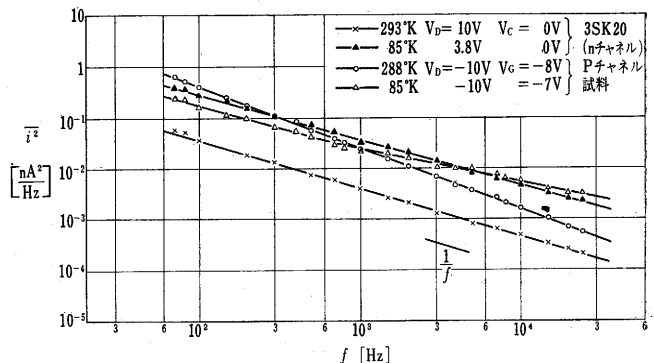


図2 MOS トランジスタの出力雑音の周波数特性

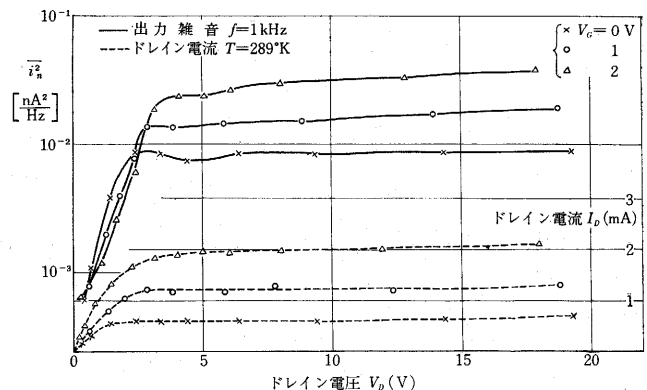


図3 出力雑音のドレイン電圧依存性

る。また、バイアス点はすべて飽和領域にある。この図からわかるように MOS トランジスタの低周波雑音は、常温でも、液体窒素室温度でもほぼ  $1/f$  特性を示している。なお、動作点が未飽和領域にあってもこの事実は変わらない。このことから MOS トランジスタの雑音は、少なくとも周波数範囲  $60 \text{ Hz} \sim 30 \text{ kHz}$  では、 $1/f$  雑音と考えてよい。

#### (1) 出力雑音のバイアス電圧・電流依存性

図3に MOS トランジスタの静特性 (破線) とそれに対応した出力雑音特性 (実線) を示す。出力雑音電流はドレイン電流  $I_D$  の変化に対応した変化を示し、 $I_D$  に強く依存することが想像される。このことを直接あらわしたのが図4である。これは  $V_D$  一定の条件下で  $V_G$  を変

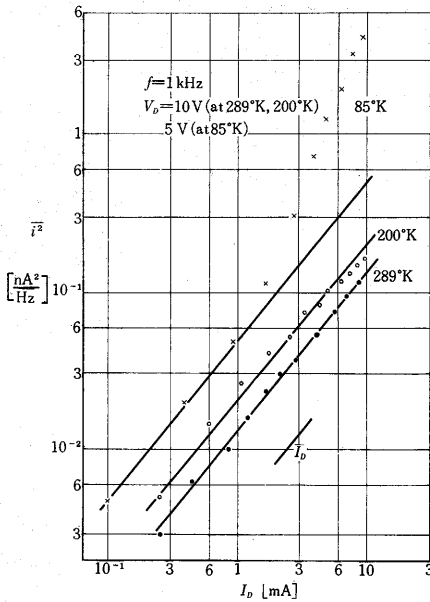


図 4 出力雑音のドレイン電流依存性

えることにより  $I_D$  を変えて  $i_n^2$  を測定した結果であるが、これから、温度があまり低温にならない範囲では、出力雑音電流はドレイン電流に比例することがわかる。

以上のように通常の条件下では出力雑音電流がドレイン電流に比例することから、異った素子間の雑音性能を比較するための測定条件としてドレイン電流を一定にするのが合理的であると考ええる。

## (2) 雑音のチャネル長依存性

図 5 に、雑音のチャネル長依存性を示す。ここでは出力雑音電流とともに入力換算雑音電圧  $v_n^2$  をも示す。 $v_n^2$  と  $i_n^2$  との関係は次式で与えられる。

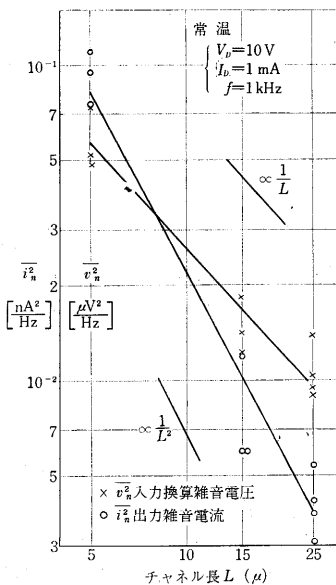


図 5 雑音のチャネル長依存性

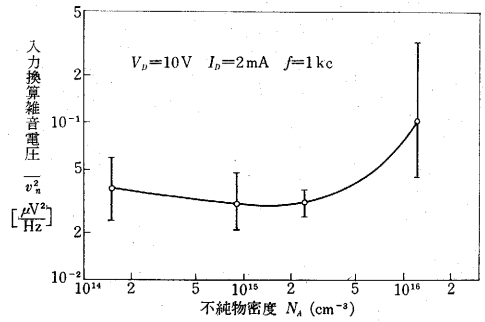


図 6 雑音の基板不純物密度依存性

$$i_n^2 = g_m^2 \cdot v_n^2 \quad (8)$$

図 5 から  $i_n^2$  は  $1/L^2$  に比例し、 $v_n^2$  は  $1/L$  に比例することがわかる。この結果は後の理論とよく一致する。

## (3) 雑音の基板不純物密度依存性

図 6 に  $v_n^2$  の不純物密度依存性を示す。雑音表示として入力換算雑音電圧  $v_n^2$  表示にしたのは不純物密度によって移動度に変化するから、この影響を避けるためである。この点については後にのべたい。図 6 によると、 $N_A$

の減少とともに  $v_n^2$  も減少する傾向は認められるが  $v_n^2$  は  $N_A$  に対して大きな変化を示さない。 $N_A$  が MOS トランジスタの静特性や酸化膜の性質に及ぼす影響はほとんどないか、あっても間接的なものであるから雑音特性に対しても、大した影響がないと考えるのが妥当であろう。ただ、表面単位密度にエネルギー依存性がある場合には、 $N_A$  を変えれば表面のフェルミレベルが変ることにより雑音が増加することは考えられる。

## (4) 基板半導体の面指数を変えた場合の雑音量

基板半導体の面指数を (100), (110), (211), (111) と変えて雑音量を比較した。その結果を図 7 に横軸として表面のフェルミレベル付近の表面単位密度と考えられる  $\Delta N_{ss}$  (後述) をとって示す。この図から、ばらつきが大きい (100) は別として、雑音量の大きい順から、(110), (211), (111) となり、おおよその平均入力雑音

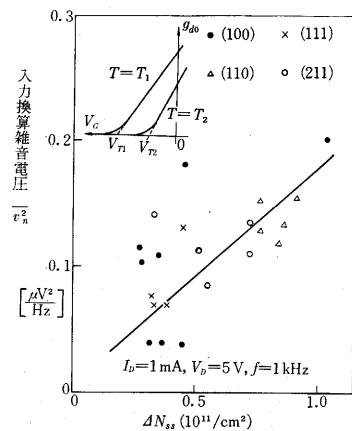


図 7 雑音対  $\Delta N_{ss}$  特性

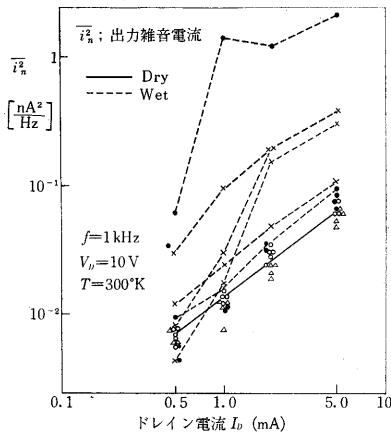


図 8 酸化膜の製作条件を変えた場合の雑音量—電流依存性—

電圧  $\bar{v}_n^2$  はそれぞれ, 0.14, 0.12, 0.08 ( $\mu V^2/Hz$ ) であった。また, この図では  $\bar{v}_n^2$  と  $\Delta N_s$  との間にはほぼ比例関係が見られることに注意したい。

#### (5) 酸化膜の製作条件の異なる場合の雑音量

ゲート酸化膜はその製作条件(酸化方法, 酸化温度, 雰囲気, 後処理)によってその性質を大きく変える。ここでは, このうち, 熱酸化の雰囲気を Dry  $O_2$  と Wet  $O_2$  に変えて製作した二種類の MOS トランジスタの雑音量を比較した。もちろん, 雰囲気以外の要素, 酸化温度 ( $1,000^\circ C$ ), 後処理 ( $P_2O_5$  処理,  $H_2$  処理)などはまったく同様である(膜厚を同じにするために, 酸化時間は前者が 4 時間, 後者が 12 分と違う)。この二種類の試料の雑音量の結果を図 8 に示す。同図で Dry  $O_2$  中で作ったいくつかの試料の測定結果はほとんどばらつきがなかったので, 一本の直線で代表させた。この図から, Wet  $O_2$  中で酸化した MOS トランジスタの雑音の方が Dry  $O_2$  中のものより明らかに大きくなっていることがわかる。

### 4. 雑音理論

一般に, 雑音の理論解析は次の手順を踏む。

1) 解析対象であるデバイス中のある微小部分における変動が, 外部出力にどのような変動を及ぼすかを求める。

2) 微小部分における変動の発生機構を検討し, そのモデルをたて, 変動量の定量的数式化を計る。

3) 以上の 1), 2) を組合せ, 考えられる領域(空間的領域, エネルギー領域)全体にわたって積分を行ない最終的な理論式を得る。この際, 得られた理論式がなるべくそのデバイスの動作パラメーターで構成されていることが望ましい。

この手順に従って MOS トランジスタの低周波雑音の理論式を導出する<sup>15)</sup>。MOS トランジスタの出力電流変

動  $\delta I_d$  はチャネル内の電圧変動に帰着できるから, 今チャネル内の任意の点  $y$  における微小部分  $dy$  に(9)式のような微小な電圧変動  $\delta V$ , が生じたすると, それによる  $I_D$  のゆらぎ  $\delta I_D$  は(1)式から(10)式で与えられる。

$$\delta V y = \delta V(y + dy) - \delta V(y) \quad (9)$$

$$\delta I_D = -(W \cdot q \cdot \mu / L) \cdot N \cdot \delta V y \quad (10)$$

次に,  $\delta V$ , が  $dy$  中のキャリア数のゆらぎによって生じたとすると,  $dy$  における抵抗  $dR$  は  $(dy/q \cdot \mu \cdot W \cdot N)$  で与えられるから,  $dR$  のゆらぎ  $\delta dR$  を用いて

$$\delta V y = I_D \cdot \delta dR = I_D \left( -\frac{\delta N}{W \cdot q \cdot \mu N^2} \right) dy \quad (11)$$

(10), (11)式から  $\delta I_D = (I_D / L \cdot N) \cdot \delta N \cdot dy$  となり, これを  $\delta I_D$  と  $\delta N$  のスペクトル密度  $S_{I_D}$  および  $S_N$  を用いてあらわすと次式になる。

$$\begin{aligned} S_{I_D} &= \frac{I_D^2}{L^2 \cdot N^2} \cdot S_N \cdot (dy)^2 \\ &= \frac{q \cdot \mu \cdot W}{L^2 \cdot N} \cdot I_D \cdot \left( \frac{dV}{dy} \right) \cdot S_N \cdot (dy)^2 \end{aligned} \quad (12)$$

次に  $S_N$  を求める。一般に, キャリア数のゆらぎの時定数を  $\tau$ , 分散を  $\delta \bar{N}^2$  とすると,  $S_N$  は次式で与えられる。 $\Delta f$  はバンド幅である。

$$S_N = 4 \cdot \delta \bar{N}^2 \cdot (\tau / (1 + \omega^2 \cdot \tau^2)) \Delta f \quad (13)$$

今, MOS トランジスタの半導体表面に単一レベルで, ドナータイプのトラップレベル(密度  $N_t$ , エネルギー  $E_t$ )を考え, このトラップがキャリアを捕獲放出することによってチャネル中のキャリア数がゆらぐとすると

$$\tau = (N_{t1} / c_n \cdot n_s \cdot N_t) = (f_t / c_n \cdot n_s) \quad (14)$$

$$\begin{aligned} \delta \bar{N} &= (N_{t1} \cdot N_{t2} / N_t \cdot W \cdot dy) \\ &= (N_t \cdot f_t \cdot f_{pt} / W \cdot dy) \end{aligned} \quad (15)$$

で与えられる。ここで,  $N_{t1}$ ,  $N_{t2}$  はそれぞれ電子が占有しているトラップ密度, 占有していない密度をあらわし, トラップの電子占有確率  $f_t = (1 - f_{pt}) = [1 + \exp(E_t - F_t / kT)]^{-1}$  ( $F_t$  はトラップの quasi-Fermi Level である)を用いて表現すれば,  $N_{t1} = f_t \cdot N_t$ ,  $N_{t2} = f_{pt} \cdot N_t$  である。また,  $c_n$  はトラップの電子捕獲確率,  $n_s$  は表面での電子密度である。(14), (15)式の導出にあたり, まず熱平衡状態を考えている。このことは MOS トランジスタのドレイン電圧が零, あるいは近似的に小さな電圧の場合である。また, 半導体表面が強く  $n$  形に反転していることを考え, 表面での電子密度  $n_s$  は正孔密度  $p_s$  にくらべて非常に大きいとした<sup>16)</sup>。

さて, (13)~(15)式で与えられる雑音スペクトルは発生-再結合雑音スペクトルであって, そのままでは  $1/f$  雑音をあらわさない。しかし, いろいろなエネルギー単位にあるトラップの集合を考えれば, それぞれのトラップはそのエネルギー単位によって決定されるそれぞれの

時定数を持つから、雑音スペクトルはそれらのトラップの寄与を重ね合せたものとなる。そして、もし、そのとき、時定数の分布が次式で与えられたとすると、その重ね合せた結果の雑音スペクトルは  $1/f$  特性を示す。

$$\left. \begin{aligned} g(\tau) &= 1/\tau & \tau_i < \tau < \tau_h \\ g(\tau) &= 0 & \tau < \tau_i, \tau > \tau_h \end{aligned} \right\} \quad (16)$$

ところが、トラップ（表面準位）が Si-SiO<sub>2</sub> 界面だけにあると考えた場合、(16)式のような分布が生じる物理的合理性のある説明はできない<sup>3), 17)</sup>。

さらに、(14)式であらわされる時定数は、Jordan<sup>4)</sup> が指摘したように、トラップと表面での多数キャリアとの応答によるものであるから、それは非常に小さく ( $\tau \approx 10^{-9}$ sec) 低周波雑音をあらわす時定数とは考えられない。そのために、Jordan は等価回路の考察から、表面での少数キャリアとの応答によって決まる時定数 ( $\tau$  は  $10^{-1}$ sec 程度になりうる) を含んだ  $S_N$  を導出し、これによって低周波雑音を説明しようとしているが、 $1/f$  雑音を説明するには、やはり(16)式を導入せざるを得ない点が問題である。これらの問題を解決するために、最初 McWhorter<sup>17)</sup> が提唱したモデルを MOS トランジスタに拡張した理論を述べる。

トラップ（表面準位）が Si-SiO<sub>2</sub> 界面のみに存在するのでなく、SiO<sub>2</sub> 内にも分布しており、この SiO<sub>2</sub> 内のトラップへの捕獲過程をトンネル現象と仮定する。この場合のトラップの捕獲確率  $c_n$  は次式で与えられる。

$$c_n = c_{n0} \exp(-\alpha \cdot x), \quad \alpha = (2/\hbar) \sqrt{2m^* H} \quad (17)$$

ここで、 $c_{n0}$  は界面での捕獲確率、 $x$  は界面からトラップまでの距離、 $\hbar$  は Planck の定数、 $m^*$  は電子の有効質量、 $H$  は界面での電位障壁の高さをあらわす。この  $c_n$  を(14)式に用いると、界面から数十 Å 程度 SiO<sub>2</sub> 内にあるトラップを考えれば  $\tau$  は十分大きくなる。

さらに、トラップは連続分布をしているとする。しかし、簡単のために、その分布はエネルギー領域において一様とし、かつ、SiO<sub>2</sub> 内でも  $x=d$  まで、一様に大きさ  $(\rho_i/d)$  [cm<sup>-3</sup>eV<sup>-1</sup>] で分布しているものとする。以上のように仮定すれば、(15)式の  $N_i$  のかわりに  $(\rho_i/d) \cdot dx \cdot dE_i$  を用い、また  $f_i \cdot f_{pi} = kT \cdot (df_i/dE_i)$  なる関係を使って(13)式をエネルギー領域で積分して次式を得る。

$$S_N = 2kT \cdot \frac{\rho_i}{d} \cdot \frac{1}{\omega^2 \cdot \tau_m} \ln(1 + \omega^2 \tau_m^2) \frac{1}{Wdy} \Delta f \cdot dx \quad (18)$$

ここで  $\tau_m = (1/c_n \cdot N)$  とした。つまり、 $n_s$  として近似的に  $N = (C_{ox}/q) [(V_G - V_T) - V]$  を用いる<sup>18)</sup> ( $V_T$  は(3)式参照)。(18)式をさらに  $x$  で積分して(12)式に代入すれば求める結論が得られる。

$$S_{Id} = \frac{4kT \cdot q \cdot \mu}{L^2} \cdot I_D \cdot \frac{\rho_i}{\alpha \cdot d} \cdot \frac{\Delta f}{\omega} \int_0^{V_D} \frac{1}{N} \left[ \tan^{-1}(\omega \tau_{m0} e^{\alpha d}) - \tan^{-1}(\omega \cdot \tau_{m0}) - \frac{1}{2\omega \tau_{m0}} \{ e^{-\alpha d} \cdot \ln(1 + \omega^2 \tau_{m0}^2 e^{2\alpha d}) \} \right] dV \quad (19)$$

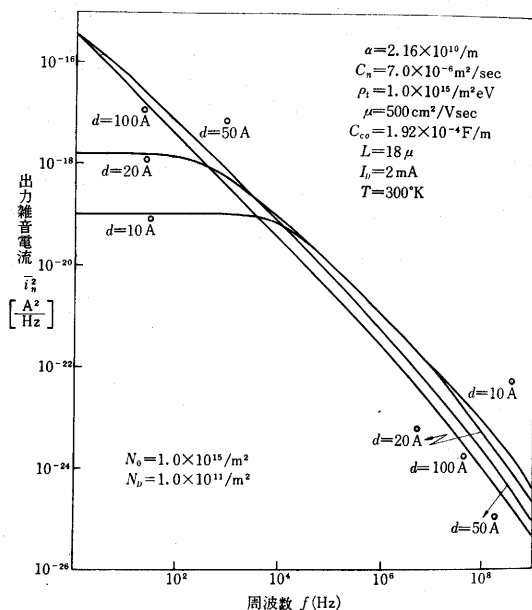


図9 出力雑音  $\overline{i_n^2}$  の計算結果

$$- \ln(1 + \omega^2 \tau_{m0}^2) \} dV \quad (19)$$

ここで、 $\tau_{m0} = (1/c_{n0} \cdot N)$  である。ソース端のキャリア密度  $N_0 = 10^{15}/\text{m}^2$ 、ドレイン端のキャリア密度  $N_D = 10^{11}/\text{m}^2$  とし、 $d$  をパラメータとして(19)式の計算を行なった結果を図9に示す。同図でわかるように  $d \geq 50 \text{ Å}$  であればかなり広い範囲にわたって  $1/f$  特性を示す。  $1/f$  特性を示す領域では  $\omega \tau_{m0} \ll 1$ ,  $e^{\alpha d} \gg 1$ ,  $\omega \tau_{m0} e^{\alpha d} \gg 1$  なることを考慮すれば、(19)式の積分の第一項が  $(\pi/2)$  になり、他の項は無視できるから(19)式は近似的に次式で与えられる。

$$S_{Id} \approx \frac{kT \cdot q^2 \cdot \mu}{L^2 \cdot C_{ox}} \cdot I_D \cdot \frac{\rho_i}{\alpha d} \times \log \frac{N_0}{N_D} \cdot \frac{\Delta f}{f} \quad (19')$$

ここで、 $N_0 = (C_{ox}/q)(V_G - V_T)$ ,  $N_D = (C_{ox}/q)[(V_G - V_T) - V_D]$  である。この式は明らかに  $1/f$  特性を示す。

## 5. 検 討

### (1) 雑音の $I_D$ , $L$ 依存性について

(19')式によると出力雑音電流  $\overline{i_n^2}$  はドレイン電流  $I_D$ 、表面準位密度  $\rho_i$  [cm<sup>-2</sup>eV<sup>-1</sup>] に比例し、チャネル長  $L$  の二乗に反比例する。この結果は他の研究者(わかれわれとはほぼ同様な考察をしている S. Christensson ら<sup>9)</sup> および表面準位が伝導性の連続バンドを形成していると考えて雑音式を導き出した E. A. Leventhal<sup>18)</sup> の結論と同じである。また  $\overline{i_n^2}$  の  $I_D$  依存性、 $L$  依存性については3-1 節(図4)、3-2 節(図5)で述べた我々の実験結果とも一致する。

ところで入力換算雑音電圧  $\overline{v_n^2}$  は(7), (8), (19') 式より

$$\overline{v_n^2} = \frac{kT \cdot q^2 \cdot W}{2L \cdot C_{ox}^2} \cdot \frac{\rho_i}{\alpha d} \cdot \log \frac{N_0}{N_D} \cdot \frac{\Delta f}{f} \quad (20)$$

となる。これより  $\overline{v_n^2}$  は  $1/L$  に比例することがわかる。この結果は図 5 ととも一致する。また  $\overline{v_n^2}$  表示には移動度  $\mu$  を含まないから、3-3 節で述べたように移動度の変化が予想される条件下での雑音量比較には  $\overline{v_n^2}$  より  $\overline{v_n^2}$  を用いるのが妥当である。

## (2) 雑音と表面単位密度との関係について

雑音量と表面単位密度との関係は、(19'), (20) 式によると比例関係にあるが、この点を確認する実験結果として 3-4 節で述べた図 7 がある。同図の横軸として採用した  $\Delta N_{ss}$  なる量は次の方法で求めた。

(6) 式によれば  $V_D \approx 0$  のときの出力コンダクタンス  $g_{do}$  とゲート電圧  $V_G$  とは直線関係にあり、 $g_{do}=0$  となる  $V_G$  の値が  $V_T$  をあらわすことがわかる。また、 $V_T$  は (3) 式で与えられるから、 $V_T$  を知れば  $Q_{ss}$  は求められる。

しかし、 $Q_{ss}$  は表面単位電荷以外に酸化膜中の固定電荷をも含むから、この値を  $\rho_i$  とするわけにはいけない。そのために、温度  $T_1$  と  $T_2$  の二点で  $g_{do}-V_G$  特性を測定して、そのそれぞれから  $Q_{ss}$  を求め、両者の差分  $\{Q_{ss}(T_1) - Q_{ss}(T_2)\}/q$  を  $\Delta N_{ss}$  とした (図 7 中の挿入図参照)。もし酸化膜中の固定電荷が温度に対してほと

んど変化しないとすれば、こうして求めた  $\Delta N_{ss}$  はほぼ帯電した表面単位密度のみをあらわす。しかも図 10 を参照すればわかるように、 $\Delta N_{ss}$  はフェルミレベル付近の表面単位密度をあらわす。

さて、このような  $\Delta N_{ss}$  と  $\overline{v_n^2}$  は図 7 にみられるようにほぼ比例関係にあるといえる。同様な実験結果を、G. Abowitz ら<sup>6)</sup> が得ている。このことは (20) 式と一致する。

さらに、雑音の温度依存性の実測値と (20) 式とから、 $\rho_i$  を逆算して、 $\rho_i$  のエネルギー分布を求めると図 11 (b) である (同図の横軸の原点を Mid gap にとった)。また、上述した  $\Delta N_{ss}$  の温度依存性からも求められるがその結果は同図の (a) である。この二つの曲線の傾向はよく似ているといえる。そして、この形は Brown ら<sup>19)</sup> が MOS 容量法で測定した結果ともよく一致している。

以上のことから MOS トランジスタの低周波雑音 ( $1/f$  雑音) は Si-SiO<sub>2</sub> 界面および SiO<sub>2</sub> 中 (界面から 100 Å 程度まで) に依存する表面単位と密接な関係があり、特に表面のフェルミレベル近傍 (フェルミレベルから  $2 \sim 3 kT$  以内) の表面単位密度が  $1/f$  雑音の大きさを支配していると考えられる。

## (3) 表面単位の起因について

ところで、表面単位 (特に、 $1/f$  雑音に關係の深い "Slow Surface State") の生起機構はまだ不明確な点が多い。Si-SiO<sub>2</sub> 界面における量子力学的不連続性に起因する量子的表面単位 (Tamm 単位, Shockley 単位) は Si-SiO<sub>2</sub> 界面に依存し、時定数の短い、いわゆる Fast Surface State であり、われわれの考える表面単位には該当しないであろう。一方、3-5 節で述べた結果は  $1/f$  雑音に寄与する表面単位を考えるうえで一つの参考になる。3-5 節で酸化膜を Wet O<sub>2</sub> 中で酸化したデバイスの雑音が Dry O<sub>2</sub> 中で酸化したものより大きくなることを述べた (図 8)。このことは、Wet O<sub>2</sub> 酸化の場合の  $\Delta N_{ss}$  が Dry O<sub>2</sub> の場合より大きくなること<sup>15)</sup> (これは酸化温度が 1,000°C であることを考慮すれば他の実験者と一致する結果である) と一致する。つまり、Wet O<sub>2</sub> 酸化の場合は、 $1/f$  雑音に寄与する表面単位密度が大きくなることを意味する。そして、Wet O<sub>2</sub> 酸化の場合、H<sub>2</sub>O 分子が H<sup>+</sup> の形で SiO<sub>2</sub>-Si 界面付近の Si-O-Si 結合に重要な影響を与える<sup>1)</sup> と考えられることから、この現象と密接な関係にあると考えられる過剰 Si イオン・酸素空位などの構造欠陥が  $1/f$  雑音に寄与する表面単位として有力であると思われる。

## (4) 理論式の限界

最後に、われわれの理論結果である (19) 式の限界について述べる。(19) 式の大きな仮定は、①熱平衡を考えたこと、②  $\rho_i$  の分布をエネルギー領域でも、酸化膜内でも一様としたこと、であった。①を仮定しながら、実験

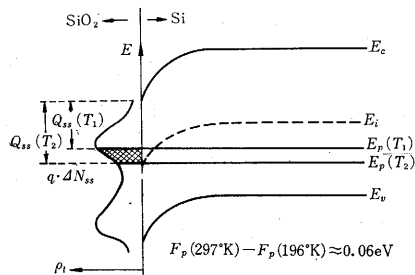


図 10 SiO<sub>2</sub>-Si 界面のエネルギーダイアグラムおよび表面単位密度

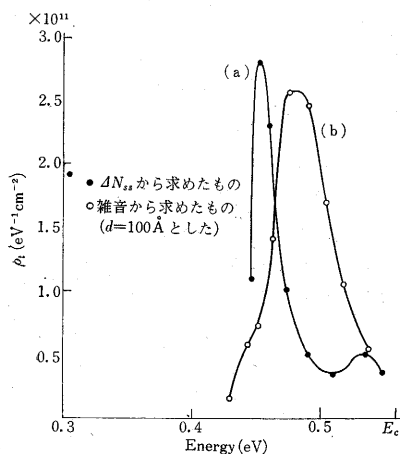


図 11 表面単位密度の  $\rho_i$  エネルギー分布

の多くは熱平衡とは考えられない飽和領域で行なっている矛盾があるが、MOS トランジスタの詳略な解析<sup>20)</sup>によると、飽和領域で動作している時、ドレイン近傍の空乏層領域では、電流は界面からバルク側へ数  $\mu$  にわたって広がって流れていると考えられる。

したがってこの領域では、表面単位による雑音の寄与は少ないものと考えられる。ゆえに、重要な雑音発生部分はソース側のチャネルが依存する領域であると考えられる。ところが、この領域では電位がほとんど変化せず、しかもそのソース端では熱平衡にある。以上により、①の仮定は飽和領域でもかなり良い近似で使えんと考えられる。

②の仮定の後半は本質的に雑音の周波数特性を決めるものであるから、この分布が変れば  $1/f$  雑音を与えないとも考えられるが、S. Christensen<sup>9)</sup>が検討しているように、それは  $1/f$  特性に重大な影響を与えない ( $\rho(x)=10^2 \cdot \rho_0 e^{-\alpha x} + \rho_0$ ,  $x \leq d$  なる分布として、 $f=10^6$  Hz 付近以上で  $1/f$  特性からずれる程度である)。②の前半の仮定は雑音量の大きさやバイアス依存性などを決定するもので、 $1/f$  特性そのものには影響しない。しかし実用的には、MOS トランジスタの雑音のバイアス依存性の予測など定量的な解析に重要になってくる。しかし、これを行なうには表面単位についてのさらに詳しい研究が必要である。

おわりにあたり、実験のさい実験試料を製作していただいた KK 日立製作所・武蔵工場の大野稔氏はじめ関係各位に感謝いたします。 (1969年5月1日受理)

#### 参考文献および補注

- 1) 菅野・小野・垂井編 “MOS 電界効果トランジスタ”

- 日刊工業新聞社 (1968)  
 2) IEEE. Trans. ED-14, No. 4 (1967)  
 3) 松下: 修士論文 (1968. 3) に詳しい総括がある。  
 4) A. G. Jordan and N. A. Jordan: IEEE. Trans. ED-12, No. 3 (1965)  
 5) E. H. Nicollian and H. Melchior: B.S.T.J. Vol. 46 p. 2019 (1967)  
 6) G. Abowitz, E. Arnold and E. A. Leventhal: IEEE. Trans. ED-14, No. 11 (1967)  
 7) C. T. Sah and F. H. Hielscher: Phys. Rev. Letters Vol. 17, No. 10 (1966)  
 8) E. A. Leventhal: Solid-State Electronics, Vol. 11, p. 621 (1968)  
 9) S. Christensen, I. Lundström and C. Svensson: Solid-State Electronics, Vol. 11, p. 797 (1968)  
 10) 中原・岩沢・安武: 電子通信学会, トランジスタ研究会資料 SSD 68-6 (1968-04)  
 11) 山本: 東芝レビュー, Vol. 23, No. 6 (1968)  
 12) 安達・松下・上村: 生産研究 Vol. 20, No. 6 (1968)  
 13) 同上: 同上 同上 No. 10 (1968)  
 14) 安達・茅根・上村: 同上 Vol. 21, No. 4 (1969)  
 15) 以下の議論は茅根: 修士論文 (1969. 3) に詳しい。  
 16) このことから、チャネル内の電子密度のゆらぎ  $\delta N$  は空のトラップ密度のゆらぎ  $\delta N_{ts}$  で表現できる。また Jordan<sup>4)</sup> の表記法による  $R_n \gg R_p$ ,  $(c_D + c_n) \gg c_t$  が成立する。  
 17) McWhorter: “Semiconductor Surface Physics” edited by Kingston, p. 207. Univ. of Pennsylvania Press (1957)  
 18)  $n_s$  を  $N$  に変えると、その次元が  $[\text{cm}^{-3}]$  から  $[\text{cm}^{-2}]$  に変ることから捕獲確率  $c_n$  の定義が変ることに注意する。 $c_n = \langle v_{th} \sigma \rangle$  ( $v_{th}$  は電子の平均熱速度,  $\sigma$  はトラップの捕獲断面積) の  $\sigma$  のかわりに Jäntschi の定義した Capture Crossline  $\sigma_t$  を用いて  $c_n = \langle v_{th} \sigma_t \rangle$  ( $\text{cm}^2/\text{sec}$ ) とする。O. Jäntschi: Solid-State Electronics. Vol. 11, p. 267 (1968)  
 19) P. V. Gray and D. M. Brown: Appl. Phys. Letters, Vol. 8, No. 2 (1966)  
 20) H. W. Loeb, R. Andrew and W. Love: Electronics Letters Vol. 4, No. 17, p. 352 (1968)

#### 研 究 速 報

p. 21 よりつづく

いしのフラッシュオーバー特性を十分に裏付けている<sup>4)</sup>。

#### 5. 結 言

汚損面の吸湿、漏れ電流およびフラッシュオーバー電圧の時間特性ならびに湿度依存性をガラス板モデル実験で明らかにした。これらの結果は汚損監視に関する基礎データともなり得るものと考えられる。今後自然汚損状態と対応をとるために、食塩以外の電解質の影響およびがいしと空気層との温度差による影響について研究を行なう予定である。

終りに本研究についてご指導を賜った故藤高周平教授、有益な助言をいただいた藤田良雄助手に厚く感謝の意を表する次第である。 (1969年5月2日受理)

#### 参 考 文 献

- 1) 藤高, 伊坂: 昭和42年電気学会東京支部大会論文集 250 (昭和42年10月)  
 2) 河村, 伊坂: 昭和44年電気四学会連合大会論文集 1265 (昭和44年3月)  
 3) E. W. Washburn: International Critical Tables of Numerical Data, vol. III, McGraw Hill (1926年).  
 4) 瀬田: 電力中央研究所技術研究所報告 NO. 66050 (昭和41年10月).