

# MOS 型電界効果トランジスタの低周波雑音について (第3報)

Low Frequency Noise in MOS type Field Effect Transistors

茅根直樹\*・上村幸守\*・安達芳夫\*

Naoki CHINONE, Yukimori UEMURA and Yoshio ADACHI

## 1. ま え が き

MOS 形電界効果トランジスタの低周波雑音についてはすでに報告<sup>1)2)</sup>したが、今回は基板の不純物密度が種々異っているものの雑音を測定し、表面単位密度と雑音との相関について若干の結果を得たので報告する。

## 2. 雑音に対する移動度の影響および入力換算の意味

MOS トランジスタの低周波雑音は、ほとんどの場合  $1/f$  雑音である。その発生原因には種々の説があつて Mc Whorter の理論<sup>3)</sup>が有力ではあるが、まだ十分に説明されたとはいえない。 $1/f$  雑音がキャリア数のゆらぎ  $\delta N$  によって生ずるとすればドレイン電流のゆらぎ  $\delta I_D$  は次式で与えられ、出力雑音電流はこれを全域にわたって積分することにより得られる<sup>6)</sup>。

$$\overline{\delta I_D^2} = \frac{q\mu W}{L^2 N} I_D \left( \frac{dV}{dy} \right) \overline{\delta N^2} (dy)^2 \quad (1)$$

ここで  $q$  は電子電荷、 $\mu$  は移動度、 $W$  はチャネル幅、 $L$  はチャネル長、 $N$  は表面のキャリア密度、 $dV/dy$  はチャネルの微少部分  $dy$  における電界強度である。この式からわかるように出力雑音は移動度の影響を大きく受ける。ところでドレイン電流  $I_D$  を一定にした場合、相互コンダクタンス  $g_m$  は  $\sqrt{\mu}$  に比例するので、出力雑音電流を  $g_m^2$  で割って入力換算にすることにより、雑音量を移動度に関係のない量として表わすことができる。また実用上の見地からは、雑音指数が雑音の大小のめやすとなるが、 $F$  は次式で表わされる。

$$F = 1 + \overline{v_i^2} / 4kTR_g \quad (2)$$

ここで  $\overline{v_i^2}$  は入力換算雑音電圧、 $T$  は温度、 $R_g$  は信号源抵抗である。

この式からわかるように入力換算した雑音電圧は、信号源抵抗に関係のない雑音指数等価量としての意味を持っている。ただしこの式を用いる場合、測定する出力雑音は純粋の内部雑音である必要があり、入力側、すなわちゲート端子は小さなインピーダンスで終端しなければならない。

## 3. 移動度の測定

MOS トランジスタの表面移動度はドレインバイアス 0 の時の出力コンダクタンス  $g_{d0}$  を測定し、ゲート電圧  $V_G$  を横軸にとった時の傾きから次式によって求められる。

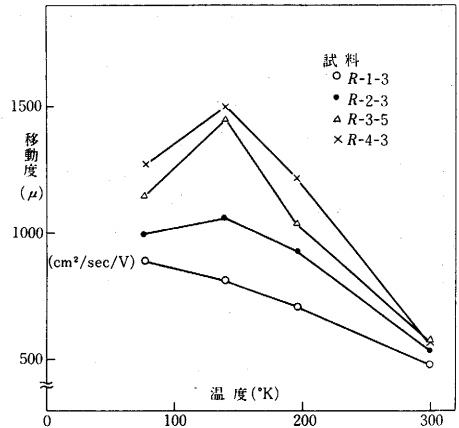


図1 移動度の温度依存性

表1 試料の分類

試料	結晶比抵抗	結晶軸	チャネル長	チャネル幅	SiO <sub>2</sub> 厚さ
R-1	1.3 Ω-cm	(100)±2°	18 μ	480 μ	1500 Å
R-2	5.0 "	"	"	"	"
R-3	19 "	"	"	"	"
R-4	90 "	"	"	"	"

$$g_{d0} = \mu WC_0 / L (V_G - V_T) \quad (3)$$

ここで  $C_0$  は酸化膜の容量、 $V_T$  は threshold 電圧。計算値を図1に示す。測定した試料を表1に示す。図1より移動度が温度、不純物密度によって大きく変化し、入力換算雑音表示が望ましいことがわかる。

## 4. 雑音量の比較について

製作条件の異った素子の間で、あるいは同一素子で温度を変えた場合に雑音量を比較するには、バイアス条件を適当に考えなければならない。MOS トランジスタの飽和領域で雑音量を測定すると、出力雑音は図2のようにドレイン電流  $I_D$  にほぼ比例していることがわかる。これよりドレイン電流一定の条件である一つの電流値について雑音を測定比較すれば、飽和領域にある限り他の電流値についても同じ結果が得られるはずである。なお  $g_m$  は  $\sqrt{I_D}$  に比例するので入力換算雑音はドレイン電流に関係なくほぼ一定である。これも図2に示されている。

## 5. 雑音の測定と考察

出力雑音の測定回路は第1報で報告<sup>1)</sup>した。  $g_m$  は 1kHz のもとで測定した。両者から計算によって等価入力雑音

\* 東京大学生産技術研究所 第3部

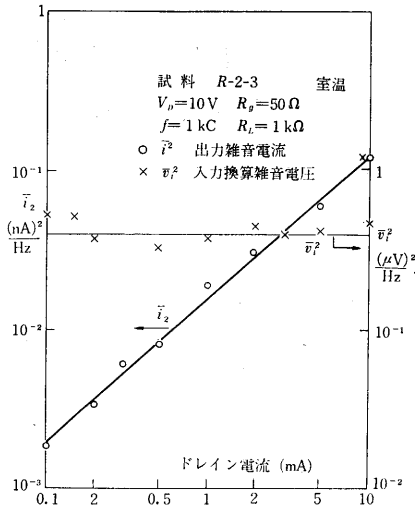


図 2 雑音の電流依存性

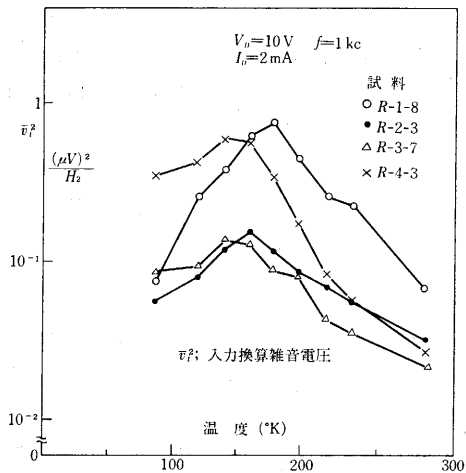


図 4 雑音の温度依存性

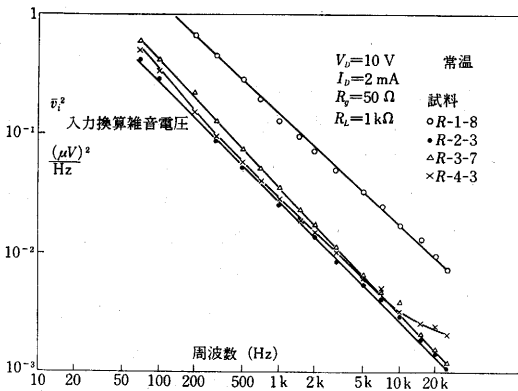


図 3 雑音の周波数依存性

電圧を求めた。雑音の周波数依存性と温度依存性とを  
 3, 図 4 に示す。第 2 報で報告した<sup>2)</sup> ように低温にな  
 ると異常雑音が発生するが、被測定試料では 10 V, 2 mA  
 においてはその影響をほとんど考えなくてもよいことを  
 確かめた。

もし出力雑音の温度変化の原因が移動度の項のみに帰  
 せられるならば、入力換算雑音は温度にかかわらず一定  
 になるはずである。図 3 から明らかなように出力雑音の  
 温度変化の原因を移動度の項のみに帰することはでき  
 ない。

界面、あるいは酸化膜内に存在する表面準位がキャリ  
 アを捕獲、放出することによってキャリア数がゆらぎ、  
 雑音が発生するというモデルは、 $1/f$  雑音の原因として  
 一般に認められている。上に述べた表面準位の内、表面  
 におけるフェルミポテンシャル附近に存在する表面準位  
 が最も雑音の発生に寄与するものと思われる。この事か  
 ら図 4 に見られる雑音の温度変化は次のように説明でき

る。すなわち温度によって表面のフェルミポテンシャル  
 が変わり、雑音に寄与する表面準位の密度が変わる。これ  
 より雑音の大きさも変化する。このような雑音に寄与す  
 る表面の存在を実験的に確かめ得る確立した方法はない。  
 表面準位のエネルギー分布を推定する一つの方法に MOS  
 ダイオードの容量-電圧特性を測定しその理論  
 値からのずれから求める方法がある。しかしこの方法は  
 MOS トランジスタが実際に動作している状態、すなわ  
 ち Si 表面が逆転層を形成している時には使えない。最  
 近 Bronn ら<sup>3)</sup> が温度を変えた時の MOS トランジスタ  
 における threshold 電圧のずれから表面準位の量を推定  
 する方法を提案しており、これは Heiman ら<sup>4)</sup> の方法と  
 同じ方向である。

このような方法によって先に述べた推論の実験的検証  
 を行っており、稿を改めて報告したい。

### 6. むすび

雑音の温度変化の原因を移動度の温度変化のみに帰す  
 ことはできない。表面準位のエネルギー分布が原因の一  
 つであろうと思われるが、まだはっきりした実験的確認  
 を得ていない。今後も実験、検討を続行する予定である。

謝辞：試料を製作して頂いた日立製作所大野稔氏、実  
 験にご協力いただいた日大卒論生横溝汎君に謝意を表す  
 る。

(1969年1月29日受理)

### 参考文献

- 1) 安達, 松下, 上村: 生産研究 20, 6 (1968)
- 2) 安達, 松下, 上村: 生産研究 20, 10 (1968)
- 3) D. M. Brown, P. V. Gray, J. Electrochem. Soc. 115, 7 (1968)
- 4) F. P. Heiman, H. S. Miller, IEEE. Tr. on. Elec. Dev. ED-12 (1965)
- 5) A. L. McWhorter "Semiconductor Surface Physics" Editor R. H. Kingston p. 226
- 6) Jordan (IEEE Tr on. ED-12, 1965, p. 148) の理論式から簡単に導くことができる。