

グラフィック・ディスプレイ装置の試作

A Test Equipment for Graphic Display

山口 楠雄*・鈴木 俊光*・桜井 正郎*

Kusuo YAMAGUCHI, Toshimitsu SUZUKI and Masao SAKURAI

まえがき

最近、計算機と人間のインタフェースによる計算機のオンライン的使用のいろいろな応用が開発されるにつれて、計算機と人間の間の情報伝達をいかにするかシステムを高能率で使用するための重要な課題となってきた。このような Man-Machine Communication は両方向の伝達を含むが、そのうちまず計算機からの出力についての基礎的研究を行なうために、計算機の出力データを迅速に表示する CRT を用いたディスプレイ装置を試作し、FACOM 270-10 との結合試験を行なったので報告する。

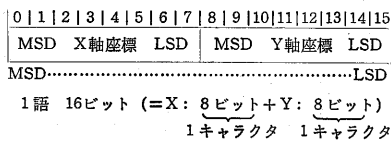
転送情報および記憶装置

ディスプレイ装置に与える信号としてキャラクタ・データ(スポットの位置座標)、ブロック・アドレスおよびアドレス(機能)指定の三種がある。

a) 転送情報

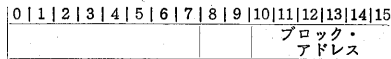
FACOM 270-10 から外部の機器へのデータ転送命令により CPU の Aレジスタの内容 16 ビット、アドレス指定 6 ビット(データ・ラインに接続されている I/O の機番を 64 機番まで選択可能) および出力信号が同時に並列に CPU からデータ・ラインへ転送される。

i) キャラクタ・データの構成

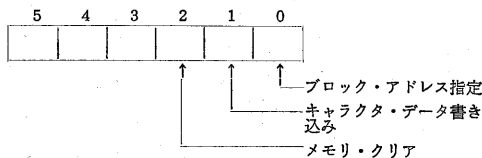


ii) ブロック・アドレス

ブロックの番地を Y 軸データの下 6 ビットで表す。



iii) アドレス(機能)指定



b) 記憶装置

記憶素子として 64 μsec, 4096 μsec の 2 種類の遅延線(以後前者を RA, 後者を RB と記し, X 軸用, Y 軸用は

それぞれ X, Y を書き添える)を用い、キャラクタ・データをまず前者に書き込み、さらに 8 キャラクタを 1 ブロックとし後者の 64 個のブロックの一つに書き込む。RB を regeneration memory として使用し、その内容を CRT 上に表示する。1 キャラクタのデータ 8 ビットは遅延線上 8 μsec の領域を占め、X, Y 軸とも主記憶が 4096 μsec の遅延線のため最大表示可能点数は 512 点である。

動作概要

ディスプレイ装置の動作開始指令により、水晶発振器、メイン・クロックおよびブロッキング・オッシレータが動作し、1 MHz のクロック・パルスが発生する。このクロック・パルスがビット・カウンタ、キャラクタ・カウンタ、ブロック・カウンタその他に与えられ、それぞれ 8, 64, 4096 μsec の同期制御信号を発生させる。

キャラクタ・データ書き込みの場合: アドレス指定第 2 ビットを "1" にし、書き込み信号を発生すると内部のフリップ・フロップ(以下 F.F. と記す) W が "1" になり、1 μsec おくれて F.F. W₀ が "1" に、また 1 μsec おくれて F.F. W₁ が "1" になる。W₀ AND W₁ から生じた R_w 信号により CPU の Aレジスタの内容、あるいはコンソールの X, Y データを D_x, D_y-入力用レジスタに転送し、終了後 W₀ AND R_w により R_A の書き込み動作開始をあらわす F.F. W₂ を "1" にする。書き込み信号 W はクロックおよび制御信号と独立に発生するため同期を取る必要がある。このために W₂ と 64 μsec ごとに出る 1 μsec 幅の C₅-carry 信号との AND を取り、F.F. CC を "1" にする。この CC は次の C₅-carry 信号でリセットされるまでの間 R_A に同期した 64 μsec のキャラクタ・サイクル信号を作る。64 μsec 中の指定された番地に相当する 8 μsec の時間だけ "1" になるキャラクタ・アドレス信号と CC との AND 出力すなわち CT (キャラクタ・トランスファ) 信号により R_A の書き込みゲートを開き、X_D, Y_D-入力レジスタに格納されているデータをシリアルにシフトして R_{AX}, R_{AY} の指定された番地に書き込む。CC AND C₅-carry から 1 μsec のキャラクタ書き込み終了信号 ES を作り、データ・ラインに出ている 1 語の書き込み動作終了の信号として計算機に送る。ES とアドレス第 2 ビットの AND によりキャラクタ・カウンタに 1 を加算し次に書き込む

* 東京大学生産技術研究所 第 3 部

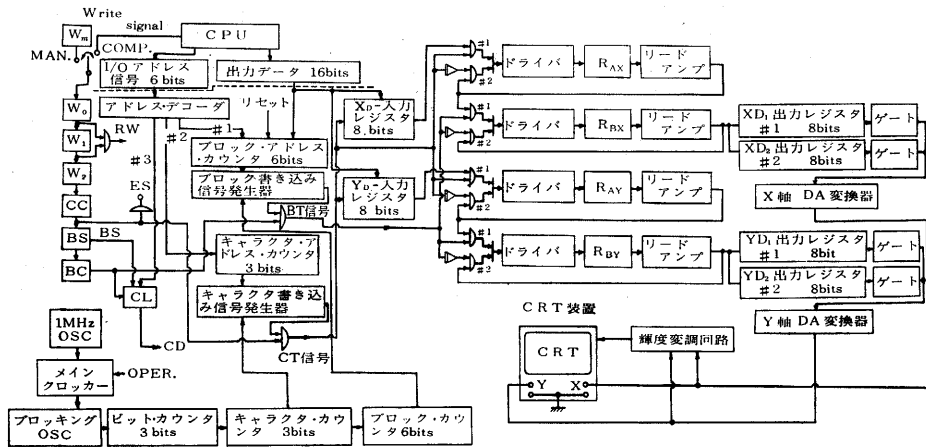


図 1 ブラウン管表示装置ブロック図

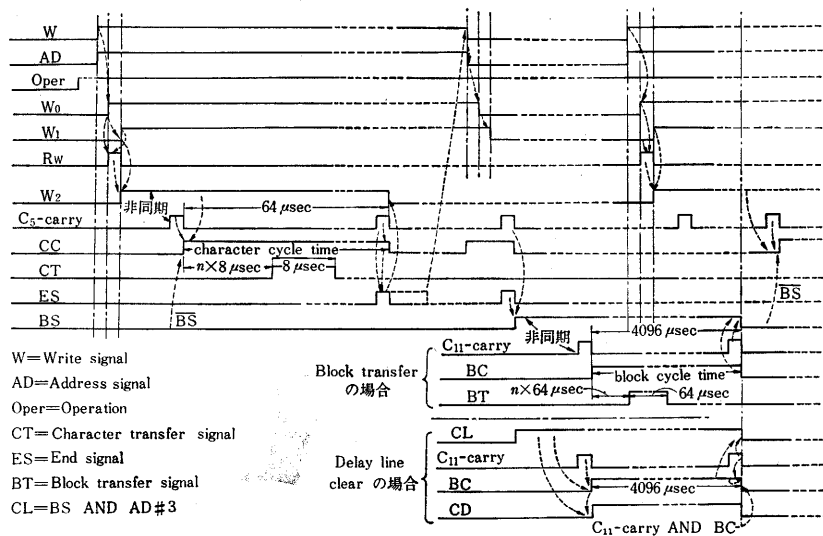


図 2 ブラウン管表示装置制御回路タイムチャート

べきキャラクタ番地にする。終了信号 ES により F.F. W_2 および F.F. W_0, W_1 はリセットされる。7個までのキャラクタ書き込み後、キャラクタ・アドレス・カウンタは7、 R_A は0~6番地までの書き込みを終了している。

8個目のキャラクタを同様に R_A の7番地に書き込むと、ブロック・トランスファが行なわれ、 R_A の内容を R_B の指定されたブロックに転送する。 R_B の内容はリサイクルされて保持されるとともに出力レジスタ #1, #2 に $8 \mu\text{sec}$ 間隔で交互に読み込まれ、次の $8 \mu\text{sec}$ 間 D-A 変換されたアナログ出力として CRT の X 軸および Y 軸

の偏向入力として与えられ CRT 上のスポットとして表示される。

ブロック・アドレス書き込みの場合：アドレス指定第1ビットを1とし、データ書き込み信号を発生すると、 R_w AND アドレス指定第一ビットにより Y データ下6ビットがブロック番地としてブロック・アドレス・カウンタに転送され、ブロック・アドレス・カウンタの内容がこの新しい値に変化する。

メモリ・クリアの場合：アドレス指定第3ビットを“1”にすることにより遅延線メモリの内容をクリアする。

の原因は、機械的ドリフトによるもので、PZT 圧電率の非線形の寄与は小さいと考えられる。浮遊容量を補正した静電容量より求めた double prism 間隙に対して減衰量を図示すると図 7 となり、hysteresis は消去され、減衰量バラッキは 0.5 dB 以下となる。減衰定数は 10.5 dB/micron で、理論値 13.6 dB/micron との差異は、double prism 間隙平行度の系統的変化に帰因すると推定される。温度制御のない実験室雰囲気での温度特性および機械的ドリフトを含んだ double prism 間隙変動は 0.04 micron/分であった。

4. 結 論

CO₂ レーザ用 DPA (Double Prism Attenuator) における誤差因子と試作結果について報告した。

誤差因子の検討から

1. Double Prism 間隙平行度は、静電容量から Double Prism 間隙を求める過程と減衰パラメータ空間分布の影響と同程度に誤差に寄与する。平行度変動角 $\Delta\theta \leq 3 \times 10^{-5}$ rad で誤差 0.1 dB 以下となる。
2. 散乱誤差により DPA の最大減衰量が決まり、dynamic range は 70 dB 程度と予想される。
3. 入射角変動許容角および使い易さから入射角 $\phi \approx$

45° が最適である。

試作結果から

1. CO₂ レーザ用 DPA において問題となる機械的安定度不十分に基づく hysteresis は、Ge Double Prism の形成する Capacitance micrometer により Double Prism 間隙を測定することにより解消される。
2. 試作 DPA 程度の機械精度でも、減衰パラメータの再現性は良好である。

以上より結論として、0.1 μ 級電気マイクロメータと同程度の機械的安定度の実現により 0.1 dB 誤差の DPA も十分可能性があると言える。DPA は CO₂ レーザ用可変減衰器として最も有用なものの一つとなる可能性を支持する基本的実験結果が得られたと信ずる。

(1968年10月25日受理)

- 文献 1) 久保田広:「応用光学」岩波全書
 2) E. R. Schineller: "Variable optical double prism attenuator" Symposium on Quasi Optics p. 157 (1964)
 3) J. W. Dees: The Microwave Journal, p. 48, September (1966)
 4) 島田禎督: "ダブルプリズム円形 TE₀₁ モード可変減衰器" 電通誌 50, 1595 (1967)

(p. 34 よりつづく)

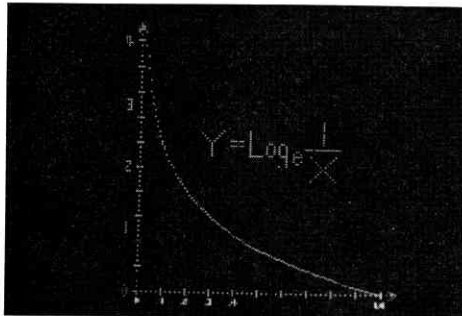


図 3

試験的なプログラムを作成し、FACOM 270-10 から

ディスプレイ装置への情報伝達の実験を行なったときのグラフの例を図 3 に示す。512 点全部を送るために要する時間は約 1 秒である。

結 言

以上述べたごとくこの装置は簡単な構成のディスプレイ装置を目的として試作したものである。現在実験中の装置ではとくに CRT の部分の性能が低いが、これを大型の高速、高精度のものと取替え、各回路の性能、グラフの質、表示方法などについて研究を進めたい。さらに、このようなディスプレイ装置の応用分野とそれにとり必要な図形エレメントの発生回路その他の改善方法について検討中である。(1968 年 10 月 29 日受理)

