

低温における MOS 形電界効果トランジスタの 異常雑音について (第2報)

On Abnormal Noise of MOS FET at Low Temperature

安達 芳夫・松下 孟史・上村 幸守

Yoshio ADACHI, Takeshi MATSUSHITA and Yukimori UEMURA

1. まえがき

前回、常温における MOS トランジスタの低周波雑音について報告したが¹⁾、温度を液体窒素温度付近にするとNチャンネルの MOS トランジスタがドレイン電圧 4~12 V の間で異常雑音を発生するのが観測された。そこで、今回はこの異常雑音の性質を調べ、その結果を報告する。現在までに測定したNチャンネル MOS トランジスタ数は 25 を越しているが、このうち異常雑音を発生しなかったのは2個だけである。なお、Pチャンネル MOS トランジスタは液体窒素温度でも異常雑音を発生しなかった。

2. 実験結果²⁾

測定方法は前報告¹⁾ の場合と同じ方法である。測定に用いた試料を表 1 に示す。以後、試料はこの記号で示す。

表 1

各種のNチャンネル MOS トランジスタの 77°K 付近における異常雑音の結果を図 1 に示す。図 1 でわかる	名 称	記号
	3 SK 20	A
	3 SK 21	B
	3 SK 14	C
	A社製Nチャンネル試料	D

ように出力雑音電流の二乗平均値 \bar{i}^2 はドレイン電圧 V_D が 4 V 以下、または 11 V 以上の平坦部分では常温と同じ種類の雑音 (1/f 雑音) であり、 V_D が 4~11 V の間で異常雑音を発生している。この異常雑音はゲート1・ソース間電圧 V_{G1} 、またはゲート2・ソース間電圧 V_{G2}

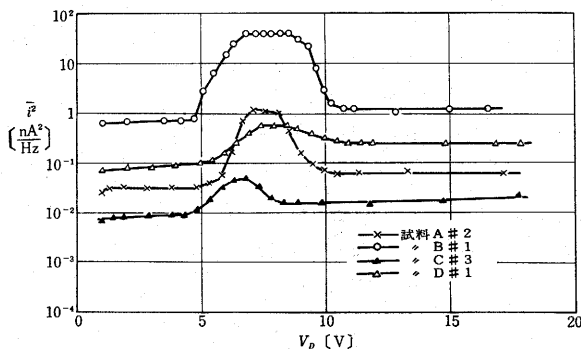


図 1 $\bar{i}^2 - V_D$ 特性 $T=85^\circ K$ $f=1$ KHz $V_{G1}=0$ V

によって変化するが、 V_{G1} をパラメータに採った場合を図 2 に示す。また図 2 にはドレイン電流 I_d も同時に示す。図 2 より I_d が飽和してのち急に増加する箇所で異常雑音が発生している、 I_d の急増と異常雑音とは相関関係があることがわかった。また異常雑音が発生し始める V_D は $V_{G1}=0$ のとき最小になり、 V_{G1} を正・負どちらに増加しても異常雑音の発生し始める V_D の値

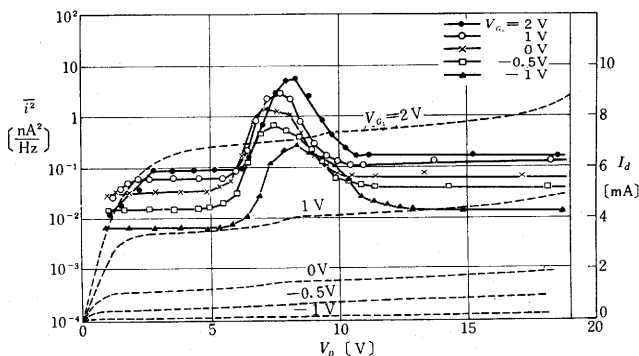


図 2 $\bar{i}^2 - V_D, I_d = V_D$ 特性の V_{G1} 依存性 (試料A#2)
 $f=1$ KHz $T=85^\circ K$

は増加している。

つぎに V_D をパラメータとした \bar{i}^2 の周波数特性の一例を図 3 に示す。この例では $V_D=3.8$ V では 1/f 雑音を示しているが、 $V_D=5.75$ V になるとまず低周波部の雑音が急増し、 $V_D=7.1$ V において \bar{i}^2 は 6 kHz 以下で最大値を示した。さらに V_D を増すと、まず低周波部の雑音が減少し始めるが V_D が 11.4 V 以上になると高周波部の雑音も減少して再び 1/f 雑音になっている。しかし $V_D=3.8$ V のときの 1/f 雑音より $V_D=17.15$ V の 1/f 雑音は増加している。

異常雑音が V_D が飽和してのち発生することから異常雑音の主たる源はドレイン近傍と考えられる。そこで MOS トランジスタのソース・ドレインを交換した場合と交換しなかったものの異常雑音を測定し、結果を図 4 に示す。図 4 より、明らかにソース・ドレインを交換した場合としない場合との異常雑音は異なっている。

ドレイン電流 I_d が急に増加することと異常雑音と相関のあることがわかったので、MOS トランジスタの温

研究速報

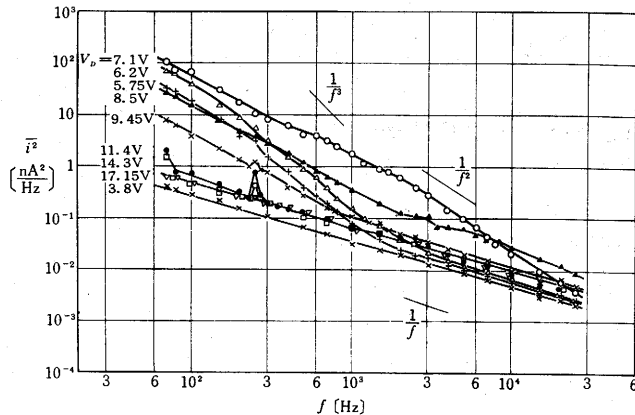


図3 \bar{i}^2-f 特性の V_D 依存性 (試料A#2) $T=85^\circ\text{K}$
 $V_{G1}=0\text{V}$ $V_{G2}=0\text{V}$

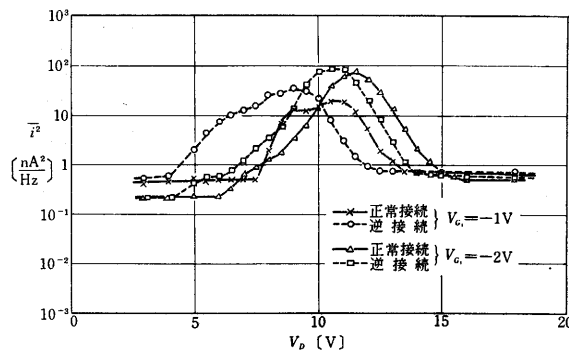


図4 \bar{i}^2-V_D 特性 (試料B#2) $T=85^\circ\text{K}$, $V_{G2}=0\text{V}$,
 $f=1\text{kHz}$

度を変えた場合の I_a-V_D 曲線を XY レコーダに書かせた結果を図5に示す. 図5より, この素子で異常雑音の発生する上限の温度は 193°K 付近であると思われる.

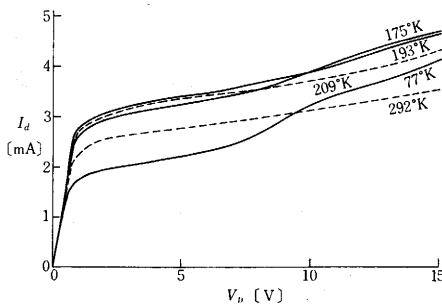


図5 I_a-V_D 特性の温度依存性 (試料B#1)

3. 考察

図3より異常雑音には $1/f^2$ 依存性が見られる. このことからこの異常雑音は発生・再結合雑音ではないかと思われる. また, 異常雑音の発生と I_a の急増との間に相関があるが, この I_a の急増については中原らの指摘³⁾ や最近のわれわれの実験によると, シリコンバルク中を過剰電流が流れ, しかも低温のために, バルクとゲ

ート2との間のオーム接触が非オーム性となるためバルクの電位があがり, その結果 I_a が増加するものと考えられる. さて, この過剰電流の発生機構についてはつぎのようなものが考えられる. すなわち, ①熱放出, ②電界放出, ③キャリア衝突, のいずれかによって電子・正孔対が発生し, この正孔がバルク側に流れるものとする. しかし, 熱放出については V_D を 10kHz で掃引しても I_a の急増が観測できることからこの機構はまず考えられない. ②, ③についてはそれぞれつぎの二通りが考えられる. つまり放出が, ④バンド間の遷移 (電子・正孔対発生) ⑤特定のトラップからの放出の二通りである. I_a の急増のときの V_D の値からドレイン近傍での電界強度を求めてみると第一近似で約 $2.2 \times 10^4\text{V/cm}$ である. これから②による放出はバンド間の遷移とは考えにくい. ③についてはまだ明確ではない. しかし, I_a の急増がどのトランジスタでもほぼ同じ V_D の所で起こることから特定のトラップレベルを考えるよりバンド間の遷移を考える方が自然であろう. 過剰電流の発生機構と異常雑音との関係についてはつぎの二通りが考えられる. つまり, 異常雑音は過剰電流の発生機構そのもののゆらぎが直接現われるという考え方と, 過剰電流の変動がバルクの電位を変動させ, それが I_a の変動を起こすと考える, いわば変調雑音的な考え方の二通りである.

以上まだ不明な点が多いが, これらについてに現在検討中であり近く別稿にて発表の予定である.

4. むすび

実験結果によりほとんどのNチャンネル MOS トランジスタは 77°K 付近において, ドレイン電圧飽和後, V_D が $4 \sim 12\text{V}$ の間で異常雑音を発生し, かつその大きさは各試料によって非常に異なる. またこの異常雑音とドレイン電流 I_a の急な増加とは明らかに相関がある.

異常雑音発生機構については考察で述べたようにいろいろな可能性があるがまだ不明な点が多く, 今のところ判定できない. 今後の検討を待ちたい.

謝辞: 試料を製作していただいた日立製作所の大野稔氏, 日本電気の藤江明雄氏, ソニーの石谷彰康氏, 渡辺誠一氏また実験にご協力して下さった日大卒論生, 林光明君に感謝する.
(1968年7月9日受理)

参考文献

- 1) 安達, 松下, 上村: 生産研究 20, 6 (1968).
- 2) 詳しくは, 安達, 松下, 上村: 電気学会トランジスタ専門委員会資料 43-2 (1968.2).
- 3) 中谷, 岩沢, 安武: 電子通信学会トランジスタ研究会資料 SSD 68-6(1968-04) (1968-4-23).