

金属-酸化物-半導体構造 (MOS ダイオード) の容量-電圧特性曲線に及ぼすバイアス・温度処理の影響

Effect of Bias-Temperature Treatments on C-V Characteristic Curves of Metal-Silicon Dioxide-Silicon Structures

堀内 重治・栗原由紀子・安達 芳夫

Shigeharu HORIUCHI, Yukiko KURIHARA and Yoshio ADACHI

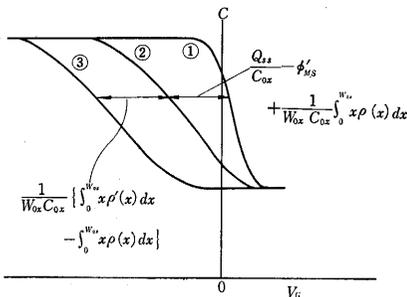
半導体集積回路への応用面からも MOS 素子のはたす役割は重要であるが、MOS 構造の安定性や雑音に関連して酸化膜中のイオンや表面量子状態の諸性質や、その MOS 素子の電気的特性に及ぼす影響を窮めておくことが大切である。さて MOS 構造に高温状態で電圧を加えると、すなわち、Bias Temperature 処理をほどこすと、MOS 構造の C-V 曲線が時間的に変化し、C-V 曲線のずれの様子からそのずれの原因には SiO₂ 膜中に存在するイオンの移動や表面量子状態が関係していることがわかる。本速報にはこの MOS 構造の BT 処理による C-V 曲線のずれの原因についての実験、考察結果を述べてある (詳細については参考文献¹⁾ を参照)。

BT 処理による C-V 曲線のずれ

C-V 曲線 (図 1) の理論値①と BT 処理前②との C-V 曲線のずれ $\Delta V'$ は次式で表わされる。

$$\Delta V' = -\phi'_{MS} + Q_{SS}/C_{ox} + 1/W_{ox}C_{ox} \cdot \int_0^{W_{ox}} x \cdot \rho(x) dx \quad (1)$$

ただし、 ϕ'_{MS} は金属と半導体の仕事関数の差、 Q_{SS} は酸化膜と半導体との界面に存在する表面電荷密度、 C_{ox} は酸化膜容量、 W_{ox} は酸化膜厚、 $\rho(x)$ は酸化膜中のイオン電荷密度、そして x は酸化膜外側表面からの距離である。また、C-V 曲線の理論値とは、ここでは酸化膜容量と空間電荷容量のみを考慮した値である。(1)式には表面単位が関係しているので、①と②とはかならずしも平行移動したものではない。次に BT 処理前②と BT 処理後③の C-V 曲線のずれの原因が、BT 処理により SiO₂ 中のイオンが移動することのみであるとした場合、この移動したイオンによって生ずる Si 表面に誘



①理論値 ②BT 処理前 ③BT 処理後
図 1 BT 処理による MOS 構造の C-V 特性のずれ。

起される電荷量の変化により、C-V 曲線は

$$\Delta V' = 1/W_{ox}C_{ox} \cdot \left\{ \int_0^{W_{ox}} x \rho'(x) dx - \int_0^{W_{ox}} x \rho(x) dx \right\}$$

だけ平行移動したものになるはずである (図 1 参照)。ただし $\rho'(x)$ は BT 処理後の酸化膜中のイオン電荷密度である。

実験結果

試料は p 形 Si 上に SiO₂ を熱酸化により成長させ、金属電極を蒸着したもので、TO-5 のヘッダーにマウントし dry N₂ 中で封止してある。測定回路のブロック図は図 2 (測定周波数は 1 MHz と 1 KHz) に、BT 処理の実験結果の例を図 3 に示してある。まず注意すべきことは BT 処理前と BT 処理後の C-V 曲線の関係が前述のように平行移動したものではなくて、そのずれがゲート電圧に依存していることである。この原因としてはエネルギー分布をもった表面量子状態の影響が考えられる。もちろん移動したイオンによるずれも寄与しているものと思われるが、分離できなかった。表面量子状態の発生原因としては Oxygen Vacancy や遊離の Si が Si-

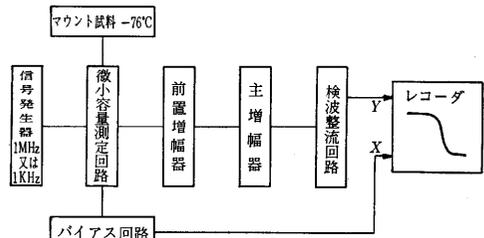


図 2 BT 処理における C-V 特性測定回路のブロック図

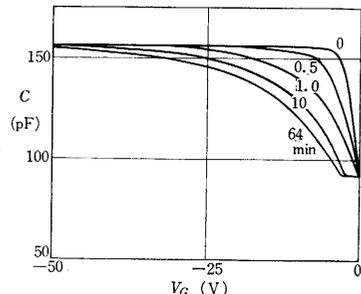


図 3 BT 処理 (bias+1V, temp. 150°C) 試料 # c 6 (p-Si, dryO₂, リン処理無, Al 電極)

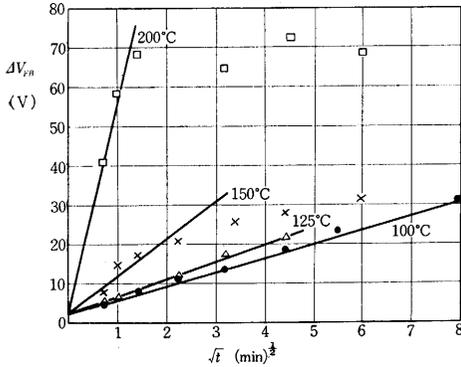


図 4 BT 処理時間と flat band 状態における電圧シフト ΔV_{FB} の関係 (bias+1V) 試料 # c 5 (p-Si, dryO₂ リン処理無, Al 電極)

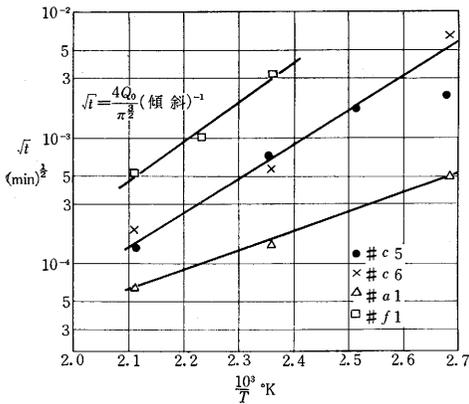


図 5 \sqrt{t} と $1/T$ の関係

SiO₂ 界面近くに移動し, Si の不飽和結合が増大することなどが考えられる. 次に BT 処理時間 t と BT 処理による flat band 状態のずれ ΔV_{FB} の関係の 1 例を図 4 に示してある. BT 処理の初期の段階では ΔV_{FB} は \sqrt{t} に比例し, 長時間後にはある飽和値に近づくことがわかる. また, 図 4 から求めた (傾斜)⁻¹ と $1/T^{\circ}K$ の関係を図 5 に示すが, これから拡散定数の活性化エネルギーを求めることができる. その結果を表 1 にまとめてある. ただし V_{BT} は BT 処理電圧, ΔV_{FB0} は BT 処理前の flat band 状態のずれ, N_s は表面電荷密度 (飽和値) である. dry O₂ の試料の拡散定数の活性化エネルギーは wet O₂ のそれの約 2 倍である. dry O₂ の試料の拡散定数の活性化エネルギーはアルカリイオンの拡散定数の活

表 1 MOS Capacitor の BT 処理

試料	酸化条件	リン処理の有無	電極	V_{BT} (V)	ΔV_{FB0} (V)	N_s ($/cm^2$)	拡散定数の活性化エネルギー ($\times 10^{12}$ kcal/mole)
# a 1	wet O ₂	無	Al	1	8	3.34	14
# b 1	wet O ₂	有	Al	20	2.4	—	—
# c 5	dry O ₂	無	Al	1	2.4	6.67	24
# c 6	dry O ₂	無	Al	1	2.5	4.87	24
# f 1	dry O ₂	無	Au	5	2.5	5.75	28

性化エネルギー (Na⁺...32 kcal/mole, Li⁺...22 kcal/mole)²⁾ に近く, wet O₂ のそれは H⁺ イオン (10.37 kcal/mole)³⁾ Si⁺⁺ イオン (8.2 kcal/mole)⁴⁾, Oxygen Vacancy V⁺ (10.1 kcal/mole)⁵⁾ の拡散定数の活性化エネルギーに近い. Al 電極と Au 電極の差異は拡散定数活性化エネルギーにあらわれず, BT 処理電圧にあらわれている. 図 6 に BT 処理電圧と ΔV_{FB} の関係を示す. これは Au が Al

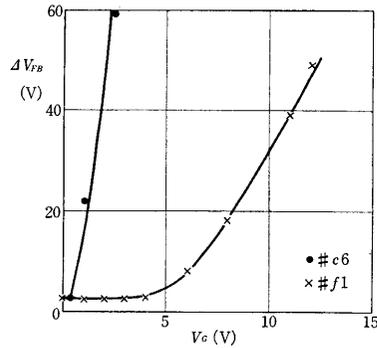


図 6 BT 処理による flat band 状態における電圧シフト ΔV_{FB} と BT 処理電圧 V_G の関係 (5 min, 150°C)

にくらべ SiO₂ と各種の反応を起こしにくいと考えられる. なお, 表面リン処理をした試料の C-V 曲線は測定周波数が 1 MHz のときも 1 KHz のときも BT 処理によりずれなかった.

結 論

以上の実験結果から次のように結論できる. C-V 特性曲線の BT 処理によるずれの原因は, Si-SiO₂ 界面近くの現象にだけよるものではなく, SiO₂ 膜の外側の表面から SiO₂ 膜全体にわたった現象に依存している. まず, Oxygen Vacancy または遊離の Si が Si-SiO₂ 界面近くに移動し, それらが電子を捕獲したり放出したりして表面量子状態を形成することが考えられるが, この表面量子状態の時定数は 1 msec よりも大きい. もちろん Oxygen Vacancy や遊離の Si だけでなく, さまざまなイオンが寄与しており決して単一種類のイオンだけが C-V 曲線のずれを生ずるものでなく, 試料の製作条件に強く依存し, 最も優勢な原因が観察されるものと考えられる.

謝辞: 多大なる時間と労力をさいて試料を製作し, 非常に好意をもって測定器を使用させて下さった日本電気株式会社の黒沢敏夫氏, 白石正道氏, 藤江明雄氏, また有益な議論をして頂いた松倉保夫氏, 菅野卓雄助教授およびお世話になった諸氏に心から感謝の意を表する.

(1967 年 6 月 13 日受理)

文 献

- 1) 堀内重治 東京大学大学院 電子工学専門課程修士論文 (昭和 42 年).
- 2) E. H. Snow et al., J. Appl. Phys. **36**, p. 1664(1965).
- 3) R. W. Lee, Phys. Chem. Glasses, **5**, p. 35 (1964).
- 4) H. Hirose et al., J. J. Appl. Phys. **3**, p. 179(1964).
- 5) P. J. Burkhardt, IEEE trans. on Electron Devices **ED-13**, p. 268 (1966).