

第3章

小型サンプルを用いた超電導薄膜の電磁特性および限流特性の測定

3.1 電流分布の測定

不均一な超電導特性をもった薄膜において、電流がどのように流れるかを把握することは、限流素子を設計する上で重要なことである。ここでは、ピックアップコイルを用いた簡易的な電流分布測定のためのシステムを構築し、定常状態および過渡状態における電流分布の測定を行う。それにより、超電導薄膜における J_c の不均一性がどの程度であるかを実験的に評価する。

測定方法の概念図を図 3.1 に示す。図 3.1 に示すように、電流の流れる向きに対して垂直にピックアップコイルを並べ、そこに発生する電圧 $v_1 \sim v_{11}$ を測定する。流れる電流を $I_1 \sim I_{11}$ に分割して考えれば発生電圧 $v_1 \sim v_{11}$ と電流 $I_1 \sim I_{11}$ には次式で示す関係が成り立つ。

$$\begin{pmatrix} a_{1,1} & a_{2,1} & \cdots & a_{11,1} \\ a_{1,2} & a_{2,2} & \cdots & a_{11,2} \\ \vdots & \vdots & \ddots & \vdots \\ a_{1,11} & a_{2,11} & \cdots & a_{11,11} \end{pmatrix} \begin{pmatrix} \frac{dI_1}{dt} \\ \frac{dI_2}{dt} \\ \vdots \\ \frac{dI_{11}}{dt} \end{pmatrix} = \begin{pmatrix} v_1 \\ v_2 \\ \vdots \\ v_{11} \end{pmatrix} \quad (3.1)$$

ここで、係数 a_{mm} はビオ・サバールの法則から計算する。この連立方程式を解けば、電流分布を求めることができる。

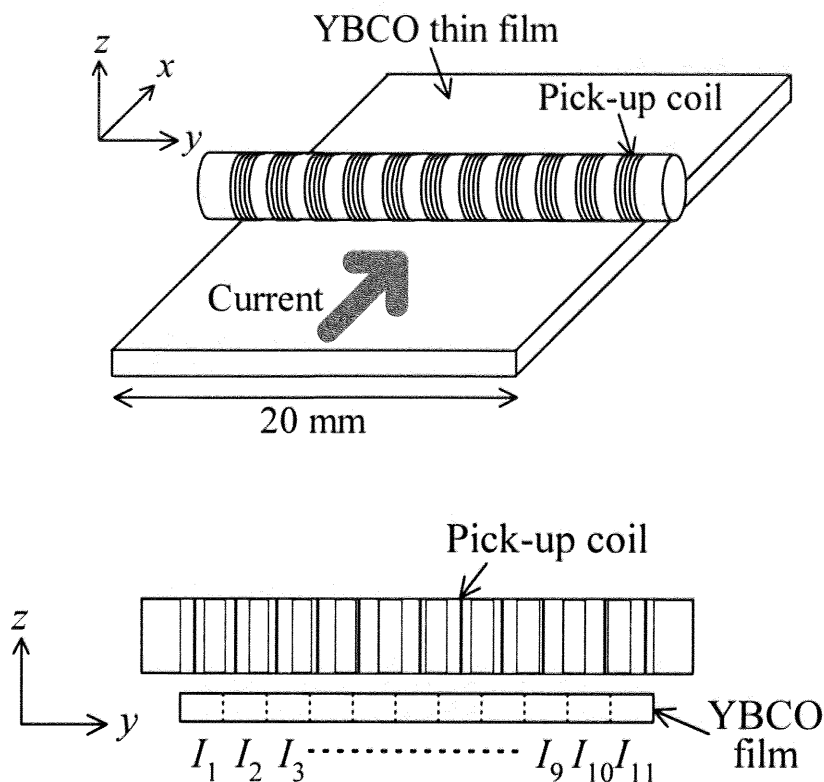


図 3.1 ピックアップコイルによる電流分布測定概念図

測定には独立行政法人産業技術総合研究所から提供していただいた MOD 法による 20×20 mm の薄膜を用いた。薄膜の写真と仕様をそれぞれ図 3.2, 表 3.1 に示す。以降、本研究で用いる MOD 法による薄膜はすべて独立行政法人産業技術総合研究所からの提供である。この薄膜に周波数 50 Hz の正弦波電流を流し、まずは定常状態における電流分布の測定を行った。その結果を図 3.3 に示す。ただし、 I_p は正弦波電流の振幅であり、位相 90° から -90° までの分布の変化を示している。これより、振幅を大きくしていくと端部から徐々に中心付近まで流れるようになることがわかる。また、両端部および $y = 12 \sim 15$ mm 辺りは J_c が低いということが予測できる。

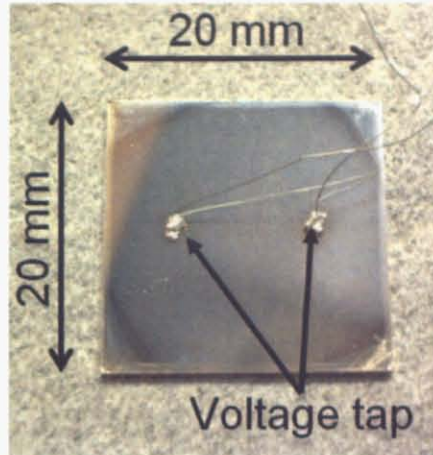


図 3.2 測定に用いた YBCO 薄膜

表 3.1 超電導薄膜の仕様

製法	MOD 法
幅×長さ	20 mm×20 mm
超電導層の厚さ	0.2 μm
銀保護膜の厚さ	2 μm
サファイア基板の厚さ	0.55 mm

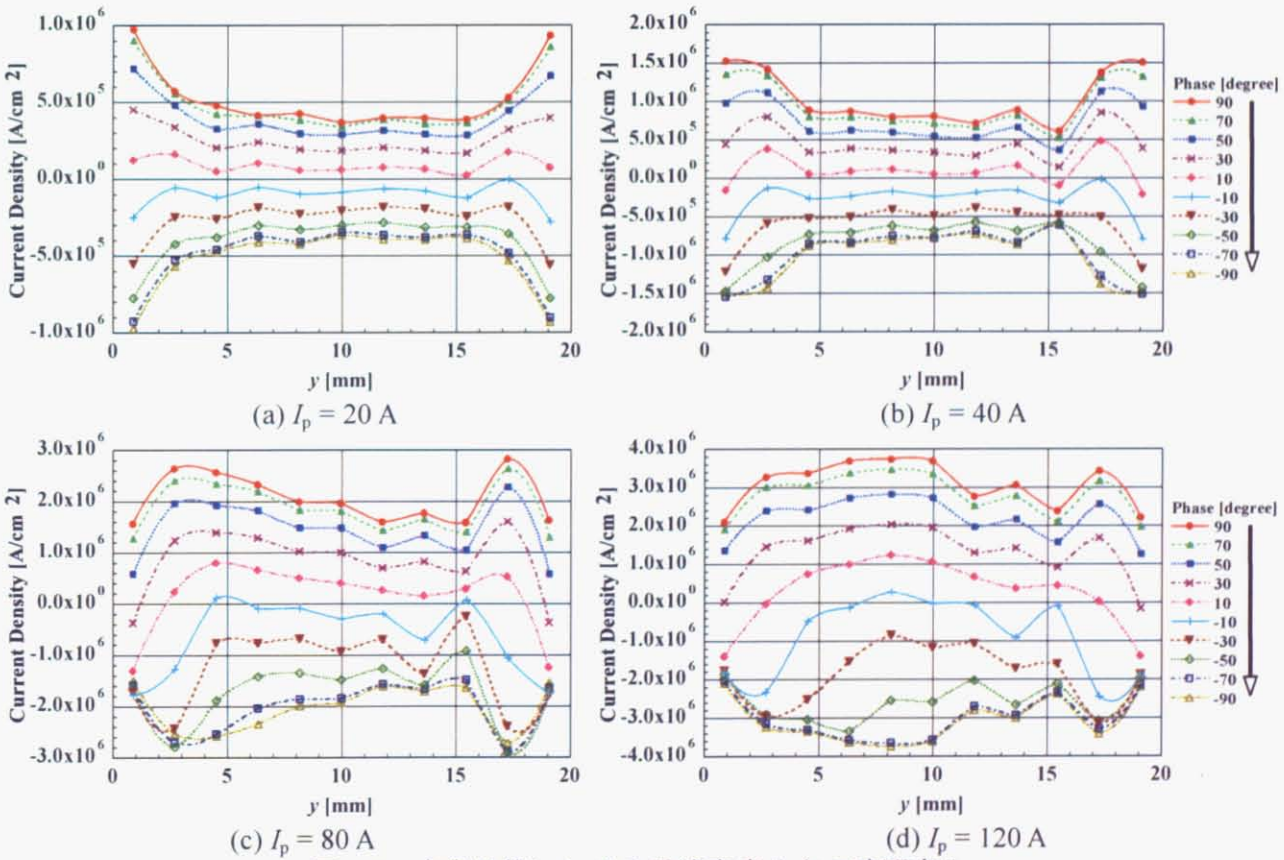


図 3.3 定常状態における電流密度分布の時間変化

次に薄膜に過電流を印加したときの過渡的な電流分布の変化を測定した。測定に使用した薄膜は、全面に2 μm の厚さの銀保護膜が蒸着されているので、限流は起こらないが超電導層から銀層への分流の様子を測定した。図 3.4 にピックアップコイルの信号を図 3.5 に電流密度分布の時間変化を示す。これらの結果から、外側から徐々に電流が飽和していき、ある時点 (time = 3.4 ms) からまた全体的に電流が増え始めていることがわかる。そのタイミングが銀層への分流が始まったところである。このことはピックアップコイルの信号が急激に変化していることからよくわかる。以上のように、今回構築した測定システムによって、1次元の電流密度分布に関しては大まかに把握することが可能になった。ただし、これを2次元的に拡張しようとする、途端に誤差が大きくなってしまふ。2次元分布を定量的に評価するためには、磁界分布をより精度よく求めるということだけでなく、逆問題を解くための統計的処理等、何らかの工夫が必要になると考えられる。

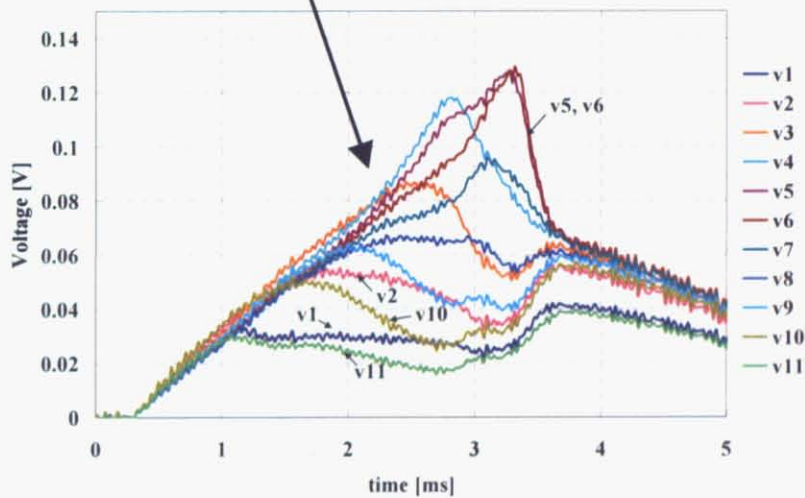
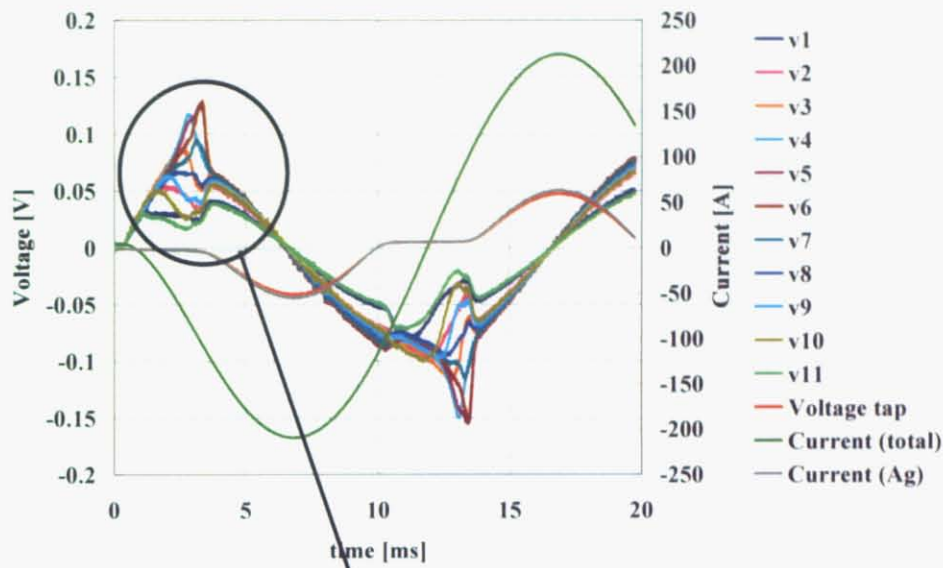


図 3.4 過電流を流したときのピックアップコイルの信号

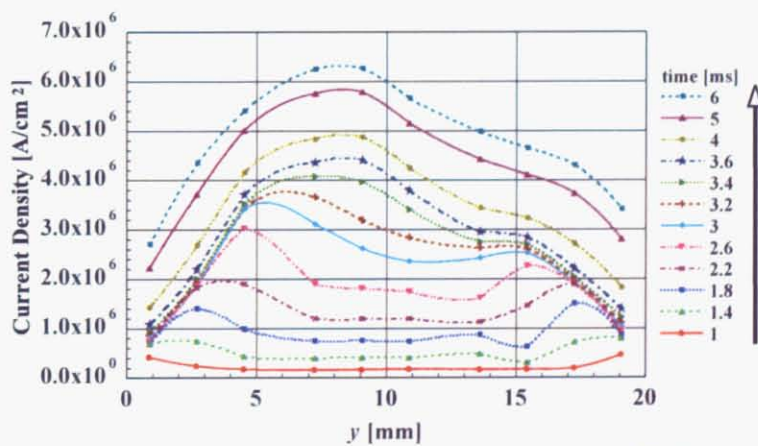


図 3.5 過電流を流したときの電流密度分布の時間変化

3.2 電流-電圧特性の測定

先行研究で行ってきた解析では、超電導薄膜の E - J 特性には図 2.3 および式(2.14)に示す n 値モデルを用いており、その n 値は一定であると仮定していた。しかし、実際には高電界領域において n 値は徐々に小さくなるということが報告されている[11]。定常状態における解析ならば問題ないが、限流特性を解析する場合、電流密度は J_c の 2 倍程度まで大きくなるため、 n 値の減少は無視できないと考えられる。 n 値が一定ということは、高電界領域において抵抗率は非常に大きくなるため、実際よりも常電導転移が早く起こってしまうということを意味する。そこで、まずは超電導薄膜の E - J 特性の測定を行った。測定に使用したサンプルは、20×20 mm の MOD 法による薄膜である。図 3.6 および表 3.2 に、写真と仕様を示す。測定した温度は液体窒素温度 77 K であり、四端子法によって測定を行った。測定結果を図 3.7 に示す。発熱により温度が上昇してしまうと、 J_c が変わってしまうので、電界が高くなるに従い、流す電流の周波数を高くして通電時間を短くし、発熱の影響をできるだけ小さくするようにした。ただし、交流電流を通電した場合は、ピークにおける電圧・電流の値を測定している。この結果から、およそ $E = 10^4$ [V/cm] (基準電界 E_c の 100 倍) から n 値の低下が始まっており、 n 値は 36 から約 20 まで減少している。

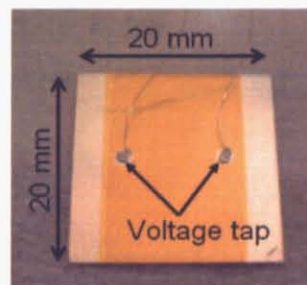


図 3.6 測定に用いた YBCO 薄膜

表 3.2 超電導薄膜の仕様

製法	MOD 法
幅×長さ	20 mm×20 mm
超電導層の厚さ	200 nm
金保護膜の厚さ	50 nm
サファイア基板の厚さ	0.55 mm

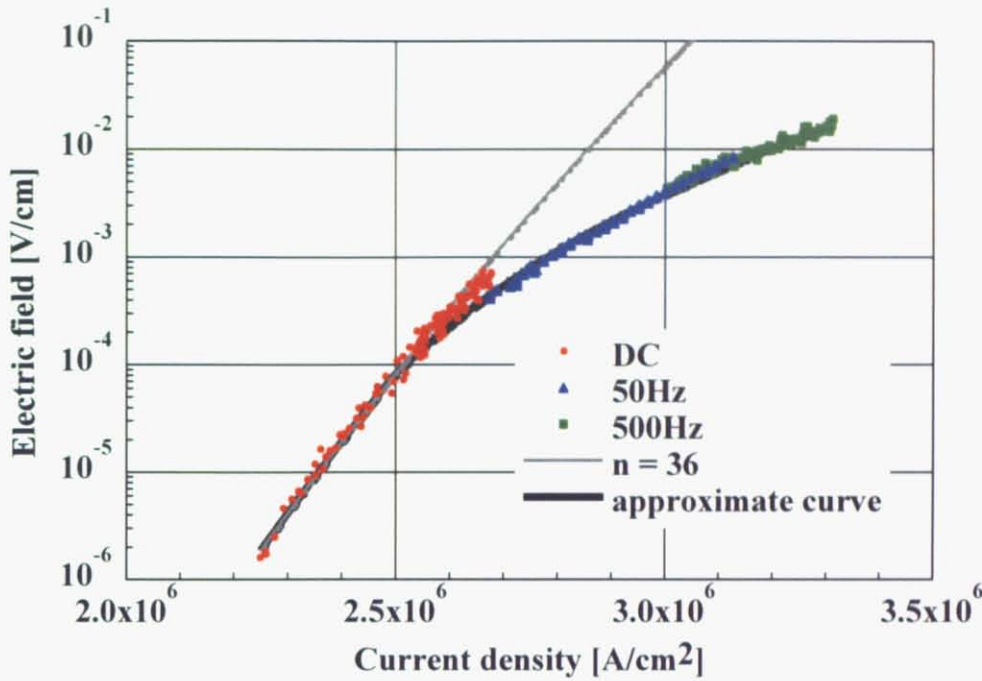


図 3.7 E - J 特性の測定結果および近似曲線

これを解析ツールに導入するために、近似式を求める。すなわち n 値を

$$i = \left(\frac{J_s}{J_c} \right) \quad (3.2)$$

の関数として表す (J_s : 超電導薄膜を流れる電流密度, J_c : 臨界電流密度)。 n 値は $i < 1.0$ では一定値であり, $i > 1.0$ で徐々に減少し始める。解析において非線形計算の収束性を損なわないよう, 場合分けをせずにこのような特性を近似するために, 以下に示すように \tan^{-1} と指数関数の積で表すことにした。

$$n = n_0 + \frac{1}{\pi} \left\{ \tan^{-1} [d(i-e)] + \frac{\pi}{2} \right\} (a \exp[-bi] + c) \quad (3.3)$$

ここで, n_0, a, b, c, d, e は定数である。今回用いた値は,

$$n_0 = 36, a = 700, b = 3.3, c = -17, d = 200, e = 1.13$$

であり, これを用いると n 値は図 3.8 に示すように表される。またこのときの E - J 特性の近似曲線は図 3.7 中に示している。

ここで, 解析において必要になる $\partial n / \partial J_s$ を計算しておく。

$$\frac{\partial n}{\partial J_s} = \frac{1}{\pi} \left\{ \frac{d/J_c}{1+d^2(i-e)^2} (a \exp[-bi] + c) + \left(\tan^{-1} [d(i-e)] + \frac{\pi}{2} \right) \left\{ -\frac{ab}{J_c} \right\} \exp[-bi] \right\} \quad (3.4)$$

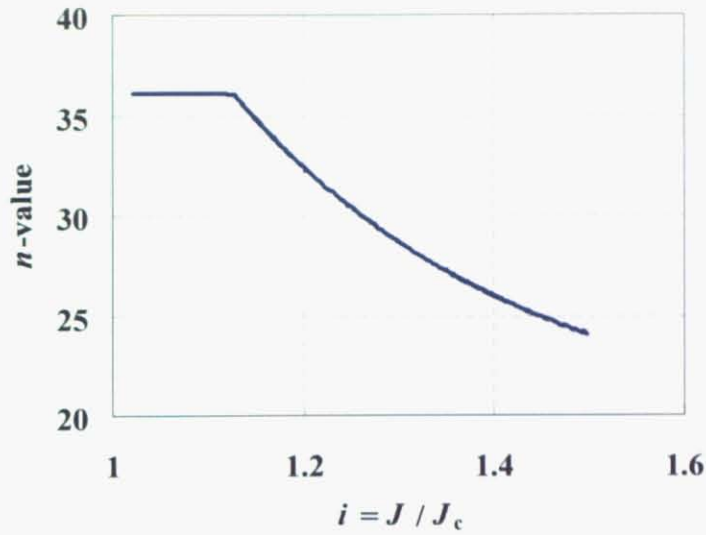


図 3.8 n 値の近似曲線

高電界領域における n 値の低下が限流特性にどう影響するかを調べるために、図 3.7 の近似曲線を電磁界解析の式に導入して解析を行った。図 3.9 に n 値を一定としたときの結果との比較を示す。 n 値を一定としたときの方が限流開始電流は 20 %程度小さく、過渡現象を議論するには高電界領域における n 値の低下を考慮する必要があることがわかる。

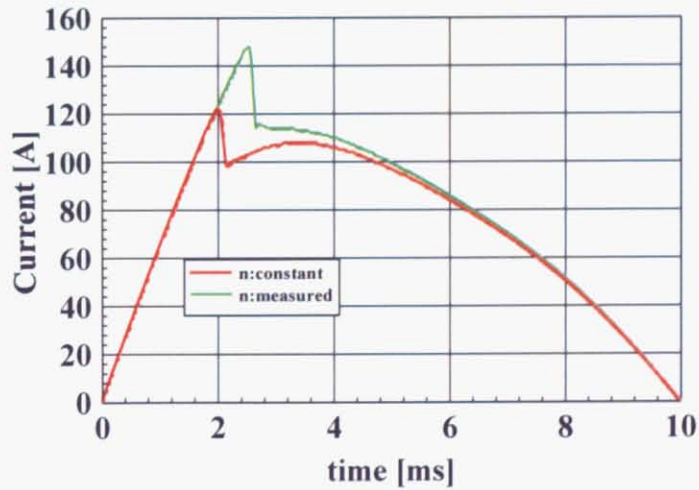


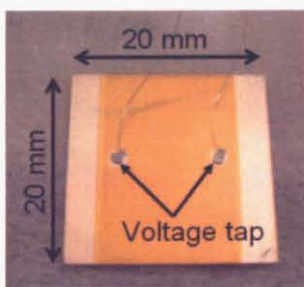
図 3.9 n 値による限流特性の違い

3.3 限流試験および数値解析との比較

表 3.3 および図 3.10 に示す 2 種類のサンプルについて、限流試験を行った。サンプル A は MOD 法による 20×20 mm の薄膜であり、前節において E - J 特性を測定したサンプルである。またサンプル B は熱共蒸着法による 20×60 mm の薄膜である（ドイツの会社 THEVA から購入）。表 3.3 中の臨界電流密度については、薄膜製造元において誘導法により測定されたものである。（サンプル B に関しては外周部分数 mm のデータは測定されていない。）図 3.11 に限流試験に用いた回路を示す。実際には電流容量を大きくするために、表 3.4 に示す変圧器を用いており、それぞれの回路定数の値は簡易等価回路の 2 次側に換算した値である。変圧器の無負荷試験を行ったところ巻数比は 4.87 であった。電源の周波数は 50 Hz であり、位相ゼロで短絡事故が起こったとする。

表 3.3 超電導薄膜の仕様

	サンプル A	サンプル B
製法	MOD 法	熱共蒸着法
幅	20 mm	20 mm
長さ（有効長）	20 mm (13 mm)	60 mm (50 mm)
超電導層の厚さ	200 nm	300 nm
金保護膜の厚さ	50 nm	100 nm
サファイア基板の厚さ	0.55 mm	0.53 mm
臨界電流密度 J_c	1.70 ~ 2.60 MA/cm ²	2.95 ~ 3.23 MA/cm ²



(a) サンプル A



(b) サンプル B

図 3.10 測定に用いた YBCO 薄膜

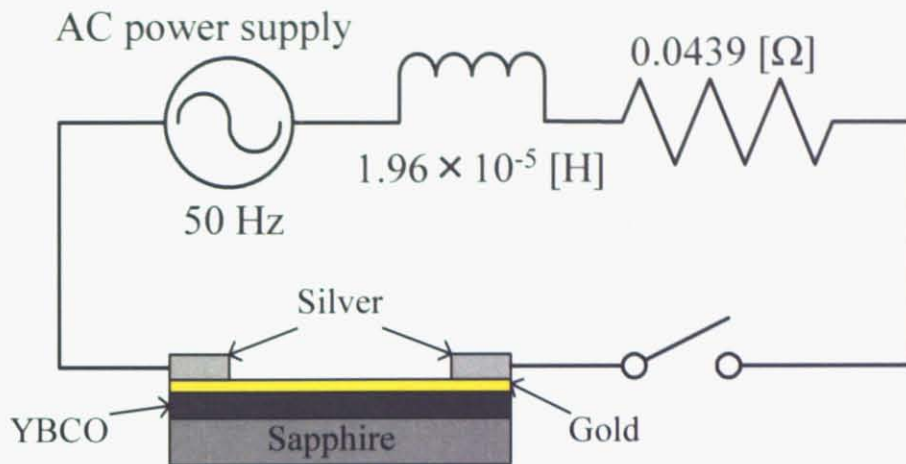


図 3.11 限流試験回路

表 3.4 使用した変圧器の仕様

入力電圧	100 V
出力電圧	20 V
出力電流	100 A
容量	2 kVA

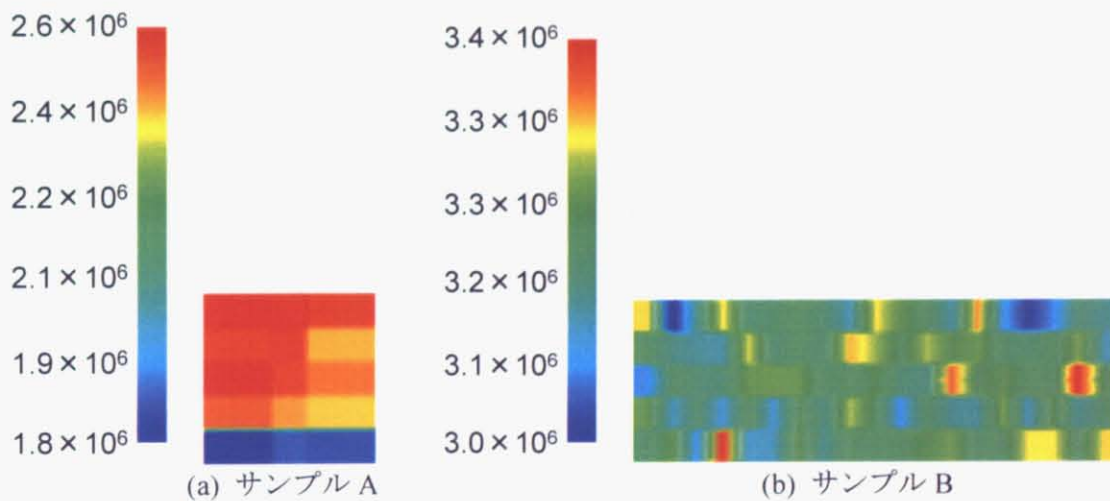


図 3.12 解析に用いた J_c 分布 (単位: A/cm^2)

サンプル A, B の限流試験結果をそれぞれ図 3.13, 3.14 に示す。測定結果とともに J_c の不均一性を考慮した場合としていない場合の数値解析結果も示している。 J_c が均一とした場合は測定された値の平均値として、サンプル A : 2.2 MA/cm² およびサンプル B : 3.2 MA/cm² とした。不均一な J_c 分布を考慮した場合について、サンプル A の場合は誘導法によって測定された分布 (図 3.12 (a)) を用いており、サンプル B の場合は全体的な分布がわからないため、3.2 MA/cm² を平均値として正規分布を用いて ±5 % の不均一性を与えた (図 3.12 (b))。また金保護膜の抵抗率について、サンプル A : 50 nm の場合は図 1.27 における 46 nm のデータを用い、サンプル B : 100 nm の場合は理科年表の値を用いた。

サンプル A, B いずれにしても解析結果の限流開始電流値が実験結果に比べて少し小さいという違いは見られるが、おおむね一致しており、解析ツールとしての妥当性は示されたといえる。 J_c の不均一性を考慮することにより、限流時の過渡的な電流の変化率もほぼ一致している。

解析において、限流開始電流値が小さくなる原因としては以下の点が考えられる。

- ・ 高電界領域における E - J 特性を測定したが、 J_c の 2 倍までのデータはとれておらず、外挿して近似している。実際には n 値の低下はもっと大きい可能性がある。
- ・ J_c の分布は考慮しているが、 n 値の分布は考慮していない。 J_c が低い部分は n 値も低いという報告があるため、 J_c だけでなく n 値の分布も考慮する必要がある。

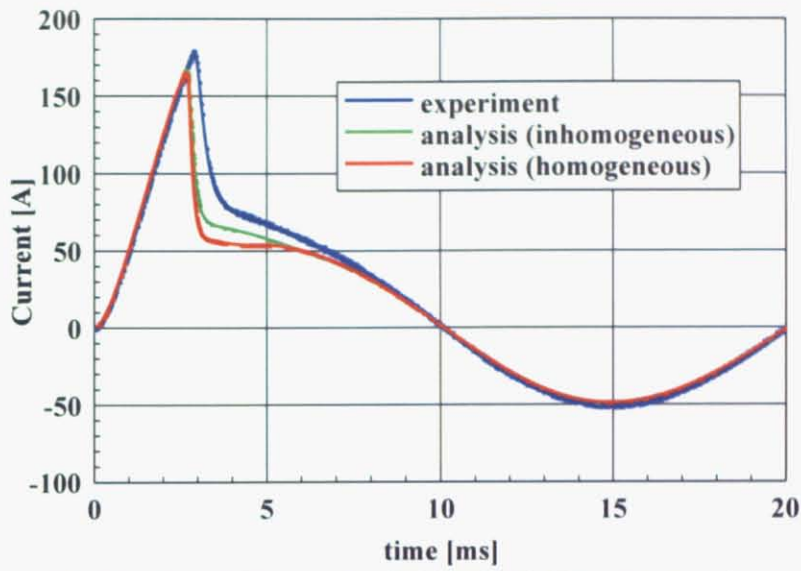


図 3.13 サンプル A の限流特性 (印加電圧 $9.86 V_{\text{peak}}$)

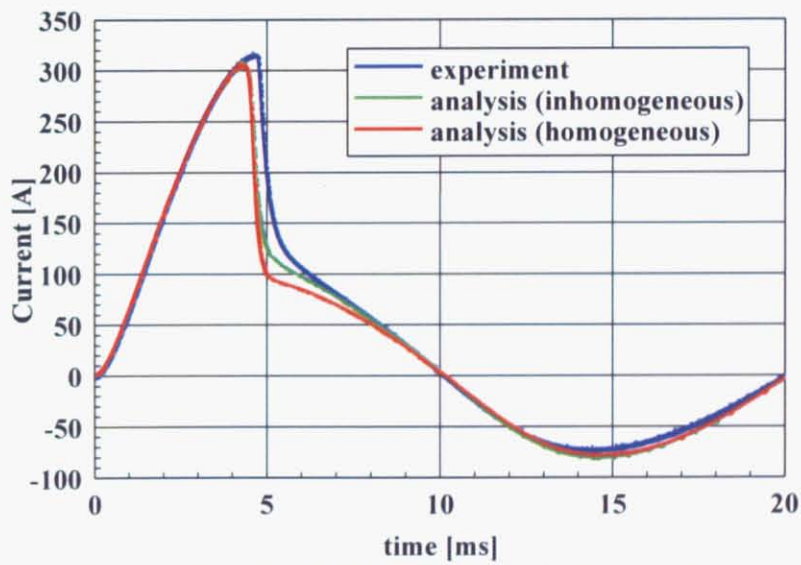


図 3.14 サンプル B の限流特性 (印加電圧 $14.8 V_{\text{peak}}$)

3.4 本章のまとめ

本章では、まず小型の超電導薄膜を用いて、その特性の把握および解析ツールの妥当性の検証を行った。具体的には以下の通りである。

- ピックアップコイルを用いて超電導薄膜内の電流分布を測定するためのシステムを構築した。それを用いて定常状態、過渡状態について1次元の電流分布を大まかに把握することができ、MOD法による薄膜における J_c の不均一性について実験的に評価することができた。
- E - J 特性を測定したところ、高電界領域における n 値の低下を確認することができ、またそれを考慮した解析を行うことで限流時の過渡状態に大きく影響するということがわかった。
- 2種類の薄膜を用いて限流試験を行い、解析結果と比較することにより、解析ツールの妥当性を示すことができた。

第4章

数値解析による大容量限流素子の設計

近年幅・長さともに 100 mm 級の大面積薄膜の製造が可能になってきている。本章では、そのような大面積の薄膜をいかに効率良く使うか、その素子設計について検討する。

超電導薄膜限流素子の大容量化を考えたときに、まず電流容量は臨界電流密度 J_c および薄膜の厚さと幅で決まってしまう。よって、容量を大きくするならば電圧容量を大きくする、すなわち発生抵抗を大きくする必要がある。その方法としては金保護膜を薄くするという方法があるが、それとは別に金保護膜を超電導薄膜と独立にパターンニングすることによって、抵抗を高めるという方法も考えられる。金保護膜を薄くするという方法では技術的に 50 nm 程度が限界であると言われており、また抵抗率の高い金銀合金を用いるとしてもその薄さの限界については同様である。一方で、金保護膜を超電導薄膜と独立にパターンニングするという方法は、これまでに行われてはいないものの、技術的には何も問題ない。よって、それによる大容量化の可能性について検討を行う。

まずは、金保護膜を薄くするという方法で、どの程度まで電圧容量を上げることができかを確認する。解析対象としては、まず何のパターンニングもしていない、直線状の薄膜から始める。 J_c の不均一性と金保護膜の厚さを変えたときに電圧容量がどう変化するかを調べる。さらに、これまで幅が 100 mm 級の超電導薄膜の限流特性を実験的に調べられた例はないので、解析によって薄膜の幅との関係についても明らかにする。

そして、 J_c の不均一性の影響がより深刻になるであろうと予想される、パターンニングにより長さを稼いで電圧容量を高くするタイプの薄膜について、金保護膜を薄くすることの効果調べる。そのようなタイプは、ミアンダ形状、スパイラル形状、バイスパイラル形状の 3 パターンが考案されているが、電圧容量に関して本質的にはあまり変わらないため、最も一般的で、またメッシュに関しても解析の容易なミアンダ形の薄膜について解析を行う。

次に、本研究で提案する金属保護膜を超電導薄膜と独立にパターンニングした薄膜について、どのようにパターンニングするのが良いか、またそれによって直線状薄膜やミアンダ型薄膜と比べてどの程度の性能向上が期待できるかについて検討する。

4.1 解析条件

素子容量を評価する上で前提となる、解析に用いる超電導薄膜の基本的な仕様を表 4.1 に示す。 n 値は第 3.2 節で測定した値を用いる。また許容可能な印加電圧について、薄膜限流素子は約 400~500 K で損傷されると言われているので、遮断器の定格遮断時間である 3 cycle (60 ms) の間に 400 K を超えない範囲で印加可能な電圧を許容可能な印加電圧 (電圧容量) とする。解析に用いる回路は図 4.1 に示す通りで、電圧源、抵抗、インダクタンス、限流素子を直列に接続している。印加する電圧は周波数 50 Hz の正弦波であり、位相ゼロで短絡したとする。インダクタンスの値は第 3 章において限流試験を行ったときの値を用いており、抵抗の値は流れる電流が臨界電流よりも十分大きくなるように適宜設定する。

表 4.1 大面積超電導薄膜の基本的な仕様

長さ (有効長)	80 mm (70 mm)
幅	100 mm
超電導層の厚さ	200 nm
サファイア基板の厚さ	0.55 mm
臨界電流密度 J_c	2.5 MA/cm ²

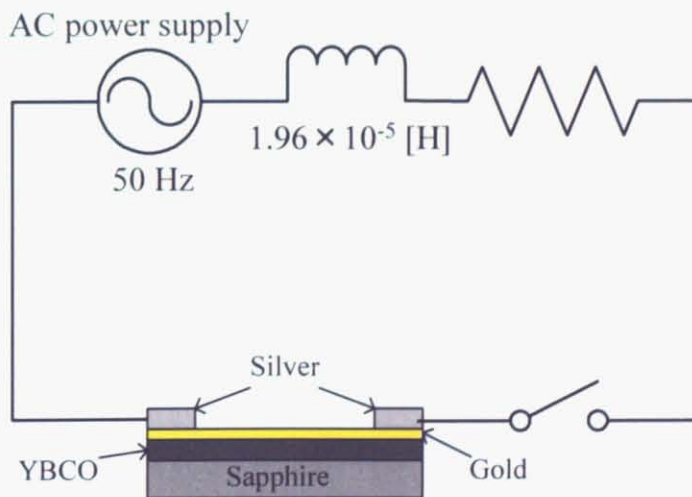


図 4.1 解析に用いる回路

4.2 金保護膜厚の最適化による大容量化の検討

4.2.1 直線状薄膜限流素子

幅 100 mm の大面積薄膜を解析する前に、まずは幅 20 mm、長さ 80 mm (有効長 70 mm) のパターンニングをしていない直線状の薄膜について、 J_c の不均一性を考慮し、また金保護膜の厚さを 20~50 nm で変化させて数値解析を行った。第 1.7 節で述べたように、金保護膜は技術的に 50 nm よりも薄くすることは難しいが、ここでは J_c の不均一性と金保護膜の厚さの関係を把握するために、20 nm まで薄くしたときの解析を行った。産業技術総合研究所によって提案されている 50 nm の金銀合金を保護膜に用いれば、20 nm のときと同程度の高抵抗が可能であるため、その有効性を解析によって確かめる。ただし、図 1.27 に示すような金薄膜の抵抗率の厚さ依存性は考慮せず、図 1.27 中の 46 nm のときの抵抗率を用いて解析を行う。

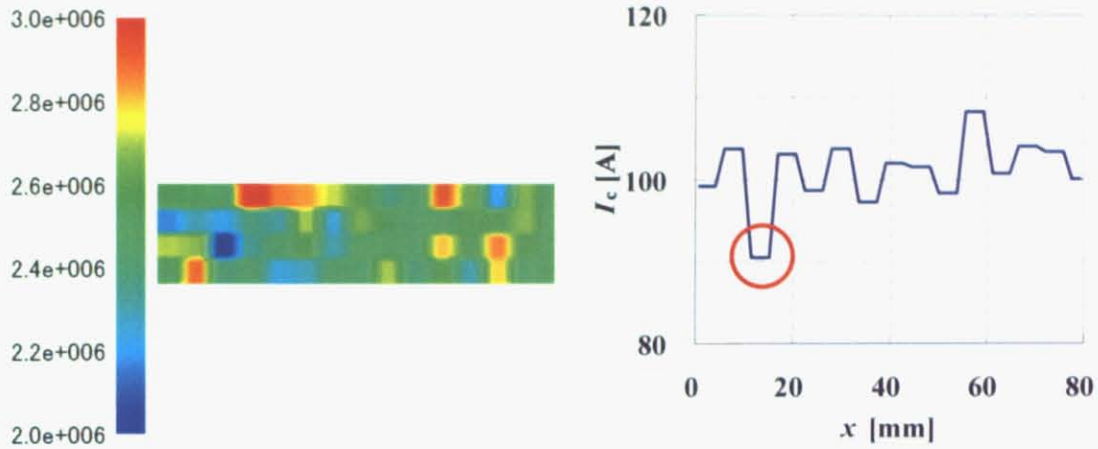
正規分布を用いて $\pm 20\%$ の J_c の不均一性を与えた場合について 3 つのパターンの J_c 分布に対して解析を行った。それぞれ A-20、B-20、C-20 とし、 J_c 分布および長さ方向の I_c 分布を図 4.2 に示す。それぞれの分布の特徴は以下のように表される。

A… I_c の低い部分が 1 か所ある。

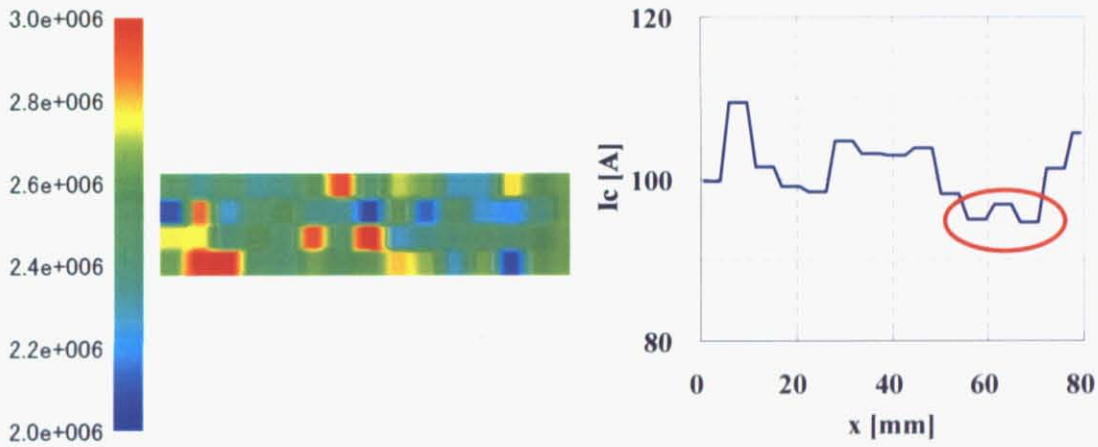
B…比較的長い I_c の低い部分がある。

C… I_c の低い部分が複数分散している。

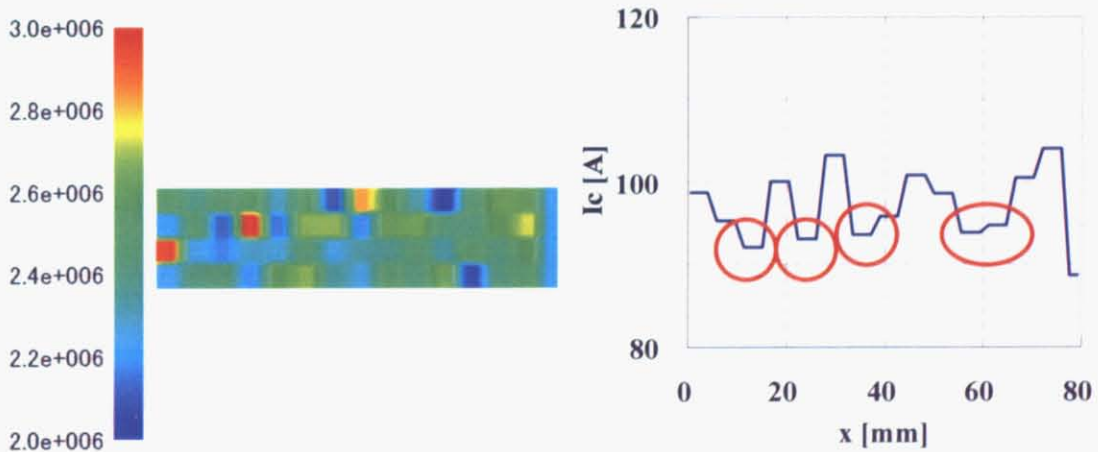
これらの解析結果として、図 4.3 に 3 サイクル後における最高温度の金保護膜の厚さ依存性を示す。ただし、印加電圧は 160 V、外部抵抗は 0.1 Ω としている。温度上昇が大きいのは A、B、C の順であり、長さ方向の I_c の分布において I_c が小さい部分が局所的になるほど温度上昇が大きくなる。C-20 の分布は I_c の低い部分がバランス良く分散しているため、 $\pm 20\%$ という大きな不均一性があっても温度上昇が抑えられている。ただ、金保護膜が 20 nm という高抵抗になると、さすがに不均一性の影響が強くなっている。図 4.4 に示したのは、A-20 の分布は変えずに、不均一の度合いを A-10: $\pm 10\%$ 、A-5: $\pm 5\%$ と変えた場合の結果である。たとえ不均一性が $\pm 5\%$ の場合でも温度上昇は $\pm 20\%$ のときとほとんど変わらず、不均一性が $\pm 20\%$ の分布 C-20 よりも温度上昇は大きい。以上より、許容電界を大きくするためには、 J_c の不均一性はその度合いよりも (不均一性が小さいに越したことはないが)、むしろバランス良く分散しているかどうかの方が重要であることがわかった。



(a) 分布 A-20



(b) 分布 B-20



(c) 分布 C-20

図 4.2 ±20%の不均一性もった J_c 分布 (単位: A/cm^2) および長さ方向における I_c 分布

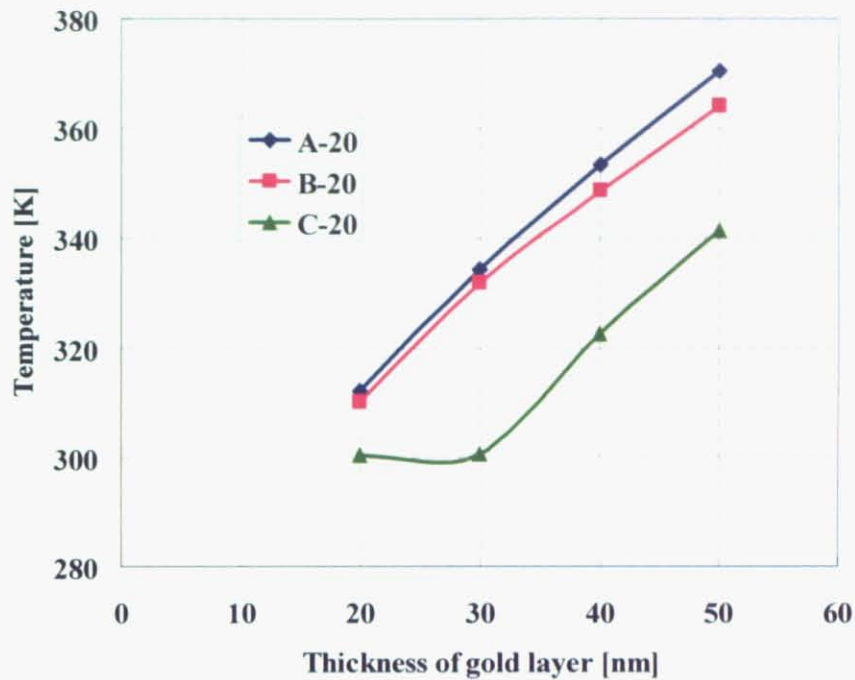


図 4.3 3 サイクル後における最高温度の金保護膜の厚さ依存性 (J_c の分布を変えた場合)

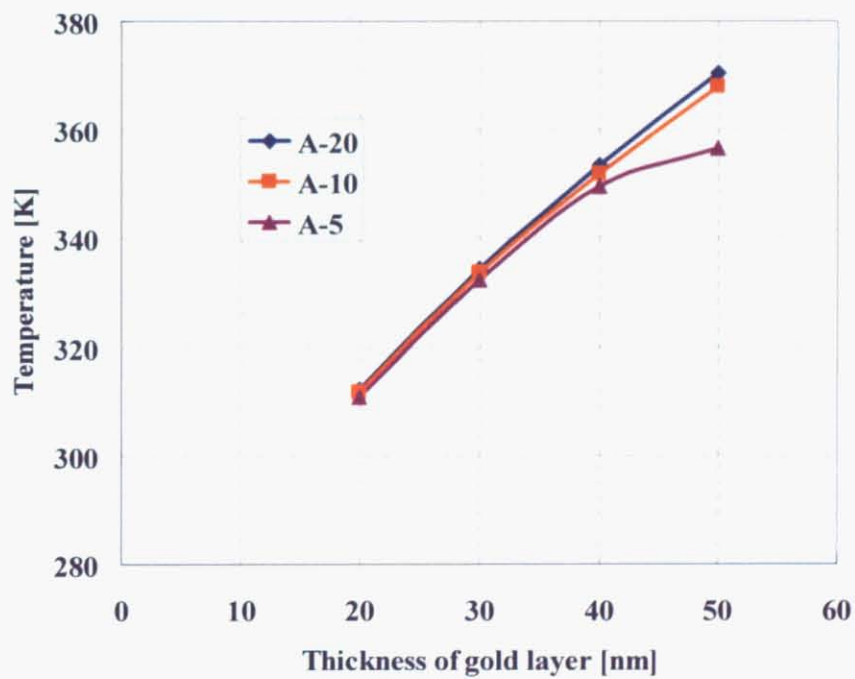


図 4.4 3 サイクル後における最高温度の金保護膜の厚さ依存性 (不均一の度合いを変えた場合)

分布 A-20 の素子について、それぞれの金保護膜厚に対して印加可能電圧を調べた。その結果を図 4.5 に示す。10 V 刻みで印加電圧を上げていったときに、3 サイクルで 400 K を超えない最大電圧である。この程度の長さであれば、金保護膜の厚さを小さくしていくと、印加可能電圧は単調に増加するため、高抵抗な金銀合金を保護膜に使用することは有効である。また通常通り金を用いるのであれば、印加可能電圧は 170 V (許容電界：約 24 V/cm) である。

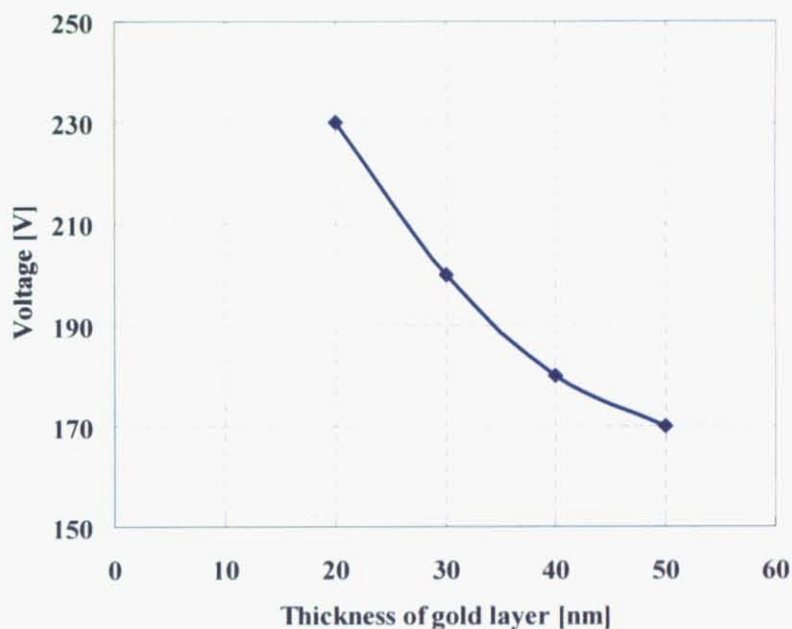
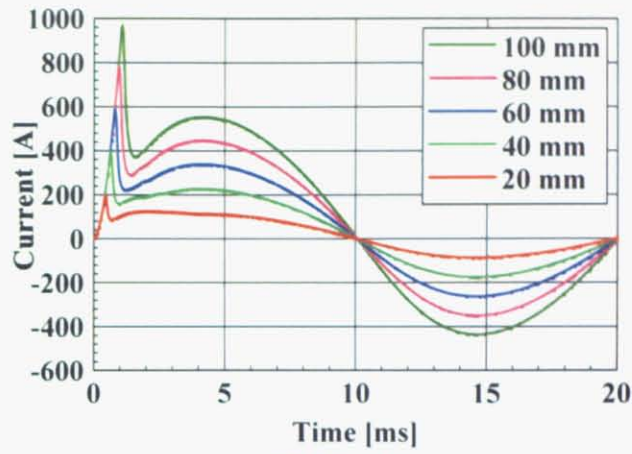


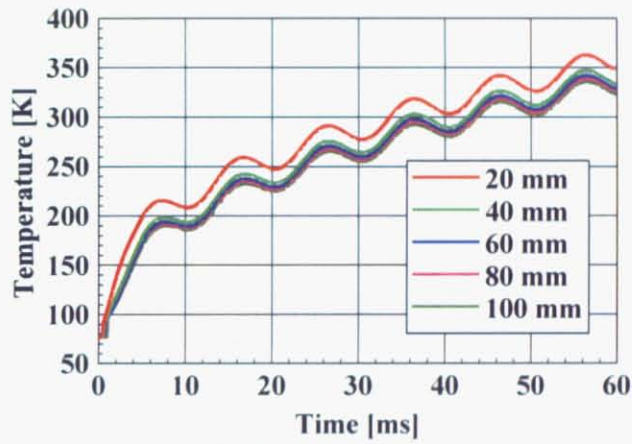
図 4.5 印加可能電圧の金保護膜の厚さ依存性

次に、金保護膜の厚さを 50 nm として、薄膜の幅を 100 mm まで増やしたときに許容電界はどう変化するかを調べた。印加電圧は 150 V であり、外部抵抗は限流素子の抵抗が支配的になるように、 0.02Ω とした。 J_c の不均一性は $\pm 20\%$ である。

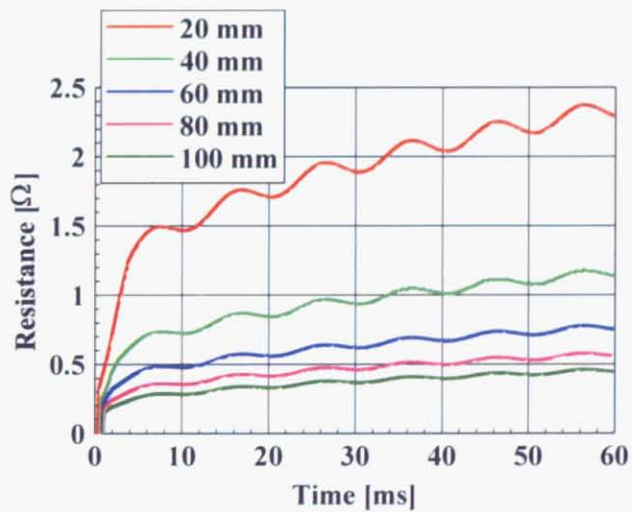
解析結果を図 4.6 に示す。図 4.6 (b) より、幅を変えても最大温度はあまり変化しておらず、許容電界もあまり変わらないようである。素子の発生抵抗は幅に反比例して小さくなるため、発熱量自体は幅に比例して大きくなるのだが、その分サファイアの体積、すなわち熱容量も大きいため温度上昇は結局同程度になる。



(a) 電流の変化



(b) 最大温度の変化



(c) 抵抗の変化

図 4.6 直線状薄膜の限流特性の膜幅依存性

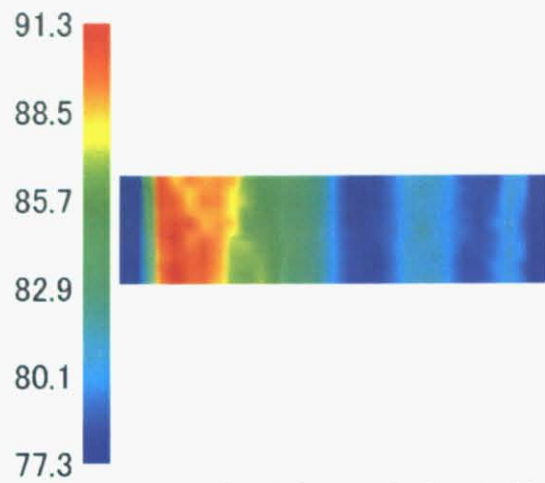
ただし、若干ではあるが幅が広い方が温度上昇は小さくなっている。その理由を説明するために、図 4.7、図 4.8 にそれぞれ幅 20 mm、幅 100 mm の薄膜の常電導伝搬の様子を示している。幅 20 mm の薄膜は常電導転移が始まったときにはすでに幅方向いっぱいに温度上昇しており、あとは長さ方向に広がるだけという状況である。そのため、電界がその部分に集中してしまい、局所的な温度上昇が大きくなる。一方で幅 100 mm の薄膜は、常電導転移の開始時点ではまだ幅方向いっぱいには温度上昇しておらず、幅方向に広がる間に他の部分でも常電導転移が起こり始める。そのため常電導の芽があちこちで発生しやすいため、全体的に温度上昇しやすくなる。つまり幅が広いということは、複数の薄膜を並列につないだのと同じような効果があり、部分的に常電導転移したときのバイパスが広いということである。結局、幅が 100 mm の場合は 180 V の電圧まで耐えることができた。

直線状薄膜限流素子に関するまとめ

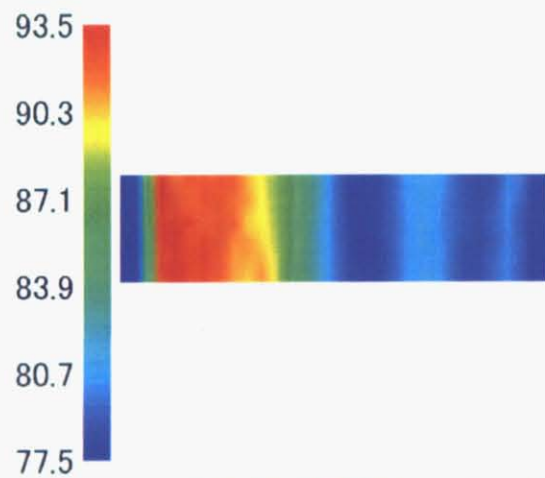
- ・ 不均一性をもった薄膜について、限流時の過渡現象を把握することができた。
- ・ 局所的な温度上昇を抑えるためには、 J_c の不均一の度合いよりも、むしろ J_c の低い領域がバランス良く分散していることが重要である。
- ・ 金保護膜厚を薄くしていくと、印加可能電圧は上昇する。よって、金銀合金のような高抵抗な保護膜を使用することは有効であるといえる。
- ・ 薄膜の幅が広い方が局所的な温度上昇は若干緩和される。

表 4.2 直線状薄膜限流素子の容量

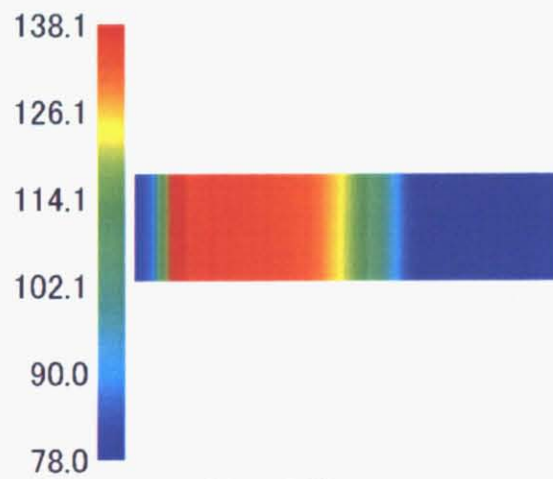
保護膜	金 (50nm)	金銀合金 (50nm)
基板サイズ [mm ²]	100×80	100×80
電流容量 [A _{peak}]	500	500
電圧容量 [V _{peak}]	180	240
許容電界 [V/cm]	25.7	34.3
素子容量 [kVA]	45	60
限流抵抗 [Ω]	0.40	0.93



(a) $t = 0.50$ ms (常電導転移開始時の分布)

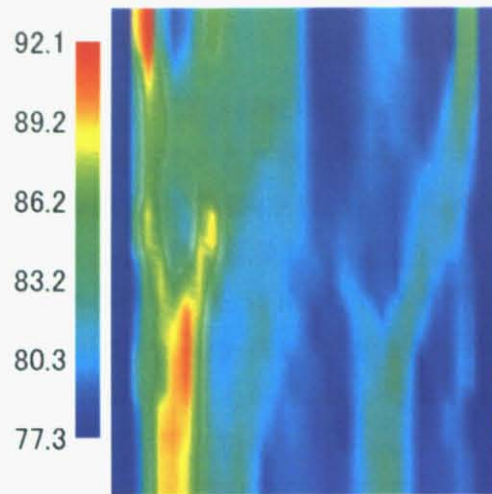


(b) $t = 0.60$ ms (常電導転移開始から 0.1 ms 後)

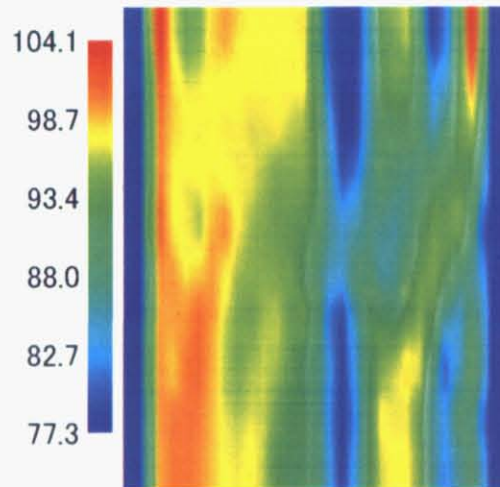


(c) $t = 2.00$ ms

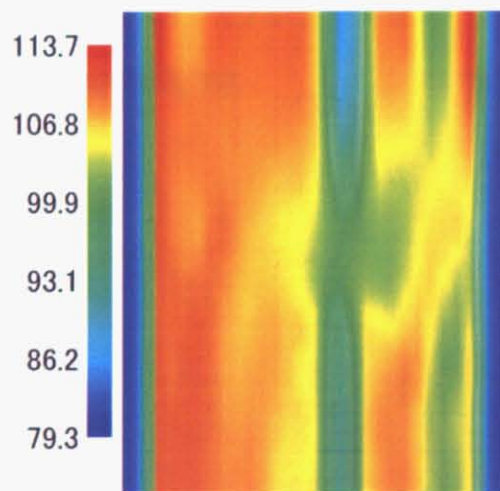
図 4.7 幅 20 mm の直線状薄膜の常電導伝搬の様子 (単位 : K)



(a) $t = 1.09$ ms (常電導転移開始時の分布)



(a) $t = 1.19$ ms (常電導転移開始から 0.1 ms 後)



(a) $t = 2.00$ ms

図 4.8 幅 100 mm の直線状薄膜の常電導伝搬の様子 (単位 : K)

4.2.2 ミアンダ型薄膜限流素子

ミアンダ型薄膜限流素子の場合、有効長が長いこと不均一性の影響が大きく出やすい。そのようなケースで金保護膜を薄くすると、電圧容量を大きくできるのかを調べる。

図 4.9 に示すミアンダ型薄膜について解析を行った。有効長は約 40 cm なので 20 V/cm として 800 V の電圧を印加した。外部抵抗は 0.5 Ω とし、外部インダクタンスは考慮していない。まず金保護膜の厚さをすべて 50 nm としたときの解析を行った。図 4.10 (a) はそのときの 3 サイクル後の温度分布であるが、電流がカーブする部分で内側に集中してしまうため、局所的な発熱が大きいことが分かる。この問題を避けるために、図 4.9 に示すようにその部分の金保護膜の厚さを倍の 100 nm にして解析を行った。そのときの結果を図 4.10 (b) に示す。局所的な発熱が抑えられていることがわかる。これより、 J_c が均一な場合は 800 V の電圧を印加しても最大温度は 400 K 以下であることがわかる。以下、このモデルを用いて不均一性を考慮した解析を行う。

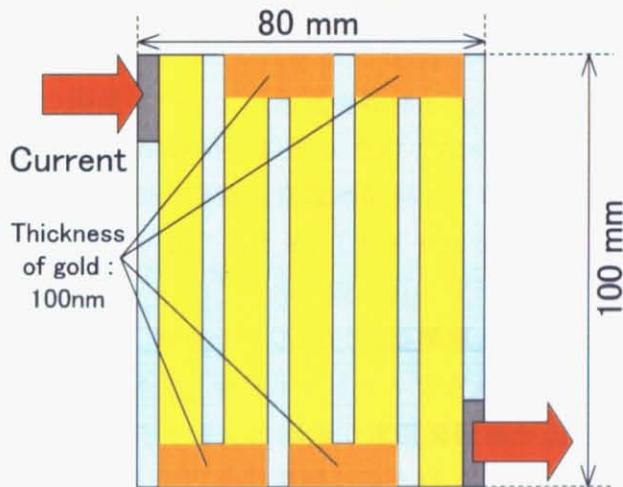


図 4.9 ミアンダ型薄膜

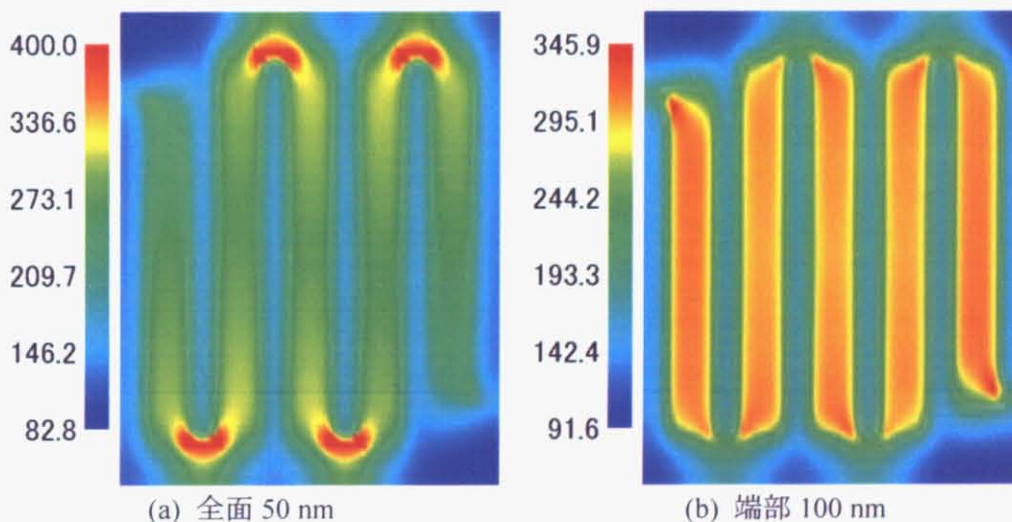


図 4.10 ミアンダ型限流素子の 3 サイクル後の温度分布 (単位: K)

まず正規分布を用いてランダムに $\pm 20\%$ の J_c の不均一性を与えたときの限流特性を解析した。そのときの J_c 分布を図4.11に示す。そのような薄膜に対して金保護膜を20～50 nmで変化させたときの電流、抵抗、最大温度の時間変化を図4.12に示す。常電導転移した後に流れる電流を見ると、電流値は金保護膜の厚さに比例していない、つまり発生抵抗は金保護膜の厚さに反比例していないことがわかる。また最大温度の変化を見ると、厚さが20 nmのときは最初のピークで最大温度が500 Kを超えており、素子が損傷する可能性が高いことがわかる。

これらの限流の過渡現象を詳しく調べると、図4.11に示す領域A→領域B→領域Cの順に常電導転移が起こりやすいことがわかった。すなわちこの順番に臨界電流の値が小さいということである。金保護膜厚が20 nmのときの場合を調べると、始めに領域Aが常電導転移し、それによって電流値が60 A以下にまで抑制されてしまうので、領域BやCで常電導転移が起こることはなく、常電導転移は領域Aから徐々に伝搬していくのみである。ここで、図4.13に金保護膜厚が20～40 nmのときについて、3サイクル後の温度分布を示す。厚さが20 nmのときを見ると、領域Aを中心に温度上昇が起こっており、外側の2つの経路については常電導転移していないということがわかる。また厚さが30 nmのときは限流開始時に領域Aだけでなく、領域Bでも常電導転移が起こっており、そのため最も右側の経路も常電導転移している。さらに、厚さが40 nmのときは領域Cでも常電導転移が起こるため、3サイクル後にはほとんど薄膜全面において常電導転移が起こっている。このことが、限流後に流れる電流が保護膜厚に比例していない理由である。すなわち、発生する抵抗は保護膜厚だけでなく、常電導転移する面積にも依存するということである。また3サイクルでどれだけの領域が常電導転移するかは、限流開始時にどれだけたくさんの場所で常電導転移が起こっているかによる。

以上の結果から、このモデルでは金保護膜の厚さは40 nmが最適値であり、これ以上薄くすると逆に最大温度が大きくなってしまいうことがわかった。また400 Kを超えない範囲で印加可能な電圧は800 V程度であり、許容電界は20 V/cm程度であることがわかった。

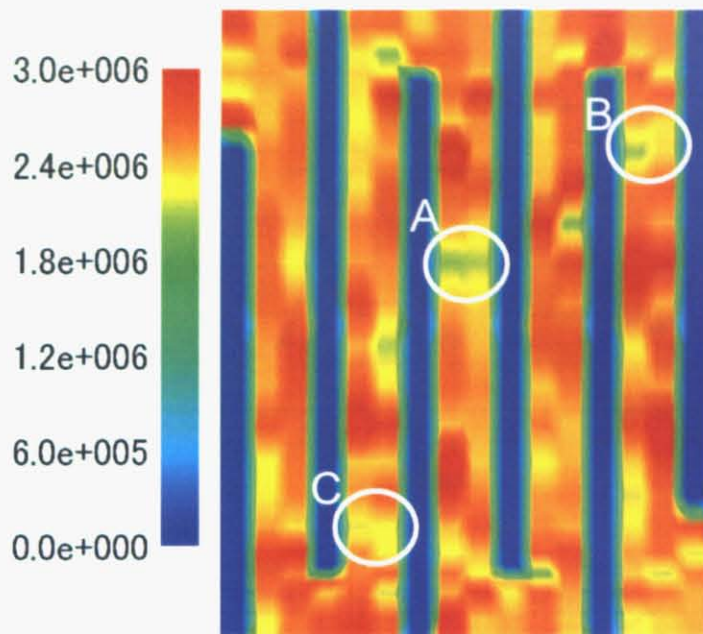
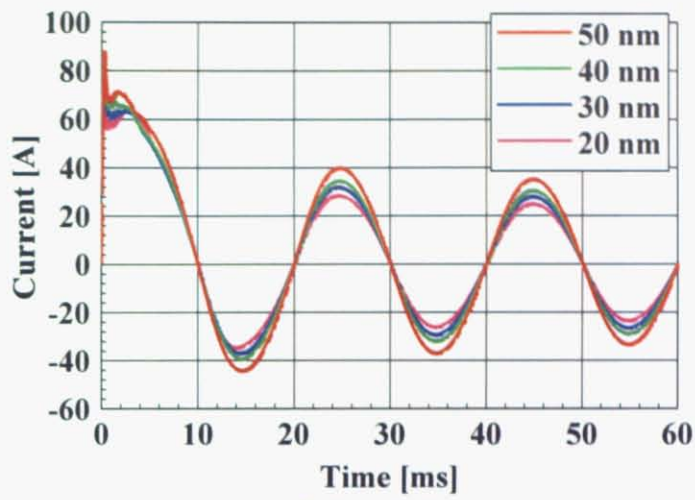
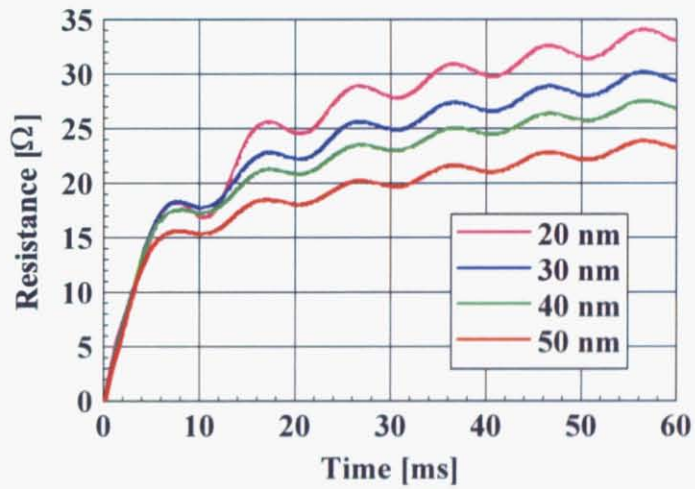


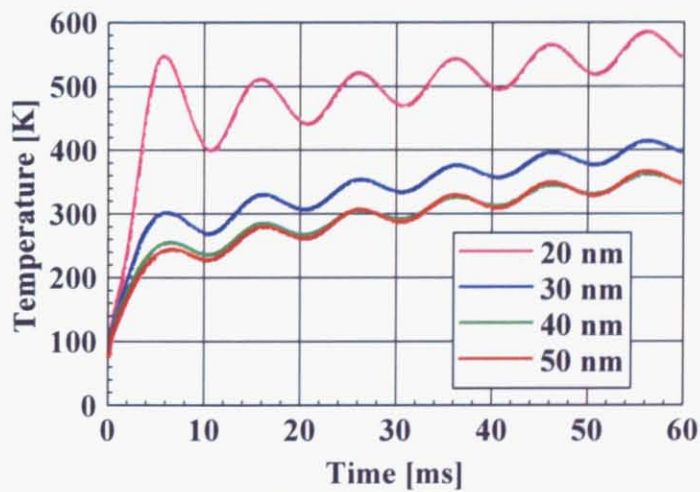
図 4.11 臨界電流密度 J_c の分布 (単位: A/cm^2)



(a) 電流の変化

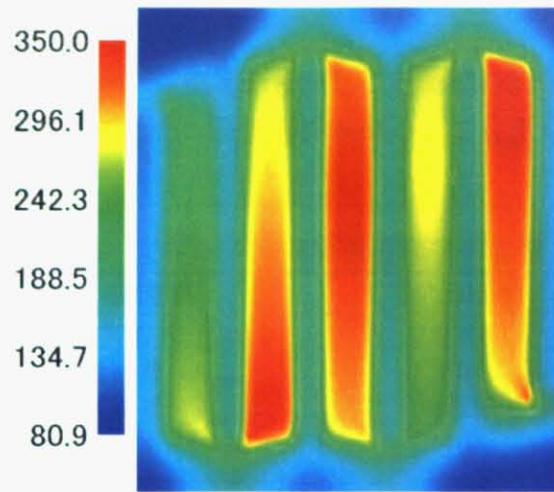


(b) 抵抗の変化

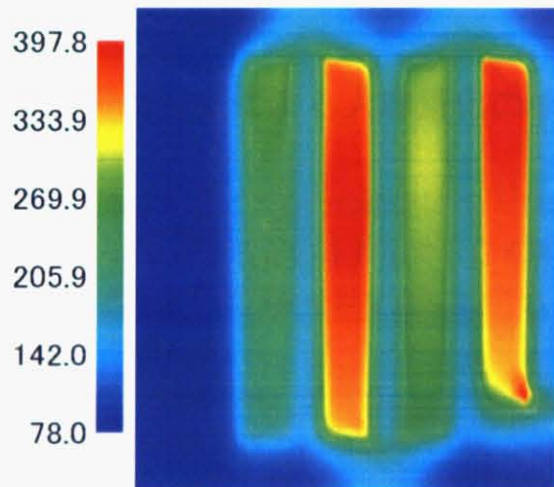


(c) 最大温度の変化

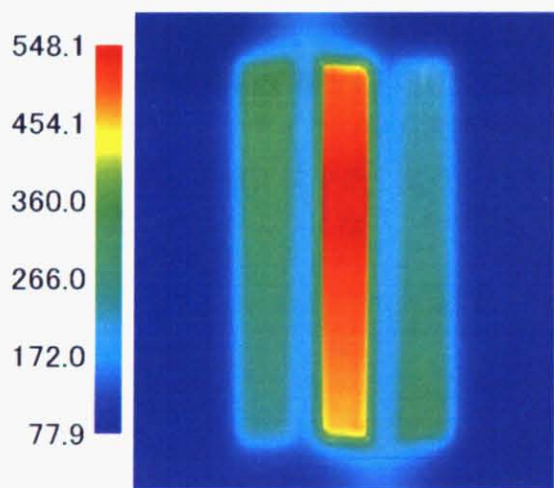
図 4.12 限流特性の金保護膜の厚さ依存性



(a) 40 nm



(b) 30 nm



(c) 20nm

図 4.13 3 サイクル後の温度分布 (単位: K)

ミアンダ型薄膜限流素子に関するまとめ

- ・ 金保護膜を薄くするほど、常電導転移が起こる領域の割合が小さくなり、局所的な温度上昇が大きくなるため、金保護膜を薄くしても許容電界を高くすることはできない。

表 4.3 ミアンダ型薄膜限流素子の容量

保護膜	金 (50nm)
基板サイズ [mm ²]	100×80
電流容量 [A _{peak}]	50
電圧容量 [V _{peak}]	800
許容電界 [V/cm]	20
素子容量 [kVA]	20
限流抵抗 [Ω]	23

4.3 金保護膜のパターニングによる大容量化の検討

前節では、金保護膜を薄くすることによる大容量化について検討したが、金保護膜を超電導薄膜とは独立にパターニングするという方法でも常電導転移後の抵抗を大きくできるはずである。ただし、どのようにパターニングしても良いわけではなく、以下のような条件を満たしている必要がある。

- ・ 常電導転移後の発生抵抗（限流抵抗）が高い。
- ・ 電流が流入出する電極間が金保護膜でつながっている。
- ・ サファイア基板内において、均等に温度が上昇する（局所的な温度上昇が激しすぎる場合は不可）。

以上を満たす可能性のあるパターニング例を図 4.14 示す。まずは(a) 短冊状について、試しに第 4.2 節の不均一分布 A-20 を用いて解析を行った。電圧 170 V を印加し、金保護膜の厚さを 50 nm とした。すると、3 サイクル後の温度分布は図 4.15 のようになり、局所的な発熱によってむしろ印加可能電圧は小さくなるという結果になった。やはり、金保護膜のある部分にのみ電流が流れるようになり、その部分が激しく温度上昇してしまうということがわかった。

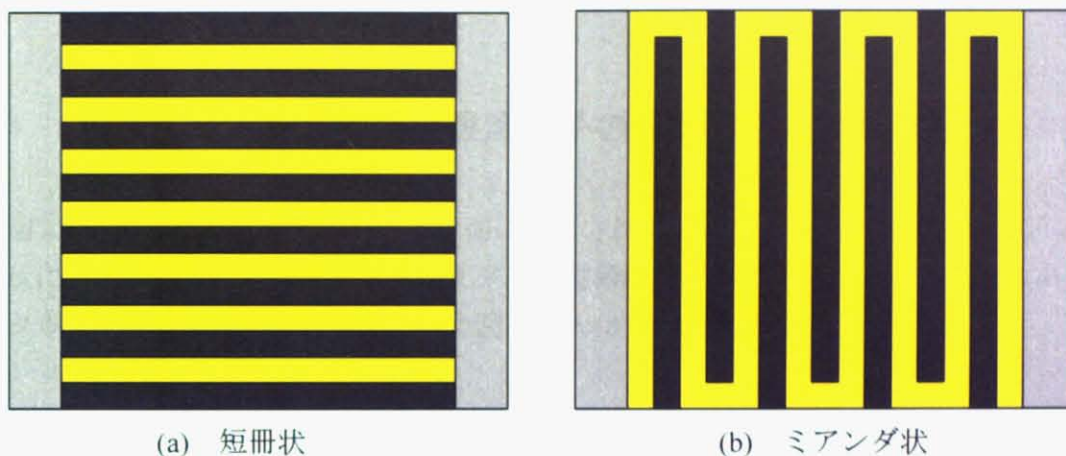


図 4.14 金保護膜のパターニング例

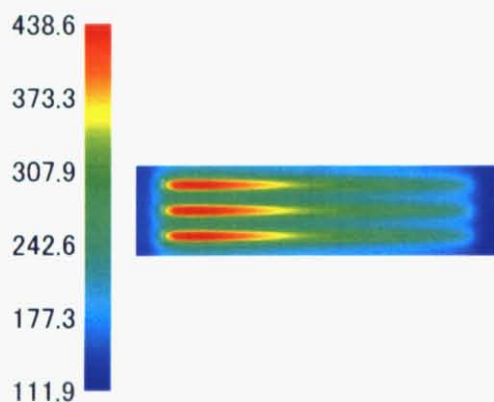


図 4.15 金保護膜を短冊状（横）にパターニングした素子の 3 サイクル後の温度分布（単位：K）

次に図 4.14(b)に示すように、ミアンダ状にパターニングすることを考える。非常に高い抵抗を発生可能なのがこのパターンであり、もしも薄膜全面が常電導転移して電流がミアンダ状に流れたとしたら、元の薄膜の数十倍もの抵抗を発生させることができる。しかし実際には、常電導転移が全領域で同時に起こるわけではなく、また J_c の不均一性もあるので、局所的に電界が集中し、焼損してしまう可能性も高い。そこで、数値解析によって、この限流素子が設計通りに動作するか、また局所的な発熱により素子が焼損する恐れがないか、そして常電導転移後に高抵抗が得られ、許容電界を大きくすることができるかを確認する。

4.4 メタルミアンダ型薄膜限流素子の設計および特性解析

図 4.14 (b)のように超電導薄膜は全面に蒸着されているが、金保護膜のみがミアンダ形状に蒸着されている薄膜をメタルミアンダ型薄膜と呼ぶことにする。ここで改めて、メタルミアンダ型薄膜限流素子の概念図を図 4.16 に示しておく。

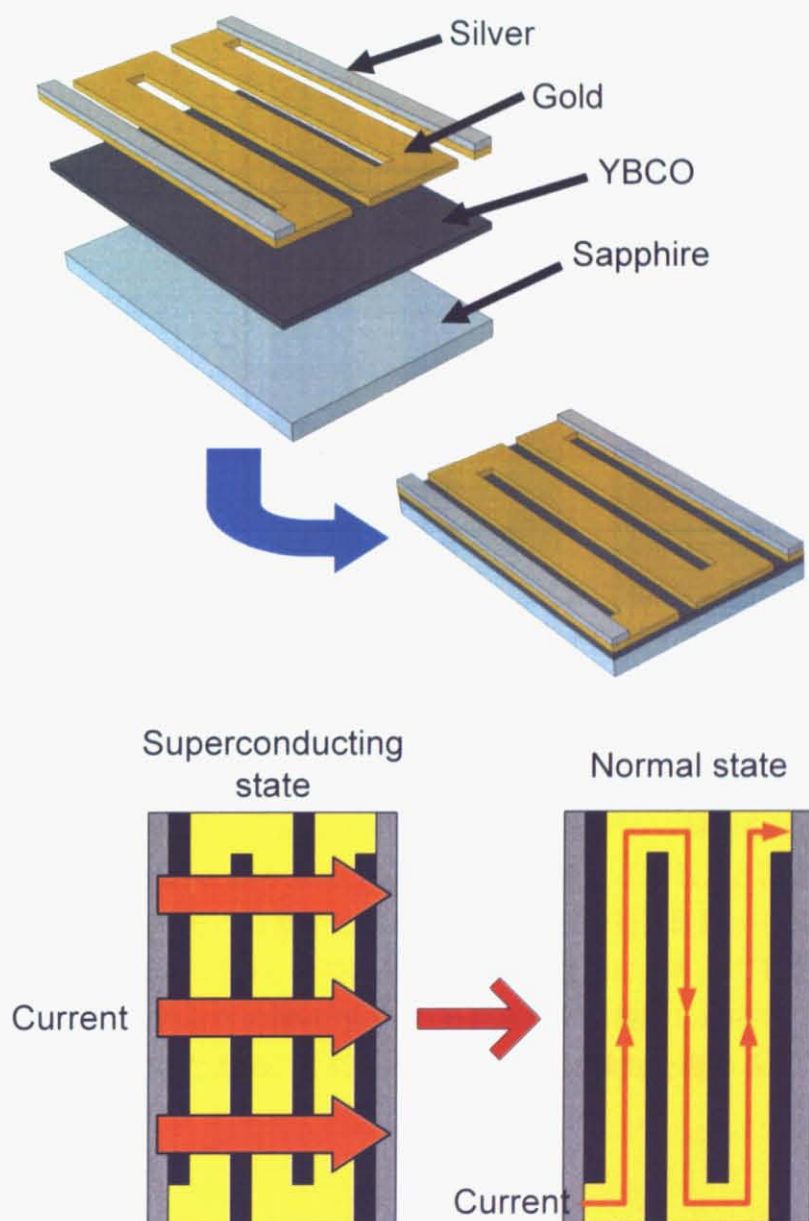


図 4.16 メタルミアンダ型薄膜限流素子の構造および限流動作の概念図

メタルミアンダ型薄膜限流素子の設計をしていくために、決めなければならない形状パラメータを図 4.17 に示す。膜幅 $c = 100 \text{ mm}$ とし、また常電導状態における抵抗値は高い方が良いため、 b は製造上問題ない程度に小さい値として 2 mm とした。その上で a の値を $5, 10$ と変えて解析を行った。金保護膜の厚さは難なく作られる厚さとして 100 nm とし、 J_c の不均一性はひとまず考慮していない。また印加する電圧は 50 V/cm 、すなわち $a = 5$ のときは 130 V 、 $a = 10$ のときは 230 V とした。外部抵抗は 0.1Ω とし、外部インダクタンスは実験と同じ値である $1.96 \times 10^{-5} \text{ H}$ では大きすぎた（限流時の dl/dt が大きいいため、過渡的に 1 kV を超える電圧が素子にかかってしまう）ため、ここでは $1.0 \times 10^{-6} \text{ H}$ とした。

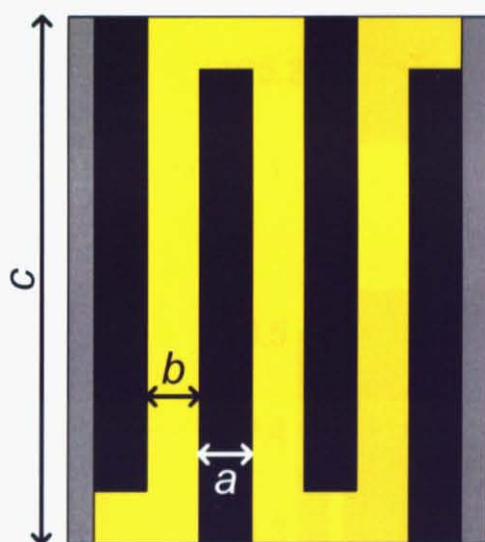
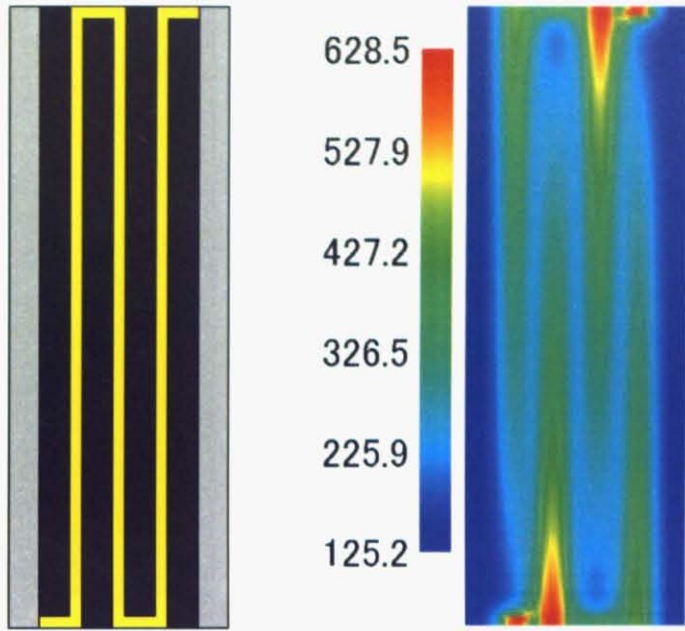
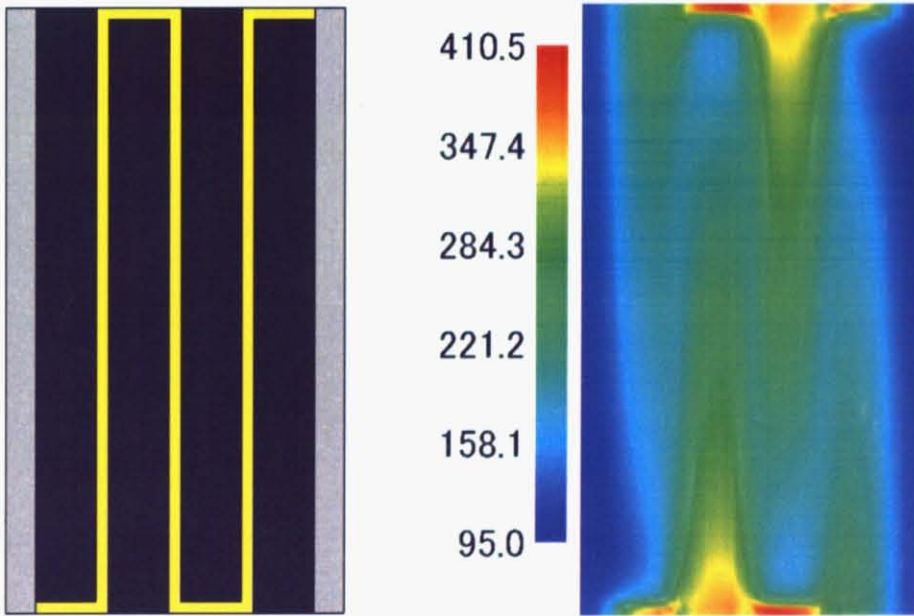


図 4.17 メタルミアンダ型限流素子のパラメータ

図 4.18 に 3 サイクル後の温度分布を示す。 $a = 5, 10$ いずれの場合にも幅方向の端部において局所的な温度上昇が見られる。これを防ぐために図 4.19 に示すように超電導体が露出している部分を端部から数 mm エッチングしたモデルの解析を行った。同様に 3 サイクル後の温度分布を図 4.19 に示す。端部をエッチングすることにより、通常時に流すことができる電流はその分減少してしまうが、限流の初期段階から端部に電流が流れるのを防ぐことができるため、その部分の温度が局所的に上昇してしまうのを緩和させることができた。このときの図 4.19 (b) のモデルが今回検討した中では最も局所的な温度上昇が抑えられていたため、このモデルをベースに検討を進める。

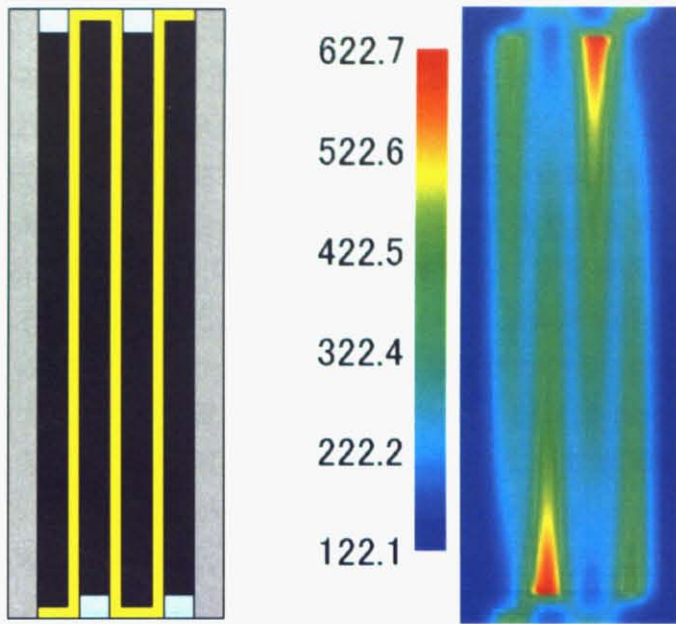


(a) $a = 5$

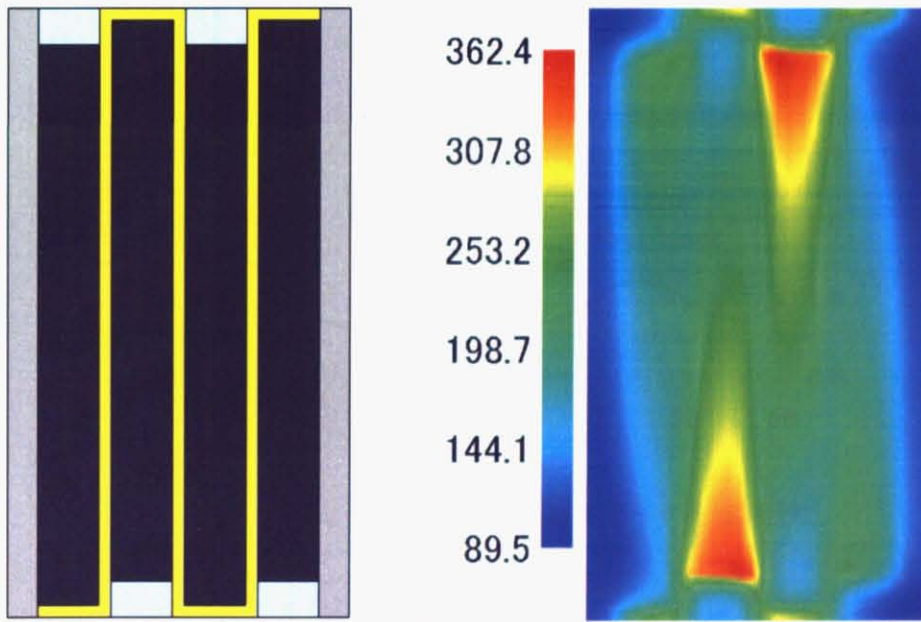


(b) $a = 10$

図 4.18 3 サイクル後の温度分布 (単位: K)



(a) $a = 5$



(b) $a = 10$

図 4.19 3 サイクル後の温度分布 (単位 : K)

図 4.20 に図 4.19 (b)のモデルの限流特性を示す。電流容量に対して、発生する抵抗が大きいため、事故電流を効果的に抑制していることがわかる。このときの温度分布の変化および電流の流れの変化を図 4.21, 図 4.22 に示す。ただし図 4.22 では、金保護膜がある部分とない部分で全体の厚さが異なるため、流れている電流量を比較しやすくするために金保護膜のある部分に厚さを合わせて電流密度の大きさを換算し、表示している。図 4.21 の温度分布の変化から、中央の金保護膜を中心に常電導転移が起こり、それが左右に伝搬していることがわかる。また図 4.22 から、常電導転移の伝搬にともなって電流の流れが徐々にミアンダ形状に近づいていく様子がわかる。ただし、金保護膜がない部分にもわずかではあるが、電流が流れ続けている。図 4.22 (b)を見ると、限流後にまだ超電導状態を保っている領域では、幅方向の端部において電流は通電電流の向きとは逆向きに流れていることがわかる。

このときの素子容量は $440 \text{ A}_{\text{peak}} \times 230 \text{ V}_{\text{peak}} = 50.6 \text{ kVA}$ であり、これまでに検討した直線状薄膜やミアンダ型薄膜に比べて面積が小さいにもかかわらず、大容量であることがわかる。

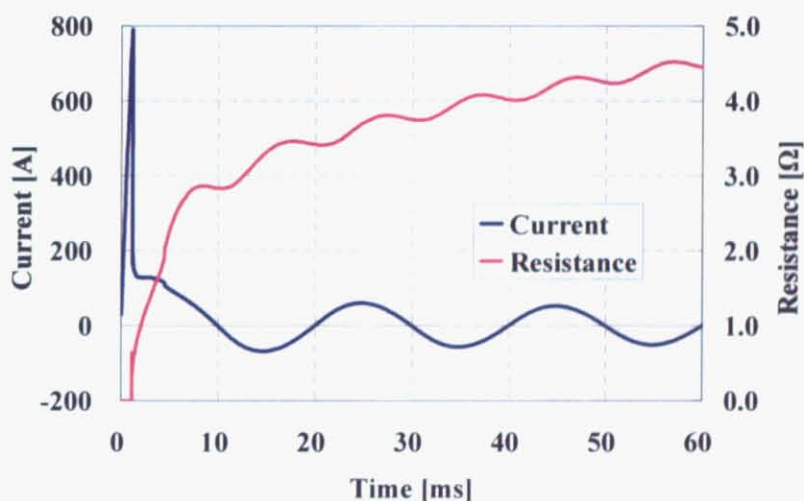


図 4.20 メタルミアンダ型薄膜限流素子の限流特性
(図 4.19 (b)のモデル)

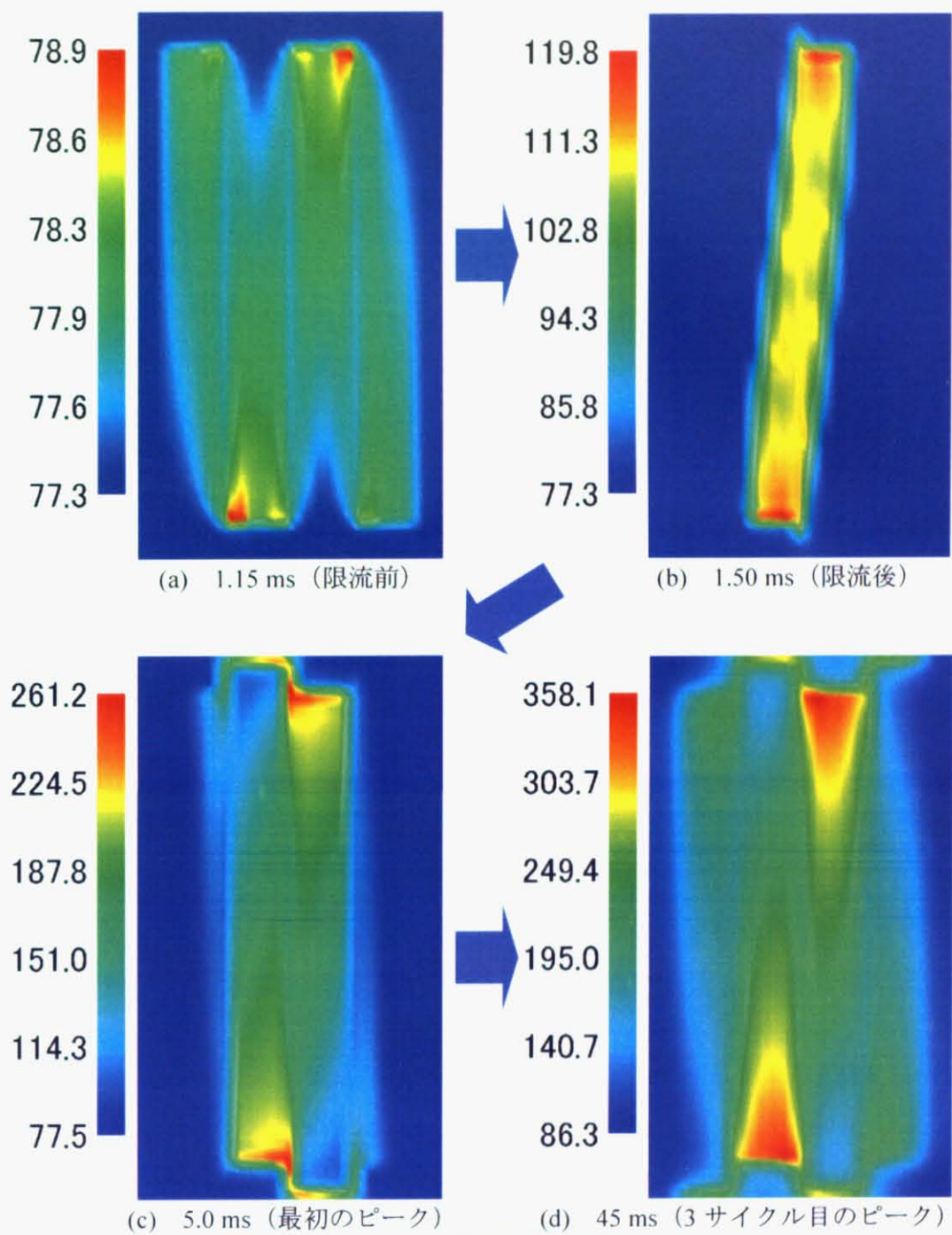


図 4.21 温度分布の時間変化 (単位 : K)

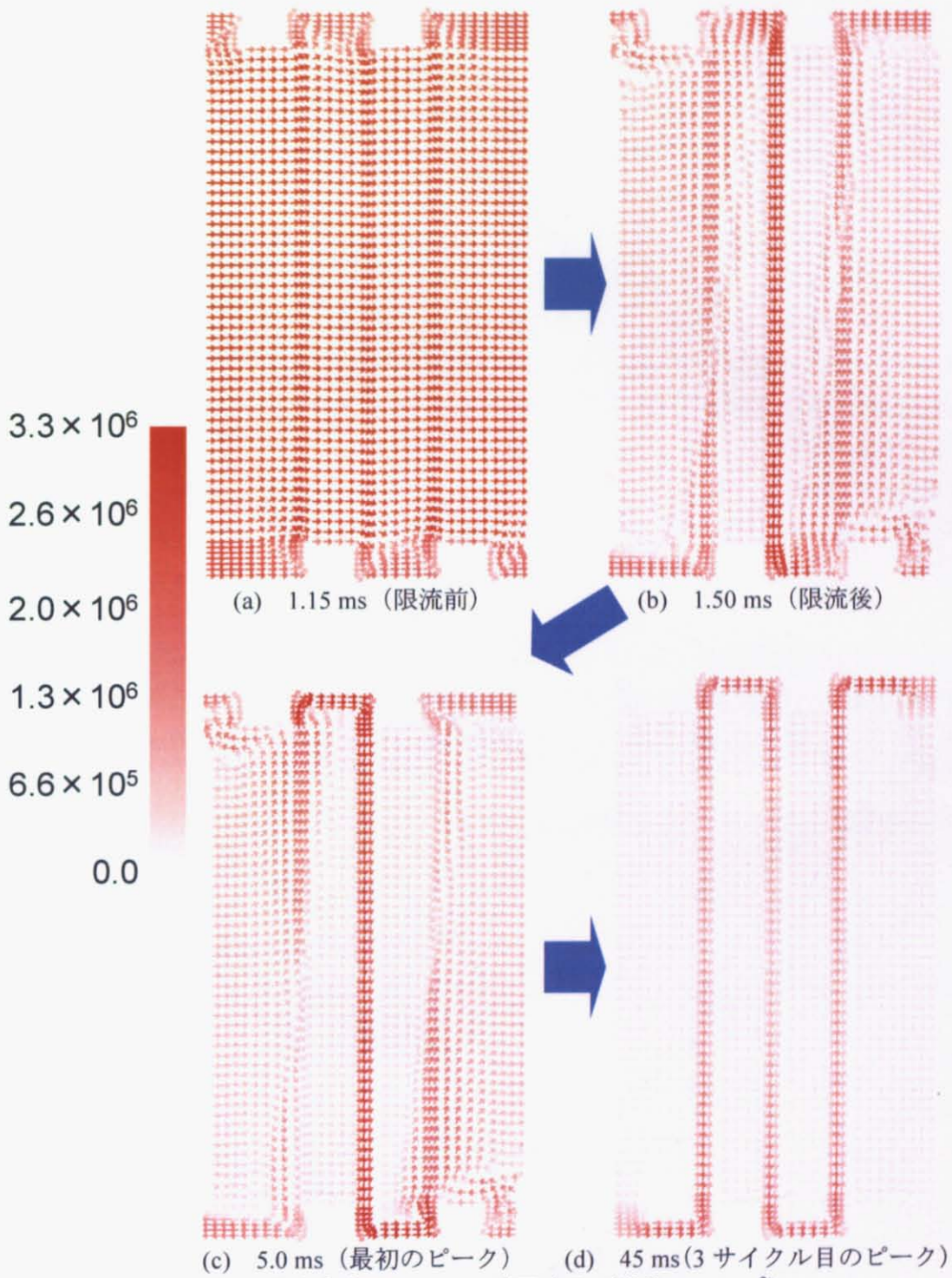


図 4.22 電流密度ベクトルの時間変化 (単位: A/cm^2)

J_c の不均一性を考慮しない場合は、高い電界に耐えられることがわかったので、次に J_c の不均一性を考慮した場合について調べた。正規分布を用いてランダムに±5%、10%、20%の J_c の不均一性をそれぞれ A、B、C の3パターン与えて解析を行った。図 4.23 に ±20%の J_c の不均一性を与えたときのそれぞれの J_c 分布と3サイクル後の温度分布を示す。±5%、10%のときの解析も行ったが、せいぜい温度の最大値が 10 K 程度小さくなるだけで、その分布はほとんど変わらなかった。この結果から、 J_c 分布 A、C では局所的に 400 K を超えてしまうが、 J_c 分布 B では J_c が均一な場合とほぼ同じく 400 K 以内に収まっており、50 V/cm の電界にも耐えられることがわかる。この違いは、最初にどこから常電導転移が起こるかによる。図 4.24 に示すモデル図において、領域 b もしくは c の臨界電流が最も小さく、そこで最初に常電導転移が起こると、常電導転移は両側に伝搬していく。これが J_c 分布 B の場合である。一方、領域 a もしくは d で最初に常電導転移が起こると、常電導転移は片側にしか伝搬していかないため、全体が常電導転移するまでに時間がかかってしまう。そのため、最初に常電導転移した部分における電圧の負担が大きくなり、局所的な温度上昇が大きくなってしまう。これが J_c 分布 A、C の場合である。

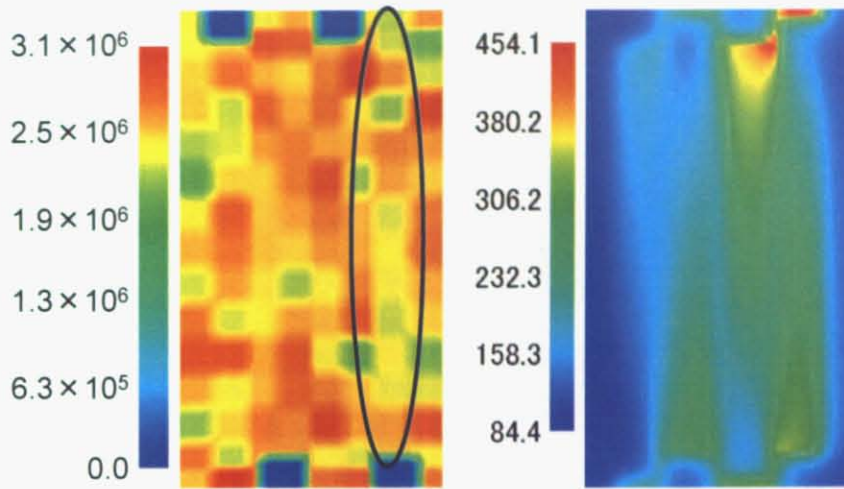
領域 a、d の部分が最初に常電導転移しないように、図 4.25 に示すように領域 a、d のエッチングをなくし、領域 b、c のみをエッチングした場合の解析を行った。 J_c 分布は A の ±20%である。そのようにすると、領域 b、c から常電導転移が起こるようになり、端部に局所的な温度上昇が起こることもなく、3 サイクル後において 400 K 以内に収まっている。以上より、±20%の不均一性をもつ場合にも 50 V/cm の許容電界が得られることがわかった。

メタルミアンダ型薄膜限流素子に関するまとめ

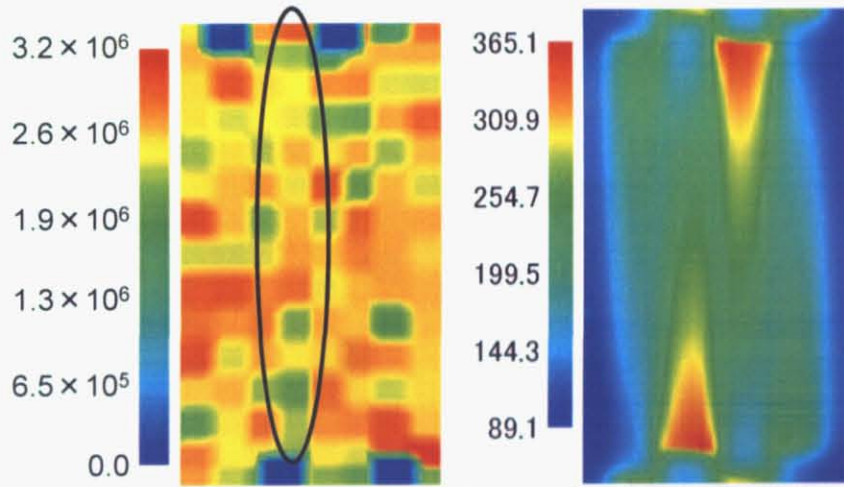
- ・ 超電導薄膜および金保護膜を適切にパターンニングすることにより、50 V/cm もの高い許容電界を得ることができた。

表 4.4 メタルミアンダ型薄膜限流素子の容量

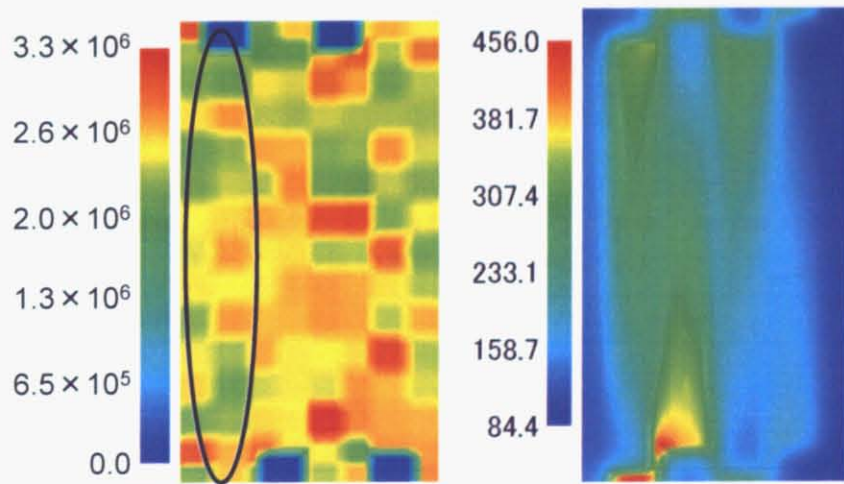
保護膜	金 (100nm)
基板サイズ [mm ²]	100×56
電流容量 [A_{peak}]	440
電圧容量 [V_{peak}]	230
許容電界 [V/cm]	50.0
素子容量 [kVA]	50.6
限流抵抗 [Ω]	4.5



(a) J_c 分布 A (単位: A/cm^2) および 3 サイクル後の温度分布 (単位: K)



(b) J_c 分布 B (単位: A/cm^2) および 3 サイクル後の温度分布 (単位: K)



(c) J_c 分布 C (単位: A/cm^2) および 3 サイクル後の温度分布 (単位: K)

図 4.23 ±20%の不均一性を与えたときの解析結果

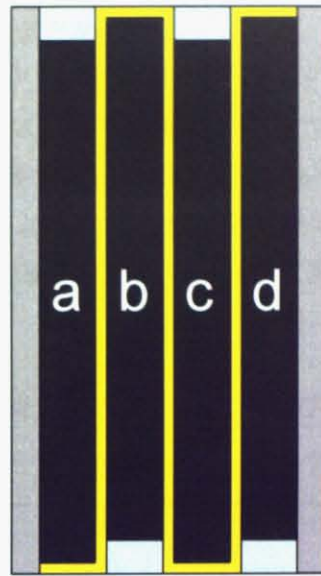


図 4.24 メタルミアンダ型限流素子モデル図

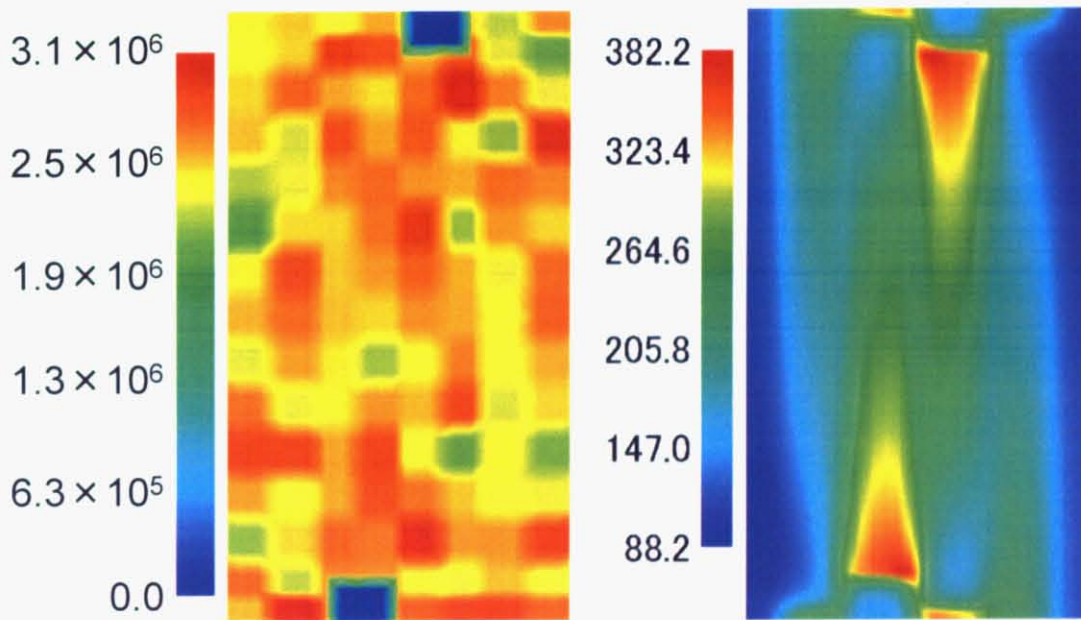


図 4.25 外側のエッチングなしの薄膜の J_c 分布 (単位: A/cm^2) および 3 サイクル後の温度分布 (単位: K)

各限流素子の素子容量に関するまとめ

以上の解析結果を表 4.5 にまとめる。メタルミアンダ型薄膜限流素子に関しては、計算時間の都合で、同じ基板サイズにおける解析ができていないため、素子容量密度として、素子容量を 100 mm×有効長で割った値も載せている。これより、メタルミアンダ型薄膜限流素子は従来のモデルよりも大容量化を実現できる可能性が示された。さらに、限流後に発生する抵抗は直線状薄膜と比べて、非常に高い値が得られている。

表 4.5 各限流素子の素子容量および限流抵抗の比較

	直線状	ミアンダ型	メタルミアンダ型
基板サイズ [mm ²]	100×80	100×80	100×56
電流容量 [A _{peak}]	500	50	440
電圧容量 [V _{peak}]	180 (240)	800	230
許容電界 [V/cm]	25.7 (34.3)	20.0	50.0
素子容量 [kVA]	45 (60)	20	50.6
素子容量密度 [kVA / cm ²]	0.643 (0.857)	0.286	1.10
限流抵抗 [Ω]	0.40 (0.91)	23	4.5

※ () 内は金銀合金を用いた場合

4.5 本章のまとめ

近年作製が可能になってきている大面積薄膜をいかに効率良く使うか、その素子設計について数値解析により検討した。

まず金保護膜を薄くすることによって、どの程度電圧容量を高くすることができるかを確認した。直線状薄膜（パターニングなし）に関して、まず幅 20 mm の薄膜について、不均一性と金保護膜の厚さを変えて印加可能電圧を調べた。金保護膜を薄くするほど印加可能電圧を大きくすることができ、金銀合金のような抵抗率の高い保護膜を用いることは有効であることがわかった。また、幅を 100 mm まで大きくしたときの解析を行ったところ、幅が広い方が局所的な温度上昇は緩和されることがわかった。次に、ミアンダ型薄膜に関しても金保護膜を薄くしたときの解析を行ったが、有効長が長いと不均一性による局所的な温度上昇が大きくなってしまい、印加可能電圧を大きくすることはできないことがわかった。

素子の大容量化のための方法として、金属保護膜を薄くするという方法では技術的に限界がある。そこで、金属保護膜を抵抗が高くなるようにパターニングするという方法を提案した。具体的には、超電導薄膜は基板全体に蒸着され、金保護膜はミアンダ形状に蒸着されている素子（メタルミアンダ型限流素子と呼ぶ）について検討を行った。局所的な発熱をできるだけ抑えるような、パターニングについて検討し、 J_c が不均一の場合にも 50 V/cm の電界に耐えることができ、従来のモデルと比較して大容量で高抵抗な薄膜限流素子の実現可能性を示した。

第 5 章

メタルミアンダ型薄膜限流素子の動作検証

前章より、メタルミアンダ型薄膜限流素子は大容量化のために有効であるという結論が得られたが、そのような薄膜はこれまでに作製されたことはなく、解析通りに動作するのかどうかを実験的に調べる必要がある。本章では、メタルミアンダ型薄膜限流素子を実際に試作して限流試験を行い、常電導伝搬の様子などを測定することにより、解析結果が妥当なものであるか、そもそもメタルミアンダ型薄膜限流素子は成立しうるのかを検証する。

5.1 測定条件

実験に用いる超電導薄膜の設計図と写真を図 5.1 に示す。設計図中灰色の丸で示した部分は、電圧端子である。実験を行うためには電源の制約があるため、メタルミアンダ型薄膜限流素子の有効性を示すことができるサイズとして膜幅は 50 mm とした。超電導薄膜および金保護膜のパターニングは図 5.1 に示す通りである。超電導薄膜は両側に幅 4 mm エッチングされており、金保護膜は 2 mm 幅、9 mm 間隔でミアンダ形状にパターニングされている。また、熱共蒸着法によって作製された均一性の良い試料 1 (THEVA 社) と MOD 法による均一性のあまり良くない試料 2 (独立行政法人 産業技術総合研究所) の 2 種類を用いて実験を行う。

限流試験回路を図 5.2 に示す。実際には電流容量を大きくするために、表 5.1 に示す変圧器を用いており、それぞれの回路定数の値は簡易等価回路の 2 次側に換算した値である。変圧器の無負荷試験を行ったところ巻数比は 5.31 であった。また今回は素子の損傷を防ぐために、限流素子と並列に 0.1 Ω の保護抵抗を接続している。

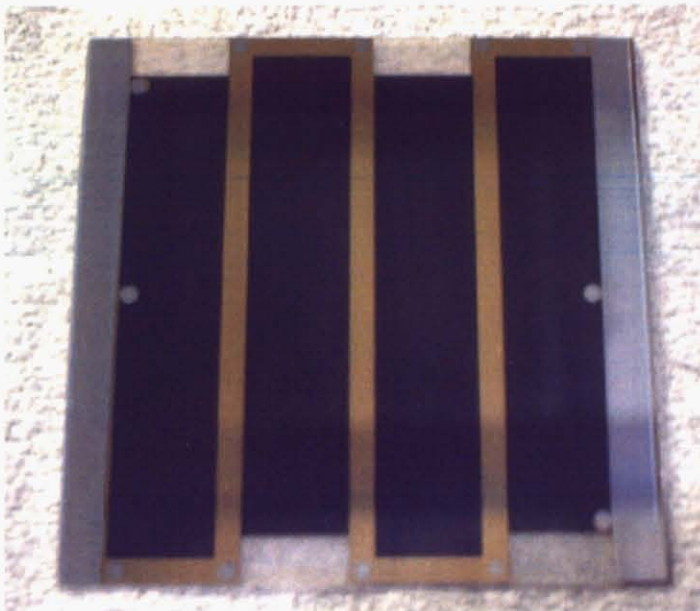
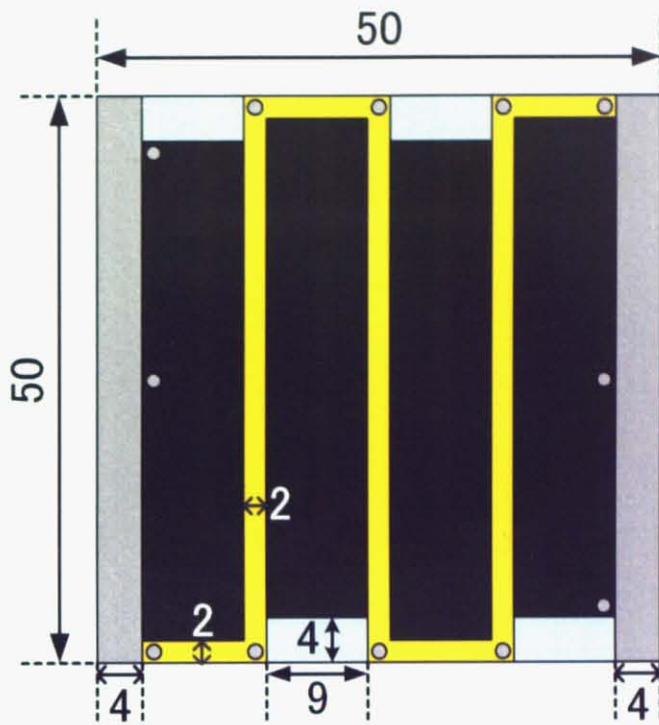


図 5.1 動作検証に用いるメタルミアンダ型薄膜限流素子の設計図（単位：mm）
および写真

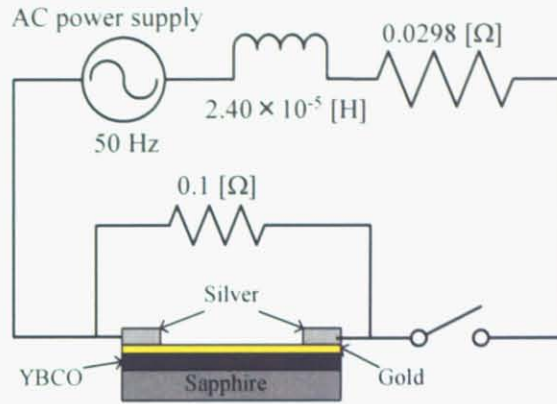


図 5.2 限流試験回路

表 5.1 使用した変圧器の仕様

入力電圧	150 V
出力電圧	28 V
出力電流	214 A
容量	6 kVA

5.2 試料 1 (熱共蒸着法) を用いた測定結果

表 5.2 に試料 1 の仕様を示す。設計では、電流を供給するための銀電極を 4 mm としていたが、接触抵抗が意外に大きかったため、電流が銀から YBCO 膜へ乗り移るには不十分な距離であった。さらに、電圧端子用の銀と銀電極が接触していたため、その部分に電流が集中してしまい、部分的に焼けてしまったため、図 5.3 に示すような電極の配置にして限流試験を続行した。そのまま、印加電圧を上げていったところ 14 V_{peak} を印加したところで限流が起り、限流した直後に図 5.4 に示すように焼損してしまった。

この原因を調べるために、同じ条件で数値解析を行った。ただし臨界電流密度 J_c は図 5.5 に示すように、正規分布を用いて 5% の不均一性を与えた。図 5.6 に限流直後の温度分布を示す。温度が最も高い部分は、実験において焼損した部分と一致しているが、その温度はたかだか 120 K 程度であり、焼損するような温度ではない。焼けてしまった原因としては、

- ・ 電極から YBCO への電流の乗り移りが不十分で、金保護膜と接している部分からより多くの電流が流れ込んでしまった。
- ・ 解析では計算時間の都合上、メッシュを十分に細かくできないため、実際には局所的にもっと高温になっている。
- ・ 局所的な温度上昇による、熱応力の影響。

などが考えられるが、いずれも推測の域を出ない。今後の課題として、焼損する条件についてはより詳細な検討が必要である。

表 5.2 試料 1 の仕様

幅	50 mm
有効長	30 mm
超電導薄膜の厚さ	300 nm
金保護膜の厚さ	100 nm
サファイア基板の厚さ	0.55 mm
臨界電流密度 J_c	$3.1 \text{ MA/cm}^2 \pm 5\%$

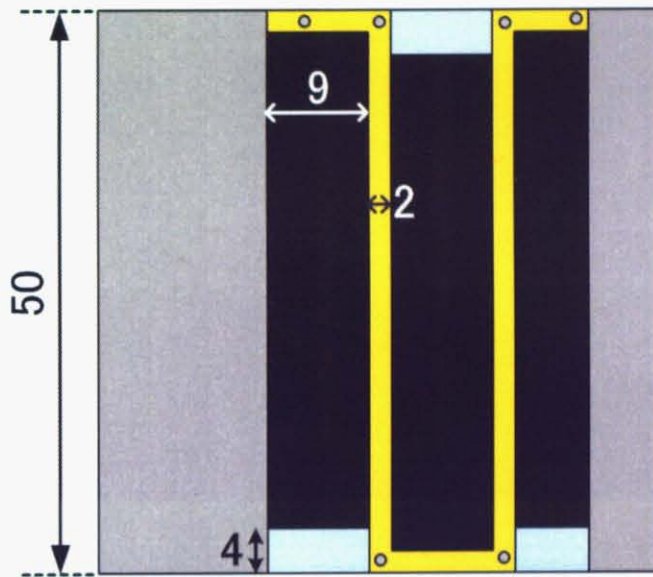


図 5.3 限流試験時の試料 1

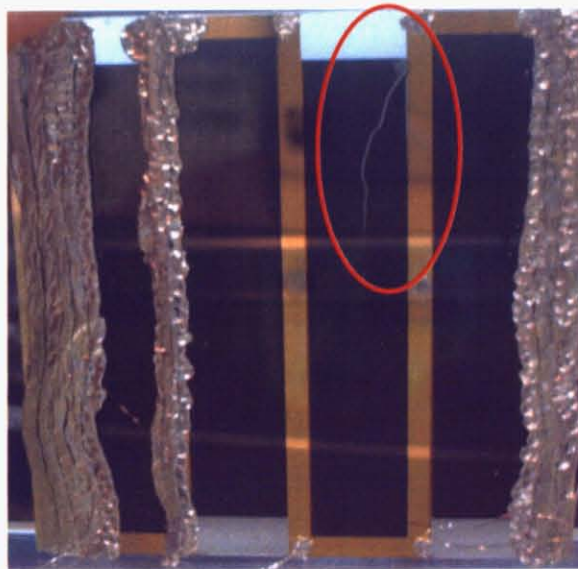


図 5.4 焼損後の試料 1

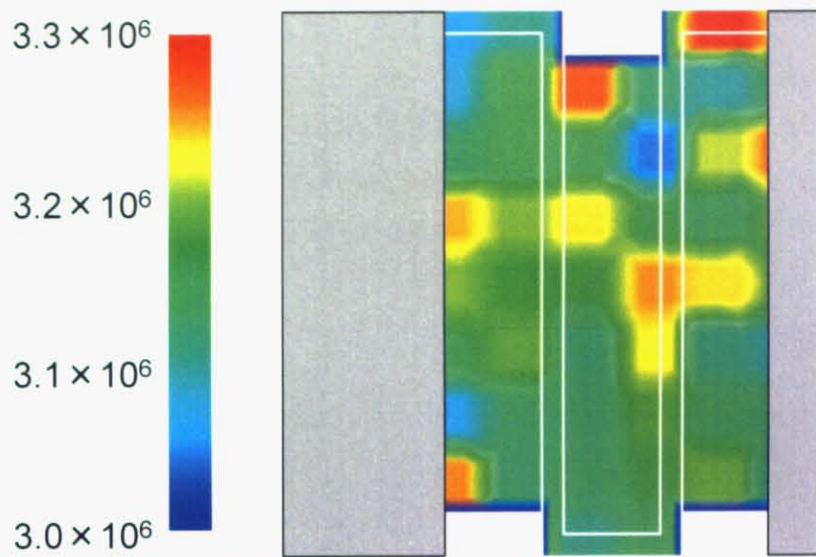


図 5.5 解析に用いた J_c 分布 (単位: A/cm^2)

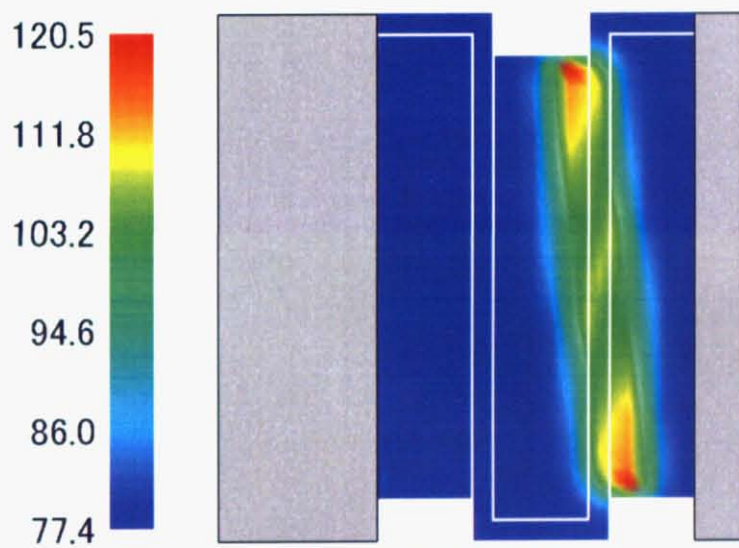


図 5.6 限流直後の温度分布 (単位: K)

5.3 試料 2(MOD 法)を用いた測定結果

試料 2 の仕様を表 5.3 に示す。試料 2 は作製の都合上、50 mm 幅の基板に対して、45 mm 幅にしか蒸着されていない。また電流を供給するための銀電極がはがれてしまったため、図 5.7 に示すように金保護膜の部分から電流を供給するしかなくなってしまった。よって、ここではミアンダ半周期分のみについて限流試験を行う。

図 5.7 に示すように電圧端子を設け、常電導転移がどのように伝搬していくかを調べた。また、前節において焼損してしまった部分（図 5.7 の写真の赤丸部）には、再度焼損するのを防ぐためにインジウムを貼り付けた。

表 5.3 試料 2 の仕様

幅	45 mm
有効長	20 mm
超電導薄膜の厚さ	200 nm
金保護膜の厚さ	100 nm
サファイア基板の厚さ	0.55 mm
臨界電流密度 J_c	$3.1 \text{ MA/cm}^2 \pm 5\%$

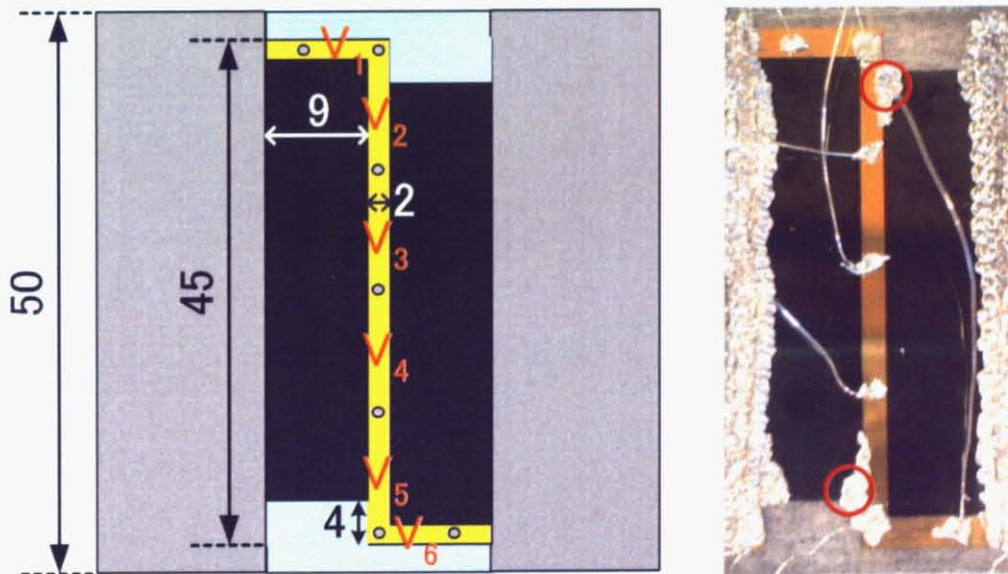
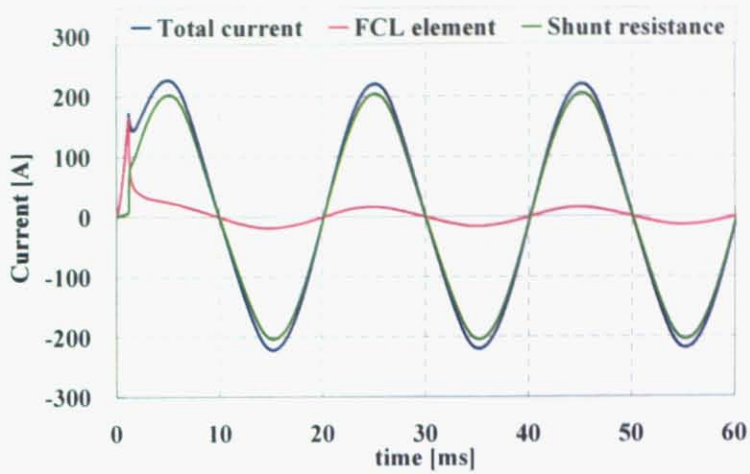


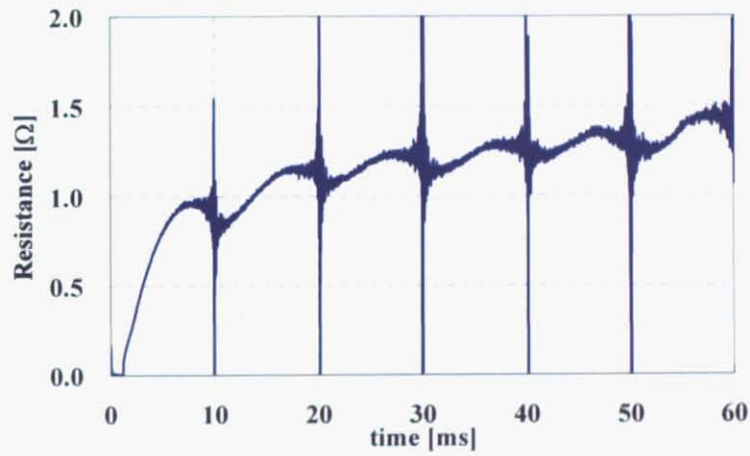
図 5.7 限流試験時の試料 2

図 5.8 に $26 V_{\text{peak}}$ の電圧を印加したときの電流および抵抗の変化および各電圧端子間の電圧 $V_1 \sim V_6$ を示している。ただし、抵抗は測定した電圧と電流から計算しているため、電流値が小さいときに誤差が大きくなっている。また端子間電圧 V_2, V_5 が V_3, V_4 に比べて小さいのは、インジウムを貼り付けたことにより、抵抗が小さくなったためである。図 5.10 に同じ条件で行った解析結果を示す。解析では、誘導法によって測定された J_c の不均一な分布 (図 5.9) を考慮している。これらから、実験においてほぼ設計通りに動作していることがわかる。発生する抵抗も約 1.4Ω と非常に大きな値が得られており、同じサイズの直線状薄膜ならば 0.1Ω も発生しないはずなので、その 10 倍以上の抵抗値が得られたことになる。

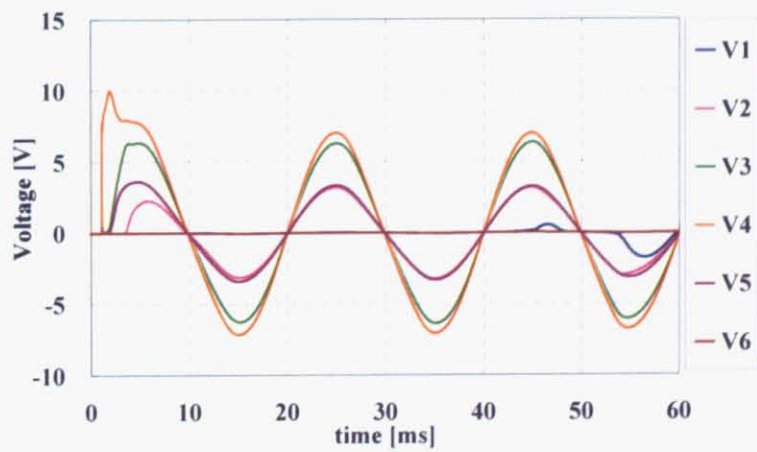
図 5.8 (c) の端子間電圧の時間変化を見ると、まず始めに V_4 の領域で常電導転移が起こり、それが徐々に両側に向かって伝搬していく様子がわかる。また、 V_1 は 3 サイクル目でようやく電圧が発生し始め、 V_6 に至っては 3 サイクルの中で電圧が発生していない。図 5.11 に温度分布の解析結果を示す。解析においても、 V_3, V_4 辺りから常電導転移が起こり、それが上下に伝搬している。これより、常電導転移が起こり、それが伝搬する様子も定性的に良く一致していることがわかる。ただし、解析では V_1 および V_6 の領域ともに常電導転移しているが、実験では電圧 V_6 は 60 ms においても発生しておらず、常電導転移していない。さらに、実験では常電導転移した領域が解析よりも小さいにもかかわらず、発生抵抗は解析結果よりも大きい。このことから、金保護膜の厚さが実際は 100 nm よりも薄いもしくは不純物などによって金の抵抗率が文献値に比べて大きいのではないかと推定できる。



(a) 限流素子および保護抵抗の電流の変化



(b) 限流素子の抵抗の変化



(c) 端子間電圧

図 5.8 $26V_{peak}$ 印加時の測定結果

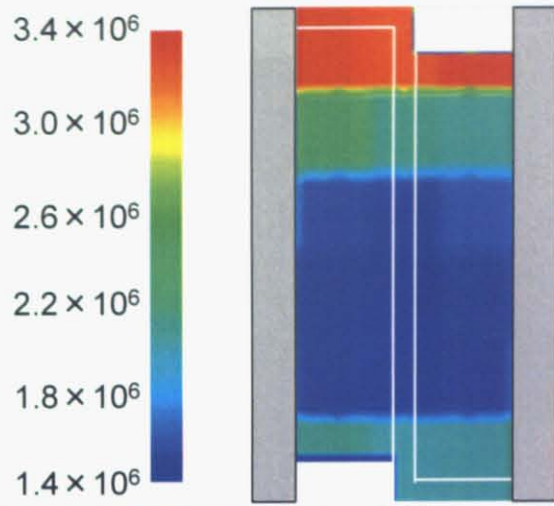
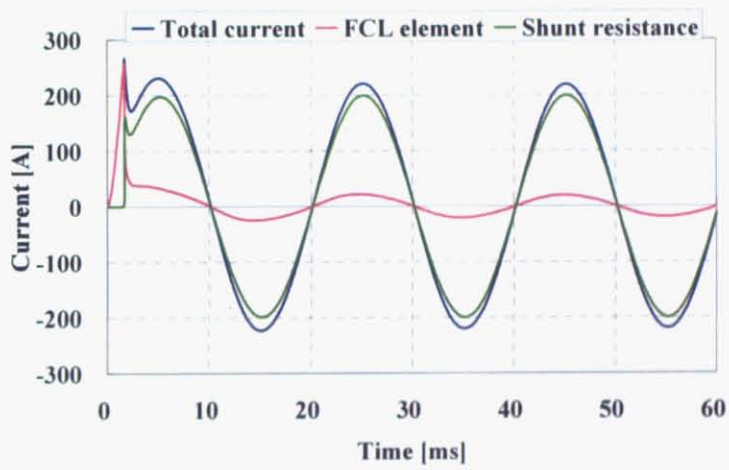
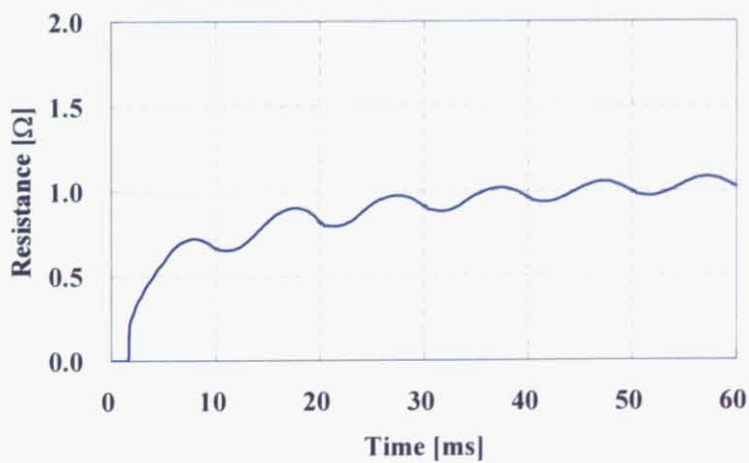


図 5.9 解析に用いた J_c 分布 (単位: A/cm^2)



(a) 限流素子および保護抵抗の電流の変化



(b) 限流素子の抵抗の変化

図 5.10 $26V_{peak}$ 印加時の解析結果

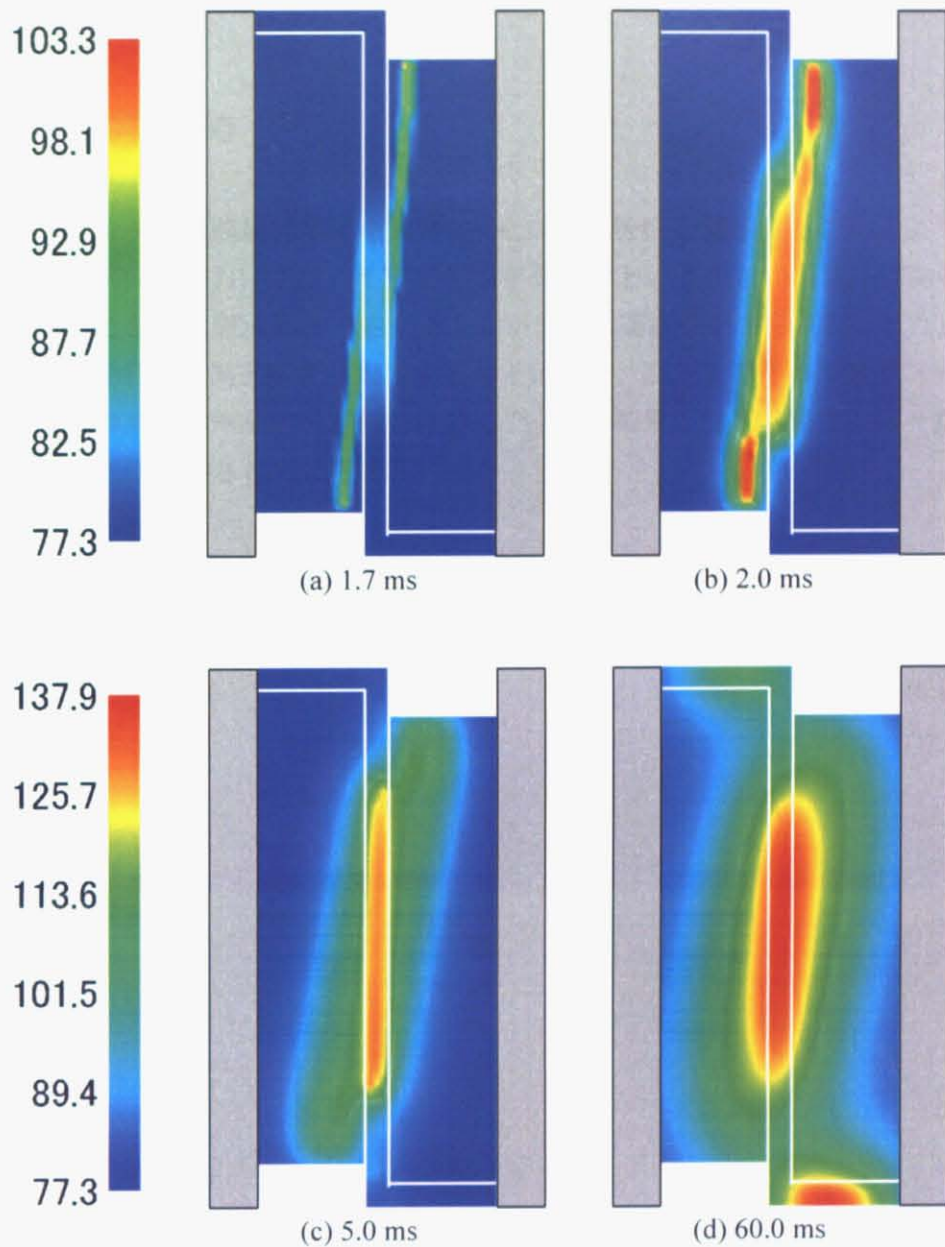


図 5.11 温度分布の時間変化 (単位 : K)

5.4 本章のまとめ

メタルミアンダ型薄膜限流素子を試作し、その限流特性を測定することにより動作検証を行った。試料2においては、ミアンダの半周期分という小さい領域ではあるが、素子が損傷することなく限流動作をさせることができ、高抵抗が得られた。また、同じ条件で数値解析を行い、測定結果と比較することにより、これまで行ってきたメタルミアンダ型薄膜限流素子の解析の妥当性を検証した。解析結果と測定結果はほぼ一致しており、解析の妥当性は示されたと考えられる。

第6章

結論

6.1 結論

第1章は「序論」であり、本論文における研究の背景を説明した。主に配電系統において、限流器が必要とされている背景について説明し、現時点における限流器の研究開発動向を紹介した。そして、本研究で対象としている超電導薄膜を用いた抵抗型の限流器について、まず超電導薄膜の製法や特徴を説明し、次にそれを限流器に適用した場合の動作原理、特長、技術的課題などを説明した。技術的課題の中で特に重要であり、本論文で着目しているのが大容量化に関する問題である。よって、まずその問題に対してこれまでどのようなアプローチがされてきているかを紹介した。さらに、本論文で重要な位置づけである数値解析について、その難しさや意義について説明し、またどのような目的で研究を行っていくかを具体的に説明した。

第2章は「有限要素法を用いた数値解析手法」と題し、本論文で重要な位置づけである数値解析について、その特徴をまず説明し、その後定式化などについて詳細に記述した。本解析の特徴をまとめると以下のようなになる。

- ・ 2次元電磁界解析, 3次元熱伝導解析, および電気回路解析の3連成解析である。
- ・ 超電導薄膜の電磁界解析では、薄板近似を用いて電流ベクトルポテンシャルを未知数として計算している。
- ・ 超電導特性は n 値モデルを用いてモデル化しており、臨界電流密度の温度依存性および n 値の電流密度依存性を考慮することができる。また、超電導特性の空間的な分布を自由に設定することが可能である。
- ・ 金属保護膜と超電導薄膜の抵抗率を合成した等価的な抵抗率を計算することにより、電流が金属保護膜へ分流する現象を解析することができる。
- ・ 熱伝導解析では、各物性値の温度依存性を考慮しており、また液体窒素冷却における沸騰曲線を考慮している。

第3章は「小型サンプルを用いた超電導薄膜の電磁特性および限流特性の測定」と題し、まずは小型の超電導薄膜を用いて、その特性の把握および解析ツールの妥当性の検証を行った。具体的には以下の通りである。

- ・ ピックアップコイルを用いて超電導薄膜内の電流分布を測定するためのシステムを構築した。それを用いて定常状態、過渡状態について1次元の電流分布を

大まかに把握することができ、MOD法による薄膜における J_c の不均一性について実験的に確かめることができた。

- ・ E - J 特性を測定したところ、高電界領域における n 値の低下を確認でき、また限流時の過渡状態の解析に大きく影響するということがわかった。
- ・ 2種類の薄膜を用いて限流試験を行い、解析結果と比較することにより、解析ツールの妥当性を示すことができた。

第4章は「数値解析による大容量限流素子の設計」と題し、近年作製が可能になってきている大面積薄膜をいかに効率良く使うか、その素子設計について数値解析により検討した。

まず金保護膜を薄くすることによって、どの程度電圧容量を高くすることができるかを確認した。直線状薄膜（パターニングなし）に関して、まず幅20 mmの薄膜について、不均一性と金保護膜の厚さを変えて印加可能電圧を調べた。金保護膜を薄くするほど印加可能電圧を大きくすることができ、金銀合金のような抵抗率の高い保護膜を用いることは有効であることがわかった。また、幅を100 mmまで大きくしたときの解析を行ったところ、幅が広い方が局所的な温度上昇は緩和されることがわかった。次に、ミアンダ型薄膜に関しても金保護膜を薄くしたときの解析を行ったが、有効長が長いことにより不均一性による局所的な温度上昇が大きくなってしまい、印加可能電圧を大きくすることはできないことがわかった。

素子の大容量化のための方法として、金属保護膜を薄くするという方法では技術的に限界がある。そこで、金属保護膜を抵抗が高くなるようにパターニングするという方法を提案した。具体的には、超電導薄膜は基板全体に蒸着され、金保護膜はミアンダ形状に蒸着されている素子（メタルミアンダ型限流素子と呼ぶ）について検討を行った。局所的な発熱をできるだけ抑えるような、パターニングについて検討し、 J_c が不均一の場合にも50 V/cmの電界に耐えることができ、従来のモデルと比較して大容量で高抵抗な薄膜限流素子の実現可能性を示した。

第5章は「メタルミアンダ型薄膜限流素子の動作検証」と題し、メタルミアンダ型薄膜限流素子を実際に試作して限流試験を行い、常電導伝搬の様子などを測定することにより、解析結果が妥当なものであるか、そもそもメタルミアンダ型薄膜限流素子は成立しうるのかを検証した。ミアンダの半周期分という小さい領域ではあるが、素子が損傷することなく限流動作をさせることができ、発生抵抗もほぼ設計通りに高い値を得ることができた。また、同じ条件で数値解析を行い、測定結果と比較することにより、これまで行ってきたメタルミアンダ型薄膜限流素子の解析の妥当性を検証した。解析結果と測定結果はほぼ一致しており、解析の妥当性は示されたと考えられる。

以上、超電導薄膜限流器を実用化するために解決しなければならない、限流素子の大容量化の問題に関して、主に数値解析に基づいて検討を行った。まず2次元的に不均一

な超電導特性を考慮することが可能な数値解析ツールを確立し、不均一な超電導薄膜における限流時の過渡現象を明らかにした。そして、大容量化のために金保護膜を超電導薄膜と独立にパターンニングするという方法を提案し、そのような限流素子の設計・試作・動作確認を行った。その結果、従来のモデルと比較して大容量で高抵抗な限流素子の実現可能性を示すことができた。

6.2 今後の課題

(1) 解析における超電導特性のモデル化について

限流試験を行い、解析結果と比較したところ、おおよそ一致する結果が得られ、解析ツールの妥当性を示すことができたが、解析における限流開始電流値が実験値よりも若干小さかった。この原因として以下の2点を挙げたが、これらについて確かめる必要がある。

- ・ 高電界領域における E - J 特性を測定したが、 J_c の2倍までのデータはとれておらず、外挿して近似している。実際には n 値の低下はもっと大きい可能性がある。
- ・ J_c の分布は考慮しているが、 n 値の分布は考慮していない。 J_c が低い部分は n 値も低いという報告があるため、 J_c だけでなく n 値の分布も考慮する必要がある。

(2) 超電導薄膜が焼損する条件について

本論文中では、超電導薄膜が焼損しない条件を 400 K を超えない範囲ということで解析を行っていたが、実際に焼損する場合は必ずしもそうではないかもしれない。通電直後に焼損することがあるという報告や臨界電流が低いところが必ずしも焼けるわけではないという報告から、熱応力によって焼損する場合もあるのではないかとされており、それについて解析、実験両面から確かめる必要がある。特にメタルミアンダ型限流素子の場合、過渡的に温度勾配が大きくなりやすいため、それについて十分把握しておかねばならない。

(3) メタルミアンダ型限流素子の設計について

メタルミアンダ型薄膜限流素子については、まだ検討を始めたばかりのところである。本論文で設計する際にはパラメータを絞るために、膜幅を 100 μm 、金保護膜の厚さを 100 nm、金保護膜の幅を 2 mm としていた。今後、より自由な条件で設計を行うことで、さらなる大容量化が期待される。

(4) メタルミアンダ型限流素子の動作検証について

本論文では、最低限の動作検証しか行うことができていない。再度薄膜を作製し、そ

の有効性を示す必要がある。また今回は、電源の制約から十分な電圧を印加できないという状態であった。より大容量の電源を用いて、印加可能電圧（許容電界）を確かめなければならない。

(5) 外部回路の影響について

本論文では、外部インピーダンスの大きさや短絡位相等の外部回路における条件と限流特性の関係については深く検討していない。実際に電力システムに導入したときに、外部インピーダンスが等価的にどのような値になるか、また電力システム側から要求される抵抗値がどの程度か等についても検討する必要がある。

最後に、本研究が実用レベルの超電導薄膜限流器の開発そして電力システムへの導入の一助となることを祈念し、本論文を結ぶ。

参考文献

- [1] 平井崇夫, 藤原信行, 「分散型電源導入拡大に伴う諸課題」, 電学誌, 125 巻, 3 号, pp. 149-152 (2005)
- [2] 仁田旦三, 「超電導エネルギー工学」, オーム社 (2006).
- [3] 独立行政法人 新エネルギー・産業技術総合開発機構, 「交流超電導電力機器基盤技術研究開発」事後評価報告書 (2005).
- [4] 清水洋隆, 「限流器の最近の技術動向」, 電学論 B, 125 巻, 1 号, pp. 1-4 (2005).
- [5] 植田清隆, 中司徹, 「電力・エネルギー分野における超電導技術の開発動向」, 電学論 B, 122 巻, 11 号, pp. 1140-1144 (2002).
- [6] 「超電導工学 (改訂版)」, 電気学会 (1988).
- [7] M. Chen, W. Paul, M. Lakner, L. Donzel, M. Hoidis, P. Unternaehrer, R. Weder, M. Mendik, “6.4 MVA resistive fault current limiter based on Bi-2212 superconductor,” *Physica C*, Vol. 372-376, pp. 1657-1663 (2002).
- [8] J. Bock, F. Breuer, H. Walter, S. Elschner, M. Kleimaier, R. Kreutz, and M. Noe, “CURL 10: Development and Field-Test of a 10 kV/10 MVA Resistive Current Limiter Based on Bulk MCP-BSCCO 2212,” *IEEE Transactions on Applied Superconductivity*, vol. 15, no. 2, pp. 1955–1960 (2005).
- [9] R. Kreutz, J. Bock, F. Breuer, K. Juengst, M. Kleimaier, H. Klein, D. Krischel, M. Noe, R. Steingass, and K. Weck, “System Technology and Test of CURL 10, a 10 kV, 10 MVA Resistive High-Tc Superconducting Fault Current Limiter,” *IEEE Transactions on Applied Superconductivity*, vol. 15, no. 2, pp. 1961–1964 (2005).
- [10] V. Selvamanickam, Y. Chen, X. Xiong, X. Zhang, Y. Xie, Y. Qiao, J. Reeves, R. Schmidt, A. Rar, K. Lenseth, D. Hazelton, “Progress in scale up of second-generation HTS conductors,” 19th International Symposium on Superconductivity (ISS 2006) (2006).
- [11] W. Prusseit, H. Kinder, J. Handke, M. Noe, A. Kudymow, W. Goldacker, “Switching and quench propagation in coated conductors for fault current limiters,” *Physica C*, Vol. 445-448, pp. 665-668 (2006).
- [12] T. Yazawa, Y. Ootani, M. Sakai, M. Otsuki, T. Kuriyama, M. Urata, Y. Tokunaga, and K. Inoue, “Design and Test Results of 66 kV High-Tc Superconducting Fault Current Limiter Magnet,” *IEEE Transactions on Applied Superconductivity*, vol. 16, no. 2, pp. 683–686

(2006).

- [13] D. K. Fork, D. B. Fenner, R. W. Barton, J. M. Phillips, G. A. N. Connell, J. B. Boyce and T. H. Geballe, "High critical currents in strained epitaxial $\text{YBa}_2\text{Cu}_3\text{O}_{7.8}$ on Si," *Appl. Phys. Lett.* 57, pp. 1181-1183 (1990).
- [14] 母倉修司, 大松一也, 村中康二, 武井廣見, 小沢保夫, 「SN 転移型限流素子用 HoBCO 膜の開発」, 電気学会研究会資料 ASC-02-08, LD-02-08 (2002).
- [15] THEVA, "Technical information about THEVA's $\text{YBa}_2\text{Cu}_3\text{O}_7$ - film"
- [16] I. Yamaguchi, T. Manabe, M. Sohma, K. Tsukada, W. Kondo, K. Kamiya, S. Mizuta, and T. Kumagai, "Metal Organic Deposition of Epitaxial Y123 Films Using a Low-Cost Vacuum Technique," *IEEE Transactions on Applied Superconductivity*, Vol. 15, No. 2, pp. 2927-2930 (2005).
- [17] 下畑賢司, 横山彰一, 小寺溢男, 安田健次, 「イットリウム系高温超電導薄膜を用いた 1 kA 級限流ユニットの開発」, 電学論 B, 125 巻, 10 号, pp. 1007-1014 (2005).
- [18] G. Kastle, H.-G. Boyen, A. Schroder, A. Plettl, and P. Ziemann, "Size effect of the resistivity of thin epitaxial gold films," *Physical Review B* 70, 165414 (2004)
- [19] Y. Kudo, H. Kubota, H. Yoshino, Y. Wachi "Improvement of maximum working voltage of resistive fault current limiter using YBCO thin film and metal thin film," *Physica C* , Vol. 372-376, pp. 1664-1667 (2002).
- [20] 山崎裕文, 新井和昭, 古瀬充穂, 中川愛彦, 海保勝之, 熊谷俊弥, 渋谷正豊, 仁田且三, 「超電導薄膜限流器とテープ巻線型限流器の導体コスト比較」, 低温工学, 41 巻, 9 号, pp. 397-403 (2006).
- [21] H. Yamasaki, M. Furuse, and Y. Nakagawa, "High-power-density fault-current limiting devices using superconducting $\text{YBa}_2\text{Cu}_3\text{O}_7$ films and high-resistivity alloy shunt layers," *Appl. Phys. Lett.*, vol. 85, no. 19, pp. 4427-4429 (2004).
- [22] L. Antognazza, M. Decroux, M. Therasse, M. Abplanalp, and Ø. Fischer, "Test of YBCO Thin Films Based Fault Current Limiters With a Newly Designed Meander," *IEEE Transactions on Applied Superconductivity*, Vol. 15, No. 2, pp. 1990-1993 (2005).
- [23] H. Kim, J. Sim, and O. Hyun, "Quench Properties of Superconducting Fault Current Limiters with a Protective Coating," *IEEE Transactions on Applied Superconductivity*, Vol. 15, No. 2, pp. 2011-2014 (2005).
- [24] H. Kraemer, W. Schmidt, B. Utz, and H. Neumueller, "Switching Behavior of YBCO Thin Film Conductors in Resistive Fault Current Limiters," *IEEE Transactions on*

- Applied Superconductivity, Vol. 13, No. 2, pp. 2044–2047 (2003).
- [25] B. W. Lee, J. S. Kang, K. B. Park, H. M. Kim, and I. S. Oh, “Optimized Current Path Pattern of YBCO Films for Resistive Superconducting Fault Current Limiters,” IEEE Transactions on Applied Superconductivity, Vol. 15, No. 2, pp. 2011–2014 (2005).
- [26] 杉田晋哉, 「超電導薄膜を用いた抵抗型限流素子の数値解析に関する研究」, 東京大学博士論文 (2003).
- [27] 坪井始, 内藤督, 「実践数値電磁界解析法」, 養賢堂 (1995).
- [28] 宮健三, 「解析電磁気学と電磁構造」, 養賢堂 (1997).
- [29] 中田高義, 高橋則雄, 「電気工学の有限要素法(第2版)」, 森北出版株式会社 (1986).
- [30] T. Onishi, K. Sasaki, R. Akimoto, “A proposal of fast self-acting and recovering magnetic shield type superconducting fault current limiter and the analysis of their characteristics,” Cryogenics, Vol. 41, pp. 239-243 (2001).
- [31] 低温工学協会, 「超伝導・低温工学ハンドブック」, オーム社 (1993).

謝辞

本論文を作成していくにあたって、数多くの皆様から数々の御指導、御助言を賜りましたことに、この場を借りて深く感謝の意を表し、心より御礼申し上げます。

大崎博之教授には、研究を進めるにあたって常に熱心なご指導をして頂きました。研究に関して数多くのアドバイスをいただくだけでなく、時間をかけて私の考えや意見にもきちんと耳を傾けていただき、また議論させていただくことにより、研究者として曲がりなりにもここまで成長することができたと思います。研究に関するご指導だけでなく、研究者としての姿勢や考え方などたくさんのお話を学ばせて頂きました。また、学会やシンポジウム等、数多くの発表・勉強の場を与えて頂いたことは、大変貴重な経験となっております。長年のご指導に心から深く感謝致します。

研究試料を提供していただいた独立行政法人 産業技術総合研究所の熊谷俊弥博士には、超電導薄膜の取り扱いから素子設計に関する事まで、多くの有益なご助言をいただきました。ここに感謝申し上げます。

また、これまで研究室生活をともにしてきた現大崎研究室メンバーそして卒業生の皆様には、研究を進める上ではもちろんのこと、研究室を離れた様々な部分においても支えていただきました。皆様のおかげで、決して楽ではない道のりを乗り越えてこられたと思います。深く感謝しております。

さらに、私の意志を尊重し、これほど長い学生生活を経済的そして精神的に支えてくれた家族に心より感謝の意を表します。

最後に、大崎先生をはじめ私の研生活を支えてくださったすべての皆様の、今後ますますのご活躍を祈念し、感謝の言葉とさせていただきます。

発表文献

研究論文

- [1] Y. Ichiki and H. Ohsaki: "Numerical Analysis of AC Losses in YBCO Coated Conductor in External Magnetic Field," *Physica C*, Vol. 412-414, pp. 1015-1020 (2004).
- [2] Y. Ichiki, H. Ohsaki: "Numerical analysis of AC loss characteristics of YBCO coated conductors arranged in parallel," *IEEE Transactions on Applied Superconductivity*, Vol. 15, No. 2, pp. 2851-2854 (2005).
- [3] Y. Ichiki and H. Ohsaki: "Transient Electromagnetic Phenomena during Current Limiting Process in YBCO Thin Film," *Journal of Physics: Conference Series* Vol. 43, pp. 942-945 (2006).
- [4] Y. Ichiki and H. Ohsaki: "Influence of inhomogeneous superconducting properties of YBCO thin film on current limiting characteristics," *IEEE Transactions on Applied Superconductivity* (submitted).
- [5] Y. Ichiki and H. Ohsaki: "Numerical analysis and design of fault current limiting elements using large-size YBCO thin films," *Physica C* (submitted).

国際会議論文

- [1] Y. Ichiki and H. Ohsaki: "Numerical Analysis of AC Losses in YBCO Coated Conductor in External Magnetic Field," 16th International Symposium on Superconductivity (ISS 2003), Tsukuba (2003).
- [2] Y. Ichiki and H. Ohsaki, "Numerical analysis of AC losses in YBCO coated conductor," University of Tokyo - Seoul National University Joint Seminar on Electrical Engineering, Seoul (2003).
- [3] Y. Ichiki and H. Ohsaki: "Numerical Analysis of AC Loss Characteristics of YBCO Coated Conductors Arranged in Parallel," *Applied Superconductivity Conference (ASC 2004)*, Jacksonville (2004).
- [4] Y. Ichiki and H. Ohsaki: "Transient electromagnetic phenomena during current limiting process in YBCO thin film," 7th European Conference on Applied Superconductivity (EUCAS 2005), Vienna (2005).
- [5] Y. Ichiki and H. Ohsaki: "Transient electromagnetic phenomena in superconducting thin

film for fault current limiters,” The 7th Seoul National University - University of Tokyo Joint Seminar on Electrical Engineering, Tokyo (2005).

- [6] Y. Ichiki and H. Ohsaki: “Influence of inhomogeneous superconducting properties of YBCO thin film on current limiting characteristics,” Applied Superconductivity Conference (ASC 2006), Seattle (2006).
- [7] Y. Ichiki and H. Ohsaki: “Numerical analysis and design of fault current limiting elements using large-size YBCO thin films,” 19th International Symposium on Superconductivity (ISS 2006), Nagoya (2006).

シンポジウム・研究会・大会等発表

- [1] 一木洋太, 杉田晋哉, 大崎博之: 「バルク超電導体のパルス着磁特性の数値解析」, 第 66 回 2002 年度春季低温工学・超電導学会, E2-18 (2002).
- [2] 一木洋太, 杉田晋哉, 大崎博之: 「エポキシ含浸したバルク超電導体のパルス着磁特性解析」, 第 67 回 2002 年度秋季低温工学・超電導学会, 2E-p38 (2002).
- [3] 一木洋太, 大崎博之: 「有限要素法による YBCO 線材の交流損失解析」, 第 68 回 2003 年度春季低温工学・超電導学会, 1E-p23 (2003).
- [4] 一木洋太, 大崎博之: 「YBCO 線材の交流損失の磁界印加角度依存性に関する数値解析」, 第 69 回 2003 年度秋季低温工学・超電導学会, 2E-p01 (2003).
- [5] 一木洋太, 大崎博之: 「YBCO 線材の交流損失の線材幅および外部磁界依存性に関する数値解析」, 電気学会研究会, ASC-04-13 (2003).
- [6] 一木洋太, 大崎博之: 「集合導体とした YBCO 線材の交流損失特性に関する数値解析」, 第 70 回 2004 年度春季低温工学・超電導学会, 2E-p16 (2004).
- [7] 一木洋太, 大崎博之: 「Y 系薄膜限流素子の SN 転移に関する数値解析」, 第 73 回 2005 年度秋季低温工学・超電導学会, 1E-p17 (2005).
- [8] 一木洋太, 大崎博之: 「ミアンダ形 Y 系薄膜限流素子の動作特性に関する数値解析」, 第 74 回 2006 年度春季低温工学・超電導学会, 2E-p25 (2006).
- [9] 一木洋太, 大崎博之: 「数値解析による Y 系薄膜限流素子の大容量化に関する検討」, 第 75 回 2006 年度秋季低温工学・超電導学会, 1E-p34(2006).