

Si型板上III-V族化合物半導体の結晶成長と  
レーザーへの応用に関する研究

須郷 樹



①

Si基板上III-V族化合物半導体の結晶成長と  
レーザへの応用に関する研究

須郷 満

## 目次

### 第1編 序論

1-1 背景	3
1-2 目的と意義	5
1-3 本論文の構成	6
参考文献	10

### 第2編 Si基板上III-V族結晶成長技術の研究

#### 第1章 Si基板上III-V族半導体のOMVPE成長とアンチフェーズドメイン

2. 1-1 諸言	15
2. 1-2 有機金属気相成長装置の概要	16
2. 1-3 OMVPE成長法	18
2. 1-4 Si基板上III-V族半導体の成長モード	20
2. 1-5 アンチフェーズドメインの発生とその抑制	23
2.1-5.1 Si基板上GaP成長におけるアンチフェーズドメインの抑制	23
2.1-5.2 格子不整合系におけるアンチフェーズドメインの抑制	31
2. 1-6 まとめ	31
参考文献	33

#### 第2章 Si基板上III-V族化合物半導体内の残留歪

2. 2-1 諸言	35
2. 2-2 Si基板上III-V族化合物半導体成長法と歪評価法	35
2. 2-3 Si基板上III-V族化合物半導体内の残留歪	37
2.2-3.1 Si基板上III-V族化合物半導体内の残留歪	37
2.2-3.2 熱応力と結晶性の相関	43
2. 2-4 まとめ	49
参考文献	50

#### 第3章 Si基板上GaAs結晶の高品質化の検討

2. 3-1 緒言	51
2. 3-2 熱処理によるGaAs/Siの転位密度低減効果	51
2. 3-3 歪超格子導入によるGaAs/Siの転位低減効果	56
2. 3-4 まとめ	61
参考文献	63



## 第3編 Si基板上InP系結晶のレーザへの応用に関する研究

## 第1章 Si基板上InP結晶の高品質化

3. 1-1 緒言	67
3. 1-2 Si基板上InP膜の残留応力低減法の開発	67
3. 1-3 GaAs及びGaPバッファ層導入によるSi基板上InP膜の転位低減法の開発	73
3. 1-4 InGaAsP/InP歪超格子導入によるSi基板上InP膜の高品質化法の開発	79
3. 1-5 Si基板上InGaAsPの結晶性と光学特性	86
3. 1-6 まとめ	91
参考文献	92

## 第2章 Si基板上InP結晶のドーピング特性

3. 2-1 緒言	93
3. 2-2 InP基板上InP膜のドーピング特性と太陽電池への応用	93
3. 2-3 Si基板上InP膜のnドーピング特性	98
3. 2-4 Si基板上InP膜のpドーピング特性	108
3. 2-5 まとめ	112
参考文献	113

## 第3章 Si基板上InP系結晶のレーザへの応用

3. 3-1 緒言	115
3. 3-2 Si基板上1.5 $\mu$ m帯DHレーザ	116
3. 3-3 Si基板上1.5 $\mu$ m帯多重量子井戸レーザ	118
3. 3-4 まとめ	131
参考文献	133

## 第4編 結論 137

付録A	140
謝辞	142
本研究に関する発表論文	143

## 第1編 序論

## 第1編 序論

### 1-1 背景

現在までの半導体技術はその素性の良さ、絶妙の絶縁膜とのマッチングによりSiを基板としトランジスタからLSIへと目ざましい発展を遂げてきた。<sup>1)4)</sup> この技術を土台とし、さらに光機能を融合し新しい展開へと導くものとしてSiLSIとIII-V族化合物半導体光素子のモノリシック集積がある。これを実現するための重要な基盤技術の一つとしてSi基板上へのIII-V族化合物半導体のヘテロエピタキシャル成長技術が位置付けられる。

Siを基板としてIII-V族化合物半導体膜を成長する場合、基板と成長膜の物性の不整合により成長膜の結晶完全性が阻害される。表1-1はSiと代表的なIII-V族化合物半導体の物性定数の比較を行ったものである。<sup>5)6)</sup> この表の中で結晶構造、格子定数、熱膨張係数の三つの物理定数の不整合がヘテロエピタキシャル成長の結晶性に重大な影響を与える。この問題を各物理定数に対して分けて考える。

表1-1 SiとIII-V族化合物半導体の物性定数の比較

材料	Si	GaP	GaAs	InP
結晶構造	diamond	zinc blende	zinc blende	zinc blende
格子定数(A)	5.431	5.451	5.653	5.869
熱膨張係数(K <sup>-1</sup> )	2.3x10 <sup>-6</sup>	5.9x10 <sup>-6</sup>	6.3x10 <sup>-6</sup>	4.6x10 <sup>-6</sup>
禁制帯幅(eV)	1.11	2.25	1.42	1.35
遷移型	間接	間接	直接	直接
比重(g/cm <sup>3</sup> )	2.33	4.13	5.32	4.79
熱伝導率(W/Kcm)	1.5	0.77	0.440	0.68
ウェハ径(inch)	6-8	2	2-3	2-3

第1の問題はSiとIII-V族化合物半導体の結晶構造の違いに起因してアンチフェーズドメイン(Anti-Phase-Domain)[APD]が発生することである。これはSi(001)基板上で例えば<110>方向に対して、成長膜の<110>方向がそろう領域と90度位相のずれた<110>方向が



そろった領域が混在したものである。これらの領域の境界では結晶学的な不連続が形成され、電気・光学特性の劣化をもたらす。

第2の問題は格子不整合に起因する界面での転位の発生である。この転位の一部は貫通転位として膜成長方向に伝ばり、素子の活性領域まで達し、特性の劣化の原因となる。

問題の第3点は熱膨張の不整合に起因して熱応力が発生することである。これは成長温度において応力が緩和された状態にあったものが成長温度から室温までの降温時に熱収縮が起こる。その際、熱膨張係数の異なる基板と成長膜での熱収縮の度合いが異なるため室温で応力が発生してしまうのである。この残留応力は基板の反りや成長膜内でのクラックの発生をもたらし、素子化プロセスを困難なものにする要因、及び素子の信頼性を損なう要因となる。これらの問題を解決することが必要であるが、そのためにはこれらの現象を明確に把握し、解決の方策をたてることが重要である。

Si基板上III-V族化合物半導体結晶の成長技術確立の意義は以下に示す2点に要約される。第1点は高度なSi-LSI技術を土台とし、Si基板上にSi-LSIとSi材料系では出来ない、III-V族化合物半導体による高速電子デバイス、光デバイスとを融合しOEIC

(Opto-electronics-Integrated-Circuit)を実現し、またはSi基板上で実現されている石英系光集積回路<sup>7)</sup>との融合による新機能光集積回路を実現し、半導体技術に対して新たな展開へと導くための基盤技術確立することである。

第2点は従来のものより優れたIII-V族化合物半導体基板を提供することを可能にする点である。表1-1の後半部には基板材料としてのSiとIII-V族化合物半導体の特性を示しているが、Siは比重が小さく、熱伝導性に優れているため軽量で放熱効果の高い基板を実現できる。さらにはSiはウエハ径が大きなものが実用化されており、廉価であるため、大面積で低価格なIII-V族化合物半導体基板を提供することが可能となる。

今日までの処、Si基板上III-V族化合物半導体結晶の成長技術のなかでGaAs/Si系が最も精力的に研究が行われている。<sup>8)11)</sup> この契機となった報告はAkiyama等によって行われた低温パッファ層を界面に導入する二段階成長法に関するものである。<sup>8)</sup> この成長法はZnO/サファイヤ、SiC/Si、Si/サファイヤ系に置いてすでに試みられており効果が認められていたものである。<sup>12)</sup> Akiyama等の報告によるとAPDの抑制には成長前のSi基板の加熱処理が重要であり、低温パッファ層による約4%の不整合の緩和が良好な結晶性のGaAs膜を得る上で重要であるとのことであった。この成長法は比較的簡便に行えることからその後多くの研究機関で検討されるようになり、さらに貫通転位密度低減のために熱処理法や歪超格子導入が提案され、検討されている。<sup>10)11)</sup>

GaAs/Si系のデバイス応用はレーザー、<sup>13)14)</sup> 太陽電池、<sup>15)16)</sup> FET<sup>17)18)</sup>等広範囲に行われている。これらのデバイス応用の中で太陽電池、FETに関してはGaAs基板上のものと近い特性のものがえられつつあり、今後の発展が期待される場所である。これに対してレーザー応用では寿命と言う大きな問題に直面している。すなわち作製後比較的良好な特性のレーザーが通電と共に急激に劣化してしまうのである。<sup>19)</sup> この原因はSi基板上GaAs膜内に存在する $10^{10}$ dyn/cm<sup>2</sup>台の残留応力と $10^6$ ~ $10^7$ cm<sup>-2</sup>程度の転位によるものであることが指摘されており、これらの根本的解決が必要である。

GaP/Si系は格子不整合が約0.4%と比較的小さいことから古くから検討されている。<sup>20)</sup> また、GaAs/Si系で二段階成長法が用いられるようになってからは、GaP/Si系でも適用されるようになり、良好な膜が得られ可視LED応用例も報告されるようになってきた。<sup>21)</sup> しかしこのGaP/Si系ではGaAs/Si系と比較して1桁程度格子不整合が小さいにもかかわらず、X線回折、転位密度から評価される結晶性は同程度のものとなっていた。<sup>22)</sup> この両系を比較しその理由を明かにすることはIII-V/Siヘテロエピ膜の高品質化を妨げる要因解明には極めて重要である。

InP/Si系は約8%と格子不整合がGaAs/Si系よりさらに大きいので、この格子不整合の克服が重要な課題である。このInP/Si系に関しても二段階成長法が適用され、成長条件の最適化により比較的良好な結晶性の膜が得られるようになってきた。<sup>23)24)</sup> しかし、素子応用の観点からはまだ結晶性は十分ではなく、さらに高品質化の検討が必要である。その後、GaAsパッファ層の導入、<sup>25)</sup> 歪超格子の導入<sup>26)</sup>などによる高品質化の検討が進められているが、まだ研究の初期段階でありさらにくわしい研究を行う必要がある。

InP/Si系の素子応用の検討は、高品質化が進むにつれて $1.3\mu\text{m}$ 帯レーザー、<sup>23)24)</sup> PD、<sup>25)</sup> HBT応用<sup>26)</sup>について最近ようやく報告されるようになってきた。このレーザーについて特筆すべき点はGaAs/Si系レーザーにみられるような急激な劣化が見られないことである。<sup>26)</sup> この結果からInP/Si系のレーザー応用への期待が高まりつつある。

上述の材料系の他にもGaSb/Si系のPD、<sup>27)</sup> レーザー、<sup>28)</sup> InAsSb/Si系のPD、<sup>29)</sup> InGaP/Si系のLED<sup>30)</sup>等の報告がなされており、今後も益々研究が進んで行くものと思われる。

ここまで述べたように現在までのところいろいろなIII-V族化合物半導体材料系においてSi基板上へのエピタキシャル成長、素子応用の検討が行われており、ある程度の成功をおさめている状況にある。しかしさらに高品質化を進めるためには3つの問題点に対して系統的に調べ、その解決にあたることが重要である。

## 1-2 目的と意義

本研究の目的はSi基板上に実用レベルの素子応用に必要の高品質III-V族化合物半導体結晶の成長技術を開発することである。このため本研究の前半部分ではIII-V族化合物半導体の代表的な材料であるGaAs、GaP、InPを取り上げ、物性の異なるこれら材料系の比較から1-1節で述べた問題点の分析を行い、素子の高品質化の要求条件の最も厳しいレーザへの応用に適した高品質化法の開発にあたる。とりわけ現状の結晶性では実用レベルのレーザへの応用には不十分であるInP/Si系において界面導入型のバッファ層導入による、残留応力低減法、転位密度の低減法の提案、開発を行い、さらに高品質InPの成長法の開発を行う。

本研究の後半部分では、Si基板上InP結晶のレーザへの応用に関する研究結果について述べる。InP系は光通信用に用いられている石英系光ファイバの低損失な波長帯である $1.1 \sim 1.7 \mu\text{m}$ 長波長帯光源用半導体レーザ、受光素子用材料系としてすでに実用化されている。<sup>42)</sup> そこでInP/Si系は、光通信用光学素子とSi-LSiとのモノリシック集積を可能とし、光通信システムの高速度性、小型化、省電力化に結び付けられるものとして期待される。このレーザ応用に必要の周辺技術の確立とともに安定性の高い、高性能レーザの実現に努め、III-V/Siのレーザ応用の可能性を追及し、結晶性の要求条件を明確にする。さらにInP/Siの素子応用に必要の電気特性、InGaAsP活性層の光学特性の評価を通して、転位のこれらの特性に対する作用を調べることは学術的意義も大きい。

### 1-3 本論文の構成

本論文は4編で構成されている。図1-1に本論文の構成図を示す。

第1編では本論文の背景、目的と意義、本論文の構成について述べる。

第2編では、Si基板上III-V族化合物半導体成長技術の研究について、1-1節で述べた問題点別に3章に分けて述べる。

第2編-第1章では、Si基板上III-V族化合物半導体成長におけるアンチフェーズドメイン(APD)の抑制法について述べる。まず初めに本研究で用いたOMVPE法につき、その装置及び成長条件について述べる。次に、OMVPE法によるSi基板上III-V族化合物半導体ヘテロエピ成長技術確立のため、比較的格子不整合の小さいSi上でのGaP成長を取り上げ、APDの抑制法を明らかにする。その後、膜質の成長温度依存性等を調べ、成長層の鏡面性、および結晶性に対する二段階成長法の有用性を明らかにする。

次に、APD発生に対するSi基板の化学処理条件、加熱処理条件、基板面方位の影響について調べ、APDの無いGaP膜が再現性良く得られることを示す。これらの結果から、Si基

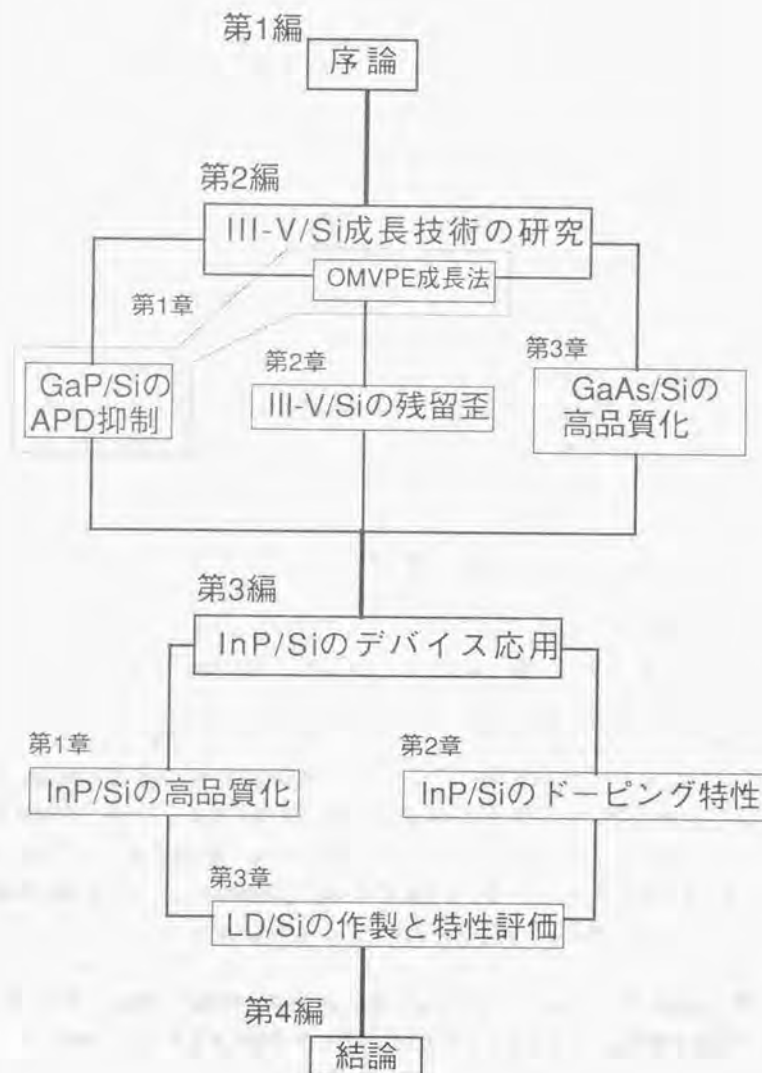


図1-1 本論文の構成図



板表面の酸化膜による保護がAPDの抑制には重要であることを明らかにする。その後、基板面方位の違いにより、APDの無い膜を得るための基板加熱処理条件が異なることを示す。また、光照射電解エッチング法がSi基板上GaP膜内のAPDの観測に有効であることを明らかにする。最後に、このGaP/Siに対するAPDの抑制法は格子不整合率に拘わらずIII-V/Si系一般に対して有効なものであることを示す。

第2編-第2章では、Si基板上III-V族化合物半導体内の残留歪について述べる。まず、OMVPE法によるSi基板上GaP,GaAs,InP膜内の残留歪の評価を系統的に行い、通常素子作製に用いられる膜厚(2~5 $\mu$ m)ではすべての膜内には $4 \times 10^{-4}$ ~ $2 \times 10^{-3}$ 程度の2軸性の引っ張り歪が存在しており、その原因は主として成長温度からの降温時に生じる熱応力にあることを明らかにする。ただし、格子不整合が約0.4%と比較的小さいGaPでは膜厚が約1 $\mu$ m以下では格子不整合が歪の主要因となり、歪は圧縮となる。GaP,GaAs膜内での歪に比べ、InPはSiとの熱膨張係数差が小さく、成長温度が低いため膜内での歪は小さく、クラックの発生、素子の信頼性に与り重要である歪という観点からはInP/Siは他の材料よりもはるかに有利と考えられる。また、成長温度からの降温時に生じる熱歪の緩和機構についても調べ、その結晶性に対する影響についても議論する。これらの結果は残留応力の低減化法、さらには転位密度の低減化法の開発のために重要な知見である。

第2編-第3章では、Si基板上GaAs結晶の高品質化法の開発について述べる。Si基板上でGaAsは格子不整合率が約4%と大きく、そのため高密度の不整合転位が膜中に発生する。本章では特に、素子特性、信頼性に影響を持つ転位密度の低減化に関し行った研究につき述べる。

この転位低減化法として熱サイクルアニール、歪超格子導入の効果を調べた。この熱サイクルアニールの転位低減効果は、アニール時の転位の合体等の反応過程のGaAs膜中の応力による促進に依ることを明らかにする。また歪超格子導入による転位低減効果に関しては系全体の応力分布を求め、転位に作用する力による解釈を試みる。これらの知見をもとに熱サイクルアニール条件、歪超格子構造の最適化を行い、約 $2 \times 10^6 \text{cm}^{-2}$ の低転位GaAs膜を実現できることを示す。

第3編では、第2編で得られた結果をもとに最適なバッファ層構成を用い、Si基板上に高品質InP結晶を実現し、これをもとに行ったSi基板上InP系結晶のレーザへの応用に関する研究について、3章に分けて述べる。

第3編-第1章では、Si基板上でのInP結晶の高品質化とこの結晶のレーザへの応用について述べる。Si基板上のInP系は、Si基板上のGaAs系に比べ格子不整合率が約8%と大きく、

熱的に不安定であるため高品質化が困難である。このような特性を考慮し、第2編の検討結果を元に、主にバッファ層の導入による高品質化の検討を行った。バッファ層の格子不整合率、熱膨張係数のInP結晶性に対する効果を明らかにし、GaAs、InGaAsP/InP歪超格子バッファの導入、さらにはVME(vapor-mixing-epitaxy)法による、熱サイクルアニールの適用により低残留応力: $2 \times 10^8 \text{dyn/cm}^2$ 、低転位密度:約 $10^7 \text{cm}^{-2}$ 、X線2結晶ロックングカーブ半値幅:約110秒の高品質InP膜が再現性良く実現出来ることを示す。

さらに、Si基板上InGaAsPの光学特性の結晶性との相関について述べる。フォトルミネッセンス測定の結果から、二重ヘテロ(DH)構造の光学特性はInP/Si基板の結晶性に大きく依存していることを明らかにし、InP/Siの高品質化の必要性を示す。また、本研究で実現したX線ロックングカーブ約100秒の高品質のInP/Si上のDHではInP基板上のものと同程度の光学特性を示していることを明らかにする。転位が $10^7 \text{cm}^{-2}$ 程度存在しているにも拘わらず、優れた光学特性を示しているのは、VME法では成長中に転位配列の規則化が起きていると考え、説明する。

以上のGaAs,InPの高品質化の検討から、材料の特性に合った高品質化法の開発が必要であることを結論付ける。

第3編-第2章では、レーザははじめデバイス作製に必要不可欠であるSi基板上InP膜のドーピング特性について述べる。InP基板を用いたn<sup>+</sup>-p-p<sup>+</sup>構造太陽電池作製では、浅く急峻な接合が形成でき、AM1.5、100mW/cm<sup>2</sup>の光照射下で約20%の高効率太陽電池を実現した結果について述べる。InP/Siでは、Sドーピングによるn型InPにおいて、InP基板上の成長と比較して高密度の転位の存在によりドーピング効率の低下が起ること、及び移動度の低下、深いトラップが存在することを明らかにする。また、Znドーピングによるp型InPではInP基板上の成長と比較して、高密度の転位によりドーピング効率の増加がもたらされることを示す。これらの実験を通して得られた結果は転位と不純物やキャリアの相互作用を明らかにする上で、重要な知見である。

第3編-第3章では、第3編-第1章、第2章の結果をもとに、InGaAs/InGaAsP多重量子井戸構造レーザを作製し、劣化の無い1.5 $\mu$ m帯室温連続発振レーザが実現できることを示す。さらに本レーザはOEIC光源としての基本的な特性を有していることを示す。これらの結果から本研究で開発した高品質Si基板上InP膜の光学素子に対する有用性を示すと共に、本研究においてIII-V/Si系レーザの実用化で最も重要な問題とされていた寿命に関してはじめて解決し得るものであることを述べ、InP/Si系のOEIC応用への可能性を示す。

第4編では、本研究で得られた結果を要約する。



# 【参考文献】

- 1) 電子通信学会誌 [マイクロエレクトロニクス応用特集]、65, No. 11 (1982).
- 2) 電子通信学会誌 [最近のコンピュータシステム特集]、62, No. 11 (1979).
- 3) 電子通信学会誌 [超LSI特集]、64, No. 4 (1979).
- 4) 電子通信学会誌 [コンピュータエレクトロニクス小特集]、66, No. 2 (1983).
- 5) S. M. Sze, "Physics of Semiconductor Devices", 2nd Edition. John Wiley & Sons, 1981.
- 6) 永井 治男、安達 定雄、福井 孝志著、III-V族半導体混晶 (コロナ社 1988)
- 7) M. Kawachi, Optical and Quantum Electronics, 22 (1990) 391.
- 8) M. Akiyama, Y. Kwarada and K. Kaminishi, Japan J. Appl. Phys. 23 (1984) L843.
- 9) T. Soga, S. Sakai, M. Takeyasu, M. Umeno and S. Hattori, in: Proc. 12th Intern. Symp. on GaAs and related Compounds, Karuizawa, 1985, Inst. Phys. Conf. Ser. 79, Ed. M. Fujimoto (Inst. Phys., London-Bristol, 1986) p. 133.
- 10) 日本結晶成長学会誌 (格子定数差の大きい基板上へのヘテロエピタキシ、HM<sup>2</sup>小特集号) Vol. 13, No. 4 (1986).
- 11) T. Nishimura, K. Mizuguchi, N. Hayafuji and T. Murotani, Jpn. J. Appl. Phys. 26 (1987) L1141.
- 12) 西永 頌、応用物理、55 (1986) 1069.
- 13) H. Z. Chen, A. Ghaffari, H. Wang, H. Morkoc and A. Yariv, Appl. Phys. Lett. 51 (1987) 1320.
- 14) D. G. Deppe, D. W. Nam, N. Holonyak, Jr., K. C. Hsieh, R. J. Matyi, H. Shichijo, J. E. Epler and H. F. Chung, Appl. Phys. Lett. 51 (1987) 1271.
- 15) Y. Itoh, T. Nishioka, A. Yamamoto and M. Yamaguchi, Appl. Phys. Lett., 52 (1988) 1617.
- 16) H. Okamoto, Y. Kadota, Y. Watanabe, Y. Fukuda, T. Oh'hara and Y. Ohmachi, Proc. 20th IEEE PVSC, Las Vegas, Nevada, 1988, p. 475.
- 17) T. Nonaka, M. Akiyama, Y. Kwarada and K. Kaminishi, Jpn. J. Appl. Phys. 12 (1984) L919.
- 18) R. J. Fischer, N. Chand, W. F. Kopp, C. Peng, H. Morkoc, K. R. Gleason and D. Scheitlin, IEEE Trans. Electron Devices, vol. ED-33 (1986) 206.

- 19) J. P. Van der Ziel, R. D. Dupuis, R. A. Logan and C. J. Pinzone, Appl. Phys. Lett., 51 (1987) 89.
- 20) J. P. Andre, J. Hallais and C. Schiller, J. Cryst. Growth, 31 (1975) 147.
- 21) H. B. Pogge, B. M. Kemlage and R. W. Broadie, J. Cryst. Growth, 37 (1977) 13.
- 22) J. M. Olson, M. M. Al-jassim, A. Kibbler and K. M. Jones, J. Cryst. Growth, 77 (1986) 1245.
- 23) L. Samuelson, P. Omling, H. G. Grimmeiss, J. Cryst. Growth, 68 (1984) 340.
- 24) S. Gonda, Y. Matsushima, S. Makita and O. Igarashi, Jpn. J. Appl. Phys. 17 (1978) 1043.
- 25) T. Katoda and M. Kishi, J. Electronic Materials, 9 (1980) 783.
- 26) H. Kawanami, S. Ishihara, K. Nagai and Y. Hayashi, Jpn. J. Appl. Phys. 25 (1986) L419.
- 27) T. Soga, Y. Kohama, K. Uchida, M. Tajima, T. Jimbo and M. Umeno, J. Cryst. Growth, 93 (1988) 499.
- 28) H. Mori, M. Ogasawara, M. Yamamoto and M. Tachikawa, Appl. Phys. Lett. 51 (1987) 1245.
- 29) A. Yamamoto, N. Uchida and M. Yamaguchi, Optoelectronics - Devices and Technologies 1 (1986) 41.
- 30) A. Yamamoto, N. Uchida and M. Yamaguchi, J. Cryst. Growth, 96 (1989) 369.
- 31) A. Seki, F. Kounushi, J. Kudo, S. Kakimoto, T. Fukushima and M. Koba, Jpn. J. Appl. Phys., 26 (1987) L1587.
- 32) A. Seki, F. Kounushi, J. Kudo and M. Koba, J. Cryst. Growth, 93 (1988) 527.
- 33) M. Razeghi, R. Blondeau, M. Defour, F. Omnes, and P. Maurel, Appl. Phys. Lett., 53 (1988) 857.
- 34) M. Razeghi, M. Defour, R. Blondeau, F. Omnes, P. Maurel, O. Acher, F. Brillouet, J. C. Fan and J. Salerno, Appl. Phys. Lett., 53 (1988) 2389.
- 35) M. Razeghi, F. Omnes, R. Blondeau, Ph. Maurel, M. Defour, O. Acher, E. Vassilakis, G. Mesquida, J. C. C. Fan and J. P. Salerno, J. Appl. Phys., 65 (1989) 4066.
- 36) T. Makimoto, K. Kurisima, T. Kobayashi and T. Ishibashi, Jpn. J. Appl. Phys., 30 (1991) 3815.
- 37) B. F. Levine, R. J. Malik, C. G. Bethea and J. Walker, Appl. Phys. Lett., 48 (1986) 1083.
- 38) J. P. van der Ziel, R. J. Malik, J. F. Walker and R. M. Mikulyak, Appl. Phys. Lett., 48 (1986) 454.

3 9) W. Dobbelaere, J. De Boeck, K. Deneffe, W. De Raedt, R. Mertens and G. Borghs, Electron. Lett., 26 (1990) 259.

4 0) S. Kondo, H. Nagai, Y. Itoh and M. Yamaguchi, Appl. Phys. Lett. 55 (1989) 1981.

4 1) T. Miya, Y. Terumuma, T. Hosaka, and T. Miyasita, Electron Lett., 15 (1979) 108.

4 2) 米津 宏雄著、光通信素子光学 —発光、受光素子— (工学図書株式会社 1984)

Si基板上III-V族化合物半導体の結晶成長とレーザへの応用に関する研究

## 第2編 Si基板上III-V族半導体結晶成長技術 の研究



## 第1章 Si基板上III-V族半導体のOMVPE成長とアンチフェーズドメイン

### 2. 1-1 諸言

第1章で挙げたSi基板上III-V族化合物半導体の成長における課題の1つ、アンチフェーズドメイン(APD)抑制法の検討結果について本章で述べる。問題を結晶構造の違いと格子不整合の2つの観点から解決にあたる。このため、初めに比較的格子不整合の小さいGaP/Si系において、APDの抑制に努め、その後、GaP/Si系での検討結果をもとに、格子不整合の比較的大きなGaAs/Si、InP/Si系において問題の解決にあたる。本章の前半部分では本研究で用いたOMVPE装置の概要、ならびに成長条件について述べ、次いでAPD抑制法の検討結果、考察について述べる。

GaP系材料は表示用LEDとして既に実用化され、広く用いられている。<sup>1)</sup> Si基板上GaPはLEDとSi電子回路とのモノリシック集積を可能とし、さらに格子不整合も約0.4%と比較的小さいため古くから研究されている。<sup>2,3)</sup> これらの報告例の中でAPD抑制法に関する研究例は少ない。Wright等<sup>4)</sup>はMBE成長法によるSi基板上GaPの成長において(211)面方位のSi基板を用いることによりシングルドメインGaP膜が成長できることを報告している。APDの抑制の検討は主にGaAs/Si系において行われており、面方向(001)基板を用いた場合、APDの抑制に関して2つの重要なポイントが指摘されている。第1点は成長直前のSi基板の加熱処理が必要であること、第2点は面方位(001)Si基板において[110]方向に数度傾いたものを用いると、シングルドメインの膜が得られることである。<sup>5,6)</sup> これらの点についてはGaPバッファ層を用いたSi基板上GaAs成長においても指摘されており、<sup>7)</sup> GaP/Si系においても同様に考えられる。APDの発生要因に関して、これまでに3つの要因が指摘されている。第1点はSi表面の酸化膜に起因したAPDの発生であり、この酸化膜除去にはSi基板の加熱処理の重要性が指摘されている。第2点はSi基板表面のステップ構造に起因したAPDの発生である。Si(001)表面からIII-V族半導体が同一原子で成長が開始した場合、モノステップ部ではステップを境に、フェーズが逆転しAPDが発生するというものである。ダブルステップの表面状態を得るためには、面方位が(001)から数度[110]方向に傾いた基板を用い、さらには基板加熱処理が重要であると指摘されている。第3点は、非極性基板上極性半導体成長に起因した界面電荷の発生と、その低減のためのAPDの発生である。この問題を回避するために(211)面方位基板使用の有効性が指摘されている。<sup>8)</sup> 本研究ではSi基板面方位を実用上最も用いられている(001)方向の基板及び(001)方向から数度傾いた基板のみ使用しているため、上記問題点の3点目、極性/非極性の問題は

検討の対象にはならない。しかし、この基板面方位では界面電荷の影響は大きい。この基板面上に再現性よくAPDのないIII-V半導体結晶が実現できた場合には、この界面電荷のAPD発生への影響は主要なものではないと結論付けられるものと考えられる。検討の過程において、二段階成長法の効果、APD発生に対するSi基板の化学前処理、加熱処理の効果を明らかにする。さらにアンチフェーズ境界 (APB) 観察法としての光照射電解エッチング法の有用性についても述べる。

## 2. 1-2 有機金属気相成長(OMVPE)装置の概要

図2. 1-1に本研究で用いたOMVPE装置の概略図を示す。本装置は、1)III族ガス供給および配管系、2)V族ガスおよびドーパント供給系、3)反応系、4)排気系により構成されている。以下に各構成系について説明する。

### 1) III族ガス供給および配管系

III族原料はGa, Inそれぞれ有機金属トリエチルガリウム (Triethylgallium: TEG)、トリエチルインジウム (Triethylindium: TEI) およびトリメチルインジウム (Trimethylindium: TMI) を使用する。これら有機金属はステンレス製容器の中に充填されており、容器ごと恒温槽内に設置され温度制御されている。この温度により蒸気圧がきめられる。水素により1気圧に保たれた容器内をマスフローコントローラーにより流量が制御されている水素が導入され、その水素の流量によりIII族原料の供給量が決められる。配管への吸着を防止するために主要な有機金属原料ラインをヒータにより加熱している。また、供給される水素はパラジウム透過膜を用いた水素純化器により精製されている。

配管系の接続はリークを極力抑えるために全てVCR接続とした。III族、V族両原料の切り替えは各々のブロックバルブ内で反応ラインとベントライン間で切り替えることにより行った。各原料ラインには各々水素のバランスラインを設け、原料ラインと対応したバランスラインを同時に切り替えることにより、切り替え時の流量、圧力変動を極力抑えるようにした。これらの過渡的変化の抑制は超格子作成時の界面の急峻性等に対し非常に重要であるからである。原料切り替えの遅延を少なくするためブロックバルブと反応管の間の配管は極力短くしている。

さらにバルブの切り替え、マスフローコントローラーの設定はすべてコンピューターにより自動制御出来るようにしてある。

### 2) V族ガスおよびドーパント供給系

V族原料P, Asはそれぞれ $\text{PH}_3$ ,  $\text{AsH}_3$ ガスを使用した。これらのガスはアルミ製高圧ボンベ

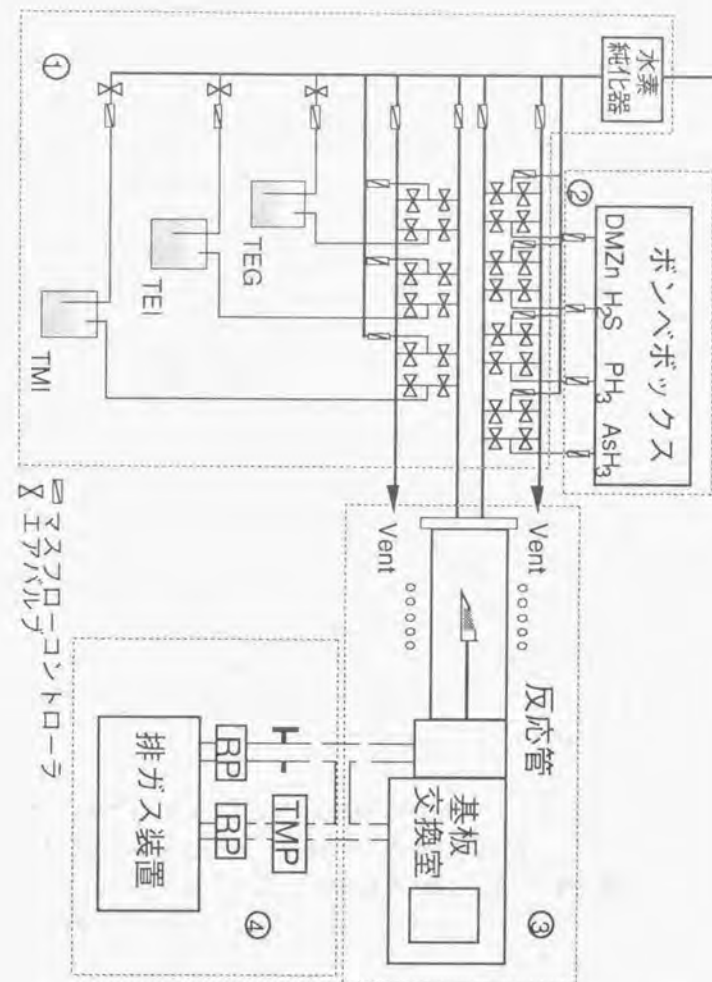


図 2.1-1 本研究で用いた有機金属気相成長装置の概略図



容器に水素希釈で充填されている。濃度は $\text{PH}_3$ は20%および100%、 $\text{AsH}_3$ は10%のものを使用した。n型ドーパントは $\text{H}_2\text{S}$ 、p型ドーパントは有機金属であるDMZ (Dimethylzinc) を使用し、これらも水素希釈で高圧ボンベに充填されているものを使用した。濃度は各々100~500ppm、1000ppmである。これらのガスは有毒であるため密閉したボンベボックス内に設置され、ガス漏洩検知器で常時漏洩を監視し緊急時には緊急遮断されるよう安全対策を施している。

### 3) 反応系

反応管は石英硝子製で二重管構造としその間を冷却水を通し、成長中は冷却している。構造は理想的な層流状態を得やすい横型としているが、基板面内の均一性を良くするため、ガス流に対し基板が数度傾くような配置にしている。基板はカーボン製サセプタ上に設置され、高周波誘導により加熱され、PR熱電対より温度をモニターし、温度コントローラーで制御している。基板は反応室とは別の基板交換室に導入され、ターボ分子ポンプで高真空まで排気され、その後反応室と同一圧力になるまで水素ガスを導入し、反応室と基板交換室間のゲートバルブを開けて基板をサセプタごと反応室に搬送する機構をとっている。この基板交換室を設けることにより反応室内、配管内が大気に曝されないようにしている。

### 4) 排気系

成長は約0.1気圧の減圧下で行っている。成長中の排気はケミカルタイプのロータリーポンプで行っており、反応室、ポンプ間のニードルバルブにより圧力を調整している。排気ガスは有毒ガス除外フィルターを通し、水素を含むため窒素ガスで爆発限界以下になるまで希釈され、排気ダクト内に送られる。

さらに1)~4)のすべての系は一つの筐体内に設置されており、筐体はダクトにより陰圧に保たれ、万がいち毒ガスが漏洩しても屋内には漏れないようにしてあると同時に筐体内は有毒ガス、水素検知器により常時漏洩を監視している。

## 2. 1-3 OMVPE成長法

ここではOMVPE法における、成長条件、成長手順について、Si基板上GaP成長を例にとり、順をおって述べる。Si基板は面方位(001) (面精度 $\pm 0.5^\circ$ ) のものと面方位(001)から[110] 方向に $4^\circ$  傾いている基板を用いた。

### 1) Si基板化学処理

Si基板化学前処理は以下の手順で行っている。

1. 脱脂処理 (トリクレン、アセトシの順に超音波洗浄10分間)
2. 純水洗浄 (5分間)
3. エッチング ( $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$ による酸化、10% HFによる酸化膜除去を数回繰り返す)
4. 純水洗浄 (5分間)
5. 乾燥窒素ブロー

### 2) サセプタベーキング

サセプタ上残留成長物を取り除くため基板セット前にサセプタベーキングを行う。雰囲気は $\text{H}_2$ 中で成長時と同じ70Torrとし、ベーキング温度は以下で述べる基板加熱処理中にサセプタからの残留物混入の無いうに基板加熱処理温度より50-100℃高い1000℃以上としている。

### 3) Si基板セット

Si基板をサセプタ上に乗せ、基板交換室にセットし、ターボ分子ポンプで $10^{-6}$ Torr台の真空度まで排気する。その後、基板交換室の真空度が成長室と同じくなるまで $\text{H}_2$ を導入し、サセプタを成長室に搬送する。

### 4) Si基板加熱処理

Si基板上の自然酸化膜を除去するため基板加熱処理を行う。雰囲気は $\text{H}_2$ 中で成長時と同じ70Torrとし、加熱処理温度は900-1000℃とした。

### 5) GaP成長

Si上GaPの成長において二段階成長法の効果を明らかにするため通常成長と二段階成長の比較を行っている。各々の条件は以下に示す通りである。

#### 1) 通常成長

成長温度: 450-750℃

[ $\text{PH}_3$ ]/[TEG]: 60

成長圧力: 70Torr

全流量: 5l/min

成長速度:  $2 \mu\text{m/h}$

#### 2) 二段階成長

成長温度 低温成長: 450℃、高温成長: 730℃

[ $\text{PH}_3$ ]/[TEG]: 60

成長圧力: 70Torr

全流量: 5l/min

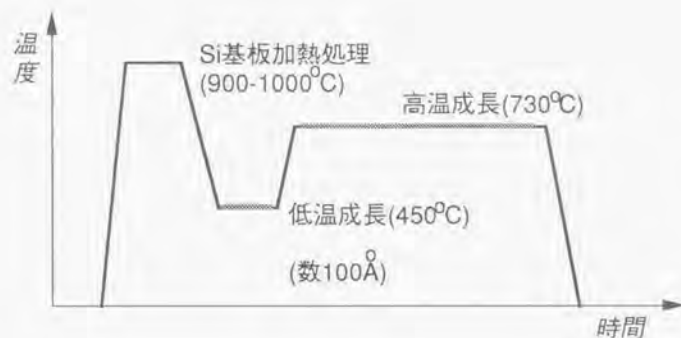


図2.1-2 二段階成長法の温度プロファイル  
成長温度はGaP成長での例を示している。

成長速度 低温成長:  $0.4\text{--}0.7\ \mu\text{m/h}$ 、高温成長:  $2\ \mu\text{m/h}$

図2. 1-2は二段階成長法の温度プロファイルを示したものである。なお上述の工程1) - 4) はSi基板上GaAs、InP成長においても共通のものである。

## 2. 1-4 Si基板上III-V族半導体の成長モード

ここでは先ずSi基板上GaP成長における二段階成長法の膜鏡面性への効果について述べる。SiとGaPは格子不整合率が比較的小さいため、この系の成長モードは、SiとGaPの結合の性質の違いを反映したものになる。Si結晶は純粋に共有結合であるのに対して、GaPは共有結合とイオン結合が混在した結合状態をとっているため、この差がSi基板上GaP成長の成長形態に影響を及ぼすものと思われる。初めに単一温度で成長する通常の成長(以下、通常成長)における鏡面性の成長条件依存性から調べた。

GaP基板上のホモエピタキシャル成長では、以下の条件で鏡面膜が得られる。

$[\text{TEG}] = 1.5 \times 10^{-5} \text{ mol/min}$

成長温度:  $700^\circ\text{C}$

成長速度:  $2\ \mu\text{m/h}$

$[\text{PH}_3] / [\text{TEG}] = 60$

同条件でSi基板上にヘテロエピ成長した場合、GaPは微粒結晶の集合体となる。図2. 1-3は上記の条件のうち成長温度を変えたときのSi基板上GaP膜の表面顕微鏡写真を示し

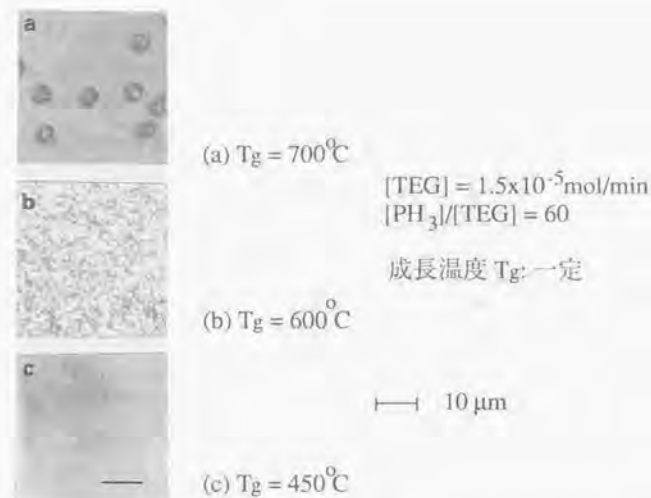
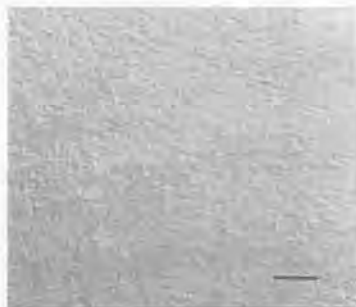


図2.1-3 単一成長温度でのSi基板上GaP結晶の成長温度依存性

たものである。同図で(a)、(b)、(c)は $700^\circ\text{C}$ 、 $600^\circ\text{C}$ 、 $450^\circ\text{C}$ で成長した表面写真である。ホモエピタキシャル成長における鏡面成長条件は図2. 1-3(a)に対応するが、Si基板上ではサイズが約 $5\ \mu\text{m}$ の微粒GaPがランダムな位置に成長しており、連続膜とはならなかった。これに対して成長温度を $600^\circ\text{C}$ 、 $450^\circ\text{C}$ と下げた場合、Si基板上GaP膜は連続膜となり、鏡面性も良好なものとなった。(図2. 1-3(b)、図2. 1-3(c))

このような鏡面性の変化は成長速度の増大によってもみられた。すなわち、成長温度を $700^\circ\text{C}$ に固定し、TEGの供給量を $1.5 \times 10^{-5} \text{ mol/min}$ から2倍の $3 \times 10^{-5} \text{ mol/min}$ に増やした場合、GaP膜は連続膜へと変化していた。これらの成長膜の連続性、鏡面性の成長条件依存性は表面への到達原子(又は分子)の成長表面でのマイグレーションと関連付けられ理解される。成長温度が高く、TEGの供給量の少ない場合にはSi表面到達原子のマイグレーションの拡散長は大きく、Si基板上のGa原子はより安定なGaPの核まで拡散し三次元成長をおこす。これに対して成長温度が低い場合や、TEGの供給量の多い場合には、表面到達原子のマイグレーションの拡散長は短くなり、成長核の密度も大きくなる。このため成長膜は連続膜へと変化してゆくものと考えられる。この結果は二段階成長法の有効性とも関係している。すなわち、初めにSi基板表面を低温成長により平滑性の良いGaP膜で





マーカーは10 $\mu$ m

図2.1-4 二段階成長法によるSi基板上GaP膜の表面モフォロジー  
(低温成長温度：450℃、高温成長温度：730℃)

覆い、その後ホモエピ成長と同様の条件により厚いGaP膜を成長することにより、鏡面性、結晶性の良いGaP膜が得られることが予想される。

図2. 1-4 は低温成長温度を450℃、高温成長温度を730℃とした二段階成長法により成長したSi(001)基板上GaP膜の表面顕微鏡写真を示したものである。期待したとおり平坦性の優れたGaP膜が再現性良く得られるようになった。

Si基板上GaPの二段階成長法におけるGaP膜の結晶性は低温成長における成長速度に大きく依存する。図2. 1-5 は成長温度450℃での低温成長において成長速度の異なるG

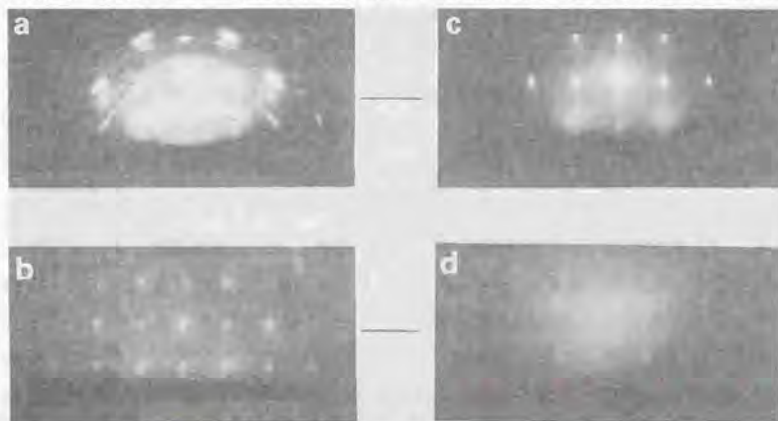


図2.1-5 成長速度の異なるSi基板上GaP膜の低温成長膜のRHEEDパターン((a):0.7 $\mu$ m/h, (b)0.4 $\mu$ m/h)と、その上の高温成長膜のRHEEDパターン((c),(d))

aP膜の反射電子線回折 (RHEED) パターン (a),(b)) とその低温成長膜上に成長温度730℃で高温成長した場合のRHEEDパターン (c),(d)) を示したものである。低温成長膜は約100Å成長し、730℃で5分間アニールしてある。低温成長の成長速度を0.7 $\mu$ m/hとした場合のGaP低温成長膜のRHEEDパターン (図2. 1-5 (a)) はリング状のものであり、配向性の乏しいGaP膜となっている。このGaP低温層の上に高温成長したGaP膜のRHEEDパターン (図2. 1-5 (c)) は、配向性は示しているが、スポット状のものであり、平坦性の劣るものであった。さらに結晶性に関してもいまだ不十分なものであった。これに対して、低温成長時の成長速度を0.4 $\mu$ m/hと約半分にした場合、GaP低温成長層のRHEEDパターン (図2. 1-5 (b)) は明確な配向性を示しており、結晶性の改善が認められている。この低温成長GaP膜上に高温成長したGaP膜のRHEEDパターン (図2-5 (d)) はストリーク状で、菊池ラインも認められ、結晶性、平滑性の良いGaP膜が成長できていることを示していた。これらの結果は二段階成長法における低温成長の成長条件が重要であることを示している。

## 2. 1-5 アンチフェーズドメインの発生とその抑制

### 2. 1-5. 1 Si基板上GaP成長におけるアンチフェーズドメイン

前節で述べた通り、SiとGaPは格子不整合率が比較的小さいため、この系の成長の振る

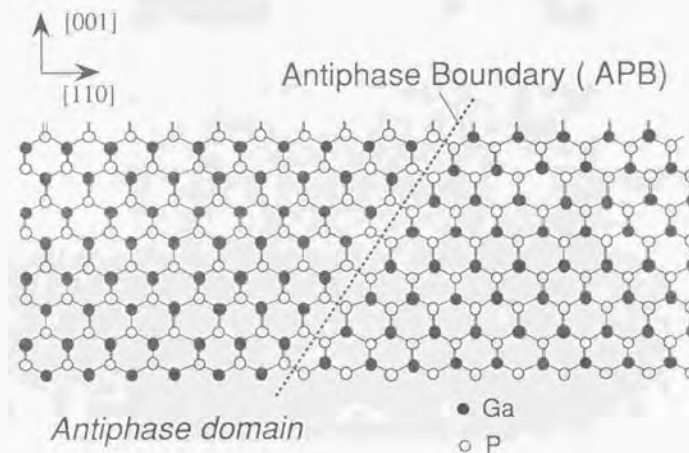


図3.2-6 アンチフェーズドメインとその境界の模式図

舞いは、SiとGaPの結合の性質の違いを反映したものになり、そのアンチフェーズドメイン (APD) 発生への影響を明らかにできるものと思われる。図2. 1-6はAPD及びその境界(APB)の模式図を示したものであるが、図の例ではAPBでダングリングボンドが発生する。Si基板上のGaP成長においてSi基板加熱処理が不十分な場合成長膜にはAPDが発生する。図2. 1-7はAPDを含むGaP膜の(a)走査型電子顕微鏡 (SEM) 像、(b)電子線誘起電流 (EBIC) 像を示したものである。EBIC像に見られるAPDの境界ではEBIC電流が弱くなり、この境界が少数キャリアの再結合中心として働いていることがわかる。

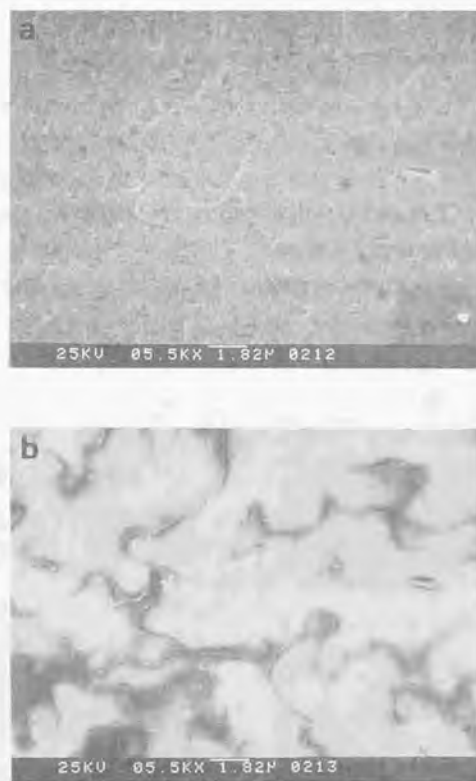


図2.1-7 APDを含むSi基板上GaP結晶の(a)SEM像、(b)EBIC像

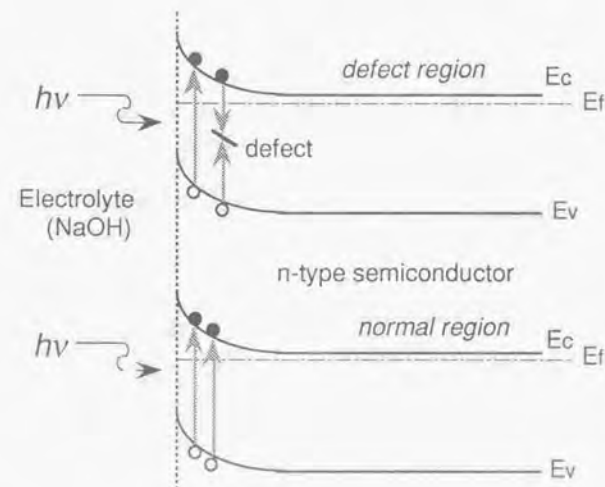


図2.1-8 光照射電界エッチング法の原理説明図

III-V/Siのアンチフェーズドメインの境界 (APD) の観察には化学エッチング技術が用いられている。本研究ではSi上GaP膜のAPDの検知法として光照射電界エッチング法<sup>9)</sup>を適用し、APDが明瞭に検知出来ることをみいだした。この光照射電界エッチング法ではn型半導体に対して、少数キャリア (ホール) の再結合中心として働く欠陥がエッチング後の表面でヒロックとして観測される。これは光照射電界エッチングのエッチング速度が光照射下で誘起された少数キャリアの密度に依存しているためである(図2. 1-8)。図2. 1-9はAPDを含むSi上GaP膜の表面写真(a)、 $\text{HNO}_3$ +HF水溶液による化学エッチング表面写真(b)とNaOH水溶液を用いた光照射電界エッチングの表面写真(c)を示



図2.1-9 APDを含むSi基板上GaP膜の(a)表面、(b) $\text{HNO}_3$ +HFによるエッチング面、(c)NaOHによる光照射電界エッチング面。マーカーは10 $\mu\text{m}$ に対応。



したものである。(001)面のGaP膜を $\text{HNO}_3$ +HF水溶液により化学エッチングした場合、 $\langle 110 \rangle$ 方向に延びたエッチピットが形成されるため結晶軸の方向が判別できる。図2、1-9(b)のエッチング面には90度ピットの長手方向の異なる領域が混在していることがわかる。同様のエッチングパターンはAPDを含むSi基板上GaAs、<sup>9)</sup> InP<sup>9)</sup>においても見られており、APDの検証用に用いられている。図2、1-9(c)に示すSi上GaP膜の光照射電界エッチング後の表面にはAPDが明瞭に観測される。これは同エッチング法の感度、分解能の良さを示している。さらに同エッチング法では電荷量によるエッチング深さの制御性にも優れている。以後APDの観測には同エッチング法を用いた。

次にAPD発生と抑制について述べる。エピ膜中のAPD発生形態はSi基板の面方位、化学処理条件、加熱処理条件に依存していることがわかった。図2、1-10にSi基板の面方位、化学処理、加熱処理の異なる条件において成長したSi基板上GaP膜の光照射電界エッチング処理後の表面写真を示したものである。この図に従い、処理条件、基板面方位の効果について述べる。

(a)図、(b)図の比較から化学処理の効果を調べることができる。(a),(b)の条件は以下の通りである。

(a)面方位(001)Si基板 (以後ジャスト基板と言う)

最終化学処理: 5% HF

基板加熱処理: 加熱温度=970°C

(b)Siジャスト基板

最終化学処理:  $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$

基板加熱処理: 加熱温度=970°C

これら2つの膜の処理条件の違いは最終化学処理条件だけであるが、(a)よりも(b)の方がAPDが減少しており、基板セット前のSi表面の状態は $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$ による酸化状態のほうが5% HFによる酸化膜除去状態よりもAPD発生抑制に有効であることがわかる。この結果はAPD発生には、大気中で吸着するSi表面の汚染物が原因の一つと結論され、その除去法として基板加熱処理前に表面を酸化膜により保護しておくことが有効であるがわかる。

(b)図、(c)図の比較はAPD発生に対するSi基板の基板面方位の影響が調べられる。(c)図のGaP膜は面方位(001)から $[110]$ 方向に4°傾いている。(以後オフと言う) Si基板上に他の条件は(b)図の膜と同一にしたものである。(b)図のSiジャスト基板上ではこの条件でAPDがまだ発生しているのに対して、(c)図のSiオフ基板上ではAPDが完全に消滅していた。この結果はSi上GaAsで検討されている結果と一致している。Siジャスト基板上でも基板加熱処理温度を1000°Cまで上げるとシングルドメインのGaP膜を成長することができ

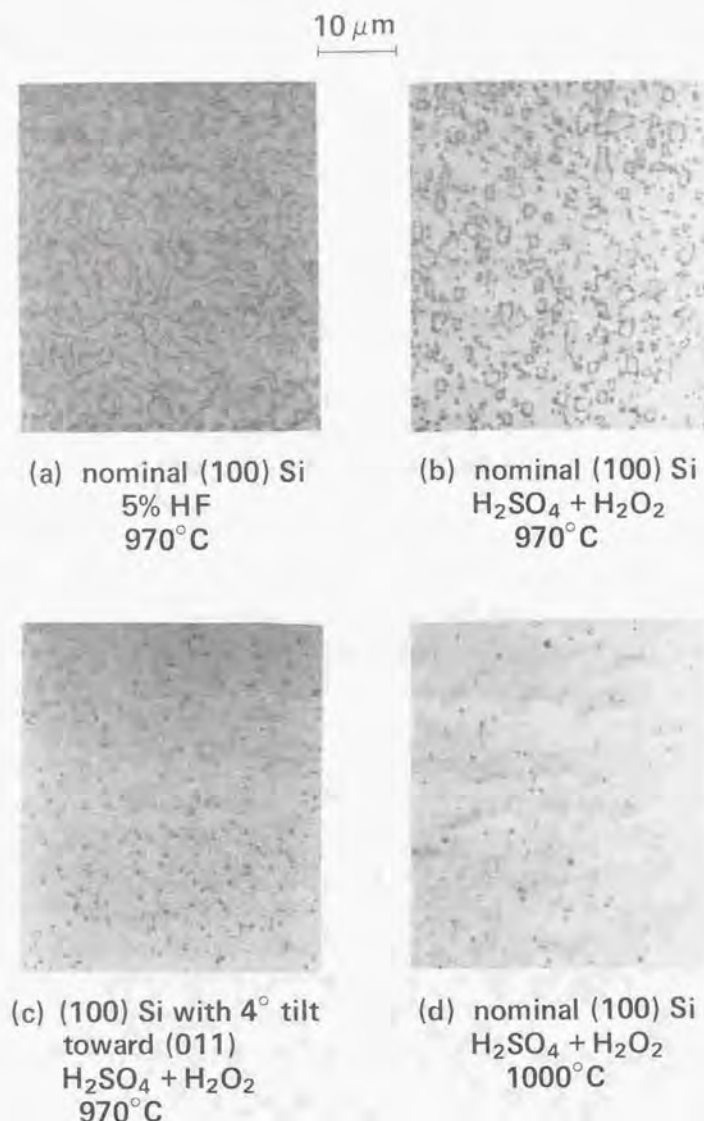
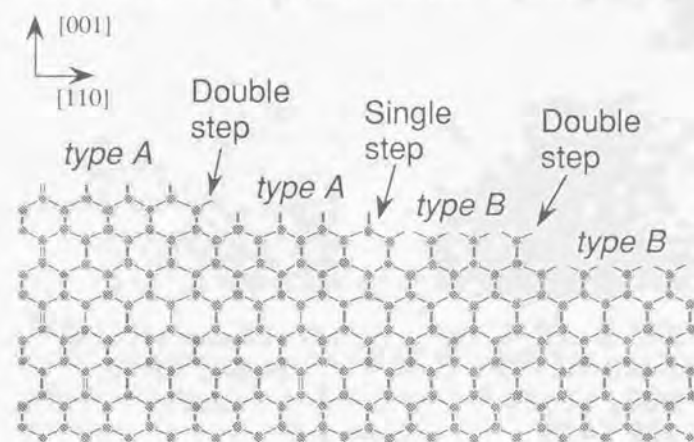


図2.1-10 Si基板の面方位、化学処理、加熱処理の異なる条件において成長した、Si基板上GaP膜の光照射電界エッチング面

る。図2. 1-10(d)は基板加熱処理温度を1000℃としSiジャスト基板上に成長したGaP膜であるが、APDは完全に消滅している。本研究で初めて明らかになった基板面方位によるAPDフリー化の基板加熱処理条件の違いは、基板加熱処理下でのSi表面の再配列の形態の差によるものと考えられる。Chadiは、Si(001)表面のシングルステップ状態とダブルステップ状態の生成エネルギーの計算を試み、以下のような結論を導いている。隣接するテラスでのSi表面原子のダングリングボンドのダイマーの相互作用により、その間のステップがシングルステップとなり、ダイマーが直交した状態をとるよりも、その間のステップがダブルステップとなり、さらにダイマーがすべてステップエッジに並行な状態をとるほうが安定であることを示している。<sup>10)</sup> 図2. 1-11はこの状況を示したものである。(タイプA:ダイマーがステップエッジと並行、タイプB:ダイマーがステップエッジと直交)<sup>10)</sup> このSi表面のエネルギー安定性は実験的にも、高温下でのSi表面の再配列の観察によって確認されている。<sup>11),12)</sup> Siのジャスト基板とオフ基板の違いとしてよく言われているのは表面ステップの密度であり、オフ基板はジャスト基板より高密度のステップを含んでいることが言われている。このことは、また、ステップとステップの間のテラスのサイズがこれらの基板では異なっており、オフ基板と比較して、ジャスト基板ではテラスのサイズが大きいことが理解される。そこで加熱処理下のSi表面の再配列によるダブルステップ化を仮定した場合、再配列に必要なSi原子の移動距離はテラスサイズ



type A: dimerization direction parallel to the step edge  
type B: dimerization direction normal to the step edge  
図2.1-11 Si基板表面のステップ構造の模式図

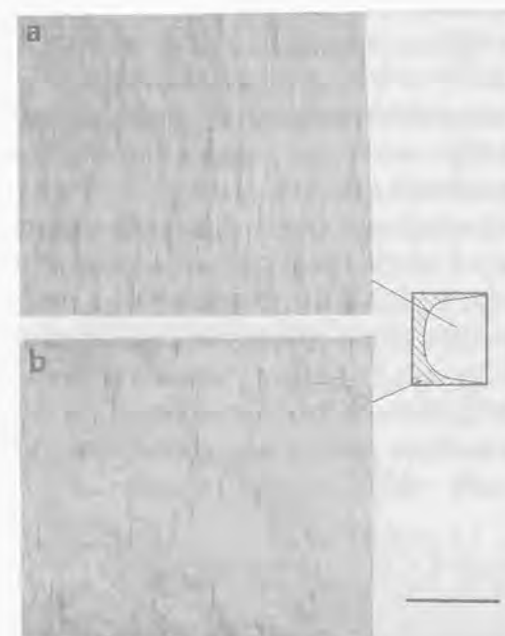


図2.1-12 加熱処理温度:1000℃としたときのSiオフ基板上GaP膜  
マーカーは10μmに対応

の大きなジャスト基板のほうが長く、大きなエネルギーを必要とする。このためジャスト基板のほうが、高い基板加熱処理温度を必要としているものと考えられる。

ところがSiジャスト基板でAPDフリー化が可能となったものと同様の条件でSiオフ基板上にGaPを成長した場合には、図2. 1-12に示すようなマルチドメインの膜が成長していた。この場合には同一基板上にAPDの発生した部分と発生していない部分とが混在し図2. 1-10の場合とは様相が異なっており、これまでのものと別の原因が考えられる。図2. 1-12に示した、APD領域とAPDフリー領域の分布は、OMVPE成長時のガスの流れとは相関がなく、オフ方向に対称に分布していた。これはオフ基板の必要以上の高温加熱処理によるSi表面の再配列による面方位の変化によるものと考えられる。Itohらは球面形状Si基板上GaAs成長におけるAPD発生の分布観察から、[100]方向に傾いた基板上ではその傾斜角によらず、APDフリー化は困難であることを報告してい



る。<sup>13)</sup> この[100]方向に傾斜した基板では、ひとつのテラスが直交する二つの方向のステップエッジに囲まれる状態となるため、Si原子のダイマーが近接したステップエッジに並行になろうとした場合、そのテラス上でAPDsが発生してしまうためである。図2. 1-12のオフ基板上GaPのAPD領域は基板端から広がっており、この領域では基板端から本来のステップと直交するステップが侵入し、面方位の傾斜方向が[100]方向へと変化しているのではないかと考えられる。(図2. 1-13)

図2. 1-10に示したSi基板上GaP膜の光照射電界エッチング表面にはAPDの他に点欠陥も観測されている。この密度は $(5-20) \times 10^6 \text{cm}^{-2}$ であるが、貫通欠陥ではないかと考えられる。これまで述べてきたようにSi基板の化学処理や加熱処理などの前処理はシングルドメインのGaP膜を成長するための重要な要因であることが明らかになった。これらの要因を最適化することによってSiジャスト基板、オフ基板のいずれにおいてもシングルドメインのGaPが得られることがわかった。さらにSiジャスト基板上にシングルドメインGaPを成長させる基板加熱温度はSiオフ基板上で成長させる場合より高くする必要がある。

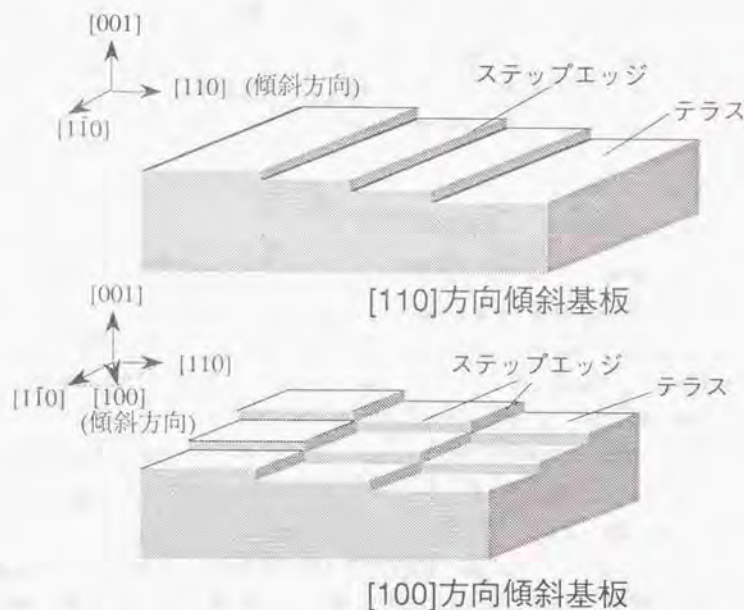


図2.1-13 Si基板表面のオフ方向によるステップ構造の違いの模式図

Si基板面方位依存性があることが明らかになった。

## 2. 1-5. 2 格子不整合系におけるアンチフェーズドメイン抑制

これらGaP膜の成長を通して得られたAPDの抑制法は格子不整合の大きな材料系においても適用可能である。図2. 1-14はSiジャスト基板上に二段階成長法(低温成長温度: 450℃、高温成長温度: 700℃)で成長したGaAs膜の表面写真を示したものである。ここで(a)図は基板加熱処理温度を850℃としたものであり、(b)図は1030℃としたものであるが、(a)で観測されているAPDは(b)では消失しておりシングルドメインのGaAs膜が成長していることが確認できた。同様の結果はさらに格子不整合の大きなSi基板上InP成長においても確認している。これらの結果から、格子不整合はAPD発生に対して影響がないことが結論付けられる。

APD発生の要因としては大気中基板表面付着汚染物、表面再配列を含む、いくつかの要因を考慮する必要があるようである。今後さらにシングルドメイン膜の成長の機構を調べることはSi基板上のIII-V族化合物半導体の成長初期過程を理解する上でも重要である。

## 2. 1-6 まとめ

本研究で用いた横型減圧OMVPE成長装置の概要について述べた。本装置を用いたSi基板上III-V族化合物半導体の二段階成長、シングルドメイン成長の検討を行った。GaP基板上GaP成長と同様の成長条件でSi基板上へ成長した場合、三次元成長性により連続で平

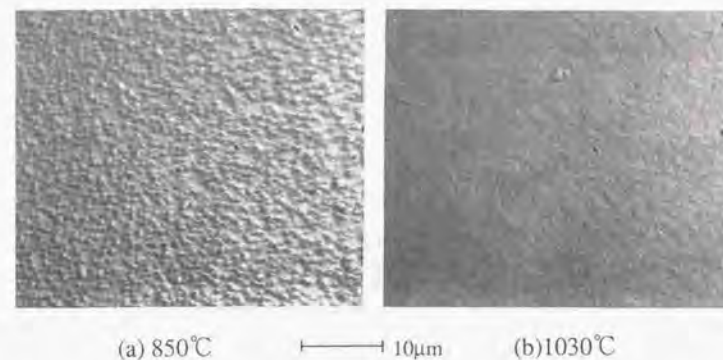


図2.1-14 異なる基板加熱処理温度でのSi基板上GaAs成長膜

滑性の良いGaP膜とはならなかった。成長膜の連続性、平滑性は成長温度と強い相関を持っており成長温度の低温化により膜の連続性、平滑性は良くなる。このことから、二段階成長法による成長の検討を行い、表面平滑性が良く、結晶性の良いGaP膜が再現性良く得られるようになった。

Si基板の前処理とAPD発生との相関について、面方位の異なるSi基板上への成長を通し検討した。基板前処理とは基板セット前の化学処理、成長前の基板加熱処理である。Si基板表面のSi酸化膜による保護が、APD発生抑制に有効であることが明らかになった。Si基板の前処理の最適化により、Siジャスト基板、オフ基板のいずれにおいてもシングルドメインのIII-V族化合物半導体が再現性良く得られることが明らかになった。ただし、Siジャスト基板とオフ基板では基板加熱の処理温度が異なることを明らかにした。さらにSi基板表面のステップ構造のAPD発生への影響について議論した。

光照射電界エッチング法がSi上GaPのAPD、その他の欠陥観察法として有効であることを示した。このエッチング法により得られたSi上GaP膜の転位密度が $(5-20) \times 10^6 \text{cm}^{-2}$ で有ることを示した。

#### 【参考文献】

- 1) 化合物半導体デバイス [II], 今井哲二, 生駒俊明, 佐藤安夫, 藤本正友編
- 2) T. Karoda and M. Kishi, J. Electronic Materials, 9 (1980) 783.
- 3) P.N. Uppal and H. Kroemer, J. Appl. Phys. 58 (1985) 2185.
- 4) S.L. Wright, H. Kroemer and M. Inada, J. Appl. Phys. 55 (1984) 2916.
- 5) M. Akiyama, Y. Kawanada and K. Kaminishi, Japan J. Appl. Phys. 23 (1984) L843.
- 6) M. Kawabe and T. Ueda, Japan. J. Appl. Phys. 25 (1986) L285.
- 7) T. Soga, S. Sakai, M. Takeyasu, M. Umeno and S. Hattori, in: Proc. 12th Intern. Symp. on GaAs and related Compounds, Karuizawa, 1985, Inst. Phys. Conf. Ser. 79, Ed. M. Fujimoto (Inst. Phys., London-Bristol, 1986) p. 133.
- 8) A. Yamamoto, S. Tohno and C. Uemura, J. Electrochem. Soc. 128 (1981) 1095.
- 9) A. Yamamoto, N. Uchida and M. Yamaguchi, Optoelectronics - Devices and Technologies 1 (1986) 41.
- 10) D. J. Chadi, Phys. Rev. Lett. 59 (1987) 1691.
- 11) R. Kaplan, Surface Sci. 93 (1980) 145.
- 12) T. Sakamoto, K. Kawamura and G. Hashiguchi, Appl. Phys. Letters 48 (1986) 1612.
- 13) Y. Itoh, H. Mori and M. Yamaguchi, J. Crystal Growth 103 (1990) 363.



## 第2章 Si基板上III-V族化合物半導体内の残留歪

## 2. 2-1 諸言

Si基板上へのIII-V族化合物半導体の成長におけるいくつかの課題の中で転位密度の低減と同様に残留応力の低減が信頼性の高いデバイスへの応用に必要不可欠な課題である。一般にヘテロエピタキシャル成長系においては二つの歪発生の要因があると言われている。一つは格子不整合であり、もう一つは基板と膜の熱膨張係数の不整合である。この熱膨張係数の不整合に起因した歪は基板の反りや、時として成長膜中へのクラックの発生を引き起こす。またGaAs/Si系レーザにおいて熱応力により急激な劣化がもたらせることが報告されている。<sup>1)</sup> それゆえ歪についての知識は信頼性の高いデバイス応用の可能な膜を実現するための重要な要求である。現在までに、GaAs/Siにおいては約 $2 \times 10^9 \text{ dyn/cm}^2$ の引っ張り歪が存在しており、バンドギャップの変化や価電子帯の縮退解消等の物性変化を引き起こすことが知られている。<sup>2)3)</sup> また最近になり、GaAs/Siの歪に比べInP/Siの歪が一桁程度低いことが発見されている。<sup>4)</sup> ところで、これまでに個々の材料の歪に関しての研究は行われているが、III-V/Si系の歪に関して系統的に研究した例はない。

本研究ではOMVPE法によりSi(001)基板上に成長したGaAs、GaP、InP膜の残留歪について系統的な評価を行った。通常デバイス応用に用いられる数 $\mu\text{m}$ 程度の膜厚において、全ての膜中で引っ張り応力が存在し、熱不整合が主要因であることを明らかにする。さらに降温中に熱歪の緩和過程が存在すること、この緩和による成長膜の結晶不完全性への影響について議論する。

## 2. 2-2 Si基板上III-V族化合物半導体成長法と歪評価法

Si基板上GaAs、GaP、InPの成長はすべてOMVPE法による二段階成長法<sup>5)</sup>により行った。成長に用いたSi基板は厚さ $500 \mu\text{m}$ である。アンチフェーズドメイン (APD) 抑制のため第2編、第1章で述べたとおり、成長前のSi基板の化学処理、加熱処理を行っている。低温成長の温度はGaAs、GaP、InP各々 $450, 450, 400^\circ\text{C}$ とし、約200Å成長した。高温成長の温度は各々 $700, 750, 600^\circ\text{C}$ とし、通常ホモエピタキシャル成長とほぼ同一の値に設定した。

膜中の歪量は基板の反り、X線回折による格子定数、フォトルミネッセンス (PL) のピークシフトの3種の方法で求め、これらの結果の比較を行った。基板の反りの曲率半径は光の干渉によるニュートンリングの観測から求めた。基板の反りの曲率半径から歪量は以下の関係式によって求められる：

$$\frac{l}{R} = \frac{6E_1E_2d_1d_2(d_1+d_2)\epsilon}{(E_1d_1+E_2d_2)(E_1d_1^3+E_2d_2^3)+3E_1E_2d_1d_2(d_1+d_2)^2} \quad (2.2-1)$$

ここでRは曲率半径、 $\epsilon$ は界面方向に平行な歪、Eはヤング率、dは膜厚を表している。また、添え字1は成長膜に対応し、添え字2はSi基板に対応している。この式はFengらにより求められた式の $\Delta\alpha\Delta T$ を $\epsilon$ に置き換えることによって求められる。<sup>9)</sup>

界面に垂直な方向の歪 $\epsilon'$ は二結晶X線回折によりブラッグの反射条件から求めた(004)面の面間隔から求めた。この $\epsilon'$ から界面方向に平行な歪 $\epsilon$ は界面に平行な二軸応力のみ存在する場合成立する次式によって求められる：

$$\epsilon = -2(C_{12}/C_{11})\epsilon' \quad (2.2-2)$$

ここで $C_{ij}$ は弾性スティッフネス定数である。

PL測定はAr<sup>+</sup>レーザ(S145A)を用い、77Kで行った。77Kにおける歪はPLのピークシフトからdeformation-potential-model<sup>17)</sup>により求めた。この計算法では引っ張り応力下でのバンドギャップの変化 $\Delta E$ は次式により与えられる：<sup>8)</sup>

$$\Delta E = [2a(c_{11}-C_{12})/C_{11}+b(C_{11}+2C_{12})/C_{11}]\epsilon \quad (2.2-3)$$

ここで $C_{ij}$ は弾性スティッフネス定数、aはhydrostatic-deformation-potential、bはshear-deformation-potentialである。さらに $\epsilon$ は引っ張りの歪に対して正と定義している。室温における歪は77Kにおける歪から次式のような歪 $\epsilon(T)$ と温度Tの比例関係が成り立つとして求めた：

$$\epsilon(T) = \epsilon_0 - \Delta\alpha(T-T_0) \quad (2.2-4)$$

ここで $\epsilon_0$ は室温における歪、 $T_0$ は室温、 $\Delta\alpha$ は膜と基板の熱膨張係数差である。表2.2-1にIII-V/Si構造のパラメーターをまとめて示す。ここで転位発生の臨界膜厚はPeopleとBeanの式に従い計算した。<sup>9)</sup>

表2.2-1 III-V/Si構造のパラメーター

	GaP/Si	GaAs/Si	InP/Si
成長温度 (°C)	750	700	600
$\Delta\alpha$ ( $10^{-6}K^{-1}$ )	3.6	4.0	2.3
$\Delta T\Delta\alpha$ ( $10^{-3}$ )	2.6	2.7	1.3
格子不整合	3.7	41	81
<室温> ( $10^{-3}$ )			
格子不整合<成長温度> ( $10^{-3}$ )	6.3	44	82
転位発生臨界膜厚 理論値 (Å)	4000	6	3

$\Delta\alpha$ :熱膨張係数差、 $\Delta T$ :成長温度と室温の差

## 2.2-3 Si基板上III-V族化合物半導体内の残留歪

### 2.2-3.1 Si基板上III-V族化合物半導体内の残留歪

図2.2-1は膜成長後の基板の曲率半径Rを膜厚の関数として求めたものである。Sogaら<sup>10)</sup>による二段階成長法による厚さ320 $\mu m$ のSi基板上のGaAsのデータも比較のため示している。測定した全てのGaAs/Si基板はGaAs膜側に凹となるように反っている。これに対してGaP/Si基板ではGaP膜厚が0.7 $\mu m$ 以下の場合GaP膜側に凸となり、GaP膜厚が0.7 $\mu m$ 以上の場合GaP膜側に凹となるような反りの状態になっていた。図2.2-2は基板の曲率半径から求めた界面方向に平行な歪成分を膜厚の関数として示したものである。GaP膜内の歪は膜厚が0.7 $\mu m$ の前後で圧縮から引っ張りに変化していた。これは歪発生の主要因が格子不整合から熱膨張係数の不整合へと変化したためと考えられる。GaAs/Siでは測定した膜厚の範囲でGaPで見られるような変化はみられなかった。これはGaAs/Si系では格子不整合が大きいため転位発生の臨界膜厚が10Å以下と非常に小さいため観測している膜厚の領域ではその影響が現れていないためであると考えられる。同様にInP/Si系の



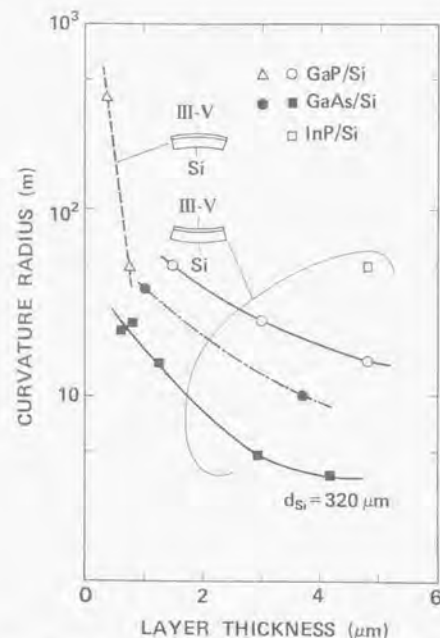


図2.2-1 Si上III-V族半導体成長後の基板の曲率半径の成長膜厚依存性

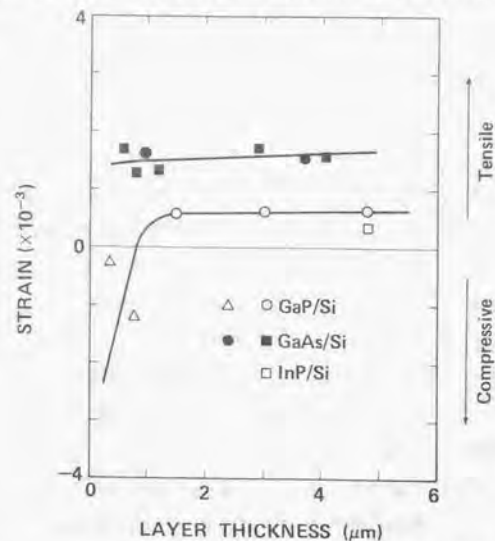


図2.2-2 基板の曲率半径から求めた界面平行方向の歪成分の成長膜厚依存性

残留歪も1~5  $\mu\text{m}$ の範囲で引っ張り歪で膜厚依存性が無いことがX線回折による歪測定で確認している。通常素子応用に用いられる1  $\mu\text{m}$ 以上の膜厚では、GaAs, GaP, InPのいずれにおいても膜厚依存性の無い、 $10^{-4}$ ~ $10^{-3}$ 位の引っ張りの歪が存在しており、その大きさはInP, GaP, GaAsの順に大きくなっていることが明らかになった。

各々の膜の平均的歪の測定は基板の反りから求める方法の他に、X線回折による格子定数の測定、PLのピークシフトの測定からも求た。図2. 2-3はSi基板上GaP膜の(004)面からの二結晶X線回折パターンを示したものである。GaP膜からのブラッグ回折角はSi基板内には歪が存在していないと仮定し、Siのピークからのずれから決定した。

図2. 2-4はOMVPE法により二段階成長法でSi基板上に成長したInP膜とInP基板上に高温成長と同一の成長条件で成長したInP膜の77KにおけるPLスペクトルの比較を行ったものである。測定した波長範囲(850-1000nm)でどちらの膜についても880nm近傍に単一のピークのみ観測された。InP/SiのPLピークはInP/InPのものと比較して6.4meV低エ

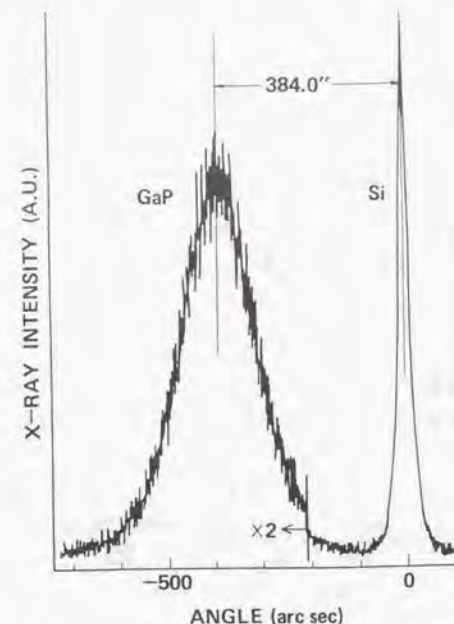


図2.2-3 Si基板上GaP膜の(004)面からの二結晶X線回折パターン

エネルギー側にシフトしていた。このエネルギーシフトが歪によるものと仮定すると、(2, 2-2)式により歪の値が求められる。三つの異なる測定法によるGaP、GaAs、InPの室温における残留歪の測定結果を表2. 2-2にまとめる。測定した膜の膜厚は3.5  $\mu\text{m}$ で基板の反りの測定結果から歪の値が飽和している膜厚領域としている。

3つの異なる測定法の結果は良い一致を示している。表2. 2-2中には $\Delta T \Delta \alpha$ の値も示しているが、これは熱歪の緩和機構がない場合に歪が完全に緩和されている成長温度から室温まで温度が下がった時に生じる歪量に対応する。この値と歪の実測値を比較すると全ての膜において実測値は小さな値となっていた。

次に、この $\Delta T \Delta \alpha$ と歪の実測値の差について議論する。前述したように、ヘテロエピタキシャル系では2つの歪発生の要因がある。1つは格子不整合であり、もう一つは熱膨張の不整合である。Si基板上GaP、GaAs、InPの系ではエピ成長膜の格子定数が基板の格子定数より大きいため格子不整合に起因した歪は圧縮になる。これに対してエピ成長膜の熱膨張係数がSi基板より大きい場合、熱膨張の不整合に起因した歪は引っ張り歪になる。全ての系において膜厚は転位発生の臨界膜厚を越えており膜中には転位が存在して

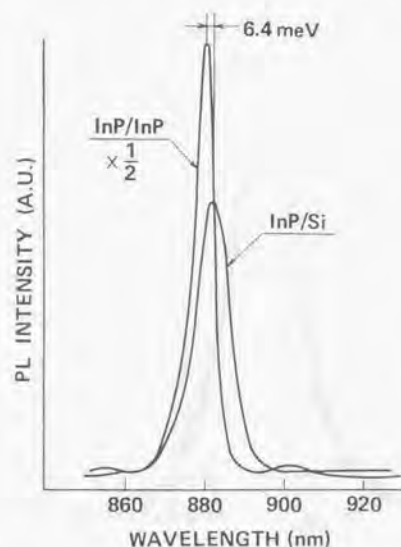


図2.2-4 Si基板上とInP基板上InP膜の77Kのフォトルミネッセンススペクトルの比較

いる。さらには成長温度では転位発生の臨界応力は非常に小さいため成長温度ではほとんどの格子不整合は転位発生によって緩和される。即ち、膜は歪の存在しない状態で成長する。このため、歪は成長温度からの降温時に発生する熱歪がその主要因であると考えるのが妥当である。

表2. 2-2 3つの測定法による残留歪の測定結果の比較  
(膜厚:3.5  $\mu\text{m}$ )

	GaP/Si ( $\times 10^{-3}$ )	GaAs/Si ( $\times 10^{-3}$ )	InP/Si ( $\times 10^{-3}$ )
基板の反り	$0.7 \pm 0.2$	$1.7 \pm 0.2$	$0.4 \pm 0.3$
X線回折	$0.9 \pm 0.3$	$1.6 \pm 0.3$	$0.4 \pm 0.2$
PL測定		$1.3 \pm 0.1$	$0.2 \pm 0.2$
$\Delta T \Delta \alpha$	2.6	2.7	1.3

格子不整合による歪が成長温度において完全に緩和され、降温時に発生する熱歪の緩和機構が無い場合には室温の歪は $\Delta T \Delta \alpha$ に一致するはずである。しかし表2. 2-2に示した通りGaAs/Si、GaP/Si、InP/Siの残留歪の実測値はいずれも $\Delta T \Delta \alpha$ よりも小さい値となっていた。このことは成長温度からの降温時に熱不整合に起因して発生する熱歪の緩和機構が存在していると考えられる。これは転位発生、再配列の臨界応力が成長温度直下では小さいことから十分に推察できる。<sup>11)</sup> さらにはGaAs/Si系でアニールされた膜に見られるクロスハッチ<sup>12)</sup>やアニールしたGaAs/Siの残留歪はas-grownの膜の歪と変化がないこともアニール温度、成長温度近傍で転位の移動、再配列による応力緩和機構が存在していることを示している。

表2. 2-2において3つの系における残留歪と $\Delta T \Delta \alpha$ の比較を行った場合、GaP/Siの差がGaAs/Si、InP/Siの差に比べて大きいことに気が付く。これは成長温度において、格子不整合の一部がGaP/Siのみにおいて格子変形として温存されていることに因ると考えられる。GaAs基板上のInGaAs格子不整合系において、格子不整合はその不整合率によって格子不整合の一部が格子変形として温存されることが報告されている。<sup>13)</sup> 即ち約4%以



上の格子不整合 (GaAs/Si, InP/Siはこの状態に対応する) では格子不整合の殆どが転位の発生により完全に緩和されるが、それ以下の格子不整合では格子変形が起こると言うものである。その割合として0.5%の格子不整合 (GaP/Siではほぼこの状態に対応する) ではその約20%が格子変形として温存されている。GaP/Si系でも格子不整合の20%が格子変形として温存されるとした場合にはこの量は約 $1 \times 10^{-3}$ に対応する。すなわちGaP/Siでは残留歪と $\Delta T \Delta \alpha$ の差の半部分が格子変形によるものであり、残りの半部分が熱歪の緩和によると考えると定量的に一致する。しかし歪のうちの格子不整合に起因したものが格子変形として温存され、熱歪のみ緩和されると考えるのは不自然である。これら不明な点を明らかにするためにはさらに検討を進める必要がある。

これまではSi基板上の化合物半導体内の残留応力について議論してきたが、応力はSi基板内にも存在している。図2.2-5はSi(001)基板上GaP結晶からのラマンスペクトルを示したものである。比較のため同図にはSi、GaPバルク結晶からのスペクトルも示している。光源として5145Åのアルゴンイオンレーザーを用いて後方散乱の配置で測定を行った。後方散乱の配置では、(001)面からは選択則によりLOフォノンのみが観測されるが、Si基板上GaPのLOフォノンの周波数はバルクGaPのLOフォノンと比較して、低周波数側にシ

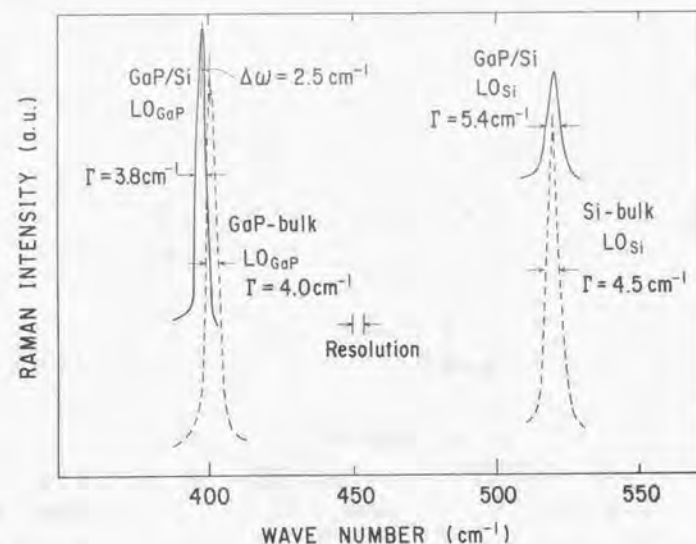


図2.2-5 Si基板上GaP結晶からのラマンスペクトル

フトしている。これはSi基板上GaP結晶中の二軸性引っ張り応力の影響によるものである。これに対してSiのLOフォノンの周波数には両者に際だった差は見られていない。しかしGaP/Si系のSi基板からのフォノンのスペクトルはバルクSiからのスペクトルと比較し、半値幅の広がりが見られる。基板からのフォノンの半値幅が広がっていることは、基板側にも応力が存在していることを表している。GaAs/InGaAsヘテロ系でも同様の基板からのフォノンスペクトルの半値幅の広がりが観測されており、界面付近には大きな応力が存在していることが報告されている。<sup>14)</sup> GaP/Si系でも界面近傍には大きな応力が存在しているものと思われる。このことは今後Si基板上III-V族化合物半導体構造をOEICへ応用した際の、Si電子回路等の特性、信頼性への影響が懸念される。このため、ヘテロ界面付近の応力分布を明らかにすることも今後重要になってくるものと思われる。

## 2. 2-3. 2 熱応力と結晶性との相関

2. 2-3. 1で得られた結果を別の角度から整理したのが図2. 2-6である。この図では各材料の熱膨張係数を横軸に取り、室温での残留歪をプロットしたものである。比較のためにvan-der-Ziel等によるSi基板上GaSbレーザーの発振スペクトル<sup>15)</sup>から求めたGaSb/Siの値も示している。また図中の実線及び点線は成長温度:700℃、600℃とした時

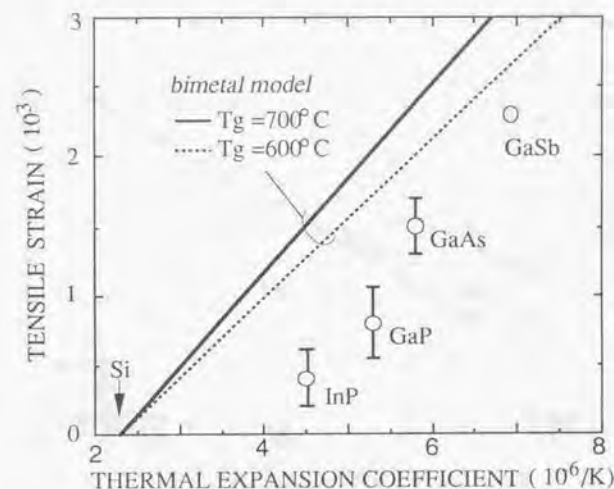


図2.2-6 Si基板上III-V族半導体の室温での残留歪

の $\Delta T \Delta \alpha$ である。この図から歪の実測値は $\Delta T \Delta \alpha$ から系統的にずれていることがわかる。このずれの原因を明らかにするため、残留歪の温度変化について調べた。図2.2-7はSi基板上GaAs膜とGaAsバルク結晶の(004)面のX線回折より求めた格子定数の温度依存性を示したものである。この両者の差がGaAs/Siの歪に対応する。室温で観測される歪は温度の上昇と共に減少し、ほぼ450℃以上ではGaAs/SiとGaAsバルク結晶の格子定数は一致していた。ここで歪の実測値と $\Delta T \Delta \alpha$ の差が格子不整合による圧縮歪によるものであるならば450℃以上では両者の格子定数は逆転するはずであるが、450℃から成長温度に対応する700℃まで両者は一致しており、この間の温度範囲では熱歪の緩和が起こっていることを示していた。降温時の熱歪の発生、緩和過程を模式的に示したのが図2.2-8である。 $\mu\text{m}$ オーダーの膜厚の膜では成長温度において格子不整合に起因した歪は転位の発生により完全に緩和される。この状態で温度が下がった場合、熱膨張の不整合により熱歪が発生する。ところが成長温度直下では転位発生、転位の再配列の臨界応力が小さいため、発生した熱歪は転位の発生により緩和される。更に温度が下がり指数関数的に増加する転位発生の臨界応力が熱応力より大きくなり、熱歪が膜内に発生するようになる。GaAs/Siではこの転位発生の臨界応力と熱応力が一致する温度が約450℃とすることになる。

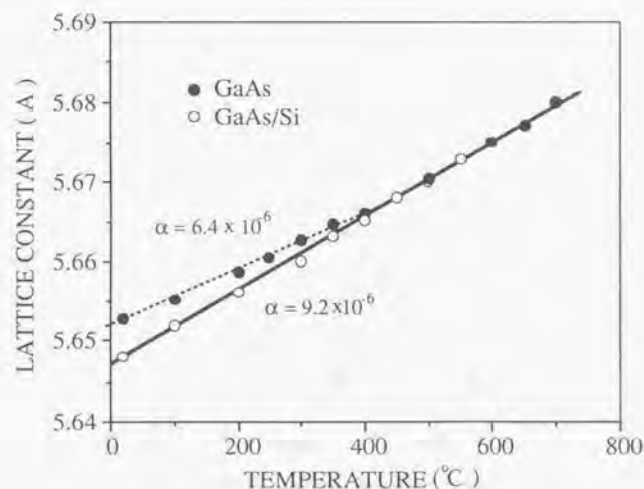


図2.2-7 Si基板上GaAsの格子定数の温度依存性

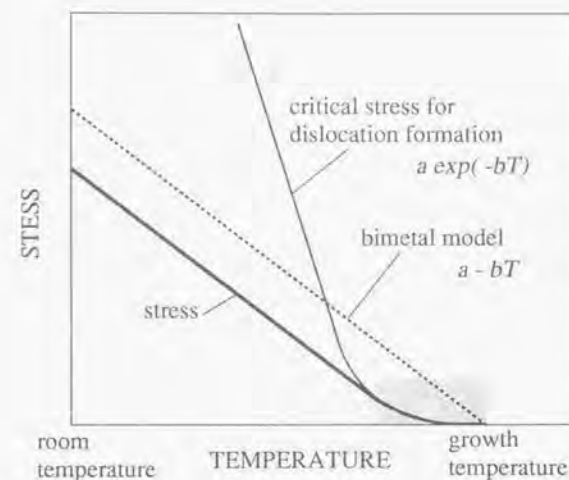


図2.2-8 ヘテロ系での降温時の熱歪の発生、緩和過程の模式図

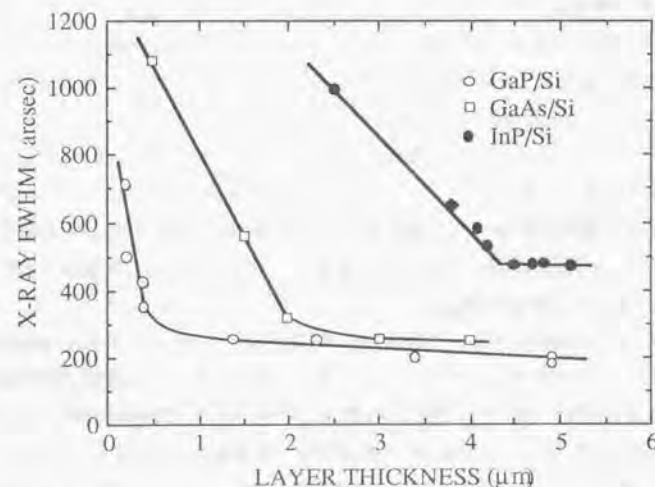


図2.2-9 3つのヘテロ系での二結晶X線半値幅の膜厚依存性の比較



次に、上述の熱歪の緩和過程の結晶性に対する影響について議論する。格子不整合、熱膨張の不整合の異なるGaP/Si、GaAs/Si、InP/Siの結晶性の比較を行うことにより結晶性の不完全性の要因解明につとめた。図2、2-9はこれら3つのヘテロ系におけるAs-grown膜の膜厚とX線半値幅の関係を示したものである。すべての系において、膜厚の増加にともない結晶性の改善する領域と飽和する領域が存在している。GaP/Siでは他の二つと比較して膜厚の薄い領域で急激に改善している。GaP/Siの格子不整合は他の二つと比較して一桁小さいため格子不整合を緩和するための界面の転位密度は一桁小さく、界面から膜方向に貫通して来る転位の密度も一桁小さい。この影響が改善の度合に現れているものと思われる。しかし、飽和値を比較すると不整合率に因らずGaP/SiとGaAs/Siとで約200秒と同程度の値を示していた。この二つの材料系で共通していることは熱膨張係数の不整合が同程度であることであり、熱歪の緩和により発生した転位により両材料系の結晶性が決められていると考えられる。これらに対してInP/Si系は格子不整合が8%とかなり大きい。結晶性の回復する膜厚領域は大きく、飽和したときの半値幅も約500秒と他の二者と比較して大きな値となっていた。

最近、上述の議論を裏付ける結果がTachikawa等によって報告されている。<sup>16)</sup> この報告によるとハイドライドVPE法によるSi基板上GaAs、GaP成長において、成長後成長温度でHClを用いてその場でエッチングを行い、エッチビット密度 (EPD) を求めると $10^6 \text{ cm}^{-2}$ 台であり、この膜を室温まで降温し、さらにEPDを求めると一般に言われているように $10^7 \text{ cm}^{-2}$ 程度であり、この転位は成長温度から室温までの降温時に熱歪を緩和するために発生したものと結論されている。ただしGaAs/Siで成長温度でのEPDが $10^6 \text{ cm}^{-2}$ 台の低転位とするためには (As-grownでは $10^7 \text{ cm}^{-2}$ 台) 数回の熱サイクルアニールを行うことが必要であり、この点には格子不整合の影響が現れていた。この結果と本研究の結果を照らし合わせると熱不整合の緩和の度合いは3つの材料系で同程度であり、GaP/Siの結晶性の不完全性は熱歪の緩和の影響が主要因であり、GaAs/Siの結晶性の不完全性は格子不整合と熱歪の緩和が同程度に影響し、InP/Siでは結晶性の不完全性は格子不整合の緩和が主要因であると結論付けられる。

ここで本研究の結晶性評価は二結晶X線半値幅を用いているため、もう一つの結晶性評価の指標である転位密度との関係について述べる。図2、2-10は3つの材料系における二結晶X線半値幅とEPDとの相関を示したものである。この3つの材料系では格子不整合、熱膨張の不整合の違いに因らず系統的な同一の関係を示していた。次に、この関係について議論する。ヘテロ系における二結晶X線半値幅の広がりにはエピ膜内の格子定数分

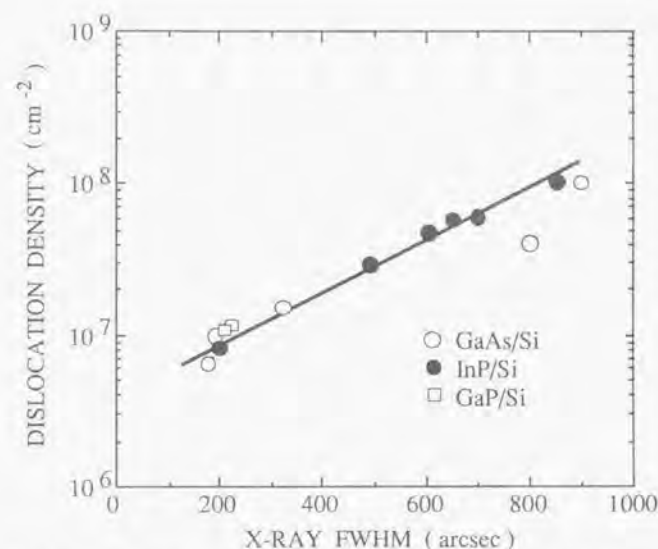


図2.2-10 3つの材料系における二結晶X線半値幅と転位密度の相関

布より格子面の方位分布が支配的であることが報告されている。<sup>17)</sup> Lum等はHirschの報告<sup>18)</sup>をもとに、GaAs/Si系に対して転位密度 $D$ と二結晶X線半値幅 $\beta$ に対して以下のような関係式を導いている：<sup>19)</sup>

$$D = \beta^2 / 9b^2 = 4.1 \times 10^2 \cdot \beta^2 \text{ arcsec} \quad (2.2-5)$$

ここで $b$ は転位のバーガスベクトルの長さである。 $b$ の値は3つの材料系で数%程度でしか違わないため、(2.2-5)はそのままGaP/Si、InP/Si系に適用することが出来る。この式を用いて求められる転位密度は実際に求められるEPDより大きな値になる。例えばX線半値幅500秒の時、転位密度 $D$ は $1 \times 10^8 \text{ cm}^{-2}$ 程度と求められるがEPDは約 $4 \times 10^7 \text{ cm}^{-2}$ である。この不一致は以下に述べる2点に因るものと考えられる。1点目は化学エッチングで求められるEPDは実際の転位密度より少なめに見積もられることである。図2、2-11はGaAs/Si系における溶融KOHでのEPDと、断面および平面透過型電子顕微鏡 (TEM) から求めた転位密度との関係を示したものであるが、EPDはTEMから求めた転位密度の約2/3程度となっており、更にその不一致は転位密度が大きくなるにしたがい大

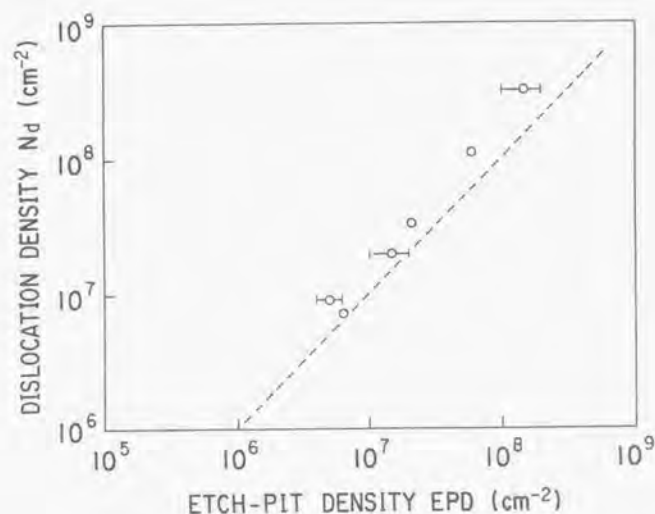


図2.2-11 GaAs/Si系でのエッチピット密度と転位密度の相関

きくなっていた。2点目は膜中には表面でEPDとして観測されない高密度の転位が存在することである。図2.2-12はヘテロエピ膜中の種々の転位を模式的に示したものである。これら転位の内、aおよびbの転位についてはEPDとして観測されるが、X線半値幅のブロード化の要因となっているcおよびdの転位についてはEPDとして観測されない。

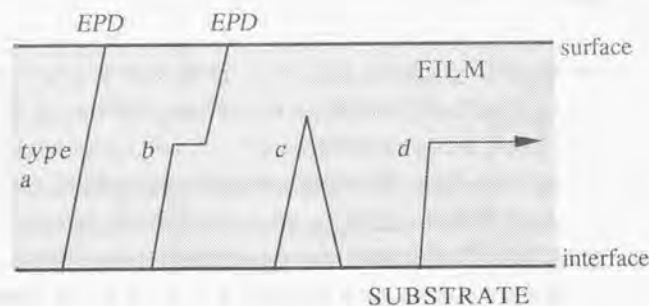


図2.2-12 ヘテロエピ膜中の種々の転位の模式図

これらの考察から二結晶X線半値幅で与えられる結晶の(001)面の分布は膜中の転位がその主要因であることが分かった。さらにヘテロエピ膜中の転位発生の要因として、成長温度から室温までの降温時に発生する熱歪の緩和過程も重要な要因であることが明らかになった。

## 2. 2-4 まとめ

OMVPE成長法によりSi(001)基板上に成長したGaP、GaAs、InPの残留歪について系統的な評価を行った。歪の評価法として3つの異なる方法：基板の反りの曲率半径測定、X線回折による格子定数測定、フォトルミネッセンスのピークシフト測定を行い比較を行った。

GaP/Siにおいては膜厚が約0.7μmで圧縮歪が引張り歪へと変化しており、この間で歪の発生要因が格子不整合から熱膨張の不整合へと変化していることを示していた。GaAs/Si、InP/Siでは膜厚1.5μmで、さらには約1.5μm以上のGaP/Siでは歪の膜厚依存性が認められず、一定で引張り歪であった。3つの系の歪量を比較してみるとInP/Si(4×10⁻⁴)、GaP/Si(8×10⁻⁴)、GaAs/Si(1.5×10⁻³)の順であった。InP/Si系の低残留歪は信頼性の高いSi基板上のデバイス開発において有効である。この引張り歪は熱膨張率の不整合から見積られる値ΔTΔαより全ての系で小さな値を示しており、降温時の熱歪の緩和過程が存在していることを確認した。さらにラマン散乱の測定から、Si基板内にも応力が存在していることを明らかにした。

熱歪緩和の成長膜の結晶不完全性に対する影響について議論した。この熱歪の緩和は少なからぬ影響を及ぼし格子不整合の小さいGaP/Siでは結晶不完全性のほとんどが、GaAs/Siでは格子不整合と同程度の影響が有ることを明らかにした。さらに二結晶X線回折から求められる結晶面方位の分布と転位密度との関係について議論し、分布は膜中の転位が主要因であることを明らかにした。



## 【参考文献】

- 1) J. P. van der Ziel, R. D. Dupuis, R. A. Logan, R. M. Mikulyak and C. J. Pinzone, Appl. Phys. Lett., 51 (1987) 89.
- 2) M. Enatsu, M. Shimizu, T. Mizuno, K. Sugiwaru and T. Sakurai, Jpn. J. Appl. Phys., 26 (1987) L1468.
- 3) C. Jagannath, S. Zemon, P. Norris and B. S. Elman, Appl. Phys. Lett., 51 (1987) 1268.
- 4) A. Yamamoto, N. Uchida and M. Yamaguchi, Optoelectron. Devices and Technol., 1 (1986) 41.
- 5) M. Akiyama, Y. Kawarada and K. Kaminishi, Jpn. J. Appl. Phys., 23 (1984) L843.
- 6) Z. Feng and H. Liu, J. Appl. Phys., 54 (1983) 83.
- 7) F. H. Pollak and M. Cardona, Phys. Rev., 172 (1968) 816.
- 8) H. Asai and K. Oe, J. Appl. Phys., 54 (1983) 2052.
- 9) R. People and J. C. Bean, Appl. Phys. Lett., 47 (1985) 322.
- 10) T. Soga, T. Imori, M. Umeno and S. Hattori, Jpn. J. Appl. Phys., 26 (1987) L536.
- 11) S. Tohno and A. Katsui, in Defect Recognition and Image Processing in III-V Compounds II, edited by E. R. Weber (Elsevier, Amsterdam, 1987) p.87.
- 12) T. Nishioka, Y. Itoh, A. Yamamoto and M. Yamaguchi, Appl. Phys. Lett., 51 (1987) 1928.
- 13) H. Nagai, J. Appl. Phys., 45 (1974) 3789.
- 14) 河東田 隆著、半導体エピタキシー技術 (産業図書 1982)
- 15) J. P. van der Ziel, R. J. Malik, J. F. Walker and R. M. Mikulyak, Appl. Phys. Lett., 48 (1986) 454.
- 16) M. Tachikawa and H. Mori, Appl. Phys. Lett., 56 (1990) 2225.
- 17) 伊藤進夫、岡本啓一、応用物理学結晶工学分科会第4回結晶工学シンポジウム、1987年7月17日 P.59
- 18) R. M. Lum, J. K. Klingert, B. A. Davidson and M. G. Lamont, Appl. Phys. Lett., 51 (1987) 36.
- 19) P. B. Hirsch, in Progress in Metal Physics, edited by B. Chalmers and R. King (Pergamon, New York, 1956), Chap.6.

## 第3章 Si基板上GaAs結晶の高品質化

## 2. 3-1 諸言

III-V族化合物半導体の中で最も実用例の多い材料系としてGaAsが挙げられる。この材料を実用レベルの品質でSi基板上に実現することが出来ればSiLSIとの融合によりさらなる高機能化が図れるものと期待され、最も精力的に検討が進められている。しかし現状では格子不整合、熱不整合により実用レベルの品質のものは得られておらず、転位密度；約 $10^6\text{cm}^{-2}$ の壁に阻まれている状態である。今後、転位密度低減法の開拓のためには、従来の低減法のメカニズムを明かにし、その根底にあるフィジックスを解明することが重要であろう。この章ではSi基板上GaAs結晶での低転位密度化の開発、及びメカニズム解明について述べる。

Si基板上GaAs結晶の転位低減法として熱サイクルアニール、歪超格子導入を試みた。この熱サイクルアニールの転位低減効果は、アニール時の転位の合体等の反応過程のGaAs膜中の応力による促進に依ることを明らかにする。また歪超格子導入による転位低減効果に関しては歪超格子導入による系全体の応力分布を求め、転位に作用する力により、統一的な解釈を試みる。これらの知見をもとに熱サイクルアニール条件、歪超格子構造の最適化を行い、約 $1\text{--}2 \times 10^6\text{cm}^{-2}$ の低転位GaAs膜を実現できることを示す。

## 2. 3-2 熱処理によるGaAs/Siの転位低減効果

Si基板上GaAs成長において転位密度低減法として熱処理が用いられており、その効果が認められている。<sup>14,2)</sup>しかしこの熱処理の転位低減効果のメカニズムは必ずしも明らかではなく、今後の転位低減策の開発のためにもその解明は重要である。本節では熱サイクル成長法により転位密度 $2\text{--}3 \times 10^6\text{cm}^{-2}$ のGaAs/Si膜が再現性良く得られることを示し、その効果を熱応力下での転位の消滅、合体によるとする単純なモデルにより解析を試みた。

はじめに図2. 3-1に従い、熱サイクル成長法を含むOMVPE法によるSi基板上GaAs成長について述べる。二段階成長によりSi基板上に $2\mu\text{m}$ 厚GaAsを成長した後、以下に示す手順により熱サイクル成長を行った。(1)成長を中断し基板温度を室温近傍まで降温する。(2)基板を $\text{AsH}_3$ 雰囲気中で $700\text{--}900^\circ\text{C}$ まで昇温し1-15分間アニールを行う。(3)基板温度を $700^\circ\text{C}$ まで下げて、再度成長を行う。この(1)-(3)の工程を1-13回繰り返し、成長の一工程とする。この様にして得られるGaAs膜の厚さは $3.5\text{--}4\mu\text{m}$ に固定している。

次に解析に用いたモデルについて説明する。GaAs/Siの断面TEM像観察<sup>2)</sup>ではAs-grown



図2.3-1 熱サイクル成長法の説明図

膜では主に60度転位が観測され、アニールした膜では刃状転位が主に観測される。さらにアニールした膜では転位の合体や再発生などの転位の相互作用が認められる。これらの転位の反応と熱アニールによるエッジ、界面への転位の反れによる消滅を考慮した転位の反応は以下のようになる：



ここでDとD<sub>2</sub>はそれぞれ転位密度、結合した転位密度を表し、K<sub>1</sub>とK<sub>2</sub>はそれぞれの反応係数を表す。

これらをもとに転位密度に対し次のような反応方程式がたてられる：

$$dD/dt = -K_1 D - K_2 D^2 \quad (2.3-3)$$

$$dD_2/dt = K_2 D^2/2 \quad (2.3-4)$$

2.3-3式は転位のエッジや界面への転位の反れ、転位の合体により消滅する反応を表し、2.3-4式は転位の合体により新たな転位が発生している反応を表している。境界条件としてt=0の時D=D<sub>0</sub>, D<sub>2</sub>=0とすると以下のような解が求められる：

$$D = 1 / (1/D_0^2 + K_2/K_1) \exp(K_1 t) - K_2/K_1 \quad (2.3-5)$$

$$D_2 = (D_0^2 K_2/K_1) (1 - \exp(-2K_1 t)) \quad (2.3-6)$$

この解析では反応定数K<sub>1</sub>, K<sub>2</sub>は転位の移動速度に比例すると仮定し、応力σ下でのGaAsバルク結晶中のβ転位の以下に示す移動速度Vを用いた：<sup>4)</sup>

$$V = 9.86 \times 10^{-6} \sigma^{1/2} \exp(-1.35 \text{ eV}/kT) \text{ (cm/s)} \quad (2.3-7)$$

$$K_1 = V/h = aV \quad (2.3-8)$$

$$K_2/K_1 = \text{const} = b \quad (2.3-9)$$

ここでhは転位の反応までの移動距離を表し、a,bは実験から求められる定数である。α転位に関してもその移動速度の応力依存性、温度依存性については概ね同様と考えてもよい。<sup>4)</sup>

図2.3-2は熱サイクル成長法によるGaAs/Si膜中のEPDの変化の800℃アニール時間、アニール回数依存性を総アニール時間t<sub>a</sub>を横軸として示したものである。この図からアニール時間よりもアニール回数の方が転位低減に重要であることがわかる。この結果はアニールにより生じた応力の緩和過程の存在を示唆している。熱アニール時に発生した熱応力の作用により転位が再配列し、その再配列により熱応力が緩和されるものと考えられる。アニールにより生じる応力の緩和を以下に示すような時間依存性を仮定する：

$$\sigma = \sigma_0 \exp(-t/\tau) \quad (2.3-10)$$

この時の転位密度の熱サイクルアニール依存性の計算結果は図2.3-2の実線のようにになる。この時のパラメータの値はa:3.1cm<sup>-1</sup>, b:1.32×10<sup>9</sup>, σ<sub>0</sub>:3×10<sup>7</sup>dyn/cm<sup>2</sup>, τ:50secである。計算結果と実験的に求めたEPDはよい一致を示していた。以下の計算ではこれらのパラメータの値を用いた。



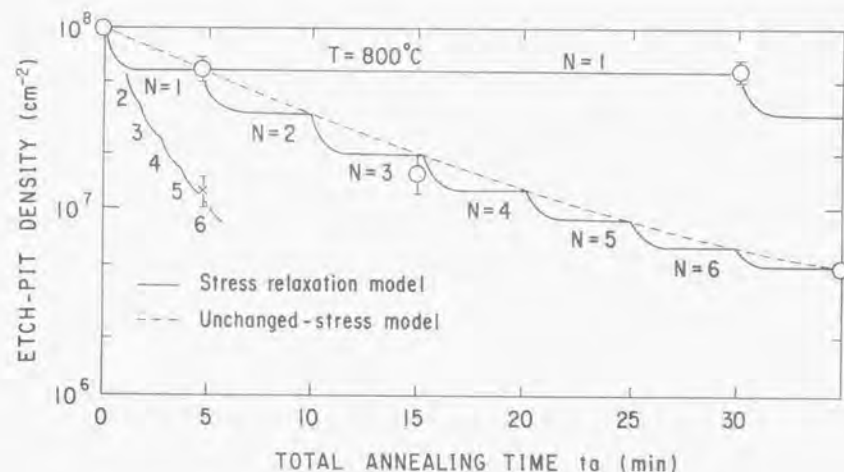


図2.3-2 熱サイクル成長法によるGaAs/Si膜中のEPDの変化

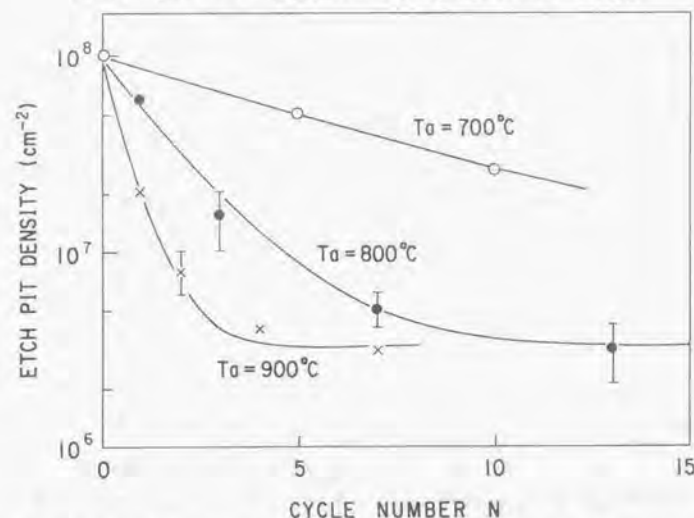


図2.3-3 熱サイクル成長法のEPD低減効果のアニール温度、サイクル回数依存性の計算結果と実験結果の比較

図2. 3-3は熱サイクル成長法のEPD低減効果のアニール温度、サイクル回数依存性の計算と実験結果の比較を行ったものである。サイクル数の小さい場合消滅過程が支配的となり転位密度は急激に減少する、これに対してサイクル数が増えると、転位の合体による新たな転位発生が支配的になり転位密度はサイクル数に対して飽和する傾向を示していた。図2. 3-3に示されるようにSi基板上に熱サイクル成長法により転位密度  $2-3 \times 10^6 \text{ cm}^{-2}$  の低転位GaAs膜を成長することができた。

図2. 3-4はEPD低減効果のアニール温度依存性について実験結果と計算結果の比較をおこなったものである。両者は良い一致を示しており転位密度の低減効果の温度依存性は(2. 3-7)式で表される転位の移動速度を反映したものとする考え方を支持していた。計算結果から成長温度以上でのアニール温度で大きな転位低減効果が認められるが、成長温度以下のアニール温度でも若干の効果があるという結果が得られた。

図2. 3-5はGaAs/Si系における熱サイクルアニール前後のEPDの相関を示したものである。この図からEPDの初期値の小さいものほど熱サイクルアニールによる転位低減効果が大きいことがわかる。これは転位密度の大きいGaAs膜では転位密度の小さいものと

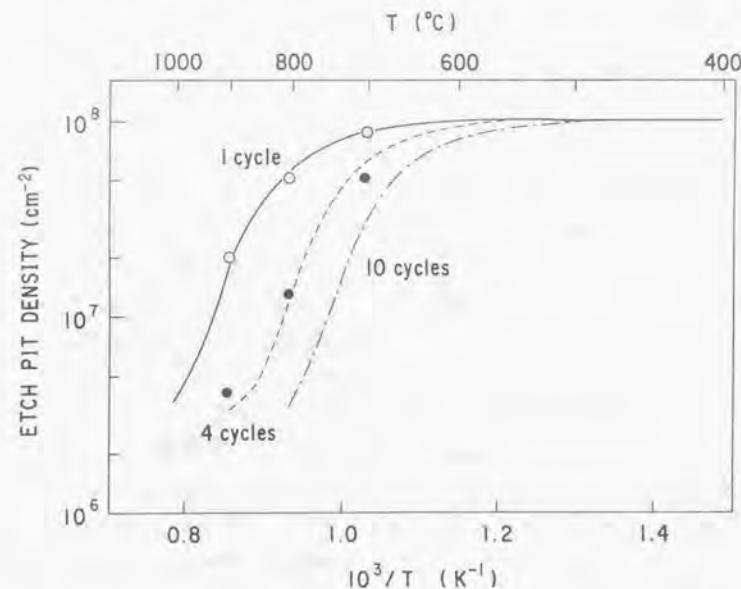


図2.3-4 EPD低減効果のアニール温度依存性についての計算と実験の比較

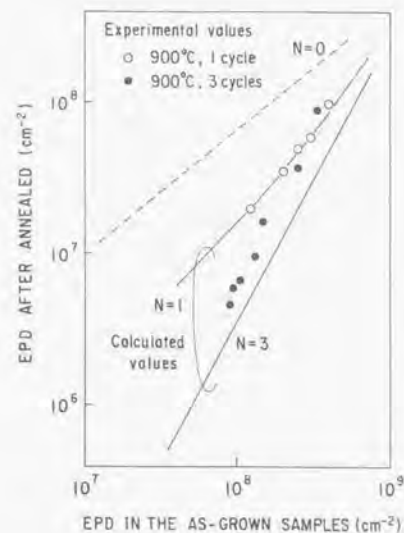


図2.3-5 GaAs/Siにおける熱サイクルアニール前後のEPDの相関

比較して(2.3-2)式で表される転位の合体による新たな転位の発生反応が支配的であるためである。

これまで述べたように熱サイクル成長法によるGaAs/Siの転位低減法の開発に努め、簡単なモデルによる解析を行った。解析に用いたモデルでは転位の高温時の、熱応力下での転位の移動による転位の消滅、合体を考慮した。検討により転位密度 $2\sim 3 \times 10^6 \text{ cm}^{-2}$ のGaAs/Siを実現すると共に、熱サイクルアニール法の転位低減効果を明らかにした。

### 2.3-3 歪超格子導入によるGaAs/Siの転位低減効果

GaAs/Siの貫通転位低減法としてもう一つ効果が認められているものとして歪超格子(SLS)導入がある。<sup>9)</sup> これまで検討されてきたSLSの材料としては、InGaAs/GaAs、InGaAs/GaAsPなどいくつかの材料系が用いられてきている。これらSLSの転位密度低減効果はInGaAs/GaAs、InGaAs/GaAsPに関しては、SLS界面に蓄積された格子歪による貫通転位の湾曲に因るものと考えられていた。<sup>9)</sup> しかしその後、格子不整合の小さなAlGaAs/

GaAs系においても転位密度低減効果があることが指摘され、<sup>7)</sup> この系では歪以外の効果により、転位のブロックが起きているのではないかと考えられてきている。このような状況のもと、これまで検討されてきたいくつかの材料系での転位低減効果のSLS構造依存性から、転位低減メカニズムを定量的に明らかにすることはSLS導入による転位低減効果の限界、さらなる転位低減法の開発のため必要である。SLS導入の検討ではこれまでInGaAs/GaAs、AlGaAs/GaAsなどいくつかの材料系で行われてきているが、これらの材料系の違いによらず、SLSの効果を定量的に解析できることは重要である。本研究ではSLS導入による転位密度低減効果のSLS構造依存性を実験的に求め、熱サイクル成長法の併用により転位密度 $1\sim 2 \times 10^6 \text{ cm}^{-2}$ のGaAs/Siを実現するとともに、SLSを導入したときの系全体の応力分布を多層構造の応力計算のプログラムを作成し、SLS導入の効果を転位に作用する力に着目して解析し、メカニズムの解明を試みた。

はじめに2.3-2で述べた熱サイクル成長法により $1.5\sim 2 \mu\text{m}$ 厚のGaAs/Siを成長する。この時のEPDはほぼ $1.5\sim 2.5 \times 10^7 \text{ cm}^{-2}$ であるが、熱サイクル成長法により初期転位密度としてこの程度まで低減することがSLS導入により $10^6 \text{ cm}^{-2}$ 台の低転位のGaAs/Siを実現する上で必要である。その後 $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}/\text{GaAs}$ 、 $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$  SLSを成長しさらにGaAs層を成長する。SLSの層数は5-10層、個々の層厚は50-400Åとしており、GaAs層とSLSを含めた全体の膜厚として、 $3.5\sim 4 \mu\text{m}$ になるようにしている。図2.3-6に本実験の構成層の概略図を示す。

多層構造の応力分布の計算はFengとLiuの報告<sup>6)</sup>にもとずいて行っている。計算法の

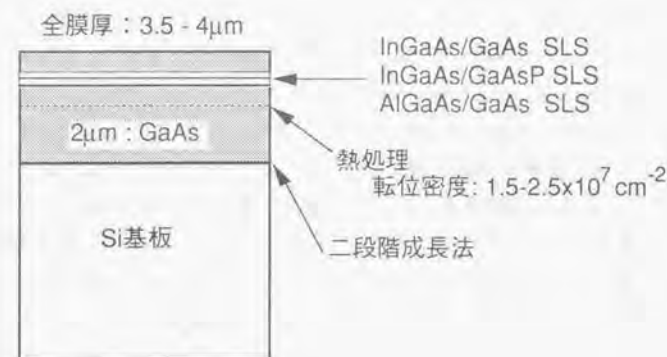


図2.3-6 GaAs/Si成長における歪超格子導入の実験法



説明は付録Aに示している。転位に作用する全力Fは次式により与えられる:

$$F = \sum_i P_i b \quad (2.3-11)$$

ここで $h_i$ はi層の層厚、 $P_i$ はi層の平均応力、 $b$ は転位のすべりの距離を表している。

図2.3-7はGaAs/Si成長において熱サイクル成長後に $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}/\text{GaAs}$ 、 $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}\text{SLS}$ を導入することによるEPDの変化をSLSのそれぞれの層の層厚の関数として示したものである。同図には $\text{Al}_{0.6}\text{Ga}_{0.4}\text{As}/\text{GaAs}$ 超格子導入による転位低減の報告例<sup>7)</sup>も比較のため示している。熱サイクル成長法と $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}/\text{GaAsSLS}$ の導入によりEPDが $(1-2) \times 10^6 \text{cm}^{-2}$ の高品質のGaAs膜が実現可能である。いずれの系でも層厚の増加にともない転位密度の低減効果が大きくなっている。ただしおおよそSLSの歪層の層厚が転位発生の臨界膜厚以上では逆に膜厚の増加にともない転位密度が増加するような傾向が見られていた。

図2.3-8は(2.3-11)式を用いて計算したSLSの転位に作用する全力を横軸にしてSLSの転位低減効果を示したものである。縦軸は熱サイクルアニール法のみ用いて成長したGaAs/Siの転位密度に対してSLSを導入した場合の転位密度の比を取ったものである。これら3つの超格子系においてInGaAs/GaAs、AlGaAs/GaAs系では同一の依存性を示していた。AlGaAs/GaAs超格子は比較的格子不整合が小さいために転位低減効果としてSLS内応力ではなく、他の効果によるものではないかと指摘されているが、本研究により応力計算をしてみるとAlGaAs/GaAs系においても転位に作用する全力としてはInGaAs/GaAsと同程度のものとなっていることが明らかになり、AlGaAs/GaAs系超格子の転位低減効果はInGaAs/GaAs系と同様に歪による転位への応力作用によるものと結論される。ただし、AlGaAs/GaAs系では歪量が小さいため十分な力を得るためにはInGaAs/GaAs系と比較して層厚を厚くすることが必要であった。これらのSLS系での転位低減効果の現れる力は約 $5 \times 10^3 \text{dyne}$ でありSLS内に転位の発生するときの臨界力は約 $5 \times 10^3 \text{dyne}$ であった。これらの系に対してInGaAs/GaAsP系SLSでは転位に作用する全力が約 $2 \times 10^4 \text{dyne}$ でSLS内に転位の発生する臨界エネルギーに達してしまう。これはSLS内のInGaAs層、GaAsP層では逆方向の応力が働いており、SLS内の歪エネルギーは大きいためであり、転位に作用する全力を求めるときにはこの両者が打ち消すかたちになっているためである。図2.3-8において転位低減効果のSLS内の力依存性の勾配がInGaAs/GaAsP系でInGaAs/GaAs、AlGaAs/GaAs系より急であるのはSLS内に両成分の応力を含んでいるためであると考えられ

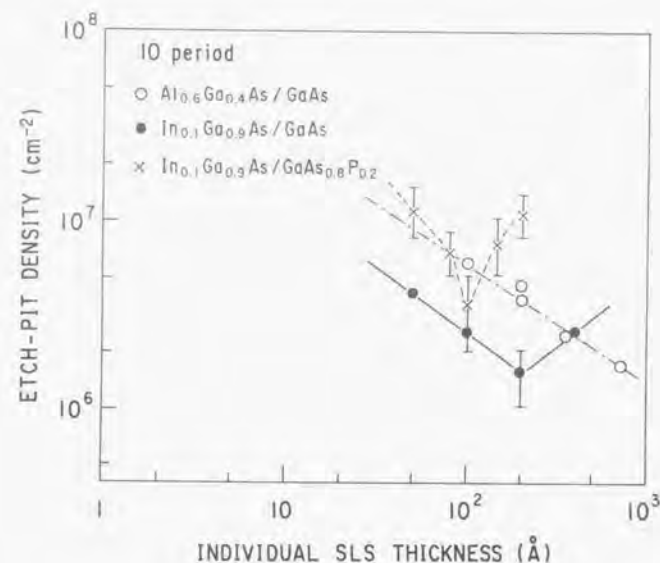


図2.3-7 GaAs/Si成長における歪超格子導入によるEPDの変化

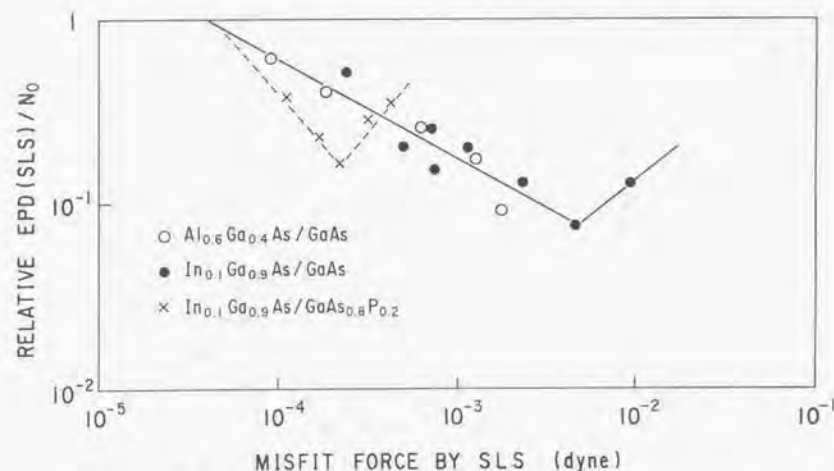


図2.3-8 GaAs/Siにおける歪超格子の転位に作用する全力の関数としての転位低減効果

る。しかし全体の転位低減効果としてはInGaAs/GaAs、AlGaAs/GaAs系より小さく後者のように一方の応力成分のみ含むようにしたSLS構成の方が転位低減効果に有利であることが明らかになった。この系においても効果の現れる力は他の2系と同様に約 $5 \times 10^3$  dyneであった。

図2. 3-9はSLSの転位低減効果の現れる臨界膜厚 $hc_1$ と転位低減効果の最大となる膜厚、すなわちSLS内に転位の発生する臨界膜厚 $hc_2$ の不整合率依存性を示したものである。これらの値は図2. 3-6において求めた転位低減臨界全力( $5 \times 10^3$  dyne)とSLS内の転位発生の臨界力の絶対値の和( $5 \times 10^3$  dyne)から次式を用いて求めた。<sup>9)</sup>

$$F = G(1+\nu)bhc/(1-\nu) \quad (2. 3-12)$$

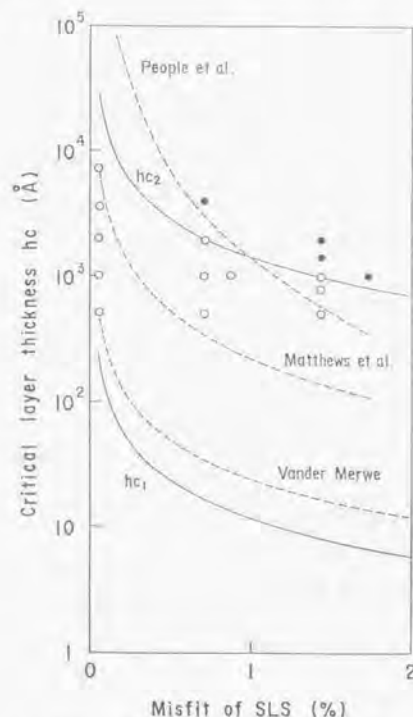


図2.3-9 歪超格子の転位低減効果の現れる臨界膜厚 $hc_1$ と歪超格子内に転位の発生する臨界膜厚 $hc_2$ の不整合率依存性

ここで  $G$  はshear-modulus,  $\nu$  はポアソン比,  $c$  は界面歪の大きさを表す。同図にはVander-Merwe,<sup>9)</sup> MatthewsとBlakeslee,<sup>10)</sup> さらにPeopleとBean<sup>11)</sup>により理論的に求められた転位発生臨界膜厚 $hc_2$ の結果も比較のため示している。いずれの理論的結果と本研究の結果は必ずしも一致していないが、PeopleとBeanの結果に最も近いものであった。SLSの転位密度の低減効果の材料依存性はその歪量により決められ、低減効果は転位に作用する全力により統一的に解釈される。このため歪量に対応した膜厚( $hc_1 < d < hc_2$ )を設定することが必要になる。さらにSLSの転位低減効果の限界は歪エネルギー増加によるSLS内自体への転位の発生により支配されている。

GaAs/SiにおけるSLS導入による転位密度低減効果について最後にまとめる。熱サイクル成長法とInGaAs/GaAsSLS導入により転位密度 $1-2 \times 10^6$  cm<sup>-2</sup>の低転位GaAs/Siが実現できることを示した。SLS導入による転位密度低減効果を転位に作用する歪による全力により統一的に解釈できることを示した。さらに転位低減効果の臨界膜厚、SLS内に転位の発生する臨界膜厚と不整合率の相関を明らかにした。これらの結果はSLS導入による転位密度低減法に対して指針を与えるものである。

最後にGaAs/Siの転位密度低減法の現状について述べる。2. 3-2、2. 3-3においては、各々の低減化法の効果について、解析に重点を置いて述べてきたが、両者の低減法により実現された最低転位密度はほぼ同一で約 $2 \times 10^6$  cm<sup>-2</sup>であった。これらの低減化法の効果としてGaAs/Si界面から発生した貫通転位の抑制効果を念頭に於て議論を進めてきたが、第2編-第2章で述べた熱不整合の影響も考慮する必要がある。すなわち両低減化法において得られた最低転位密度はそれらの効果の限界ではなく熱不整合により成長後に発生したものである可能性がある。<sup>12)</sup> この場合にはさらなる低減化法として熱不整合の影響を抑制することが必要である。最近マイグレーションエンハンスドエピタキシー(MEE)法による低温成長により $10^6$  cm<sup>-2</sup>程度の低転位GaAs/Siの成長が報告されている。<sup>13)</sup> このMEE法では低温成長により熱不整合の影響を抑制した形で低転位を実現している。ただしこの方法では熱処理により転位が増大する等、素子化においてはまだ多くの課題が残っており、今後更に検討が必要である。素子化に十分な高品質のGaAs/Siを実現するためには熱不整合の影響を抑制し、残留応力の低減を図りつつ、如何に素子化の要求を満足して行くかが今後のGaAs/Si成長の重要な課題となるであろう。

## 2. 3-4 まとめ

Si基板上GaAs膜の転位低減化法として熱サイクル成長法、歪超格子導入の検討を行っ



た。この熱サイクル成長法の転位低減効果は、アニール時の転位の合体等の反応過程のGaAs膜中の応力による促進に依ることを明らかにした。また歪超格子導入による転位低減効果に関しては歪超格子導入による系全体の応力分布を求め、転位に作用する力による解釈を試みた。歪超格子による転位低減効果は応力による力が約 $5 \times 10^{-3}$  dyneで現れ、約 $5 \times 10^{-3}$  dyneで歪超格子内に転位が発生することにより効果が制限されていた。これまで歪以外の効果により、転位低減効果があると考えられていたAlGaAs/GaAs系SLSにおいても、系統的な解析から、転位低減効果は歪によるものであることを明らかにした。これらの知見をもとに熱サイクルアニール条件、歪超格子構造の最適化を行い、約 $1-2 \times 10^6 \text{ cm}^{-2}$ の低転位GaAs膜を実現できることを示した。

# 【参考文献】

- 1) J. W. Lee, H. Shichijou, H. L. Tsai and R. J. Matyi, Appl. Phys. Lett., 50 (1987) 31.
- 2) M. Shimizu, K. Sugawara and T. Sakurai, J. Jpn. Ass. Cryst. Growth, 13 (1986) 253.
- 3) R. Fischer, D. Neuman, H. Zabel, H. Morkoc, C. Choi and N. Otsuka, Appl. Phys. Lett., 48 (1986) 1223.
- 4) S. K. Choi, M. Mihara and T. Ninomiya, Jpn. J. Appl. Phys., 16 (1977) 737.
- 5) T. Nishimura, K. Mizuguchi, N. Hayafuji and T. Murotani, Jpn. J. Appl. Phys., 26 (1987) L1141.
- 6) Z. C. Feng and H. D. Liu, J. Appl. Phys., 54 (1983) 83.
- 7) N. Hayafuji, S. Ochi, M. Miyashita, M. Tsugami, T. Murotani and A. Kawagishi, in Proceedings of the 4th International Conference on Metalorganic Vapor Phase Epitaxy, Hakone, Japan, 1988, Paper No. P5-5.
- 8) J. W. Matthew and A. E. Blakeslee, J. Cryst. Growth, 27 (1974) 118.
- 9) J. H. Van der Merwe, J. Appl. Phys., 34 (1962) 123.
- 10) R. People and J. C. Bean, Appl. Phys. Lett., 49 (1986) 229.
- 11) M. Tachikawa and H. Mori, Appl. Phys. Lett., 56 (1990) 2225.
- 12) K. Nozawa and Y. Horikoshi, Jpn. J. Appl. Phys., 30 (1991) L668.

Si基板上III-V族化合物半導体の結晶成長とレーザへの応用に関する研究

第3編 Si基板上InP系結晶のレーザへの応用  
に関する研究



## 第1章 Si基板上InP結晶の高品質化

## 3. 1-1 諸言

InP系結晶は通信用光学素子応用材料としてすでに実用化されており、さらには、超高速電子回路への応用が可能な材料としての素質に恵まれ、近年、盛んに研究、開発が行われている。さらには、OEICの研究も盛んに行われており、Si基板上InP結晶に対する期待も高まりつつある。

Si基板上InP結晶は、Si基板上GaAs結晶に比べ格子不整合率が約8%と2倍大きく、熱的に不安定であるため高品質化が困難である。このような特性を考慮し、主にバッファ層導入による高品質化の検討を行った。バッファ層の格子不整合率、熱膨張係数のInP結晶内残留応力、転位密度に対する効果を明らかにし、GaAsバッファ層、InGaAsP/InP歪超格子導入、さらにはvapor-mixing-epitaxy(VME)法による熱サイクル成長法の適用により低残留応力( $2 \times 10^8 \text{ dyn/cm}^2$ )、低転位密度(約 $10^7 \text{ cm}^{-2}$ )、X線2結晶ロックアップ半値幅、約110秒の高品質InP膜が再現性良く実現出来ることを示す。これらのバッファ層、歪超格子層は素子应用到重要なInP層の表面平坦性の改善効果を持つことも示す。本研究により実現したSi基板上InGaAsP層は $10^7 \text{ cm}^{-2}$ 程度の転位を含んでいるにもかかわらず、InP基板上InGaAsP層と比較して遜色のない光学特性を示していること、これは、VME成長中に形成される転位配列の規則性と関連があることも示す。

## 3. 1-2 Si基板上InP膜の残留応力低減法の開発

Si基板上InP膜内の残留応力はSi基板上GaAs膜内の応力に比べて小さいことは第2編、第2章で示した通りであるが、依然として約 $4 \times 10^8 \text{ dyn/cm}^2$ の残留応力が発生している。<sup>2)</sup>この量は素子の安定性にとり問題となる大きさである。ここでは信頼性の高いレーザを実現するために必要不可欠である、残留応力の低減法に関する検討について述べる。この残留応力の低減化法として本研究ではGaAs,GaPバッファ層導入を検討した。これらの材料の熱膨張係数はInPのものより大きいため、Siとバッファ層間に発生する歪とバッファ層とInP間に発生する歪の方向が逆であるため、これらの相殺により残留応力の低減が期待されるためである。バッファ層の有無による残留応力の変化を求めると共に、バッファ層厚の依存性についても検討する。さらに残留応力についての理論計算との比較により、残留応力低減に必要なバッファ層の条件を明確にする。

第2編、第1章で述べアンチフェーズドメイン抑制のため、成長前処理を施した(001)ジャストSi基板上に直接成長InP、及びGaAs,GaPバッファ層は二段階成長法により成長し

た。直接成長InP、GaAsバッファ層、GaPバッファ層の低温成長温度は各々350、400、450℃とし、高温成長温度は600、700、750℃としている。GaAs、GaPバッファ層上のInP成長は成長温度600℃とした。膜中の歪はX線回折で求めた(004)面の面間隔から求め、歪量から残留応力を求めている。残留応力の理論計算は付録AのFengとLiuの報告<sup>3)</sup>にもとずいた多層構造の応力分布計算において層数3とした場合に対応している。

図3、1-1はGaAsバッファ層、GaPバッファ層を導入したSi基板上InP構造からのX線回折パターンの一例を示したものである。図3、1-1(a)はInP/GaAs/Si構造からのX線回折パターンであるが、それぞれの層の(004)面のピークが観測されている。図3、1-1(b)はInP/GaP/Si構造からのX線回折パターンであるが、GaP(004) $K\alpha_2$ とSi(004) $K\alpha_1$ のピークが重なっているがそれぞれの層からの(004)ピークが観測されている。InP内の歪の界面垂直成分 $\epsilon$ はInP(004) $K\alpha_1$ ピークから求めた。この値から次式に示す関係式から界面方向の二軸性応力 $\sigma$ を求めた：

$$\sigma = -[E/(1-\nu)](2C_{12}/C_{11})\epsilon \quad (3, 1-1)$$

ここでEはヤング率、 $C_{ij}$ は弾性ステップネス定数、 $\nu$ はポアソン比である。

図3、1-2はInP/GaP/Si構造におけるInP膜内の残留応力のGaPバッファ層厚依存性を示したものである。ここでSi基板とInP膜の厚さはそれぞれ500 $\mu\text{m}$ 、3 $\mu\text{m}$ とし、一定にしている。図中黒丸は実験結果を表し、実線は計算結果を表している。同構造においては直接成長InPの場合と同様に引っ張り応力が観測されていた。この構造では明確なバッファ層厚依存性は認められず、直接成長InPの応力( $\sim 4 \times 10^8 \text{dyn/cm}^2$ )より若干大きめの値となっており、残留応力低減効果は認められなかった。図中の計算結果はGaPバッファ層とInP層間の面歪 $f$ をパラメータとして計算しているが、 $f$ の値が $0.1 \times 10^{-3}$ の時に実験結果と計算結果は良い一致を示していた。計算中でSi基板とGaPバッファ層間の面歪 $f$ は $1 \times 10^{-3}$ としたがこの値は実験的に求められている値である。<sup>2)</sup>

図3、1-3はInP/GaAs/Si構造でのInP膜内の残留応力のGaAsバッファ層厚依存性を示したものである。GaAsバッファ層を用いることにより最低残留応力として、直接成長InPの場合より小さい引っ張り応力( $\sim 2 \times 10^8 \text{dyn/cm}^2$ )とすることができた。ただし約0.1 $\mu\text{m}$ と薄いGaAsバッファ層では1 $\mu\text{m}$ 以上のGaAsバッファ層の場合と比べて大きな応力を示していた。この薄いGaAsバッファ層での応力の増加はGaAsバッファ層のcoherencyと関係があるものと思われる。格子不整合系ヘテロエピタキシャル成長においては成長膜の厚さが薄くなればなるほどcoherencyが増加してくることは知られている。しかし、GaAs

バッファ層の薄いときにはX線回折のピークが弱くなるためGaAsバッファ層の応力の状態は確認することはできなかった。1 $\mu\text{m}$ 以上のGaAsバッファ層を導入した場合には

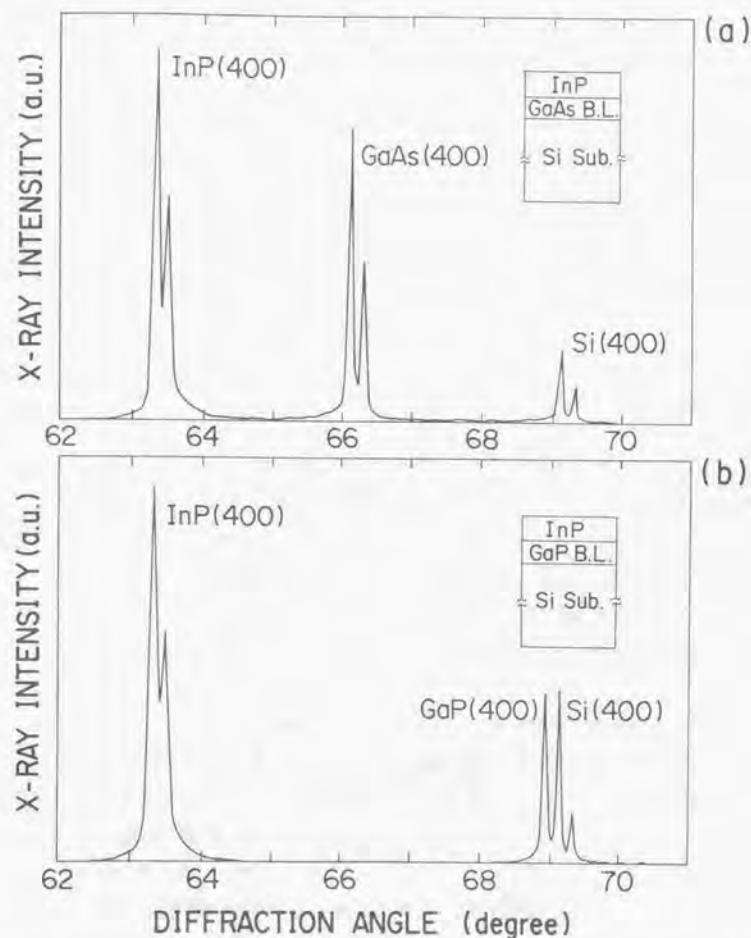


図3.1-1 (a)GaAs、(b)GaPバッファ層を導入したSi基板上InP構造からのX線回折パターンの一例



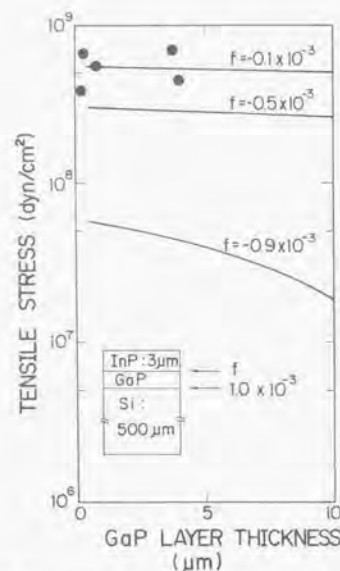


図3.1-2 InP/GaP/Si構造におけるInP膜内の残留応力のGaPバッファ層厚依存性

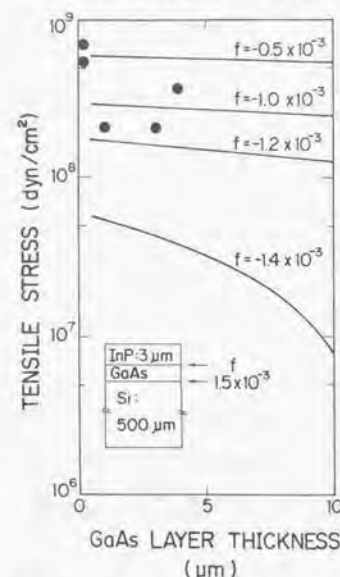


図3.1-3 InP/GaAs/Si構造におけるInP膜内の残留応力のGaAsバッファ層厚依存性

GaAsバッファ層とInP層間の面歪 $f$ を $-1 \times 10^{-3}$ としたとき実験結果と計算結果は良い一致を示した。計算で用いたSi基板とGaAsバッファ層間の面歪 $f$ は $1.5 \times 10^{-3}$ としたが、この値は実験的に求められた値である。<sup>2)</sup>

これらのバッファ層の残留応力低減効果はバッファ層とSi基板界面に発生する引っ張り応力とInP層とバッファ層界面に発生する圧縮応力の相殺によるものと考えられる。図3. 1-4はInP層厚、バッファ層厚がそれぞれ $3 \mu\text{m}$ 、 $1 \mu\text{m}$ のときのInP膜内の応力の相対面歪 $f$ 依存性を示したものである。これらの面歪の要因は主に熱膨張係数の不整合であるが、InP膜内の残留応力は $f$ が $-f$ に近づくときに最小になる。InP/GaAs/Si構造においては $f$ が $1.5 \times 10^{-3}$ と比較的大きいにもかかわらず、 $f$ が $-1 \times 10^{-3}$ と大きいために残留応力の低減効果が認められる。この $f$ の値は熱膨張係数差 $\Delta\alpha$ と成長温度からの降温温度 $\Delta T$ から見積られる値 $\Delta\alpha \Delta T$ とはほぼ一致する。これに対してInP/GaP/Si構造では $f$ の値は $1 \times 10^{-3}$ とInP/GaAs/Si構造に比べて小さい。そこで残留応力低減効果が現れる $f$ の値もInP/GaAs/Si構造に比べて小さくてすむはずである。しかし応力の実験値は $\sim 6 \times 10^8 \text{ dyn/cm}^2$ と直接成長InPの応力に比べて大きくなっている。これは $\Delta\alpha \Delta T$ が $0.5 \times 10^{-3}$ であるのに対して実際の系での $f$ の値は $0.1 \times 10^{-3}$ と小さいためである。

ここまで述べたようにGaAsバッファ層とGaPバッファ層において残留応力低減効果が現れるか否かはバッファ層とInP層の界面に熱膨張の不整合から期待される様に歪が発生するか否かによっている。InP層/GaAsバッファ層界面では期待される熱不整合歪が発生していたのに対して、InP層/GaPバッファ層界面では発生していなかった。この違いはそれぞれの界面の格子不整合によるものではないかと考えられる。InP/GaAs界面の格子不整合は約4%であるのに対して、InP/GaP界面では約8%と2倍程度大きい。格子不整合の大きな系における熱歪の減少は他の系でも観測されている。それはInP/Si（格子不整合：約8%）である。この系でも $\Delta\alpha \Delta T$ が $1.3 \times 10^{-3}$ であるのに対して実際の歪は約 $0.4 \times 10^{-3}$ と小さな値となっている。<sup>3)</sup> これらの結果からバッファ層導入によるSi上InP膜の残留応力の低減を図るためのバッファ層の選定には熱膨張係数のみならず、格子不整合も重要な要因の一つである。

図3. 1-5は直接成長InP及びGaAs、GaPバッファ層導入したInP/Siの残留応力のInP層厚依存性を示したものである。比較のためにGaAs/Si及びGaP/Siの値も同図中に示している。InP膜中の歪は3種の構造のいずれにおいてもInP層厚依存性は認められずほぼ一定であった。この結果は高品質化および素子化に対するInP層厚の制限が歪に関しては存在しないことを示しており、望ましい結果である。

この節ではバッファ層導入によるInP/Siの残留応力の低減法開発について述べた。GaAs

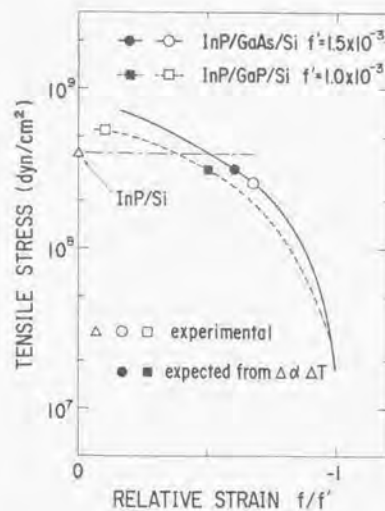


図3.1-4 InP膜内の応力の相対面歪 $f/f'$ 依存性

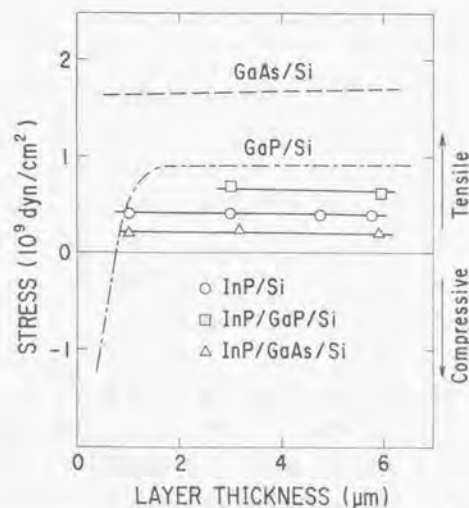


図3.1-5 直接成長InP及びGaAs、GaPバッファ層を導入したSi基板上InP膜のInP層厚依存性

バッファ層導入により約 $2 \times 10^8 \text{ dyn/cm}^2$ の残留応力低減を実現した。このGaAsバッファ層の残留応力低減効果はバッファ層とSi基板界面に発生する引っ張り応力とInP層とバッファ層界面に発生する圧縮応力の相殺によるものである。残留応力低減のためのバッファ層の条件を実験結果と計算結果の比較により明らかにした。

### 3. 1-3 GaAs及びGaPバッファ層導入によるSi基板上InP膜の転位低減法の開発

Si基板上のInP層の大きな特徴の一つは格子不整合が約8%と非常に大きく、高密度の転位が発生することである。このための高品質化法として2段階成長法を用いる場合、低温成長温度が低く、この温度での $\text{PH}_3$ の分解効率が悪い、低温成長時には極端に高い $\text{PH}_3$ 圧が必要であることが言われている。<sup>9)</sup> さらにPの蒸気圧が高いため、高品質化のための熱処理温度を高くすることが出来ない等の問題がある。

これまでの検討結果を踏まえ、本研究ではバッファ層導入によるInP/Siの高品質化の検討を行った。はじめに前節でも述べたGaAs、GaPバッファ層導入の効果について述べる。これらのバッファ層はInP/Siと比較して低温成長温度が高く、 $\text{AsH}_3$ 、 $\text{PH}_3$ 分解効率が高いため、比較的容易に連続性、鏡面性の良い低温成長膜を得ることができ、さらに格子定数がSiとInPの格子定数の間にあるため、InP/Si用バッファ層として適している。GaAsバッファ層を用い、さらに熱サイクル成長法の最適化を行うことにより転位密度 $10^7 \text{ cm}^{-2}$ 以下のInP/Si膜を実現できることを示す。

成長条件は前節で述べた通りである。Si基板上へInPを直接成長した場合、二段階成長法における低温成長の条件は連続な単結晶を得るために300以上の $[\text{V}]/[\text{III}]$ 比を用いることが必要であった。<sup>9)</sup> これに対してGaAs、GaPバッファ層上では通常の単一温度の成長で50程度の比較的低い $[\text{V}]/[\text{III}]$ 比においても鏡面性の優れたInP膜が成長できることが明らかになった。図3. 1-6はGaAsバッファ層を用いたInP/Si膜の表面顕微鏡写真を示したものである。ここではInP膜、GaAsバッファ層の厚さを $3 \mu\text{m}$ 、 $1 \mu\text{m}$ としSi(001)ジャスト基板上に成長したものである。

バッファ層を導入した場合、InP膜の結晶性はバッファ層の結晶性に依存することは明らかである。図3. 1-7はバッファ層上のInP膜の二結晶X線ロッキングカーブの半値幅(FWHM)のバッファ層のFWHM依存性を示したものである。ここでInP層厚は $3 \mu\text{m}$ 、成長温度は $600^\circ\text{C}$ に固定している。バッファ層のFWHMはその層厚やアニール条件により変化する。GaPバッファ層を用いた場合、バッファ層のFWHMが200秒以下の時InP層のFWHMは約700秒となり、直接InPを成長した場合のFWHM(約850秒)より狭くなり結





10  $\mu$ m

図3.1-6 GaAsバッファ層を導入したSi基板上InP膜の表面モフォロジー

品性改善効果が認められる。しかしバッファ層のFWHMが200秒以上の時にはバッファ層のFWHMの増加にともないInP層のFWHMも増加する。これに対してGaAsバッファ層を用いた場合にはFWHMは約500秒程度となり、直接成長InPやGaPバッファ層を用いたInP/Siの場合より低い値を示していた。さらにこのGaAsバッファ層に関し特筆すべき点は

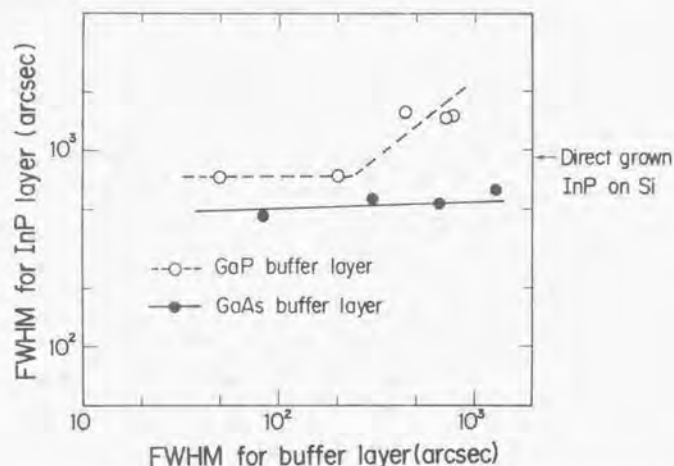
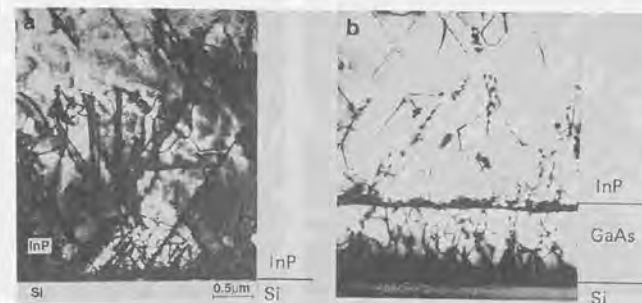


図3.1-7 バッファ層上のInPの二結晶X線ロッキングカーブの半値幅(FWHM)とバッファ層のFWHMの相関

GaAsバッファ層が0.1  $\mu$ mと薄く、FWHMが1000秒以上の時でもInP層結晶性の改善効果が認められることである。GaPバッファ層を用いた場合には400秒以上のFWHMでは結晶性改善効果は認められない。これらバッファ層のInP結晶性改善効果はエッチピット(EPD)による転位密度の評価からも確認できる。InPの層厚、バッファ層の層厚をそれぞれ3  $\mu$ m、1  $\mu$ mとした場合、InP/GaAs/Si構造ではEPDが約 $3 \times 10^7 \text{cm}^{-2}$ でありInP/GaP/Si構造(EPD: $6 \times 10^7 \text{cm}^{-2}$ )、InP/Si構造(EPD: $10 \times 10^7 \text{cm}^{-2}$ )と比較して低減していた。

これらバッファ層のInP層結晶性改善効果はバッファ層によるInP層、Si基板間の8%もの格子不整合の緩和によるものと考えられる。その効果は格子定数がちょうどInPとSiの中間に位置するGaAsバッファ層の方が格子定数がSiの格子定数に近いGaPバッファ層よりも大きいことがわかる。図3. 1-8はGaAsバッファ層による転位密度低減効果を示している断面TEM写真である。図3. 1-8(a)の直接成長InPでは高濃度の転位が観測され、積層欠陥もみられる。これに対してGaAsバッファ層を用いた場合には図3. 1-8(b)に示すように大幅に低減できていることが確認できた。

次に、さらなる高品質化のためにInP/GaAs/Si構造に置けるInP層成長条件の最適化を試みた。前述の通りGaAsバッファ層は鏡面成長における[V]/[III]比の規制を緩和する効果が認められていた。またInP/GaAs/Si構造では50-200の[V]/[III]比に対してInP層中残留応力、転位密度に対する効果は認められなかった。これに対してInPの成長温度はInP層のモフォロジー、結晶性に対して明瞭な影響を与えていた。図3. 1-9はInP層の表面モフォロ



(a)

(b)

図3.1-8 Si基板上InP膜の断面TEM像。(a) 直接成長、(b) GaAsバッファ層導入

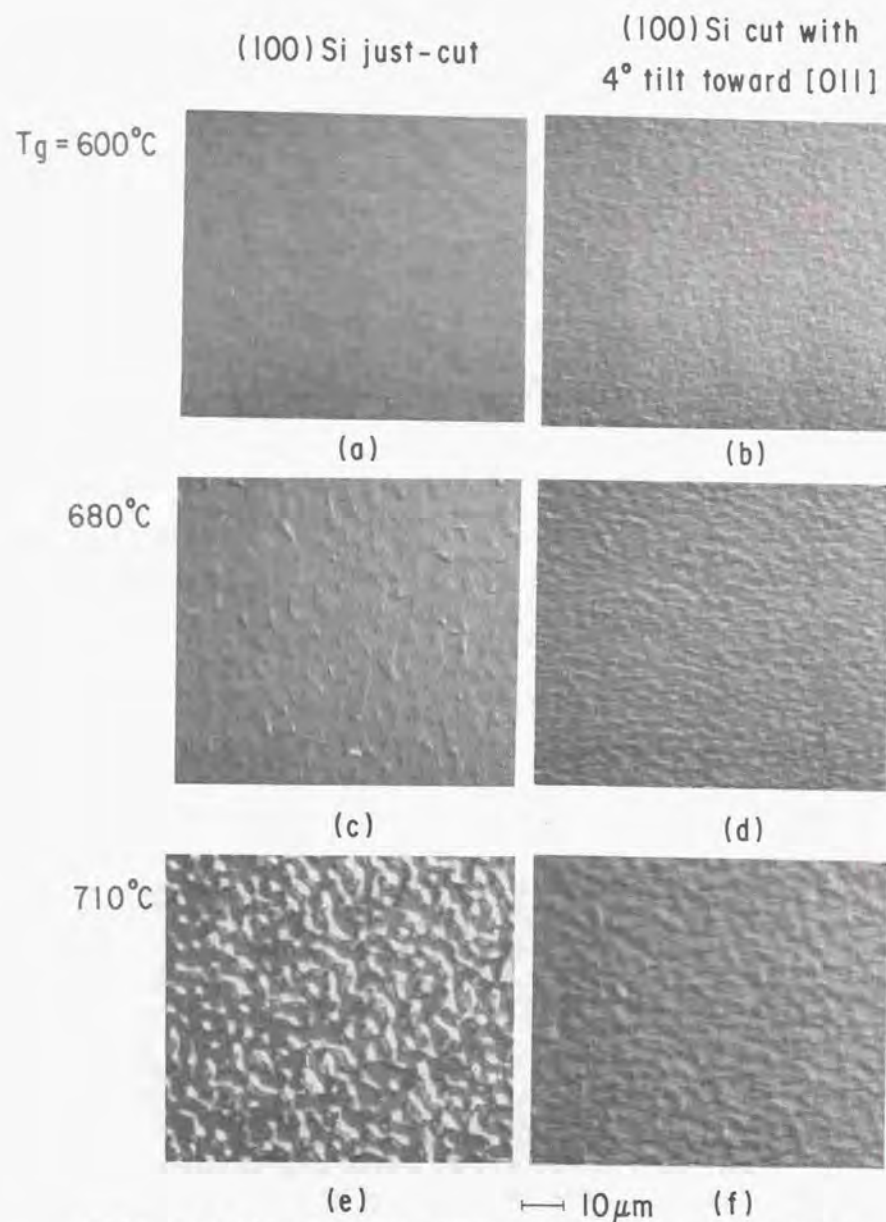


図3.2-9 Si基板上InP膜モフォロジーの成長温度依存性。[(a),(c),(e)]ジャスト基板  
[(b),(d),(f)]オフ基板

ジのInP層の成長温度依存性を示したものである。成長に用いたSi基板は(001)面方位Si基板(ジャスト基板) [(a), (c), (e)] と(001)面方位で[110]方向へ4度傾いた基板(オフ基板) [(b), (d), (f)] を用いた。InP/GaAs/Si構造は同一成長条件の0.1  $\mu\text{m}$ のGaAsバッファ層上に3  $\mu\text{m}$ のInP層を成長温度以外の条件を一定として成長している。InP層の表面モフォロジーのバッファ層厚依存性は観察されなかった。ジャスト基板上InP膜と比較してオフ基板上InP膜では微細な凹凸が認められる。InP基板上へのInPのホモエピタキシャル成長においては成長温度が550℃から650℃の間で、成長温度の増加にともないモフォロジーの改善傾向があることが報告されている。<sup>5)</sup> GaAs/Si上InPヘテロエピタキシャル成長では成長温度580℃から710℃の間で成長温度の増加にともない平坦性は悪化していた。InP/GaAs/Si構造におけるEPDのInP層成長温度依存性を図3.1-10に示す。層構成、成長条件は図3.1-9のものと同一である。成長温度700℃以下ではEPDは成長温度の増加にともない減少していた。成長温度約700℃のときにEPDは最小値となり、約 $3 \times 10^7 \text{cm}^{-2}$ であった。

これらの表面平坦性、EPDの成長温度依存性では転位密度の低い、鏡面InP膜を実現する上での成長温度の設定を困難にする。成長温度の増加はEPDの減少には有効であるが、鏡面性の悪化をもたらす、成長温度の低減は鏡面性の改善をもたらすが、EPDの増加に結び付く。この問題を解決するために、熱サイクル成長法を試みた。この成長法はSi基板上

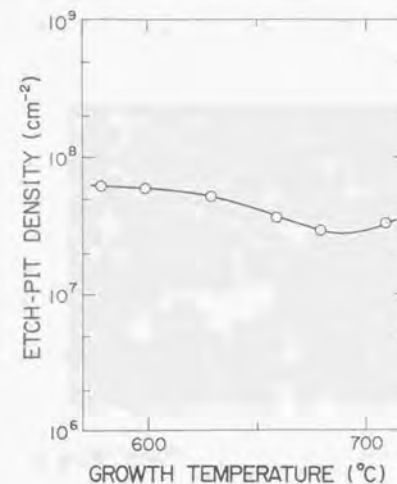


図3.1-10 InP/GaAs/Si構造におけるEPDのInP成長温度依存性



GaAs結晶の成長において表面劣化のない転位密度低減に対する大きな効果が認められている。<sup>9)</sup> 熱サイクル成長法によるInP成長は以下の工程により行った。成長温度600℃でInPを成長した後、サンプルを室温近傍まで降温し、ついで750℃まで昇温し15分間アニールする。その後、600℃まで降温し再度成長する。750℃のアニール中は表面の劣化を避けるため $\text{PH}_3$ の分圧をIn-P液相と $\text{PH}_3$ の平衡圧(約 $4 \times 10^{-4} \text{ atm}$ )以上の $1.2 \times 10^{-3} \text{ atm}$ とした。InP/GaAs/Si系では熱サイクル成長法による表面モフォロジーの若干の変化が認められ、InP層の結晶性改善効果が認められた。結果としてInP層、GaAsバッファ層の厚さをそれぞれ $9 \mu\text{m}$ 、 $0.6 \mu\text{m}$ においてEPD: $8 \times 10^6 \text{ cm}^{-2}$ (図3.1-11)、X線FWHM:約200秒の高品質InP膜を実現した。このような厚膜化がInP/Siにおいて許されるのは、InP/Si系は残留応力が小さく、厚膜にした場合でもGaAs/Siにみられるようなクラックの発生が無いためである。

これまでに、OMVPE法によるSi基板上InP結晶の転位密度低減の検討、さらには、前章でGaAs結晶の転位密度低減の検討について述べてきた。これら2つの材料系での転位の諸特性に対する影響の比較を行うことは、転位の作用を明かにするうえで不偏的な情報を与えてくれるものと期待される。GaAs/SiとInP/Siは少数キャリアの寿命の比較により行った。図3.1-12はフォトルミネッセンス強度の緩和測定から求めた、OMVPE法により成長したSi基板上nタイプGaAsとInPの少数キャリア寿命の転位密度依存性の比較を示したものである。同図には、LEC-InPのデータ<sup>10)</sup>も比較のため示している。この図から両者では同一の依存性を示していた。図中の実線はモデルに基づき求めた<sup>11)</sup>以下の計算

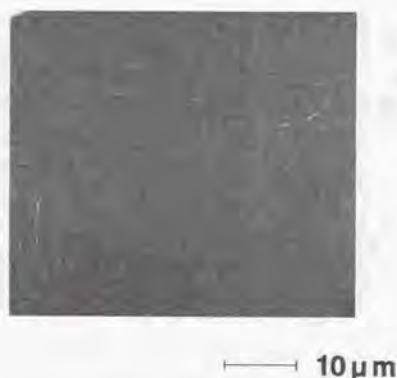


図3.1-11 熱サイクル成長法によるInP/GaAs/Si構造表面のエッチピット密度

結果である：

$$1/t = 1/t_0 + \pi^2 D N_d / 4 \quad (3.1-2)$$

ここで $t_0$ は発光再結合の寿命、 $D$ は少数キャリアの拡散係数、 $N_d$ は転位密度である。各パラメータは $t_0 = 2.02 \times 10^{-8} \text{ sec}$ 、 $D = 8.3 \text{ cm}^2/\text{sec}$ とした。両者の光学特性は転位による非発光の再結合により支配されていることが明かになった。さらに光学素子応用のための転位密度低減の目標値として $10^6 \text{ cm}^{-2}$ 台が目安であることが分かる。

### 3.1-3 InGaAsP/InP超格子導入によるSi基板上InP膜の高品質化法の開発

GaAs/Si系においては歪超格子導入により転位密度の低減が可能なのは本研究でも明らかにしたところである。InP/Si系においてもさらに高品質化するため、InP/GaAs/Si構造においてInGaAsP/InP歪超格子導入による転位低減法の開発に努めた。InP/Siの場合、GaAs/SiのようなGaAs層中間位置への導入による転位低減効果が認められず、InP/GaAsバッファ層界面導入時のみその効果が認められた。さらに界面導入時には表面平坦性改善効果もあることが明らかになった。GaAsバッファ層とInP層の間にInGaAsP/InP歪超格子導入、さらにvapor-mixing epitaxy(VME)法<sup>12)</sup>による熱サイクル成長法による高品質化を

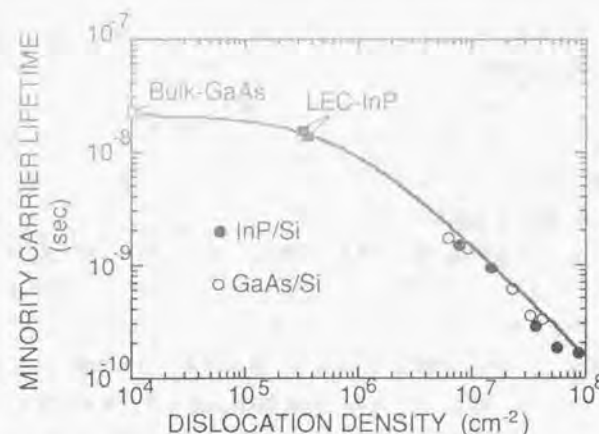


図3.1-12 Si基板上nタイプGaAs及びInP結晶の少数キャリア寿命の転位密度依存性

行い、表面平坦性に優れX線半値幅として約110秒のレーザへの応用可能なInP/Siを実現できることを示す。

図3. 1-13はInP層中にInGaAsP/InP歪超格子(SLS)を導入した場合のエッチピット密度のSLS内不整合率依存性を示したものである。不整合率の方向はInPの格子定数と比較してInGaAsPの格子定数が大きいとき正になるようにしている。各層の厚さはInGaAsP層:400Å、InP層:200Åとし、各5層積層している。

GaAs/SiではSLS導入によりSLS内不整合率が増加するにともない転位低減効果が顕著になり、SLS内に転位が発生する不整合率まで効果が増加するようなSLS内不整合率依存性が認められていたが、InGaAsP/InPSLS導入によるInP/Si系では転位低減効果が認められず、SLS内不整合率の依存性も見られなかった。ところがこのSLSをGaAsバッファ層とInP層の界面に導入した場合にはInP層結晶性改善効果が認められた。図3. 1-14は図3. 1-13と同様の構成のSLSをGaAsバッファ層とInP層界面に導入した場合のInP層の二結晶X線半値幅(FWHM)のSLS内不整合率依存性を示したものである。不整合率の符号の取り方は図3. 1-13と同様にしてある。不整合率が正の場合には際だったSLS内不整合率依存性は認められず、結晶性改善効果も見られなかった。これに対して、SLS内InGaAsPの格子定数がGaAsバッファ層の格子定数に近づく、負の不整合率の場合、系統的な不整合率依存性が見られた。不整合率が0の状態から増加するにしたがいFWHMは減少し、結晶性改善効果が認められた。不整合率が約-0.6%のときFWHMは最小値を示し、さらに増加するとFWHMは増加し、不整合率が約-1.2%以上ではSLS導入により逆に結晶性が悪化するような変化を示していた。FWHMが最小を示した不整合率はSLS内に転位が発生する臨界応力とはほぼ対応している。この点を明らかにするために次に不整合率を-0.6%と一定にし、SLS内InGaAsPの厚さを変えた実験を行った。図3. 1-15はInP層のFWHMのSLS内InGaAsPの全体の厚さ依存性を示したものである。全InGaAsP層の厚さが約0.2μmの時、FWHMは最小値を示していた。この膜厚は不整合率が-0.6%のときのSLS内に転位が発生する臨界膜厚にはほぼ対応している。

GaAsバッファ層、InP層界面にSLSを導入した場合、上述の様にInP層の結晶性改善効果が認められたがその効果自体は際だったものではなかった。しかしこの界面導入型SLSにはもう一つの表面平坦性改善効果が有ることが明らかになった。図3. 1-16はInP/GaAs/Si構造においてInGaAsP/InPSLS導入の有無による表面平坦性の変化を示したものである。(a):SLS無し、(b):SLS有り) 同図からSLSの導入により表面平坦性が向上していることがわかる。この表面平坦性は半導体レーザや光導波路の低損失化などにとりきわめて重要である。

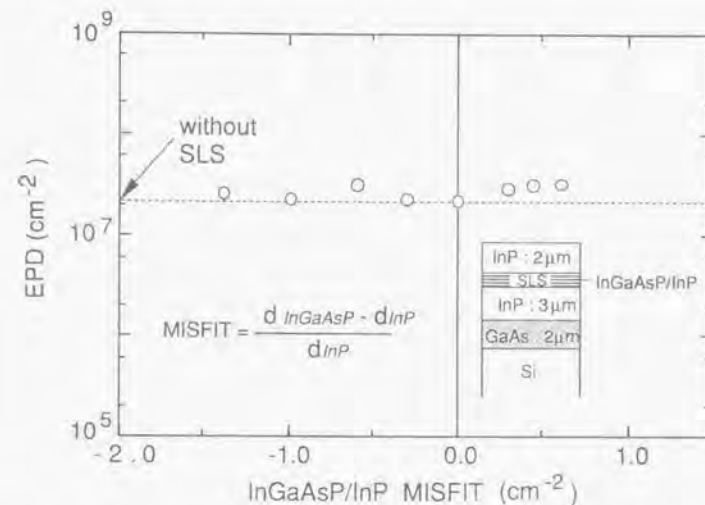


図3.1-13 Si基板上InP層中にInGaAsP/InP歪超格子を導入した場合のエッチピット密度の歪超格子内の不整合率依存性

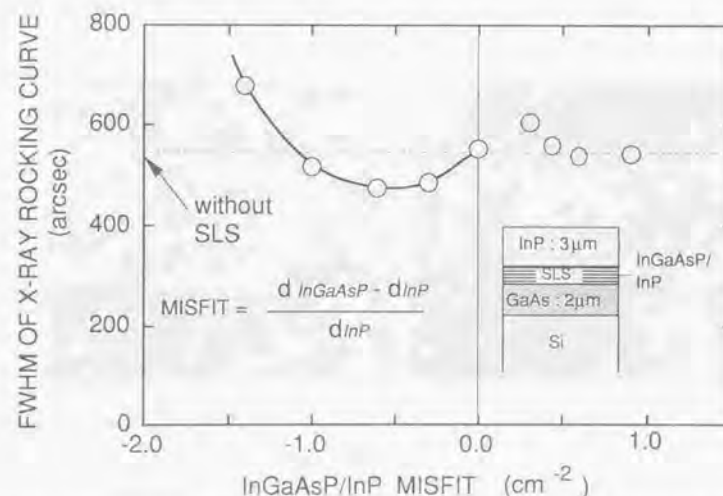


図3.1-14 Si基板上InP層中においてGaAsバッファ層とInP層間界面にInGaAsP/InP歪超格子を導入した場合のX線半値幅の歪超格子内の不整合率依存性



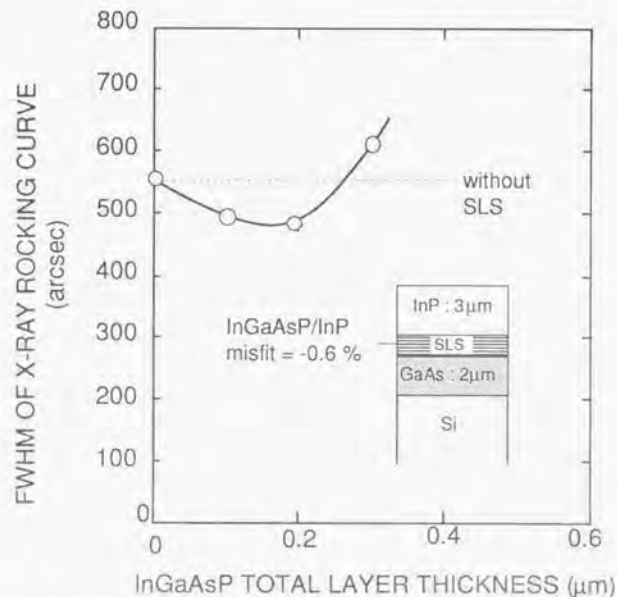


図3.1-15 Si基板上InP層のFWHMの界面導入歪超格子内InGaAsP全厚依存性

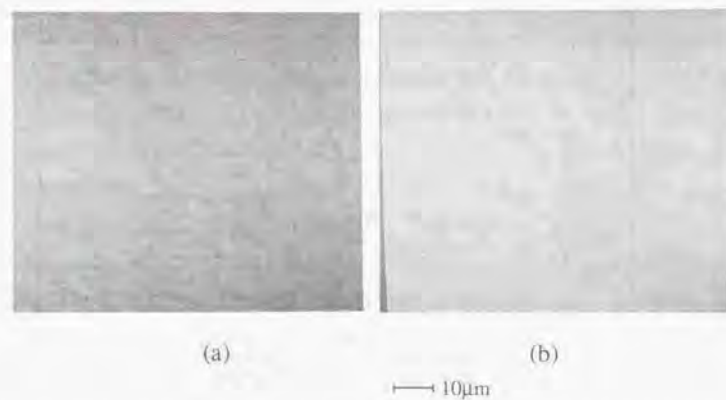


図3.1-16 InP/GaAs/Si構造におけるInGaAsP/InP歪超格子導入による表面平坦性改善効果。(a)SLS無し、(b)SLS有り

InP/GaAs/Si構造に置けるInGaAsP/InPSLS導入によるInP層結晶性高品質化の検討について述べてきたが、GaAs/Si系におけるSLS導入の結果とは異なりInP系では界面状態の制御が重要であることが明らかになった。ただしこれらの結果は導入したSLSの材料に依存している可能性がある。本研究で用いたInGaAsPは熱力学的に比較的不安定な材料であり、不整合率以外の材料の特性によりSLSの効果の違いが生じている可能性がある。この点は他の材料系での検討により明確にすることが必要である。

次に、InGaAsP/InPSLS導入InP/GaAs/Si構造においてさらに熱サイクル成長法による高品質化を行った。ここでは成長法としてvapor-mixing-epitaxy(VME)法<sup>10)</sup>を用いた。図3.1-17にVME法の装置図を示す。この成長法は基本的には金属Inの塩化物と $\text{PH}_3$ の反応を用いるハイドライド気相成長法であるが平衡状態に近いこの成長法を原料の混合のタイミングを制御することによりヘテロエピ成長に適用したものである。特徴としてOMVPE法の成長速度( $1\text{--}2\ \mu\text{m/h}$ )と比較して、高品質のInP膜が $20\ \mu\text{m/h}$ もの高い成長速度で成長が可能なことである。このため $10\ \mu\text{m}$ 以上の厚いInP膜でも比較的短時間で成長することが可能である。図3.1-18はこのVME法により熱サイクル成長法を用いて成長したInP層のFWHMのInP層厚依存性を示したものである。アニール回数を増やし、厚膜化することによりInP層の結晶性が向上してくる。結果としてInP層厚約 $13\ \mu\text{m}$ においてFWHMが110秒の高品質InP層を実現することが出来た。但し、転位密度は依然として

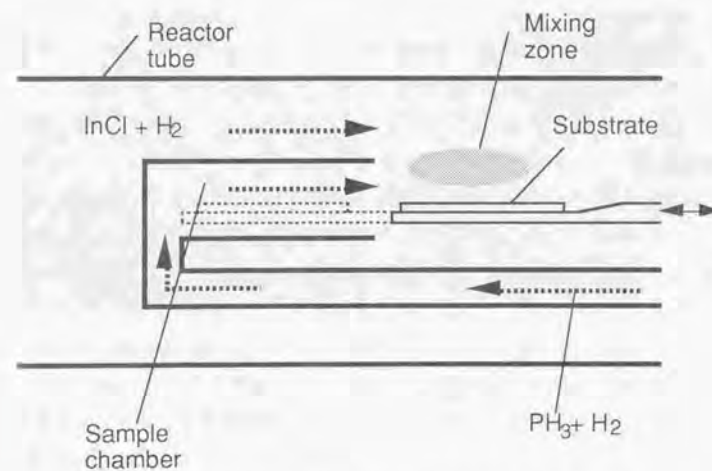


図3.1-17 vapor-mixing-epitaxy 成長法の装置の概要図

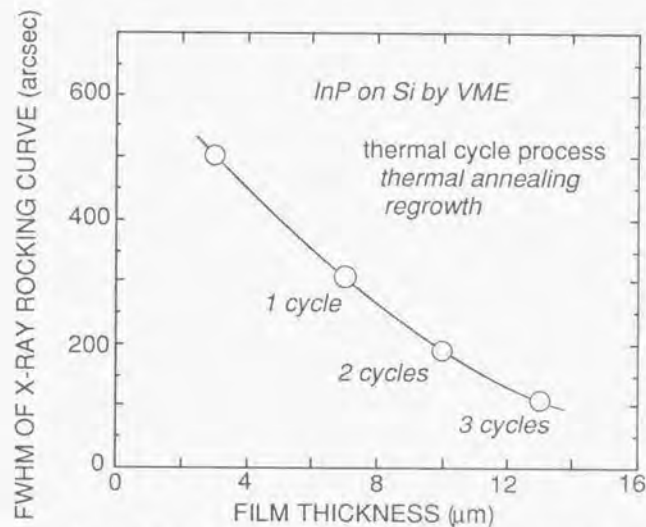


図3.1-18 VME法により熱サイクル成長Si基板上InP膜のFWHMの層厚依存性

$10^7 \text{ cm}^{-2}$ 程度存在しており、3. 1-2で示したOMVPE成長法のみを用いたFWHMが約200秒のInP層と同程度のものとなっていた。

2. 2-2で述べた通り、InP/Siにおける転位密度とX線半値幅には1対1の対応が存在しており、X線半値幅の増加が転位密度の増加によりもたらされていることを明らかにした。しかしここで2つの成長法（OMVPE法、VME法）では異なる相関が存在していることが明らかになった。図3. 1-19はこの2つの成長法でのSi基板上InP膜の転位密度とX線半値幅の関係を示したものである。同一の転位密度で比較した場合VME法によるInPのほうがOMVPE法のものよりX線半値幅が狭いことが分かる。図中の実線は(2. 1-5)式によって表された転位がランダムに存在したときの転位密度とX線半値幅の関係を示したものであるが、OMVPE法でのSi基板上InP膜ではこの式による実線とよく一致していた。この図からOMVPE法によるInP膜中では転位はランダムに配列しているのに対してVME法によるInP膜では転位が何らかの規則性を持って配列していることが予測される。この点を明らかにするために両者のエッチピットの比較を行った。エッチングはリン酸、HBrの混合液により行った。図3. 1-20は2種の成長法によるX線半値幅が約200秒のSi基板上InP膜のエッチピットパターンの比較を行ったものである。OMVPE法によるものは転位が比較的ランダムに分布しているのに対して、VME法によるものは転位

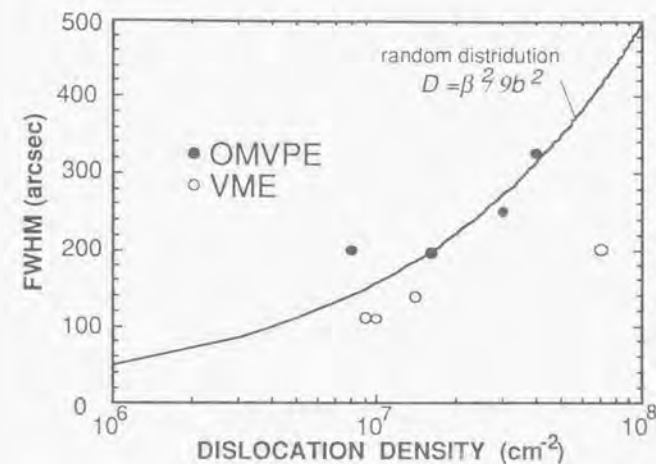


図3.1-19 2種の成長法でのSi基板上InP膜の転位密度とX線半値幅の関係

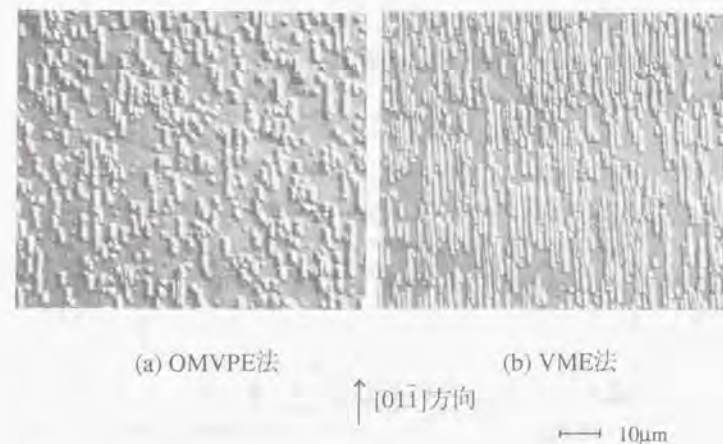


図3.1-20 2種の成長法でのSi基板上InP膜のエッチピット分布



が[011]方向に配列し転位列を形成し、その転位列がランダムに分布していることがわかった。この転位列は(100)面上で転位間の距離およそ $1\mu\text{m}$ 間隔で、 $10\mu\text{m}$ 程度の長さに配列している。この転位列は転位密度の減少と共に転位間の距離を保ったまま長さが短くなり、転位列の密度も減少していた。

金属等の結晶内に同一バーガース・ベクトルの刃状転位が多数存在する場合、刃状転位がバーガース・ベクトルに垂直に等間隔に整列し、エネルギーを低減する過程はポリゴニゼーションと呼ばれ、すでに観測されている。<sup>14)</sup> VME法によるInP膜で観測された転位列の形成も同様の過程であると考えられる。すなわち、[011]方向の成分を含むバーガース・ベクトルを持つ刃状転位がSi基板上InP膜には多数存在し、この転位が成長中に相互作用により移動し、[011]方向に等間隔に整列したものと考えられる。この転位列の間隔は転位間に働く力とバイエルスポテンシャルとの釣合で決まったものではないかと思われる。ただしSi上のInPでは従来金属等で観測されているポリゴニゼーションの過程と異なる点がある。それは転位列の長さが短く、高々 $10\mu\text{m}$ 程度であることである。これは転位が10個ほどに対応するが、この転位列は転位単体と比較して移動には大きなエネルギーが必要であることが予想される。このため、転位列が有限の長さに成長した段階で移動が困難になり、転位列の長さが決められているのではないかと考えられる。

この転位の整列過程はVME法では顕著であるが、OMVPE法ではVME法ほど起こっていない。転位の反応過程はアニール中に最も活発に進むものと考えられるが、本検討では両成長法で同一の条件でアニールを行っている。そこでこの差は成長中に現れたものと思われる。この両気相成長法における大きな違いは平衡度の違いである。すなわちOMVPE法と比較してVME法は平衡状態に近い成長法であることが言われている。この成長法の特徴の違いが転位列の形成と関連したものと思われる。平衡状態に近い成長法では成長中の転位の移動が容易に行われ、転位列の形成も容易にできるのではないかと思われる。VME法によるSi基板上InP膜で見られた転位の整列過程が成長中に起こるものであるならば、その様相は成長温度等の成長条件により変化することが予想される。今後は転位の整列過程の成長条件依存性等の検討を通して、そのメカニズムの理解を深めることが必要である。

### 3. 1-4 Si基板上InGaAsPの結晶性と光学特性

Si基板上InGaAsPは高濃度に存在する転位のためその光学特性はInP基板上のものより劣るものと思われる。本研究ではSi基板上InGaAsPを用いたレーザへの応用の検討を行う

がそのためにはレーザへの応用の可能な結晶性の要求条件を明らかにすることが重要である。さらには成長法により違った挙動を示す転位の整列の光学特性に対する影響を明らかにすることは、学術的に興味深い。この様な観点から本節ではSi基板上InGaAsP膜の結晶性と光学特性との相関の解明に努めた。

Si基板上InGaAsPDHの光学特性と結晶性の相関について述べる。図3. 1-21はSi基板上InP膜の二結晶X線半値幅とその上に成長した $1.5\mu\text{m}$ 帯InGaAsPDH構造の室温におけるフォトルミネッセンス(PL)ピーク強度との相関を示したものである。PL強度は同一条件で成長したInP基板上のもののPL強度との相対値で示している。PL強度はX線半値幅の増加にともない急激に減少し、X線半値幅が200秒以上の時にはPL強度はInP基板上のものと比較して1/5以下に減少していた。通常の成長法ではSi基板上にX線半値幅200秒以下のInP膜を成長することは困難であり、今まで報告例もない。本研究では成長法として前節で述べたOMVPE/VMEハイブリッド成長法によりX線半値幅約100秒の高品質のInP膜を実現したが、この膜上のInGaAsPDHではPL強度がInP基板上のものの約70%のものが得られた。このようにSi基板上のInGaAsPDHの光学特性はその結晶性に大きく依存しており、InP基板上のものと同程度のものを実現するためには、X線の半値幅が少なくとも100秒台の高品質性が要求されることがわかった。

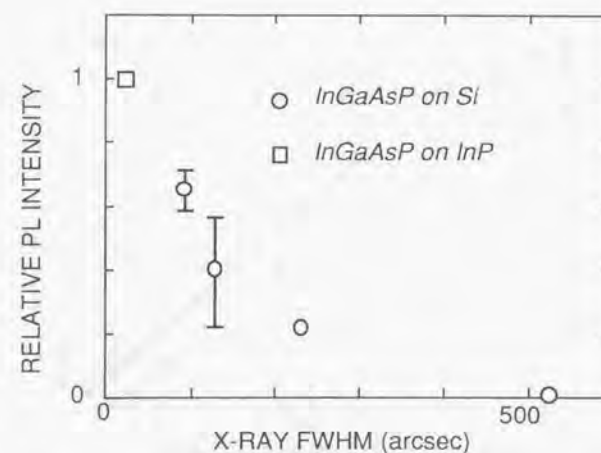


図3.1-21 Si基板上InP膜の二結晶X線半値幅とその上に成長した $1.5\mu\text{m}$ 帯InGaAsPDH構造の室温におけるフォトルミネッセンス(PL)ピーク強度との相関

前節で述べた通り、Si基板上InP膜の成長法としてOMVPE法を用いた場合とハイブリッド法を用いた場合では同様の層構成としているにもかかわらず転位密度とX線半値幅の関係が異なることを示し、この違いがVME法による転位列の形成にあることを示した。このような成長法によるInP膜内の転位の配列の違いがInGaAsPDHの光学特性に与える影響について次に調べた。図3.1-22はこれら2種類の成長法におけるSi基板上InP膜の転位密度とその上にOMVPE法で成長した1.55  $\mu\text{m}$ 帯InGaAsPDH構造のPL強度の相関の比較を行ったものである。この場合もPL強度は同一条件で成長したInP基板上のもののPL強度との相対値で示している。両成長法で同様に転位密度の増加によるPL強度の減少が見られるが、同一の転位密度で比較した場合、ハイブリッド成長法によるInP膜(OMVPE/VME-InP/Si)の方がOMVPE成長法によるInP膜(OMVPE-InP/Si)と比較して大きなPL強度を示していた。この結果はVME法で成長したInP膜中での転位の整列と関連があるものと思われる。転位の整列は転位分布の不均一を生む、転位列内ではほぼ1  $\mu\text{m}$ 間隔で転位が整列しているが、転位列以外の部分に存在している転位は、均一に分布している場合(転位密度が $10^7\text{cm}^{-2}$ で平均的な転位間の距離約3  $\mu\text{m}$ )に比べて見かけの転位密度は減少している。このような転位分布の不均一性によりPL強度の増加がもたらされたのではないかと考えられる。

さらに、ハイブリッド成長法とOMVPE成長法で成長したSi上InP基板上のInGaAsPDH

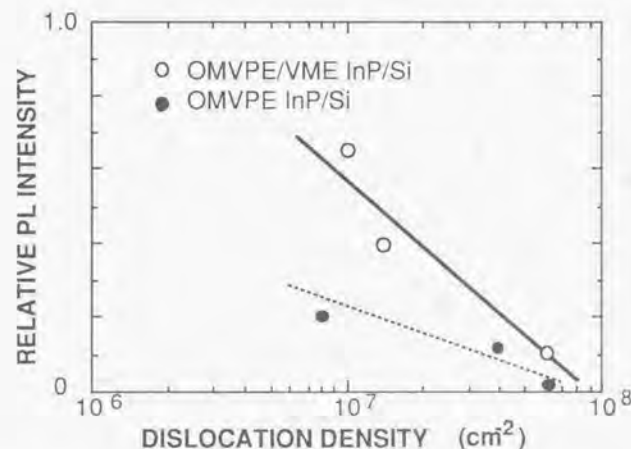


図3.1-22 2種類の成長法におけるSi基板上InP膜の転位密度とその上にOMVPE法で成長した1.55  $\mu\text{m}$ 帯InGaAsPDH構造のPL強度の相関の比較

構造のフォトルミネッセンス特性の違いに関して、図3.1-23を用いて説明する。図中の点線は3.1-2式を用いて計算したOMVPE成長法で成長したSi基板上InP構造の光学特性 $\eta/\eta_0$ の転位密度依存性を示したものである：

$$\eta/\eta_0 = 1 / (1 + \pi^3 D L_0 N_d / 4) \quad (3.1-3)$$

図中の黒丸はOMVPE-InP/Si上InGaAsPDHのデータであるが、OMVPE-InP/Siと比較して効率が大きくなっており、InGaAsPの光学特性はInPと比較して転位に対して鈍感であることが示されている。これはInGaAsPでは合金散乱のために少数キャリアの拡散係数が小さいためであると考えられる。図3.1-24はこの状況を説明したものである。活性領域内で生成された少数キャリアのうちで転位近傍のものは非発光の再結合により発光には寄与できない。この非発光再結合領域のサイズを目安となるものが少数キャリア拡散長 $L_0$ であるが、InGaAsPではInPと比較して $L_0$ が小さいために同一転位密度での非発光再結合領域が小さく、発光効率が大きくなったものと考えられる。少数キャリアの拡散長 $L_0$ と拡散係数Dには以下の関係が存在する：

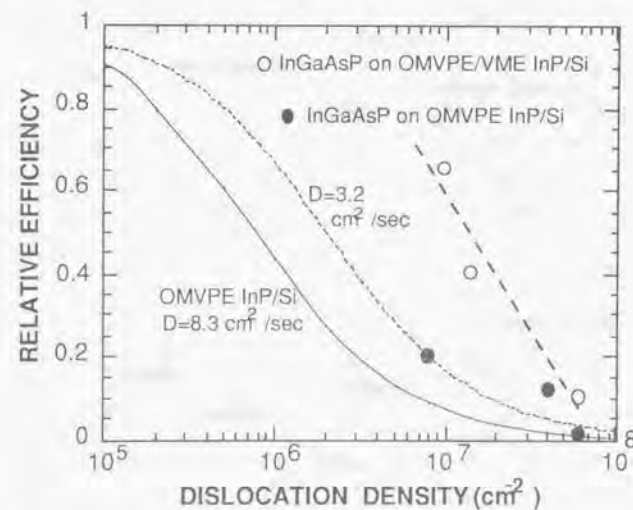


図3.1-23 2種類の成長法におけるSi基板上InP膜の転位密度とその上にOMVPE法で成長した1.55  $\mu\text{m}$ 帯InGaAsPDH構造のPL強度の相関と計算との比較



$$L_0^2 = D t_0 \quad (3.1-4)$$

図3.1-23中の実線は $D=3.2\text{cm}^2/\text{sec}$ としたときの(3.1-3)式の計算結果である。このとき計算結果は実験結果と良い一致を示している。四元混晶の少数キャリア拡散係数のデータは未だ求められておらず現状では分からないが、InP、GaAsとInGaAsPの電子の移動度で観測される合金散乱の影響から予想される、Dへの合金散乱の影響としては妥当なものではないかと考えられる。このことは混晶系活性層を用いた光学素子は転位の影響を受けにくく、これは合金散乱過程が存在するためであると結論できる。さらにこのことは他の点欠陥でも言えることである。

次に成長法の光学特性への影響について議論する。図3.1-23の黒丸(DH on OMVPE-InP/Si)と比較して、白丸(DH on OMVPE/VME-InP/Si)は大きく、転位の影響を受けにくいことを示している。この結果も上述と同様にDの変化としては説明しがたい、

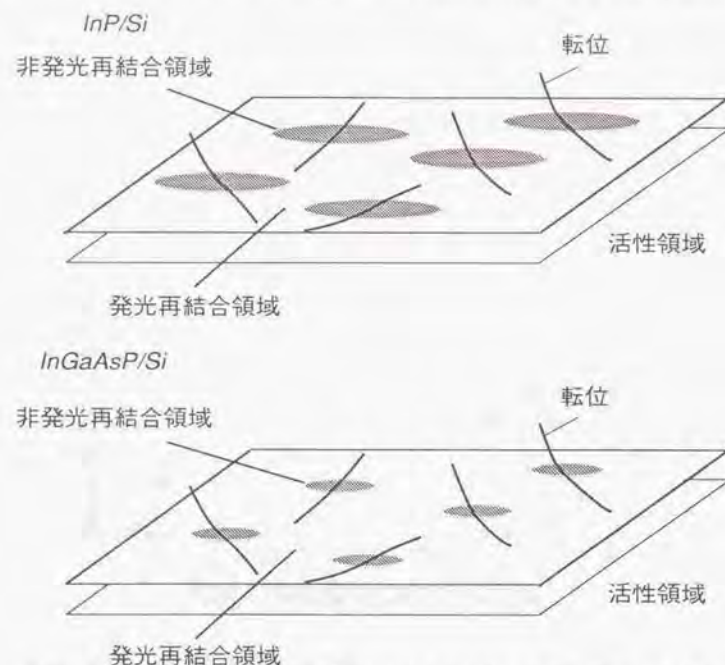


図3.1-24 InPとInGaAsPの光学特性に対する転位の作用の違いの模式図

このためキャリアの感じる転位密度がエッチピットで観測される転位密度より低下していると考えると説明が可能となる。図3.1-23からOMVPE/VME-InP/Siの転位の約1/8がキャリアの感じる転位となるよう白丸を並行移動させると白丸は計算曲線と一致する。また、この結果は二結晶X線回折の測定で観測される転位の規則配列との相関があるものと考えられる。

このようにSi基板上InP膜中の転位の配列の状態がその上のInGaAsPDH構造の光学特性に影響を与えることは転位密度の高い材料系の光学素子応用において、その高性能化等にとりきわめて重要な知見である。

### 3.1-5 まとめ

Si基板上InP膜は、Si基板上GaAs膜に比べ格子不整合率が約8%と大きく、熱的に不安定であるため高品質化が困難である。このような特性を考慮し、主にバッファ層導入による高品質化の検討を行った。GaAs、GaPバッファ層のInP膜残留応力への効果を明らかにし、バッファ層の熱膨張係数、格子不整合のInP内残留応力への影響について議論した。またこれらバッファ層のInP膜結晶性に対する効果を明らかにし、InGaAsP/InP歪超格子導入については導入位置依存性についても調べた。結果としてGaAs/バッファ層、InGaAsP/InP歪SLSのGaAs層とInP層の界面への導入、さらにはvapor-mixing-epitaxy (VME) 法による熱サイクル成長法の適用により低残留応力:約 $2 \times 10^6 \text{dyn/cm}^2$ 、低転位密度:約 $10^7 \text{cm}^{-2}$ 、X線2結晶ロックアップ半値幅:約110秒で表面平坦性に優れたレーザ応用可能な高品質InP膜が再現性良く実現出来ることを示した。さらに有機金属気相成長法、VME法でのSi基板上InP膜の比較を行い、VME法での成長時の転位の整列過程の存在を明らかにし、そのInGaAsP結晶の光学特性への影響について示した。

## 【参考文献】

- 1) 化合物半導体デバイス[I]、[II]、今井哲二、生駒俊明、佐藤安夫、藤本正友編
- 2) M. Sugo, N. Uchida, A. Yamamoto, T. Nishioka and M. Yamaguchi, J. Appl. Phys., 88 (1988) 229.
- 3) Z. Feng and H. Liu, J. Appl. Phys., 54 (1983) 83.
- 4) A. Yamamoto, N. Uchida and M. Yamaguchi, J. Cryst. Growth, 96 (1989) 369.
- 5) K. Uwai, N. Susa, O. Mikami and T. Fukui, Jpn. J. Appl. Phys., 23 (1984) L121.
- 6) M. Yamaguchi, A. Yamamoto, M. Tachikawa, Y. Itoh and M. Sugo, Appl. Phys. Lett., 53 (1988) 2293.
- 7) W. Y. Lum and A. R. Clawson, J. Appl. Phys., 50 (1979) 5296.
- 8) M. Yamaguchi, S. Shinoyama and C. Uemura, J. Appl. Phys., 52 (1981) 6429.
- 9) M. Yamaguchi and S. Kondo, Mat. Res. Symp. Proc. 145 (1989) 279.
- 10) H. Mori, M. Ogasawara, M. Yamamoto and M. Tachikawa, Appl. Phys. Lett., 51 (1987) 1245.
- 11) 鈴木秀次、転位論入門、アグネ社、(1967) p.336
- 12) M. Yamaguchi and C. Amano, J. Appl. Phys., 58 (1985) 3601.

## 第2章 Si基板上InP結晶のドーピング特性

## 3. 2-1 諸言

InP/Siの素子応用の検討は最近になりようやく報告されるようになってきた。<sup>1)</sup> この素子化において重要な技術の一つが不純物ドーピングによる伝導型制御であるが、ヘテロ成長InP結晶のドーピングに関する研究例はまだ無い。現在までに最も研究されているGaAs/Siでさえもドーピングのみを研究対象とした検討は著者の知る限り見当たらない。これらヘテロ成長でのドーピングに関し先ず始めに考えられる現象としては高濃度に存在する転位との相互作用によるドーピング特性、伝導特性の変化である。こうした点を明らかにするためにはSi基板上成長膜とInP基板上成長膜の比較を行うことが最も直接的な手法であろう。本章では先ずInP基板上InP成長でのドーピング特性解明に努め、その後、Si基板上InP成長でのドーピング特性を明かにする。

InP基板上InP膜でのn,p伝導型のドーピング特性について述べ、その応用例の一つとして効率20%の高効率n<sup>+</sup>-p<sup>+</sup>構造太陽電池を作成し、高精度の制御が可能であることを述べる。InP/Siのドーピング特性の解明ではInP/InPとの比較により検討を進める。Sドーピングによるn-InP/Siではドーピング効率の低下、電子移動度の減少が高濃度の転位との相互作用により見られることを示す。Znドーピングによるp-InP/Siでは逆にドーピング効率の増大が見られることを示す。またn-InP/SiのDLTS (Deep-Level-Transient-Spectroscopy) 法による評価からヘテロInP膜中の深い準位の存在を初めて明らかにする。

## 3. 2-2 InP基板上InP膜のドーピング特性と太陽電池への応用

不純物ドーピングによるp,n伝導型の制御は素子応用上必要不可欠な技術である。Si基板上InP構造の素子応用のためのドーピングの検討を行う前にOMVPE法によるInP基板上InP成長におけるドーピングによる伝導型制御、pn接合形成技術の確立に努め、太陽電池への適用をはかった。InP太陽電池は20%以上の高効率のものが実現されており、Si、GaAs太陽電池に比べ耐放射線性に優れていることが見いだされ、宇宙用太陽電池として有望視されている。<sup>2,3)</sup> 従来のInPホモ接合太陽電池は主にS拡散法によるn<sup>+</sup>-p構造、<sup>4)</sup> またLPE法によるp<sup>+</sup>-n構造<sup>5)</sup>のものが検討されてきた。本研究ではSドーブによるn-InP、Znドーブによるp-InPのドーピング制御の検討を行い、従来型InP太陽電池と比較し、さらに高効率で、優れた耐放射線性が期待できるn<sup>+</sup>-p<sup>+</sup>構造太陽電池の作製を試みた。<sup>6)</sup> その結果、AM1.5の光照射下で変換効率20%の高効率太陽電池を実現した。



まず始めに、n-InPのドーピング特性について述べる。OMVPE法によるn-InPのドーピングのドーパントとして $H_2S$ を用いた。ノンドーブの条件においてn型InPが得られ、77Kでのキャリア濃度は $3 \times 10^{15} \text{ cm}^{-3}$ 、移動度が $3.4 \times 10^4 \text{ cm}^2/\text{Vs}$ の高純度InP膜が本OMVPE装置で成長可能であることが確認されている。図3.2-1はInP基板上にn-InP膜を成長した場合の300Kでのキャリア濃度の $H_2S$ 流量依存性を示したものである。成長温度は560℃、[V]/[III]比は約70、成長速度約 $1 \mu\text{m/h}$ としている。ドーパント $H_2S$ により300Kでのキャリア濃度が $H_2S$ の流量によりほぼ比例して $10^{18} \text{ cm}^{-3}$ 以上までの制御が可能であることが確認できた。図3.2-2は本OMVPE装置で成長したn-InP/InPの電子移動度の電子濃度依存性を示したものである。図中の実線はWalukiewicz等<sup>9)</sup>の理論により、補償比( $N_A/N_D$ )を0及び0.3とした時の計算から求められた理論値を示したものである。実測値はほぼ2つの理論曲線の間にきており、通常素子応用に用いられているn-InPと同程度の純度のものが本装置でも実現できていることが確認できた。

次にp-InPのドーピング特性について述べる。ドーパントとしてはDMZnを用いた。図3.2-3はInP基板上にp-InP膜を二つの異なる成長温度で成長した場合の300Kでのキャリア濃度のDMZn流量依存性を示したものである。InPへのZnのドーピングは拡散等により接合形成制御が難しく、その特性の把握は重要である。このため拡散に大きく関与すると考えられる成長温度に関して、二つの温度についてドーピング特性を調べた。

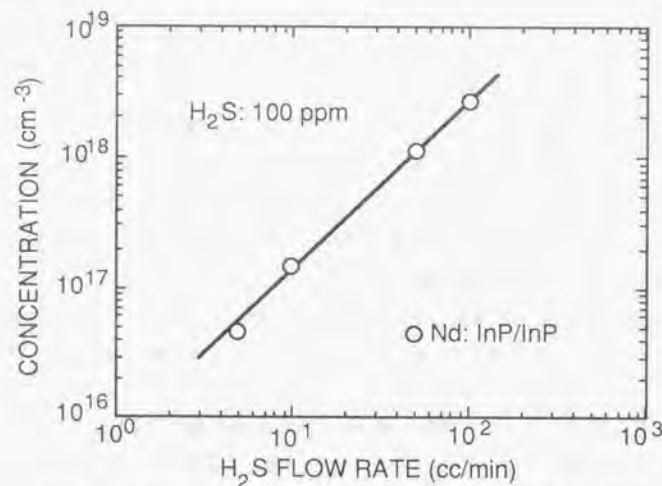


図3.2-1 InP基板上InP成長における電子濃度と $H_2S$ 流量依存性

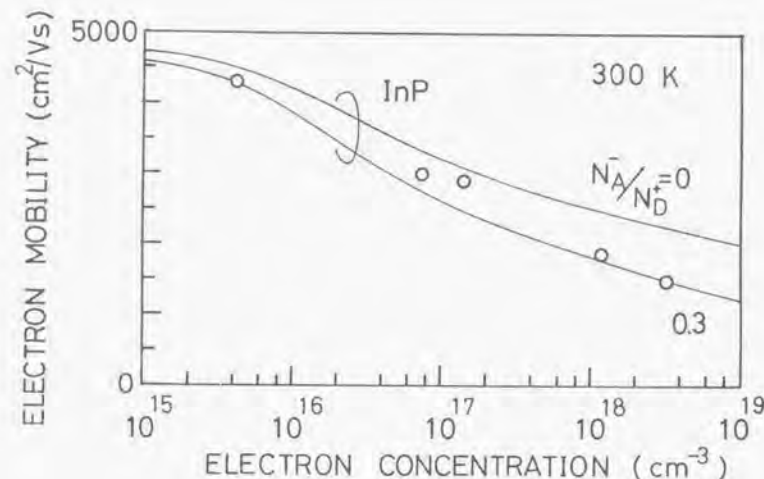


図3.2-2 OMVPE成長法でのn-InP/InPの電子移動度の電子濃度依存性

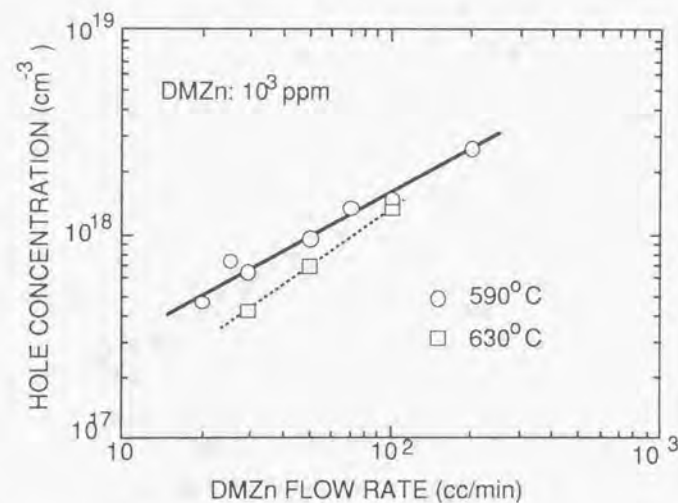


図3.2-3 InP基板上InP成長におけるホール濃度とDMZn流量依存性

成長条件は成長温度以外、図3. 2-1の場合と同様にしている。図3. 2-3によると成長温度630℃に関してはドーパントDMZnにより300Kでのキャリア濃度がDMZn流量に対しほぼ比例して増加していることが確認できた。また、SIMS分析の結果からはキャリア濃度はほぼZn濃度に対応しており、取り込まれたZnの大部分が活性化していることが確認された。これらの結果はZnの取り込まれ量がこの成長温度ではZnの供給律速であることを表している。これに対して成長温度を590℃とした場合には流量に対するZnの取り込まれ量が成長温度630℃の場合と比較して増加すると共に、取り込まれ量の勾配が緩やかになっている。このことはZnの取り込まれの律速過程の一部に表面反応律速過程が現れたことによるものと考えられる。まず、成長温度の低減による取り込まれ量の増加について考察する。成長温度の低減は表面到達Znの気相への再拡散の割合を低下させる。このためZnの取り込まれ量の増加が見られたものと考えられる。次に成長温度低下によるZnの取り込まれの勾配の変化について考察する。OMVPE法によりInPにZnをドーピングした場合、通常の成長条件ではほぼ $2 \times 10^{18} \text{ cm}^{-3}$ 程度でZn濃度が飽和することが知られている。<sup>10)</sup>このことは表面到達Znの安定な位置が有限であることを意味している。成長温度が低い場合Znの表面での拡散距離は低下するため、Znは安定な位置に到達出来ず気相へと再拡散する。この傾向はZnの取り込まれ量がZn濃度の飽和値に近いほど大きくなる。このためZnの取り込まれの勾配の変化が見られたのではないかと考えられる。

図3. 2-4は本OMVPE装置で成長したp-InP/InPの正孔移動度の正孔濃度依存性を示したものである。正孔移動度には際だった成長温度依存性は認められなかった。同図に

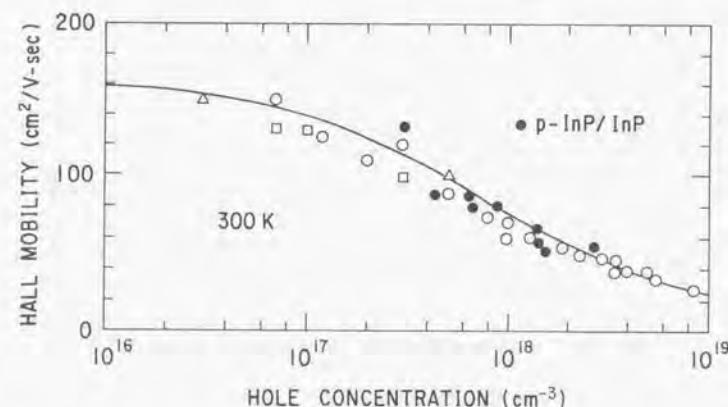


図3.2-4 OMVPE法で成長したp-InP/InPのホール移動度のホール濃度依存性

は従来の検討で報告されているデータも比較のため示している。<sup>10)</sup>従来の検討結果と比較して、本研究で得られたp-InP膜の正孔移動度は同程度以上の値のものが得られており、素子化においても十分な純度のp-InPが成長可能であることが確認できた。

InPのドーピングの制御の応用として太陽電池の作製を試みた。作製したn⁺-p-p⁺構造太陽電池はp⁺-(001)InP基板上に、p,n層を順に成長させることにより作成した。図3. 2-5は二次イオン質量分析 (SIMS) 法による、作成した太陽電池のSドーピングプロファイルを示したものである。比較のためにSiの濃度プロファイルも示しているが、表面の汚染によるものと思われるパイルアップが観測されているが、膜中では $10^{15} \text{ cm}^{-3}$ 以下であることが確認された。接合深さを $0.2 \mu\text{m}$ としているが、接合付近でS濃度が急激な変化を示し、急峻な接合が形成されていることが確認できた。

作成した太陽電池の断面図を図3. 2-6に示す。各層のキャリア濃度は同図に示す通りである。表面電極はAuをグリッド状にメッキしたものを用いた。グリッド電極の電極幅は $50 \mu\text{m}$ 、電極間隔は $500 \mu\text{m}$ である。裏面電極はAu-Znを蒸着後、450℃、10分間熱処理して形成した。反射防止膜として $\text{Sb}_2\text{O}_3$ 蒸着膜を用いた。太陽電池の形状は $5\text{mm} \times 5\text{mm}$ で、メサエッチングにより形成した。

次に作成した太陽電池の特性について述べる。図3. 2-7は作成したn⁺-p-p⁺構造InP太陽電池の分光感度特性を示したものである。同図では接合深さの異なる2つの太陽電

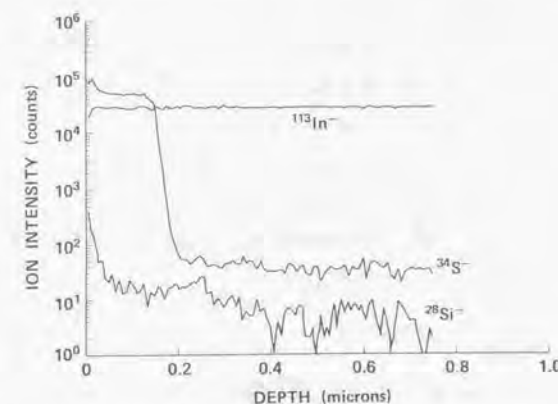


図3.2-5 二次イオン質量分析 (SIMS) 法による、作成した太陽電池のSドーピングプロファイル



池の特性を比較して示している。接合深さが $0.7\mu\text{m}$ の太陽電池（#64）と比較して接合深さが $0.2\mu\text{m}$ の太陽電池では、短波長領域での分光感度が向上しており、このため短絡電流密度の増大がもたらされていることがわかった。現在までのところ接合深さが $0.2\mu\text{m}$ において、AM1.5、 $100\text{mW}/\text{cm}^2$ の光照射下で、開放端電圧: $0.83\text{V}$ 、短絡電流密度: $30\text{mA}/\text{cm}^2$ 、曲線因子: $0.80$ で、 $20\%$ と高効率太陽電池が実現できた。（図3.2-8）図中の○が最大効率を与える点である。この効率は従来型太陽電池と比較して同等以上のものである。<sup>9)</sup>ここまで述べたとおり、 $\text{n}^+\text{-p-p}^+$  InP太陽電池において $20\%$ と高効率のものが実現できた。これはOMVPE法により高品質のInP膜が成長でき、浅く急峻な接合が形成できたことによる。

### 3. 2-3 Si基板上InP膜のnドーピング特性

Si基板上InP構造の最も魅力的な応用の1つに電子デバイスが挙げられ、Si基板上InP膜の伝導特性についての報告は未だ無い。本研究ではSドーピングによる $\text{n-InP}/\text{GaAs}/\text{Si}$ のドーピング特性について調べると共に、Deep-Level-Transient-Spectroscopy (DLTS)法により初めて $\text{n-InP}/\text{GaAs}/\text{Si}$ の深い準位を明らかにした。本節ではこれらの結果について述べる。

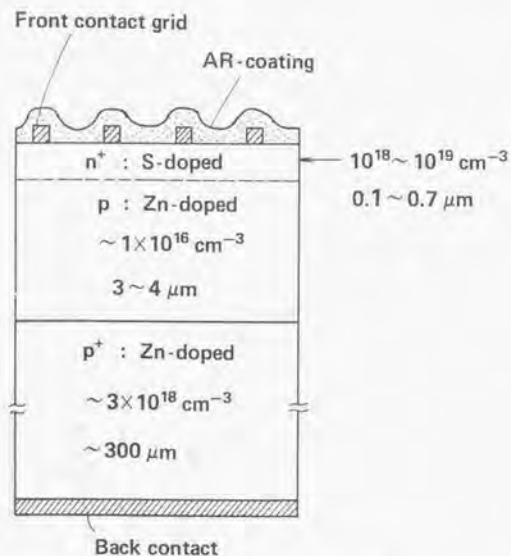


図3.2-6  $\text{n}^+\text{-p-p}^+$ 構造InP太陽電池の断面図

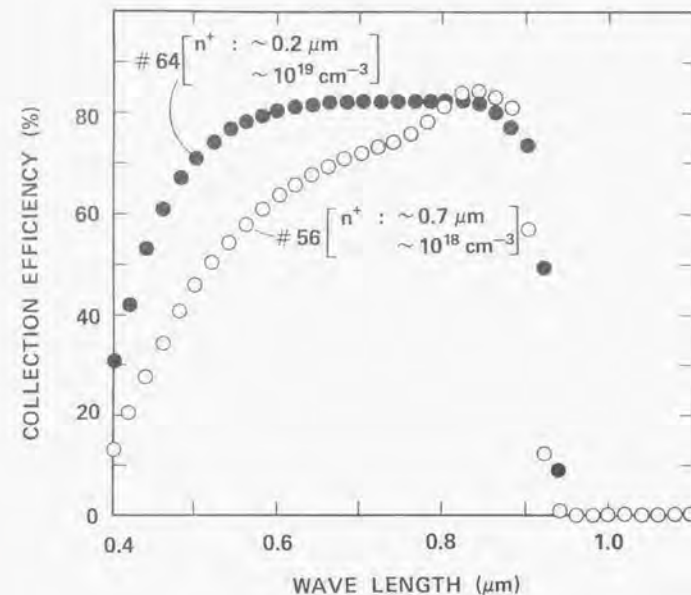


図3.2-7  $\text{n}^+\text{-p-p}^+$ 構造InP太陽電池の分光感度特性

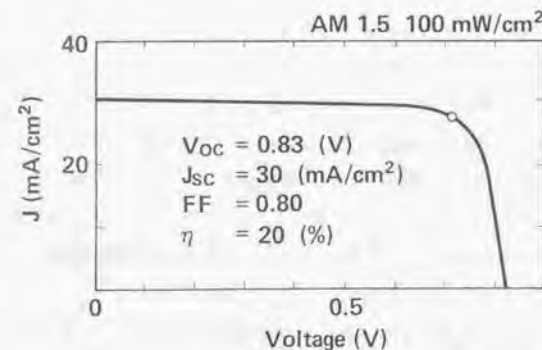


図3.2-8  $\text{n}^+\text{-p-p}^+$ 構造InP太陽電池の電流-電圧特性

図3. 2-9はSi基板上のn-InP膜成長時のキャリア濃度の $H_2S$ 流量依存性を示したものである。比較のためInP基板上の成長膜のデータも同図に示している。van-der-Pauw法による電子濃度、移動度測定に用いた試料はp-Si基板上にundoped-GaAs層(0.1 $\mu$ m)、undoped-InP層(3 $\mu$ m)を順に積層し、その上にSドーピング層を0.2 $\mu$ m成長した。InP/Siの電子濃度、移動度は基板、undoped-GaAs/InP層の伝導の影響を回避するため、平行伝導に対するPetritzの手法<sup>12)</sup>を用いて行った。InP層のエッチングにはHCl水溶液を用いた。Si基板上InP膜は同一のドーピング条件で成長したInP基板上InP膜と比較して1/5-1/3程度電子濃度が低下していることが明らかになった。これはInP/GaAs/SiではInP/InPと比較してSのドーピング効率が低下している為であることがSIMS分析により明らかになった。図3. 2-9中の●はSIMS分析により求めたInP/GaAs/Si中の不純物S濃度を示したものであるが、InP/GaAs/Si中の電子濃度とはほぼ一致しており、InP/GaAs/Siでの電子濃度の低下は不純物Sの活性化率の低下ではなく、Sのドーピング効率の低下のためであることが明確になった。この原因については、後のZnドーピングの結果を含めて議論したい。

図3. 2-10はn-InP/GaAs/Siの電子移動度の電子濃度依存性とn-InP/InPのデータとの比較を行ったものである。InP基板上のn-InPでの移動度に対してSi上では約60%まで移動度が低下していることが明らかになった。この原因は $5 \times 10^{17} \text{cm}^{-3}$ にも達する高密度の転位の影響であろう。半導体中の転位の電子移動度に対する影響に関する研究はGaAsについての報告がある。<sup>13)</sup> その報告によれば電子の転位による散乱機構はクーロン力によるものであるとし、数値計算を試みている。その結果、転位の電子移動度に対する寄与は温度、電子濃度等の条件により異なるものの、ほぼ転位密度が $10^6 \text{cm}^{-2}$ 以上になると無視出来なくなると報告している。本研究でのSi基板上InPでも同様に考えられるとしたならば、転位のIn転位芯が正、またはP転位芯が負に帯電しており、そのクーロン力により電子移動度の低下が引き起こされる。さらにSi基板上InPでは密度が $5 \times 10^7 \text{cm}^{-2}$ と高濃度であるため転位の影響が顕著に現れ、その結果移動度の低下が現れたものと結論される。

次に、DLTS法によるn-InP/GaAs/Siの深い準位についての評価結果について述べる。図3. 2-11はDLTS法で用いたダイオードの断面図を示したものである。ここでは基板側からオーミック電極をとるためにn-Si基板を用いている。アンドープInP層の電子濃度は電圧-容量の測定から約 $3 \times 10^{15} \text{cm}^{-3}$ と求められた。この値はInP基板上のアンドープInPでの値と同一であり、GaAs/Siで報告されているようなSiのオートドーピングの影響はInP/GaAs/Siでは少ないことが明らかになった。これはInP/GaAs/Siの成長温度がGaAs/Siと比較して100℃程度低温であるためであろう。Si基板へのオーミック電極はAuSb合金を蒸着後、420℃で5分間熱処理して形成した。ショットキー電極は金蒸着膜を用い、直径400 $\mu$

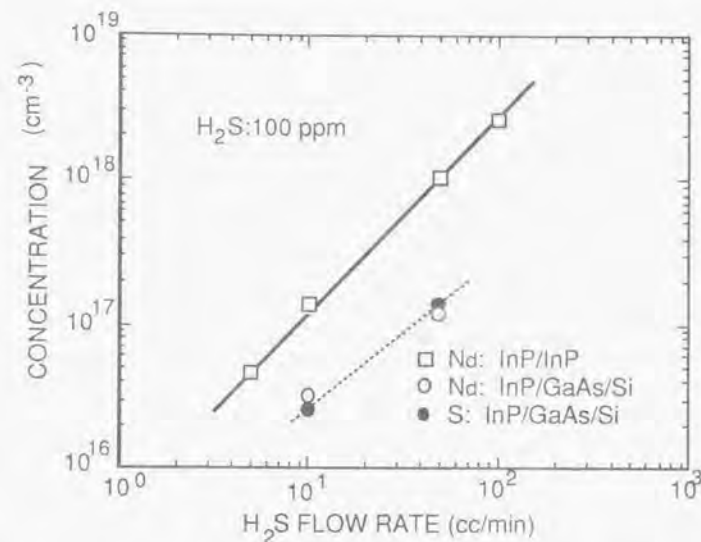


図3.2-9 Si基板上、およびInP基板上InP膜の300 Kでの電子濃度の $H_2S$ 流量依存性とSi基板上InP膜の不純物S濃度の $H_2S$ 流量依存性

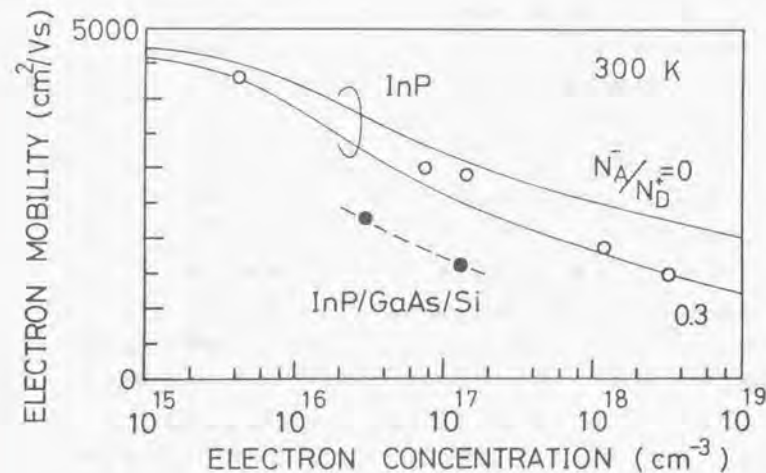


図3.2-10 Si基板上、およびInP基板上InP膜の電子移動度の電子濃度依存性



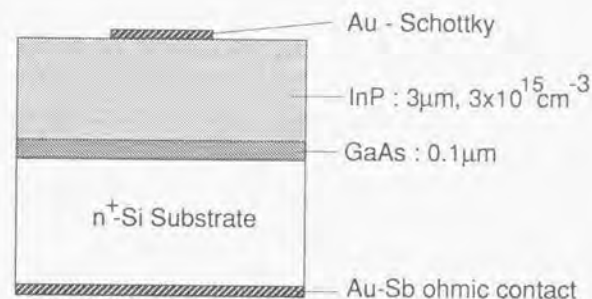


図3.2-11 DLTS法で用いたダイオードの断面図

mの円形にした。ショットキー電極のideality-factor、バリア高さはそれぞれ1.01、0.43eVであった。

はじめに比較のためにInP基板上のn-InP膜においてDLTS法で測定した結果について述べる。図3. 2-1 2は多数キャリアパルスバイアス、DC逆バイアスをそれぞれ1V、1Vとし、時定数 $\tau=3.9\text{msec}$ としたときのn-InP/InPのDLTSスペクトルの一例である。230K近傍に一個の電子トラップが観測されている。便宜上これをE1トラップと名付ける。このトラップの活性化エネルギーは図3. 2-1 3で示すようなArrhenius-plotから0.40eVと求められた。この値は最近OMVPE法で成長したInPウエファで報告されている電子トラップのデータと一致している。<sup>14)-16)</sup> 文献[16]によるとこのトラップはP空孔に由来したネイテブな欠陥に起因したものと考えられている。InPのようにショットキー障壁の低いサンプルではトラップ密度を求める際に $\lambda$ 効果<sup>17)</sup>を考慮しなければならない。 $\lambda$ 効果を考慮して求めたE1トラップの密度は $1.06 \times 10^{13} \text{cm}^{-3}$ であった。

次に、Si基板上InP結晶のDLTS測定の結果について説明する。図3. 2-1 4はいくつかの多数キャリアパルス幅 $T_p$ に対するInP/GaAs/Siヘテロ構造における典型的なDLTSスペクトルを示したものである。 $T_p=5\mu\text{s}$ としたとき230,310,190K近傍で3つの電子トラップが観測された。便宜上これらをE1,E2,E3と名付ける。E3トラップは $T_p$ が1msのときは観測されていない。このことは $T_p$ が1msの時にはこのトラップのほとんどが完全に電子により占有されており、かつトラップ濃度が低いことを示している。この結果は後に図3. 2-1 6及び図3. 2-1 7で触れるように、E3トラップの捕獲断面積が他のトラップよ

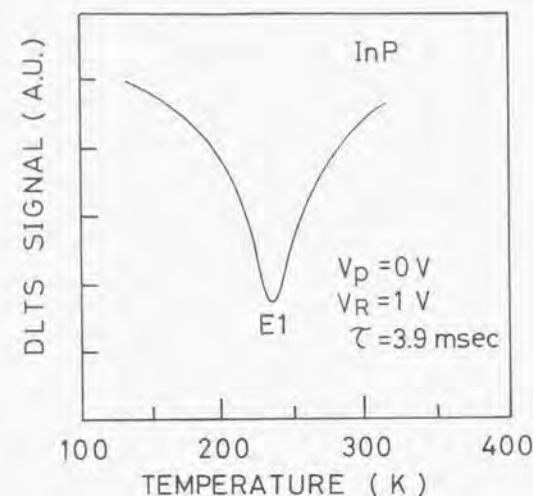


図3.2-12 n-InP/InPのDLTSスペクトルの一例

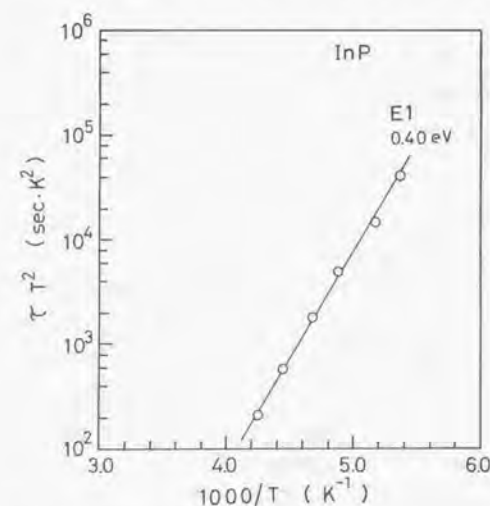


図3.2-13 n-InP/InPのE1トラップのアーレニウスプロット

り大きいこと、トラップ濃度が低いことに由来している。図3. 2-15にこれらのトラップのArrhenius-plotを、またArrhenius-plotから求めた活性化エネルギーを表3. 2-1にまとめる。InP/GaAs/Siで観測されているE1トラップの活性化エネルギーはInP基板上のものと一致していた。

表3. 2-1 InP/GaAs/Siで観測された3つの電子トラップの活性化エネルギー $E_a$ と電子捕獲断面積 $\sigma_n$

	E1	E2	E3
$E_a$ (eV)	0.40	0.62	0.52
$\sigma_n$ (cm <sup>2</sup> )	$5.8 \times 10^{-19}$	$5.2 \times 10^{-19}$	$3.4 \times 10^{-18}$

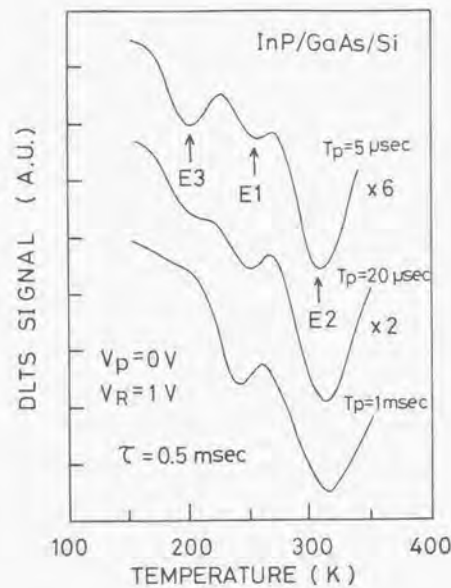


図3.2-14 InP/GaAs/Siヘテロ構造における典型的なDLTSスペクトル

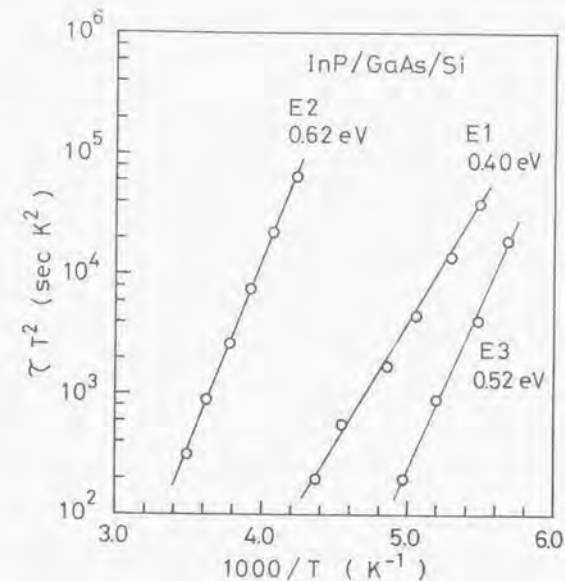


図3.2-15 InP/GaAs/Si構造におけるトラップのアーレニウスプロット

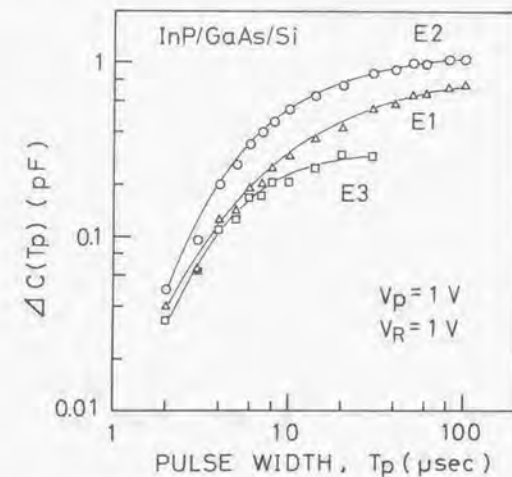


図3.2-16 それぞれのトラップに対して求めた $\Delta C(T_p)$ の $T_p$ 依存性



これらのトラップの捕獲率 $C_0$ をDLTSスペクトルの多数キャリアパルス幅依存性から求められる。<sup>19)</sup> 通常のDLTSスペクトルの解析法に従い、 $\Delta C(T_p)$ をパルス幅 $T_p$ の多数キャリアパルスを加えた後のダイオードの容量変化と定義する。実験的には $\Delta C(T_p)$ は図3. 2-14のDLTSシグナルのピーク強度から求めることが出来る。図3. 2-16はそれぞれのトラップに対して求めた $\Delta C(T_p)$ の $T_p$ 依存性を示したものである。 $\Delta C(\infty)$ をトラップが完全に電子で満たされるのに十分なパルス幅での $\Delta C(T_p)$ であるとする。図3. 2-16では $\Delta C(\infty)$ は $T_p$ が大きいときの $\Delta C(T_p)$ の飽和した値に対応する。実験から求めた $\Delta C(T_p) - \Delta C(\infty)$ の $T_p$ 依存性を図3. 2-17に示す。図3. 2-17から $C_0$ は次式を仮定して $\Delta C(\infty) - \Delta C(T_p)$ の勾配から求められる：

$$\ln[\Delta C(\infty) - \Delta C(T_p)] = \ln \Delta C(\infty) - C_0 T_p \quad (3. 2-1)$$

それぞれのトラップに対する $C_0$ は次のように求められた：E1:  $6.02 \times 10^4 \text{ s}^{-1}$ 、E2:  $7.4 \times 10^4 \text{ s}^{-1}$ 、E3:  $1.8 \times 10^5 \text{ s}^{-1}$ 。トラップの捕獲断面積 $\sigma_n$ はよく知られた次式により求められる：

$$C_0 = \sigma_n N v \quad (3. 2-2)$$

ここで $N$ 、 $v$ はそれぞれ電子の濃度、熱速度を表している。それぞれのトラップに対する $\sigma_n$ を表3. 2-1にまとめて示す。

トラップの濃度 $N_T$ の深さ依存性はDLTS測定において多数キャリアパルスやdcバイアスを適当に変化させることにより測定することができる。InP/GaAs/Siの3つの電子トラップの $N_T$ の測定結果を図3. 2-18に示す。計算には $\lambda$ 効果を考慮している。E1, E3トラップには深さ依存性が認められなかった。E1トラップはInP基板上のものにも観測されており、P空孔の関与したトラップ<sup>10)</sup>であると考えられているがInP/GaAs/Siでは濃度が2桁程度多く存在している。この原因については明らかではないがInP/GaAs/Siでは同一条件で成長した場合でもP空孔が発生しやすいことを示している。これに対してE2トラップは表面から基板方向に対して指数関数的に減少しており、その濃度も $10^{15} \text{ cm}^{-3}$ を越えていることが明らかになった。ただし、DLTSのピーク強度からトラップ密度を求める方法はトラップ密度が電子濃度と同定度になった場合厳密には正確でない。より厳密に求めるためにはさらに高温での測定が必要である、しかしInPではショットキー障壁が低いため、測定上不可能である。いずれにしてもこの高濃度のトラップはInP基板上InP膜には観

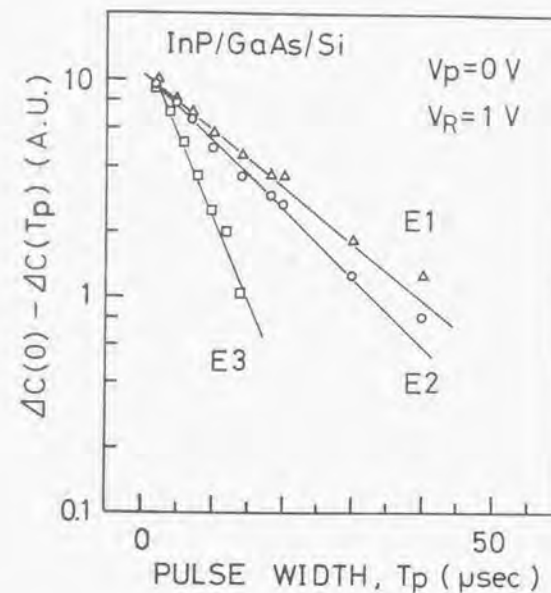


図3.2-17  $\Delta C(\infty) - \Delta C(T_p)$ の $T_p$ 依存性

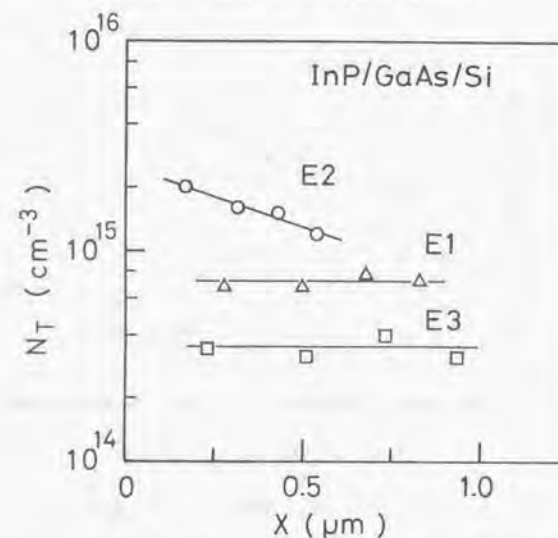


図3.2-18 InP/GaAs/Si構造における3つの電子トラップの深さ依存性

測されず、ヘテロ成長膜固有のものであるが、転位に付随したものであれば基板方向に増加する逆の深さ依存性を示すはずである。アニールしたGaAs/Siで観測されるEL2トラップも同様の深さ依存性があることが報告されており、<sup>19)</sup> その原因としてストイキオメトリーの変化にあるのではないかと考えられている。InP/GaAs/SiのE2でも同様に考えられるが、現時点では断言することは出来ず詳細な検討が必要である。

### 3. 2-4 Si基板上InP膜のpドーピング特性

半導体中の正孔は電子に比べて移動度が小さいために素子化において、p型半導体の抵抗率がしばしば問題になる。これまでn-InP/GaAs/Siでの転位によるドーピング効率の低下による電子濃度の低下について述べたが、正孔についても同様の濃度低下が引き起こされた場合には素子の高抵抗化に結び付き、素子性能の劣化を引き起こす要因となる。本節ではZnのドーピングによるp-InP/GaAs/Siのドーピング特性について述べる。図3.2-19は成長温度590℃でのSi基板上のp-InP膜成長時のキャリア濃度のDMZn流量依存性を示したものである。比較のためにInP基板の成長膜のデータも同図に示している。測定に用いたサンプルはn-Si基板上にn-GaAsを2μm成長後、その上に電子濃度 $10^{18}$  cm<sup>-3</sup>のn-InPを成長しZnドーピング-InPを1.5μm成長したものである。この構成は次章で述べるレーザ応用での構造に整合させたものであり、厳密には伝導特性解析には最適ではないが傾向を見るためには十分であろう。同図に示している□はSIMSにより定量分析したZn濃度を表している。このZn濃度と正孔濃度はほぼ一致しており、Si基板上InPにおいてもZnはほぼ活性化していることが確認された。Si基板上InP膜のZnによるpドーピング特性は、次の2点においてInP基板のInP膜でのドーピング特性と異なる。第1点は同一条件におけるZnの取り込まれ量が増加していることである。前節で述べたようにSのドーピングではSi基板上InP膜でドーピングの低下がみられたが、Znのドーピングではドーピングの増大がみられた。第2点はZnの取り込みの流量に対する勾配が緩やかになることである。これらの傾向はInP基板上InP膜成長において成長温度の低減により見られたものと同一であるが、その傾向が顕著になっていることが明らかになった。

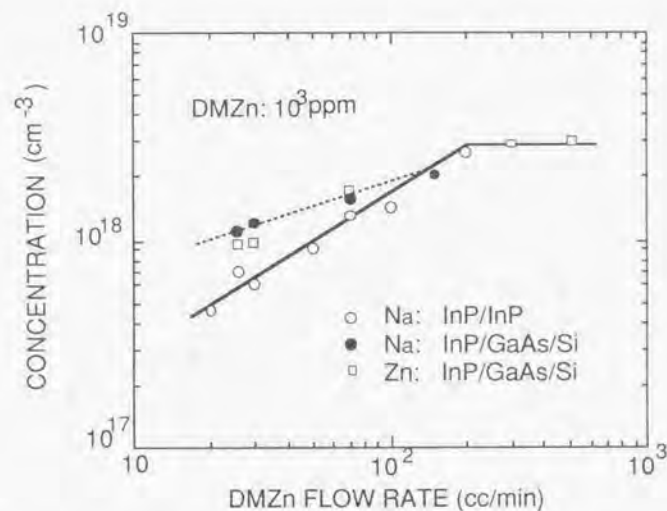


図3.2-19 Si基板上、およびInP基板上InP膜の300 Kでのホール濃度のDMZn流量依存性とSi基板上InP膜の不純物Zn濃度のDMZn流量依存性

Si基板上InP膜におけるSとZnのドーピング特性の差は転位との関連によるものと考えられる。しかしこの原因が如何なるものであるかは現段階では断定することはできない。ここでは原因として可能性があるものについて述べる。転位と不純物の相互作用としてはじめに考えられるものとしてコットレルフィールドが挙げられ、この要因として歪場、クーロン場が考えられる。<sup>20)</sup> 転位が刃状転位の成分を含む場合転位の上半分では結晶に圧縮歪が存在し、下半分では結晶に膨張歪が存在する。この転位の存在する結晶中に原子直径が異なる不純物を導入した場合この不純物は転位による歪場によりそのエネルギー状態を変える。この不純物の原子直径がInP結晶中の置換原子の直径より小さい場合と大きい場合では相互作用は逆に働く。InP中にZn、Sをドーピングした場合InPの格子定数が減少することが報告されている。<sup>21)</sup> このことはZn、S共に原子直径がInPの置換原子の直径より小さいことを示している。このため両不純物は転位の上側に近づきエネルギーが減少する。しかしこの効果はZnとSで同等に作用し、両不純物の違いの原因ではない。コットレルフィールドの第2番目の要因のクーロン場について次に述べる。Zn、S不純物はInP結晶中でそれぞれアクセプター、ドナー不純物であるため成長温度はどの高温では活性化し、それぞれ一、+イオンの状態になっている。2節で述べたようにInP中の転位のうちでIn転位は正に帯電し、P転位は負に帯電しているためイオン化不純物は転位との相互作用によりエネルギー状態を変えるものと思われる。そこで、もしInP中の転位がIn転位が多数を占めていると考えた場合にはZnは転位との相互作用により安定になり、Sは不安定になり、両不純物のドーピング特性の違いを説明することができる。



不純物ドーピング差の原因としてもう一点考えられるものとしてステップ密度との相関が挙げられる。この現象については液相成長法によるGaPへのS、Zn、Nドーピングでのドーピング効率のステップ密度依存性が不純物の偏析係数が1以上か否かで異なることが報告されている。<sup>22)</sup> この報告にしたがいSi基板上InPでのドーピング特性を照らし合わせてみると、次のように考えられる。Si基板上InP膜は高密度の転位によりステップ密度がInP基板と比較して多い状態にある。このため不純物Znでは偏析係数が1より大きいため、Si基板上InP膜でのドーピング効率がInP基板上に比較して大きくなり、Sでは逆に偏析係数が1より小さいためドーピング効率も逆になっていると説明される。ただし、この説明には不明な点がある。まずはOMVPE成長法によりドーピングされるZn、S不純物の偏析係数が1より大きいのか小さいかは現状では全く不明である点である。2点目は表面ステップの密度の異なるSiジャスト基板上InPとSiオフ基板上InPでドーピング特性の差がみられないことである。これらの現象をすべて表面ステップと偏析係数の関連から説明しようとした場合、矛盾が生じてしまう。Si基板上のInP膜でのドーピングメカニズムの解明にはさらに検討を進める必要がある。

2点目のZnの取り込まれのZn流量に対する勾配の変化はInP基板上のInPへのZnドーピングで述べたようにZn濃度の飽和と関連があるものと思われる。Si基板上InP膜においてもInP基板上InP膜と同様にZn濃度の飽和が見られることは次の検討により明らかになった。図3、2-20はSi基板上InP膜とInP基板上InP膜に故意に高濃度のZnをドーピングした時のZnのドーピングプロファイルを示したものである。高濃度ドーピングのため基板と膜界面にZnのパイルアップが見られる。両者では同様に約 $3 \times 10^{18} \text{ cm}^{-3}$ でZn濃度は飽和しており、飽和した場合にみられる基板側へのZnの拡散が観測されている。Si基板上InP膜において基板側でのZnのドーピングプロファイルが緩慢に変化しているのは表面モフォロジーの影響によりSIMS分析中の深さの不均一のためである。このZnの飽和濃度がホモ成長とヘテロ成長で同一であることは、ヘテロ成長でみられるZnのドーピング濃度の増加がInP中のZnの安定位置が増加したためではないこと示している。さらにこのZnの飽和現象がZnの取り込まれ量のDMZ流量に対する勾配の変化と関連しているものと思われる。ヘテロ成長でのドーピング特性はホモ成長でのドーピング特性と同様に成長温度等の成長条件で変化することが予想される。今後はヘテロ成長でのドーピング特性の成長条件依存性の検討を通して、ドーピング減少/増大現象の理解を深めることが必要である。

図3、2-21はp-InP/GaAs/Siの正孔移動度の正孔濃度依存性とp-InP/InPのデータとの比較を行ったものである。InP基板上p-InPでの移動度に対してSi上では若干移動度が低下しているが、抵抗率等に問題になるほどではないことが明らかになった。

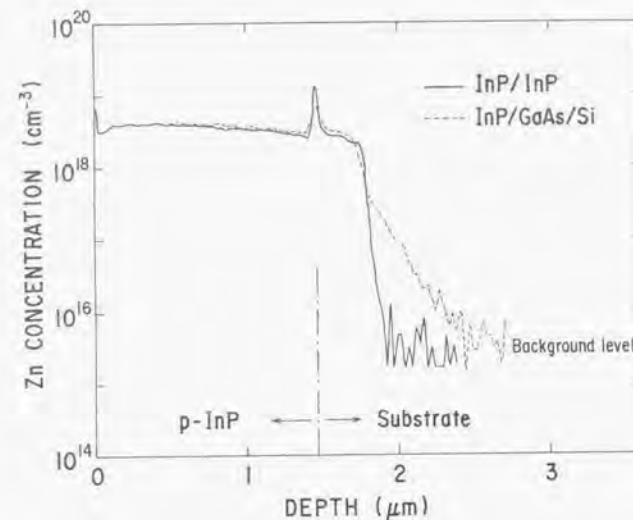


図3.2-20 Si基板上、およびInP基板上InP膜に高濃度のZnをドーピングしたときのZnのドーピングプロファイル

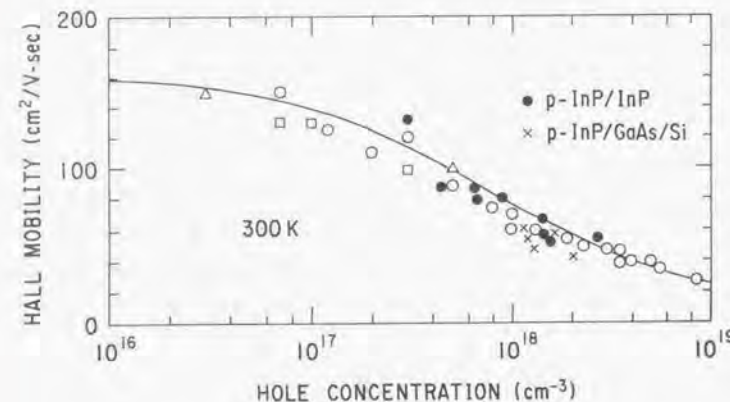


図3.2-21 p-InP/GaAs/Si、p-InP/InPのホール移動度のホール濃度依存性

### 3. 2-5 まとめ

素子应用上必要不可欠な技術、InPの不純物ドーピングによるp,n伝導型の制御技術の確立に努めた。InP基板を用いたn<sup>+</sup>-p-p<sup>+</sup>構造太陽電池作成では浅く急峻な接合が形成でき、AM1.5、100mW/cm<sup>2</sup>の光照射下で約20%の高効率太陽電池を実現することができた。

Sドーピングによるn-InP/GaAs/Siにおいて、n-InP/InPと比較してドーピング効率の低下がみられ、高濃度の転位による電子移動度の低下も観測された。DLTS測定からはSi基板上InP固有のトラップが存在することを明らかにした。Znドーピングによるp-InP/GaAs/Siではn-InP/GaAs/Siとは逆にドーピング効率の増大がみられた。これらのヘテロ成長におけるドーピング効率の低下/増大は転位と不純物の相互作用、または表面ステップと不純物の相互作用と関連付けられて理解される。これらの検討を通して得られた結果は転位と不純物やキャリアの相互作用等の物性を明らかにする上で重要な知見である。

### 【参考文献】

- 1) M. Razeghi, M. Defour, R. Blondeau, F. Omnes, P. Maurel, O. Acher, F. Brillouet, J.C.C. Fan and J. Salerno, Appl. Phys. Lett., 53 (1988) 2389.
- 2) M. Razeghi, F. Omnes, R. Blondeau, Ph. Maurel, M. Defour, O. Acher, E. Vassilakis, G. Mesquida, J.C.C. Fan and J.P. Salerno, J. Appl. Phys., 65 (1989) 4066.
- 3) T. Makimoto, K. Kurishima, T. Kobayashi and T. Ishibashi, Jpn. J. Appl. Phys., 30 (1991) 3815.
- 4) A. Yamamoto, M. Yamaguchi and C. Uemura, Appl. Phys. Lett., 44 (1984) 611.
- 5) A. Yamamoto, M. Yamaguchi and C. Uemura, Appl. Phys. Lett., 47 (1985) 975.
- 6) Y. Itoh, K. Ando, M. Yamaguchi and C. Uemura, in IEDM Tech. Dig., (1985) 475.
- 7) Y. Itoh, K. Ando, M. Yamaguchi and C. Uemura, in Tech. Dig. 1st Int. Photovoltaic Sci. and Eng. Conf., (Kobe, Japan) (1984) 245.
- 8) 須郷 満、山本昌勇、山口真史、土村税男、信学会電子デバイス研究会、ED85-156 (1986)
- 9) W. Walukiewicz, J. Lagowski, L. Jastrzebski, P. Rava, M. Lichtensteiger, C. H. Gatos and H. C. Gatos, J. Appl. Phys. 51 (1980) 2659.
- 10) S. Chichibu, M. Kushibe, K. Eguchi, M. Funemizu, and Y. Ohba, J. Appl. Phys., 68 (1990) 859.
- 11) J. D. Wily, "Mobility of holes in III-V compounds", Semiconductors and semimetals, 10 (1975) 160.
- 12) R. L. Petritz, Phys. Rev. 110 (1958) 1254.
- 13) J. Wood, M. J. Howes and D. V. Morgan, Phys. Stat. Sol., 74 (1982) 493.
- 14) D. J. Nicholas, D. Allsopp, B. Hamilton, A.R. Peaker and S.J. Bass, J. Cryst. Growth, 68 (1984) 326.
- 15) M.A.A. Pudensi, K. Mohammed and J.L. Merz, J. Appl. Phys. 53 (1985) 2788.
- 16) N. Yamamoto, K. Uwai and K. Takahei, J. Appl. Phys., 65 (1989) 3072.
- 17) Y. Zohra and M. O. Watanabe, J. Appl. Phys., 53 (1982) 1809.
- 18) See, for example, M. Ogura, M. Mizuta, N. Hase and H. Kukimoto, Jpn. J. Appl. Phys., 22 (1984) 658.
- 19) N. Chand, R. Fischer, A.M. Sergeant, D.V. Lang, S.J. Pearton and A.Y. Cho, Appl. Phys. Lett., 51 (1987) 1013.



- 20) 鈴木秀次、転位論入門、アグネ社、1967
- 21) K. Sugii, H. Koizumi, and E. Kubota, J. Electronic Materials, 12 (1983) 701
- 22) K. Pak, T. Nishinaga, T. Tanbo, H. Fukuhara, T. Nakamura, and Y. Yasuda, Jpn. J. Appl. Phys., 24 (1985) 299

### 第3章 Si基板上InP系結晶のレーザへの応用

#### 3. 3-1 諸言

Si基板上III-V族化合物半導体のレーザへの応用は化合物半導体光学素子とSi-LSIの融合による光・電子集積回路の実現にとって、最も重要な技術の一つである。現在までに検討されているSi基板上化合物半導体のレーザ応用の多くのものはSi基板上のGaAsによるものであった。この材料系においては約4%もの格子不整合が存在しているにもかかわらず、初期特性としてはGaAs基板上のものと比較して遜色の無いものが報告されるようになってきた。<sup>1)2)</sup>しかし実用上大きな問題に直面している。それは通電とともに数分及び数時間のうちにレーザ特性が劣化してしまうこと、即ち寿命が短いことである。<sup>3)</sup>この原因に関しては高密度の転位と残留応力にあることが指摘されている。この寿命の問題については現状では解決策が見いだされておらず、GaAs膜の一層の高品質化が重要で有ると言われている。

GaAs以外の材料系として最近注目されるようになってきたのがInP系レーザである。この材料系は格子不整合が約8%とGaAs系よりさらに大きい、レーザの寿命に関しては劣化がGaAs系レーザと比較して少ないことが従来の格子整合系レーザの検討から明らかにされている。このSi基板上InP系レーザへの関心の契機となった報告が、Razeghi等<sup>4)</sup>によるSi基板上1.3  $\mu$ m帯InGaAsPレーザの室温連続発振に関するものである。このレーザではGaAs系レーザで見られるような急激な劣化はみられず、InP系レーザの劣化に対する素性の良さを示していた。ただしこのレーザでも緩やかではあるが劣化がみられている。室温で2mWの一定出力での駆動電流が5時間の通電後に5%程度の増加が見られていた。この報告はSi基板上InP系レーザの実現の可能性を示すものであるが、現状ではまだ解決されるべき点が存在していることを示している。

本研究ではSi基板上高品質InP膜の応用として1.5  $\mu$ m帯レーザの作製を試みた。レーザの発振波長が長波長であることはキャリアの再結合で生じるエネルギーが小さいことに対応し、レーザ動作中のゲークライン欠陥の増殖の抑制に有効であり、レーザの長寿命化の観点から好ましい。さらにこの波長帯は石英系光ファイバ、光導波路の低損失の波長帯に一致し、<sup>5)</sup>これらとの融合に最適である。

本章ではSi基板上長波長帯レーザの作製について述べ、室温連続動作が可能で、極めて長寿命のレーザが実現可能であることを示す。

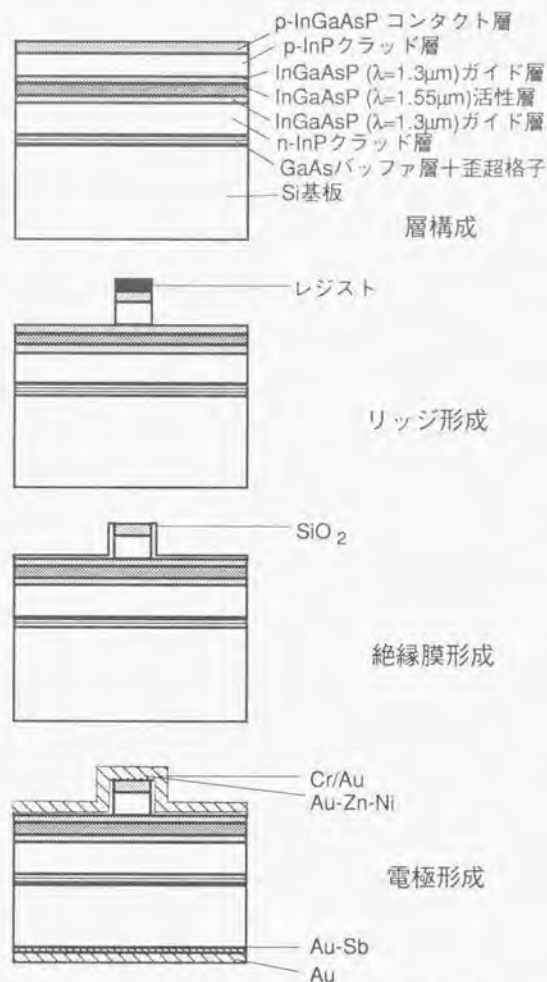


図3.3-1 Si基板上レーザの層構成と作製工程

### 3. 3-2 Si基板上1.5μm帯DHレーザ

第3編、第1章において本研究で実現したSi基板上高品質InGaAsPDH構造の光学特性はInP基板上のものと比較して遜色の無いことを明らかにした。本節ではこの高品質活性層

を用いたレーザへの応用を試みた。

レーザ化に用いた層構成はOMVPE法により積層している。活性層用DHは基板側より(i)50nm厚1.3μm帯InGaAsPガイド層、(ii)110nm厚1.55μm帯InGaAsP活性層、(iii)120nm厚1.3μm帯InGaAsPガイド層、(iv)1.5μm厚ZnドープInPクラッド層、(v)200nm厚1.55μm帯InGaAsPコンタクト層を順に積層している。図3. 3-1にレーザの層構成、作製工程を示す。エッチングはウエットエッチングにより行い、キャップ層、InP層、それぞれ $3\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$  (室温)、 $2\text{HCl} + \text{H}_2\text{O}$  (0°C) による選択エッチにより、活性層上部でエッチングを停止している。レーザ構造はリッジ導波路構造とし、セルフアラインプロセスにより作成した。0.3μm厚 $\text{SiO}_2$ を絶縁層として用いている。p型オーミックコンタクトはAu-Zn-Niを用いている。Si基板は50μm厚まで研磨し、Au-Sb合金でオーミックコンタクトを取っている。さらにコンタクト抵抗低減のために表面にはCr/Au、裏面にはAuを蒸着している。その後レーザチップ大にへき開している。作成したレーザの構造を図3. 3-2に示す。レーザ特性の評価はプローバによるパルス電流注入により行った。

作成したSi基板上InGaAsPDHレーザの室温での電流-光出力特性を図3. 3-3に示す。この測定はパルス幅:100ns、繰り返し:200Hzのパルス注入条件で行った。同レーザはストライプ幅:4μm、共振器長:200μmであるが、しきい値電流:46mA、片端面でのスロープ効率:0.03W/Aで発振していた。図中には電流注入量: $I/\text{th}=1.65$ の時のスペクトルも示している。発振波長は1.55μmである。このレーザは波長が1.5μm帯であると言う点に

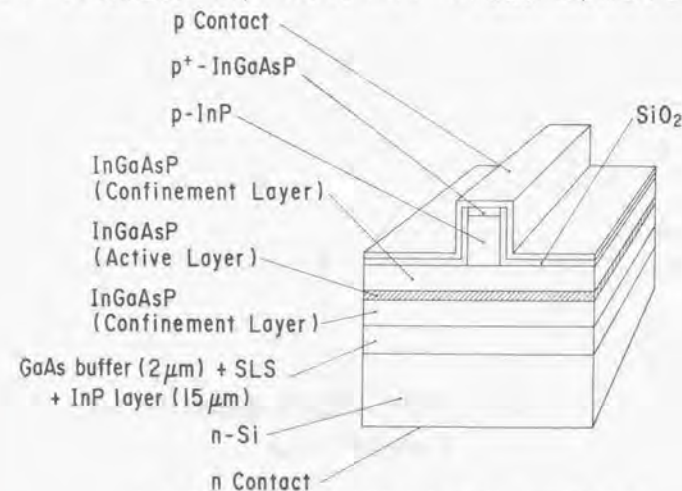


図3.3-2 Si基板上1.5μm帯InGaAsPDHレーザの構造図



においてSi基板上において初めての室温動作レーザである。また本レーザは測定中の特性の劣化が見られておらず、安定性の点で期待できる。この結果は本研究で実現した高品質のSi基板上InGaAsP膜はレーザ応用が可能であることを示している。

### 3. 3-3 Si基板上1.5 $\mu\text{m}$ 帯多重量子井戸レーザ

現在実用化されているレーザに要求される条件の第一は室温において連続安定発振が可能なことである。前節で述べたSi基板上InGaAsPDHレーザは電極の構成等が最適ではなかったため、室温連続発振が可能であるか否かの確認が出来なかった。本節ではレーザの完成度を高め、実用レベルのレーザと比較できるような特性評価を行うことを目的として、レーザ作製、特性評価を行った。またレーザの特性改善のために活性層の構成を多重量子井戸 (MQW) とした。初めに、Si基板上のMQW構造素子応用の前にOMVPE法によるInP基板上MQW成長技術の検討を行った。図3. 3-4 は本研究で用いたOMVPE成長装置で成長したInGaAsP/InP量子井戸を50層成長したものの二結晶X線ロッキングカーブ (a) と室温における吸収スペクトル (b) の測定結果を示したものである。X

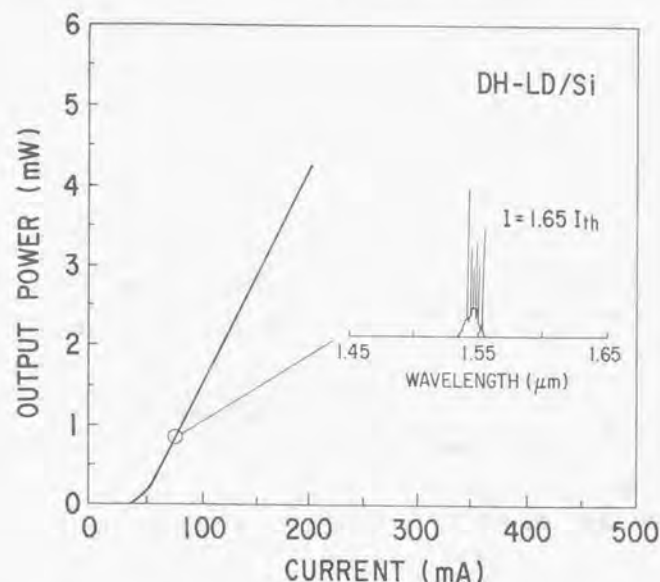


図3.3-3 Si基板上1.5 $\mu\text{m}$ 帯InGaAsPDHレーザの電流-光出力特性とスペクトル

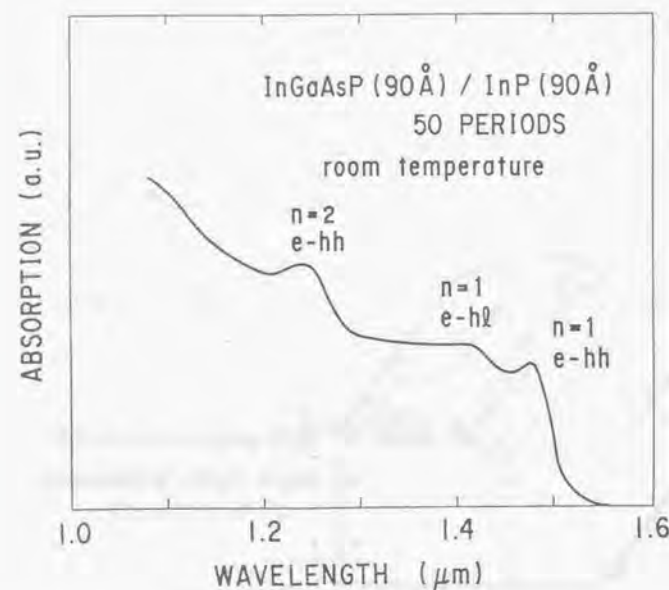
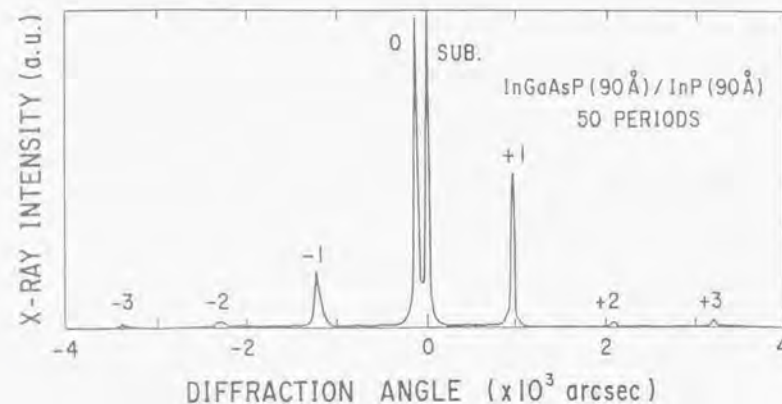


図3.3-4 本研究で用いたOMVPE装置で成長したInGaAsP/InP多重量子井戸構造の(a)二結晶X線ロッキングカーブと(b)室温の吸収スペクトル

線ロッキングカーブには超構造を反映したサテライトピークが観測され、吸収スペクトルには励起子の吸収によるピークが観測され室温においても励起子が安定に存在しており、理想状態に近い超格子構造が作成できることが確認できた。図3. 3-5 は作製したSi基板上MQWレーザの構造図、使用したMQW活性層のバンド図を示したものである。活性層はOMVPE法により成長した。その構成は基板側より(i)100nm厚1.3  $\mu$ m帯InGaAsP光閉じ込め層、(ii)7.5nm厚1.65  $\mu$ m帯InGaAsウエル層と10nm厚1.3  $\mu$ m帯InGaAsP障壁層を交互に6層積層したMQW層、(iii)100nm厚1.3  $\mu$ m帯InGaAsP光閉じ込め層、(iv)1.2  $\mu$ m厚ZnドープInPクラッド層、(v)0.2  $\mu$ m厚1.65  $\mu$ m帯InGaAsコンタクト層の順に積層している。レーザはウエットエッチにより作成したリッジタイプとし、リッジ幅:6  $\mu$ m、共振器長:300  $\mu$ mとしている。絶縁膜としてSiO<sub>2</sub>を用いた。半導体の加工法、レーザ端面作製法等は、図3. 3-1 で示したDHレーザと同様である。本レーザの大きな特徴の一つは将来のプレーナタイプのOEICを意識して、p、n両電極をレーザ上面から取っていることである。図3. 3-6 に本レーザの作製工程を示す。作製したレーザはjunction-upの状態ヒートシンク上にマウントした。

このレーザは室温において連続発振し、発振波長:約1.54  $\mu$ m、閾値電流値:55mA、片端

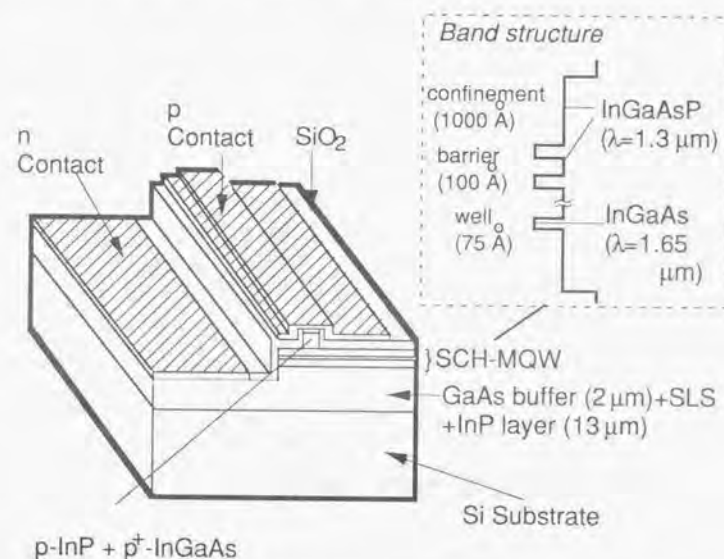


図3.3-5 Si基板上MQWレーザの構造図とMQW活性層のバンド図

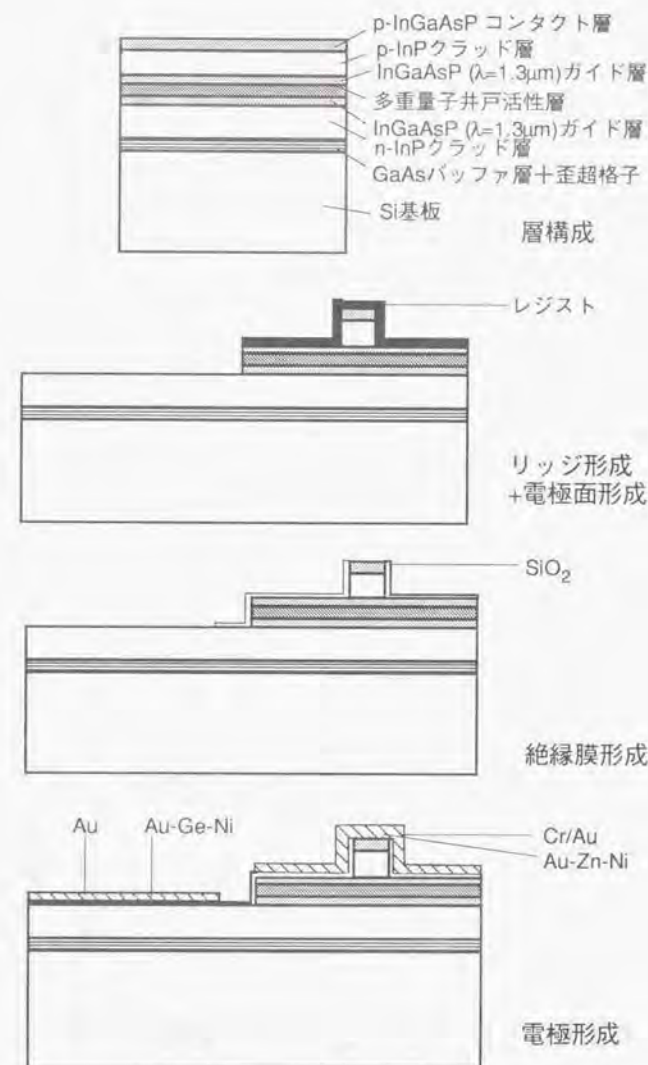


図3.3-6 Si基板上MQWレーザの層構成と作製工程



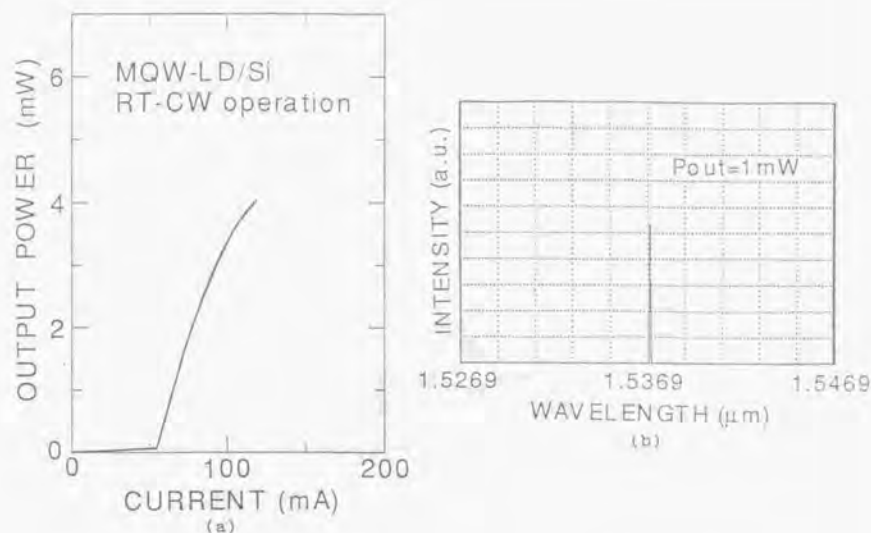


図3.3-7 Si基板上MQWレーザの電流-光出力特性とスペクトル

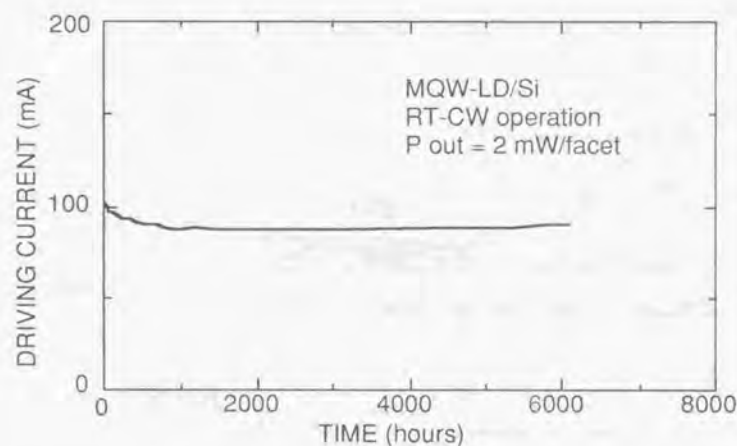


図3.3-8 Si基板上MQWレーザの室温連続動作状態での寿命試験結果

面でのスロープ効率:0.1W/Aであった(図3.3-7)。この結果はSi基板上1.5 μm帯レーザの室温連続発振と言う点、Si基板上InP系MQWレーザの実現と言う点で初めてのものである。

図3.3-8はSi基板上MQWレーザの室温連続動作時の寿命試験を行った結果を示したものである。測定は出力2mW一定とし、その時の駆動電流をモニターした。同図からこのレーザは6000時間以上の動作に対して、駆動電流の増加がみられず、安定に動作していることが確認される。これはSi基板上にモノリシットに積層されたレーザにおいて初めての室温連続安定動作である。図3.3-9はSi基板上MQWレーザと、現在までに報告されているヘテロ基板を用いたレーザの寿命特性の比較を行ったものである。<sup>4)6)8)</sup>この従来のヘテロ系レーザでは、通電開始後間もなく初期転位から派生したダークライン欠陥の増殖に関与していると思われる劣化が始まっているのに対して、本研究で実現したMQWレーザでは非常に安定していることがわかる。同レーザは従来のSi基板上レーザと比較して、結晶性が良く、発振波長が長波長であるため長寿命が達成できた。結晶性に関しては低転位密度: <10<sup>7</sup>cm<sup>-2</sup> (従来では>10<sup>7</sup>cm<sup>-2</sup>)、狭二結晶X線半値幅:110秒 (従来では>200秒)、低残留応力: 2×10<sup>8</sup>dyn/cm<sup>2</sup> (従来では>10<sup>9</sup>dyn/cm<sup>2</sup>) が実現されている。この高品質の結晶性は、第3編、第1章で述べた様に、InP上レーザ活性層と比較して遜色の

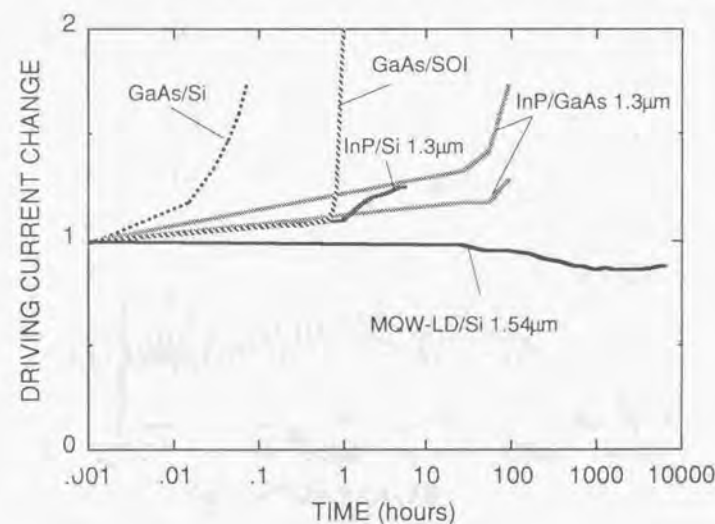


図3.3-9 Si基板上レーザの寿命特性の比較

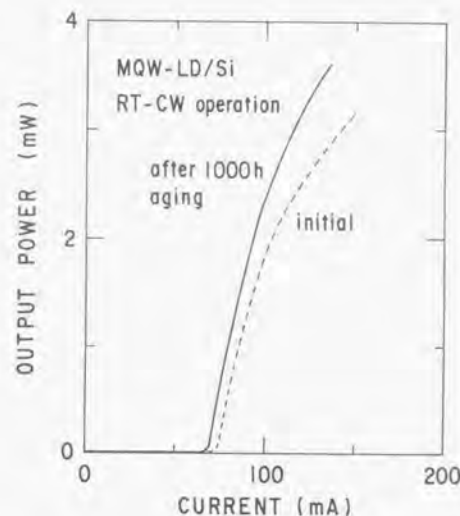


図3.3-10 Si基板上MQWレーザの1000時間連続動作前後の電流-光出力特性の比較

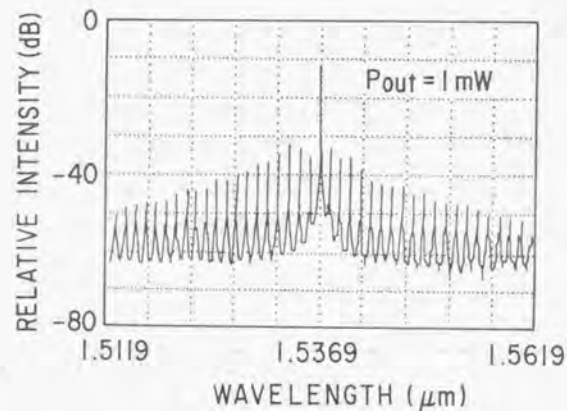


図3.3-11 Si基板上MQWレーザの発振スペクトル(dB表示)

ない光学特性のレーザ活性層をSi基板上へ成長することを可能にした。光学特性に優れていることは、すなわち転位へのエネルギーの供給に関与する、非発光再結合の割合が小さいことを表している。二点目の発振波長に関しては、本レーザは $1.54\mu\text{m}$ と従来のレーザ(GaAs系: $0.8\text{--}0.9\mu\text{m}$ , InP系: $1.3\mu\text{m}$ )と比較し長波長であり、再結合エネルギーが小さいことが挙げられる。これらの点はダークライン欠陥の増殖<sup>9)</sup>の抑制に有効であり、レーザの長寿命化に結び付いたものと思われる。

このSi基板上MQWレーザにおいては室温連続動作によって駆動電流の減少、即ちレーザ特性の改善がみられた。図3.3-10は1000時間連続動作前後の電流-光出力特性の比較を行ったものである。連続動作によって、しきい値電流の減少、効率の増加がみられ、特性が改善していることが分かった。レーザ活性層の温度は動作中、外部の温度より高くなるが、この温度上昇はレーザの発振波長の温度依存性、電流依存性から見積ることが出来、本レーザでは動作中の活性層内の温度上昇は高々 $14\text{K}$ であることがわかった。連続動作中の特性改善が熱効果とした場合、この温度上昇では不十分であろうと思われる。そこでこの動作中のレーザ特性の改善効果は、半導体中の欠陥反応でみられる様な再結合促進効果<sup>10),11)</sup>によるものではないかと考えられる。同様のレーザ特性改善効果は通常のInP基板上レーザでも観測されており、<sup>12)</sup> そのメカニズムを明らかにするには、さらに詳細な検討が必要である。

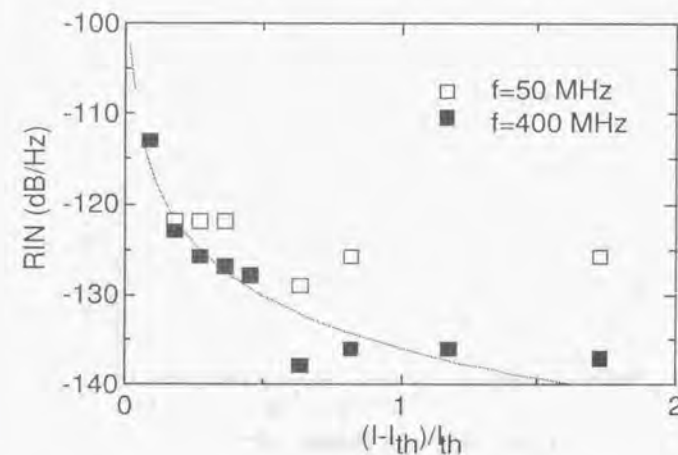


図3.3-12 Si基板上MQWレーザのRINの注入電流依存性



本研究において初めて安定な動作が可能なレーザが実現でき、種々のレーザ特性の評価が可能になった。このレーザの特徴の一つはファブリペロ形共振器構造であるにもかかわらず、安定な縦モードスペクトルを示していることである。図3. 3-11は片端面出力1mWでの動作時のスペクトルを縦軸dBスケールで示したものである。サイドモード抑圧比が20dBで、安定な単一モードスペクトルを示していた。これはMQW活性層の効果によるものと考えられる。すなわちMQW活性層の急峻な利得スペクトルを反映したものであろう。さらにこの安定な単一モードは低強度雑音性へと結び付けられる。図3. 3-12は同レーザのRIN (relative-intensity-noise) の注入電流依存性を示したものである。測定は周波数50MHzと400MHzに対して行っている。周波数400MHzに対してRINの値は-137dB/Hzと通常のレーザと比較して遜色のない値を示していた。<sup>13)</sup>

RINの測定は同レーザの緩和振動周波数をも与える。この緩和振動周波数はレーザの高速動作にとりわけ重要である。図3. 3-13はSi基板上MQWレーザの緩和振動周波数 $f_r$ の注入電流依存性を示したものである。注入電流の増加により $f_r$ は単調に増加し1GHz以上の値を示すことが明らかになった。しかし本レーザでは通常のシングルモードレーザと比較して $f_r$ の値は小さい。<sup>14)</sup> これは本レーザはストライプ幅が6 $\mu$ mと通常のレーザと比べ広いため、横モードがマルチモードとなっているためである。この点はストライプ幅の低減、埋め込み構造の適用によって改善されよう。

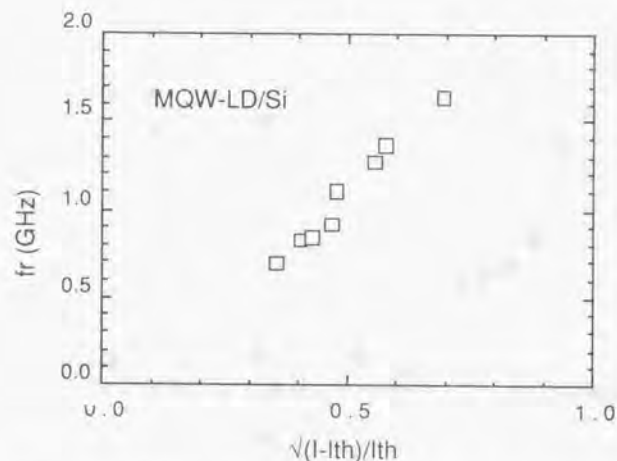


図3.3-13 Si基板上MQWレーザの緩和振動周波数の注入電流依存性

この緩和振動周波数の測定から本レーザにおいても直接変調において1GHz以上の帯域において変調動作が可能であることが示されている。変調応答は、また、界面準位や容量シャントパス等、連続動作時には影響の現れないものに敏感である。そのため、これらの存在の有無を確認する変調特性評価は重要である。図3. 3-14はSi基板上MQWレーザの規格化変調効率の1MHzから1GHzまでの周波数依存性を示したものである。測定はdcバイアス電流： $I/I_{th}=1.27$ で小振幅信号条件で行った。同測定から本レーザの変調帯域が1GHz以上であり、高速特性の劣化に結び付くトラップ中心や容量効果が存在しないことが確認できた。

レーザの変調特性としてもう一つ重要な特性は周波数変調応答である。この周波数変調応答に対し重要なパラメータとしてはレーザの発振波長(周波数)の電流、温度依存性である。図3. 3-15は本レーザの発振波長の電流注入量:80mAでの温度依存性(a)並びに測定温度:20℃での電流依存性(b)を示したものである。この測定条件では本レーザは同一のモードで発振し、モードの飛びはみられない。発振波長: $\lambda$ (周波数: $\nu$ )の温度:T依存性は温度の増加と共に直線的に増加し、その勾配は以下のように求められた:

$$\Delta \lambda / \Delta T = 67 \text{ pm/K}, \Delta \nu / \Delta T = -8.5 \text{ GHz/K}$$

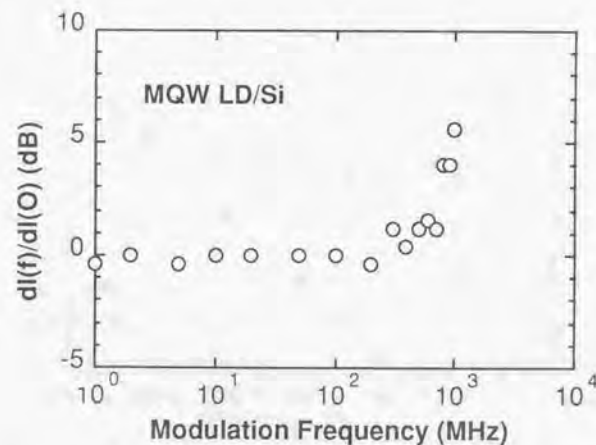


図3.3-14 Si基板上MQWレーザの規格化変調効率の周波数依存性

この値は通常の $1.5\mu\text{m}$ 帯レーザでの発振周波数の温度依存性 $\Delta\nu/\Delta T=12\text{ GHz/K}$ <sup>12)</sup>と比較し、小さな値となっている。同一モードで発振している場合、発振波長（周波数）の温度依存性は主に導波路の屈折率の温度変化により支配されている。この屈折率の温度変化が通常のレーザと比較してSi基板上の本レーザでは小さいために小さな勾配を示している。これはSi基板上レーザの応力による影響であろうと考えられる。導波路内に応力 $\sigma$ が存在する場合、屈折率 $n$ の温度 $T$ による変化は以下のように考えられる：

$$\frac{dn}{dT} = \frac{\partial n}{\partial T} + \frac{\partial n}{\partial \sigma} \frac{\partial \sigma}{\partial T} \quad (3.3-1)$$

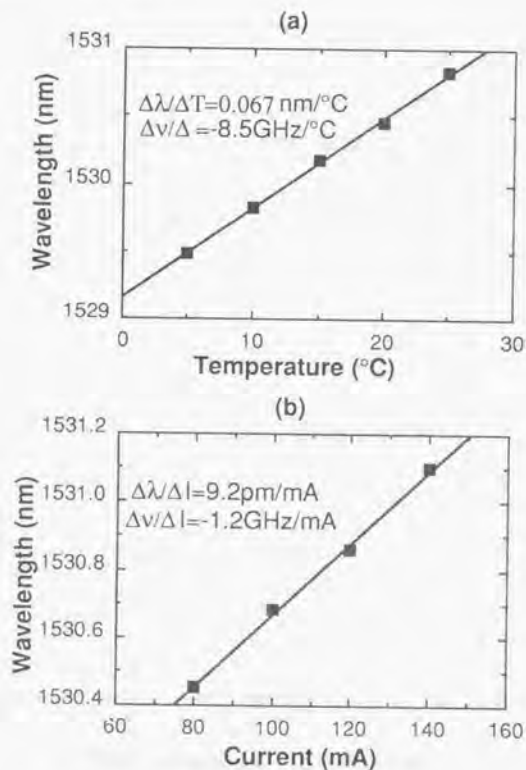


図3.3-15 MQWレーザの発振波長の(a)温度依存性、(b)電流依存性

Si基板上のレーザは温度に依存する応力が存在しているため、通常のレーザにはない(3.3-1)式右辺の第二項が存在する。 $\partial n/\partial T$ の値は通常、 $10^{-6}$ 程度であると言われている。これに対し右辺第二項は光弾性定数<sup>16)</sup>（波長帯がバンドギャップと接近している場合 $10^{-10}\text{ cm}^2/\text{dyn}$ 程度）、SiとIII-V族化合物半導体間の熱膨張係数差（ $10^{-6}\text{ K}^{-1}$ 台）及び弾性定数（ $10^{12}\text{ dyn/cm}^2$ 台）からおおよそ $10^{-5}$ と求められ、第一項とは逆符号の依存性を示している。このためSi基板上のレーザでは通常のレーザと比較して屈折率の温度依存性が緩くなり、発振波長（周波数）の温度勾配も緩くなっているものと思われる。

次に発振波長（周波数）の電流依存性について述べる。図3.3-13 (b)より求められる発振波長（周波数）の電流 $I$ 依存性は：

$$\Delta\lambda/\Delta I = 9.2\text{ pm/mA}, \Delta\nu/\Delta I = -1.2\text{ GHz/mA}$$

と求められた。この値は通常の $1.5\mu\text{m}$ 帯レーザの発振波長の電流依存性 $-1.1\text{ GHz/mA}$ <sup>14)</sup>と同程度であった。レーザの発振波長（周波数）の電流依存性は以下のように電流自体による屈折率変化の効果と電流注入による熱の効果に分けられる。

$$\frac{d\nu}{dI} = \frac{\partial \nu}{\partial I} + \frac{\partial \nu}{\partial T} \frac{\partial T}{\partial I} \quad (3.3-2)$$

(3.3-2)式第一項は電流の増加と共に屈折率の減少を共ない短波長側へのシフト（周波数増大）を引き起こし、第二項は電流の増加と共に屈折率の増加をとめない長波長側へのシフト（周波数減少）を引き起こす。両者の中で熱の効果が支配的なために全体として電流の増加により長波長シフト（周波数減少）がもたらされている。前述した通り、Si基板上のレーザは従来のレーザと比較して発振波長（周波数）の温度依存性は勾配が小さく、すなわち(3.3-2)式中の $\partial \nu/\partial T$ が小さい。このため他のパラメータが同一である場合、Si基板上のレーザは従来のレーザと比べ発振波長（周波数）の電流依存性の勾配も緩やかになるはずである。ところが実測値は両レーザで同一の値を示していた。これはSi基板上レーザは電流注入による温度上昇、すなわち $\partial T/\partial I$ が通常のレーザと比較して大きいためではないかと思われる。これは本Si基板上レーザはJunction-up状態でのマウントによる基板の熱抵抗の影響であると考えられる。通常、レーザは活性層での発熱の逃げるために活性領域をできるだけヒートシンクに近づけるようJunction-



down状態でマウントされる。これらマウント状態での活性層の電流注入による温度上昇の違いはレーザの周波数偏移特性の違いに現れる。Junction-up状態でマウントされたレーザでは活性層での温度上昇がJunction-down状態と比較して大きいため低周波数領域での熱の効果による周波数偏移量が大きくなることが知られている。<sup>10)</sup> GaAs系レーザの例では変調周波数: 100HzでのJunction-down状態での偏移量: 約3GHz/mAに対して、Junction-up状態では5GHz/mAと大きくなっている。この値から電流注入による温度上昇を電流注入による屈折率の変化を無視し大ざっぱに見積ってみると、Junction-down状態では $\partial T/\partial I=0.18$  K/mA、Junction-down状態では $\partial T/\partial I=0.11$  K/mAと求められる。InP系レーザでもJunction-down状態での温度上昇はGaAs系と同様であると仮定し、Junction-up状態では温度上昇が基板材料の熱抵抗率に単純に比例すると仮定し、GaAs系レーザの値からSi基板上レーザについて求めてみると、 $\partial T/\partial I=0.145$  K/mAと求められる。これらの値をもとに上述の発振周波数の温度依存性を用いて発振周波数の電流依存性を求めると、Junction-up状態でのSi基板上レーザでは $\Delta \nu/\Delta I=1.2$  GHz/mA、Junction-down状態での通常のレーザでは $\Delta \nu/\Delta I=1.2$  GHz/mAと求められ実測値とはほぼ一致する。この検討からSi基板上レーザでの $\partial T/\partial I$ の増加はJunction-up状態でのマウントの影響であろうと考えら

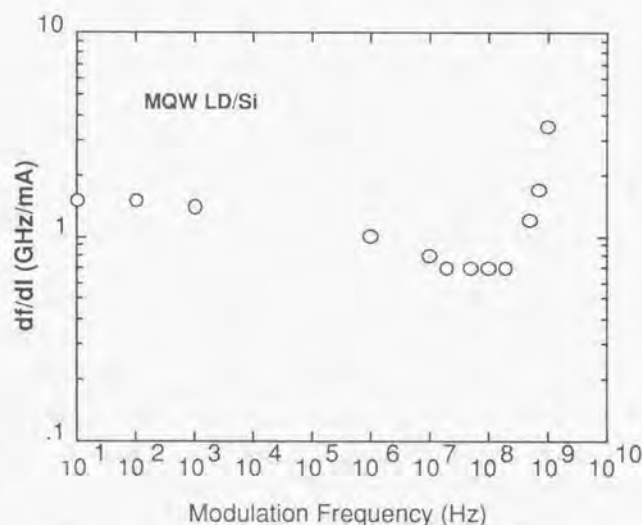


図3.3-16 Si基板上MQWレーザの単位電流当りの周波数偏移量の周波数依存性

れる。結局、Si基板上のレーザでは通常のレーザと比較して $\partial \nu/\partial T$ は小さい、このためSi基板上レーザはJunction-up状態、通常のレーザはJunction-down状態と条件が異なり、 $\partial T/\partial I$ が大きいにもかかわらず、発振波長（周波数）の電流依存性は両レーザで同一になったものと思われる。

図3. 3-16はSi基板上レーザの単位電流当りの周波数偏移量の周波数依存性を示したものである。測定はdcバイアス電流:  $I/I_{th}=1.27$ 、変調電流: 1mAで行った。10MHz以下の変調周波数でみられる大きな周波数偏移、10MHzから約200MHzまでの周波数範囲でみられるフラットな応答、1GHz近傍での共振ピーク等は通常のレーザでみられる周波数偏移の周波数依存性<sup>10,11)</sup>とほとんど同一であり、Si基板上ヘテロ系の問題点は存在していないことが明らかになった。さらにこれらの変調特性はIII-V/Si系OEICのための基本的な要求条件を満たしていることが確認できた。

レーザの特性は基板、および活性層の結晶性もさることながら、その構造に大きく依存する。本検討ではプロセス等の簡略化のために、比較的構造の単純なリッジ導波路構造としたが、この構造に依存したレーザ特性が観測されている。レーザ構造をさらに最適化することによる、レーザ特性の改善、その限界追求は今後の発展のための次なる検討課題であろう。

### 3. 3-4 まとめ

本研究で実現した光学特性の優れたSi基板上InGaAsP膜を用いて、1.5  $\mu$ m帯室温発振レーザを初めて実現した。

さらに、レーザ活性層としてMQW構造を用い、構成を最適化することにより室温連続発振可能な1.5  $\mu$ m帯レーザを実現した。このレーザは6000時間以上の室温連続動作に対し、劣化が見られず、安定に動作することを確認した。本レーザの安定動作は従来のSi基板上レーザと比較して、高品質であり、波長帯が長波長であることにより実現出来たものと思われる。これまでSi基板上III-V族化合物半導体レーザの最も重要な課題とされていた室温連続安定動作を初めて実現することができた。さらに連続動作によるレーザ特性改善効果は半導体中の欠陥反応でみられるような再結合促進効果によるものではないかと考えられる。

さらにこのMQWレーザの安定縦モード発振、低強度雑音性、1GHz以上の変調帯域、Si基板上レーザ特有の発振波長の温度、電流依存性、通常のレーザと比較して遜色のない周波数変調応答、等の特性を示し、本レーザの特性がIII-V/Si系OEICのための基本的な要求条件を満たしているものと思われる。これらの結果は本研究で実現したSi基板上InP膜

の高品質性を示すと同時に、InP系光学素子とSi-LSIの融合によるOEIC実現の可能性を示している。

#### 【参考文献】

- 1) H. Z. Chen, A. Ghaffari, H. Wang, H. Morkoc, and A. Yariv, Appl. Phys. Lett. 51 (1987) 1320
- 2) D. G. Deppe, D. W. Nam, N. Holonyak Jr., K. C. Hsieh, R. J. Matyi, H. Shichijo, J. E. Epler, and H. F. Chung, Appl. Phys. Lett. 51 (1987) 1271
- 3) J. P. van der Ziel, R. D. Dupuis, R. A. Logan, and C. J. Pinzone, Appl. Phys. Lett. 51 (1987) 89
- 4) M. Razeghi, M. Defour, R. Bloudeau, F. Omnes, P. Maurel, O. Acher, F. Brillouet, J. C. C. Fan, Appl. Phys. Lett. 53 (1988) 2389
- 5) T. Miya, Y. Terunuma, T. Hosaka, and T. Miyashita, Electron. Lett. 15 (1979) 108
- 6) J. P. van der Ziel and N. Chand, J. Appl. Phys. 68 (1990) 2731
- 7) H. K. Choi, C. A. Wang and N. H. Karam, IEEE Photonic Technology Lett. 3 (1991) 289
- 8) 上杉文人、木村達也、大村悦司、浪崎博文、電気化学学会 EFM-89-27, OQD-89-58 (1989) 15
- 9) 米津 宏雄、光通信素子工学—発光・受光素子— 工学図書株式会社刊 p.287
- 10) P. J. Dean and W. J. Choyke, Adv. Phys. 26 (1977) 1
- 11) L. C. Kimerling, Solid St. Electron. 21 (1978) 1391
- 12) M. Fukuda, Optoelectronic-Devices and Technologies 3 (1988) 177.
- 13) E. Meland, R. Holmstrom, J. Schlafer, R. B. Lauer, and W. Powazinik, Electron Lett. 26 (1990) 1827
- 14) S. Takano, T. Sasaki, H. Yamada, M. Kitamura, I. Mito, and T. Suzuki, J. Crystal Growth 93 (1988) 857
- 15) 応用物理学会編 半導体レーザーの基礎 オーム社 第2章 p.32
- 16) S. Adachi and K. Oe, J. Appl. Phys. 54 (1983) 6620
- 17) G. Jaccobsen, H. Olesen, F. Birkedahl, and B. Tromborg, Electron Lett. 18 (1982) 874
- 18) Y. Yamamoto, S. Saito, and T. Mukai, IEEE J. Quantum Electron. QE-19 (1983) 47
- 19) S. Kobayashi, Y. Yamamoto, M. Ito, and T. Kimura, IEEE J. Quantum Electron. QE-18 (1982) 582



## 第4編 結論

## 第4編 結論

本論文は、Si基板上に実用レベルの素子応用に必要の高品質III-V族化合物半導体結晶の成長技術を開発することを目的としている。このため本研究の前半部分ではIII-V族化合物半導体の代表的な材料であるGaAs, GaP, InPを取り上げ、物性の異なるこれら材料系の比較から、問題点の分析を行い、素子の高品質化の要求条件の最も厳しいレーザへの応用に適した高品質化法の開発にあたった。とりわけ現状の結晶性では実用レベルのレーザへの応用には不十分であるInP/Si系において、界面導入型のバッファ層による残留応力および、転位密度の低減法の提案し、高品質InP/Siを実現した。

本研究の後半部分ではInP/Siのレーザへの応用に関する研究結果について述べた。このレーザへの応用に必要の周辺技術の確立に努め、安定性の高い、高性能なInP/Si系レーザの実現の可能性を迫り、結晶性の要求条件を明確にすると共にIII-V/Si系レーザとして初めての室温連続安定動作可能なレーザを実現した。以下に、本研究で得られた結果について列挙する。

第2編ではSi基板上III-V族化合物半導体成長技術について、3章に分けて述べた。

1) OMVPE法によるSi基板上III-V族化合物半導体ヘテロエピ成長技術確立のため、比較的格子不整合の小さいSi上GaP成長の検討を行い、アンチフェーズドメイン発生抑制法の検討を行った。膜質の成長温度依存性等の検討を行い、二段階成長法の鏡面性、結晶性に対する有用性を明らかにした。

アンチフェーズドメイン発生に対するSi基板化学処理条件、加熱処理条件、基板面方位の影響について検討し、アンチフェーズドメインの無いGaP膜が再現性良く得られるようになった。これらの結果から、Si基板表面の酸化膜による保護がアンチフェーズドメイン発生抑制には重要であることを明らかにした。また、光照射電解エッチング法がSi基板上GaP膜内のアンチフェーズドメインの観測に有効であることを明らかにした。さらにこのアンチフェーズドメイン抑制法は格子不整合の大きなSi基板上のIII-V族化合物半導体成長一般に置いて有効であることを示した。(第1章)

2) OMVPE法によるSi基板上GaP, GaAs, InP膜内の残留歪の評価を系統的に行い、その原因解明に努めた。通常素子作製に用いられる膜厚(2~5  $\mu\text{m}$ )ですべての膜内には $4 \times 10^{-4}$ ~ $2 \times 10^{-3}$ 程度の2軸性の引っ張り歪が存在しており、その原因は成長温度からの降温時に生じる熱応力にあることを明らかにした。ただし、格子不整合が約0.4%と比較的小さいGaP



では膜厚が約 $1\mu\text{m}$ 以下では格子不整合が歪の主要因となり、歪は圧縮となることを明らかにした。GaP/GaAs膜内での歪に比べ、Siとの熱膨張係数差が小さく、成長温度が低いInP膜内の歪は小さく、クラックの発生、素子の信頼性にとり重要である歪という観点からはInP/Siは他の材料よりも有利と考えられる。また、成長温度からの降温時に生じる熱歪の緩和機構も存在することを明らかにした。熱歪緩和の成長膜の結晶不完全性に対する影響について議論し、さらに二結晶X線回折から求められる結晶方位の分布と転位密度との関係について議論した。(第2章)

3) Si基板上GaAsは格子不整合率が約4%と大きく高密度の転位が膜中に発生する。この素子特性、信頼性に大きな影響を持つ転位密度の低減法の開発に努めた。

Si基板上GaAs膜の転位低減法として熱サイクルアニール、歪超格子導入の検討を行った。この熱サイクルアニール、歪超格子の転位低減効果は、それぞれアニール時、成長時の転位の合体等の反応過程のGaAs膜中の応力による促進に依ることを明らかにした。この知見をもとに熱サイクルアニール条件、歪超格子構造の最適化を行い、約 $2 \times 10^6 \text{cm}^{-2}$ の低転位GaAs膜を実現した。(第3章)

第3編では、第2編で得られた結果をもとに最適なバッファ層構成を用い、Si基板上に高品質InP結晶を実現し、これをもとにSi基板上InP系結晶のレーザへの応用に関する研究について、3章に分けて述べた。

4) Si基板上InP膜は、Si基板上GaAs膜に比べ格子不整合率が約8%と大きく、熱的に不安定であるため高品質化が困難である。このような特性を考慮し、主にバッファ層導入による高品質化の検討を行った。バッファ層の格子不整合率、熱膨張係数のInP膜品質に対する効果を明らかにし、GaAs、InGaAsP/InP歪超格子バッファ導入、さらにはvapor-mixing-epitaxy (VME) 法による熱サイクル成長法の適用により転位密度約 $10^7 \text{cm}^{-2}$ 、X線2結晶ロッキングカーブ半値幅約110秒の高品質InP膜が再現性良く実現出来ることを示した。有機金属気相成長法、VME法によるSi基板上InP膜の比較からVME法での成長時の転位列の形成による結晶方位分布の抑制効果を見いだした。

さらに、Si基板上長波長帯レーザへの応用を目的とし、InP/Si上にInGaAsP/InPDHを成長し光学特性の評価を行った。フォトルミネッセンス測定の結果から、DHの光学特性はInP/Si基板の結晶性に大きく依存していることを明らかにし、InP/Siの高品質化の必要性を示した。本研究で実現したX線ロッキングカーブ約100秒の高品質のInP/Si上のDHではInP基板上のものと同程度の光学特性を示していることを明らかにした。転位が $10^7 \text{cm}^{-2}$ 程

度存在しているにもかかわらず、優れた光学特性を示しているのは、VME成長中に形成される転位配列の規則性と関連していることを示した。(第1章)

5) Si基板上InP膜のデバイスへの応用のため、素子作製にとり重要であるドーピングの検討を行った。InP基板を用いたn<sup>+</sup>-p-p<sup>+</sup>構造太陽電池作製では、浅く急峻な接合が形成でき、AM1.5、 $100 \text{mW/cm}^2$ の光照射下で約20%の高効率太陽電池を実現した。SドーピングによるSi基板上n-InPでは、InP基板上n-InPと比較してドーピング効率の低下、高密度の転位による移動度の低下、深いトラップが存在することを明らかにした。ZnドーピングによるSi基板上p-InPではInP基板上p-InPと比較してドーピング効率の増加がもたらされることを示した。これらのSi基板上InP膜の特性は膜中に存在する高濃度の転位との相互作用によるものと考えられる。(第2章)

6) これまでのSi基板上InP結晶の高品質化技術、およびドーピング技術をもとに、InGaAsP/InP多重量子井戸構造レーザを作製し、劣化のない、室温連続安定動作可能な $1.5\mu\text{m}$ 帯レーザを実現した。さらにこのレーザの特性がIII-V/Si系OEICのための基本的な要求条件を満たしていることを示した。これらの結果から本研究で開発したSi基板上InP膜の光学素子に対する有用性を示すと共に、III-V/Si系レーザで最も重要な問題とされてきた寿命に関して、本研究で初めて解決しうることを示し、InP/Si系のOEICへの応用の可能性を示した。(第3章)

以上述べたように、本研究では、III-V/Si系OEIC実現にとり最も大きな問題とされていた劣化のないSi基板上レーザが実現できることを示した。このために開発したSi基板上III-V族化合物半導体の高品質化法、Si基板上InP膜のドーピング特性等のデータはヘテロ系の素子研究にとりきわめて有用であると考えられる。本研究の研究成果が今後のIII-V/Si系OEICの研究に一つの指針を与えるものと期待する。

# 付録A

ここでは多層構造における界面発生の変位による各層の応力の計算について説明する。  
図A-1の様な系を考える。ここで  $E_n, d_n, P_n$  は各々  $n$  層のヤング率 ( $\text{dyn/cm}^2$ )、層厚 ( $\text{cm}$ )、働く力 ( $\text{dyn}$ ) であり、 $f_{nn-1}$  は  $n$  層- $n-1$  層間の界面の変位である。このとき、以下の様な力の釣合が成り立つ：

$$P_1 + P_2 + P_3 + \dots + P_{n-2} + P_{n-1} + P_n = 0 \quad (\text{A-1})$$

モーメントの釣合は次のようになる：

$$\frac{E_1 d_1^3}{12R} + \frac{E_2 d_2^3}{12R} + \dots + \frac{E_{n-1} d_{n-1}^3}{12R} + \frac{E_n d_n^3}{12R} \quad (\text{A-2})$$

$$+ \frac{d_1 P_1}{2} + \left( d_1 + \frac{d_2}{2} \right) P_2 + \dots + \left( d_1 + \dots + d_{n-1} + \frac{d_n}{2} \right) P_n = 0$$

各界面での釣合は次式のようになる：

$$P_1/E_1 d_1 - P_2/E_2 d_2 + (d_1 + d_2)/2R = f_{21} \quad (\text{A-3})$$

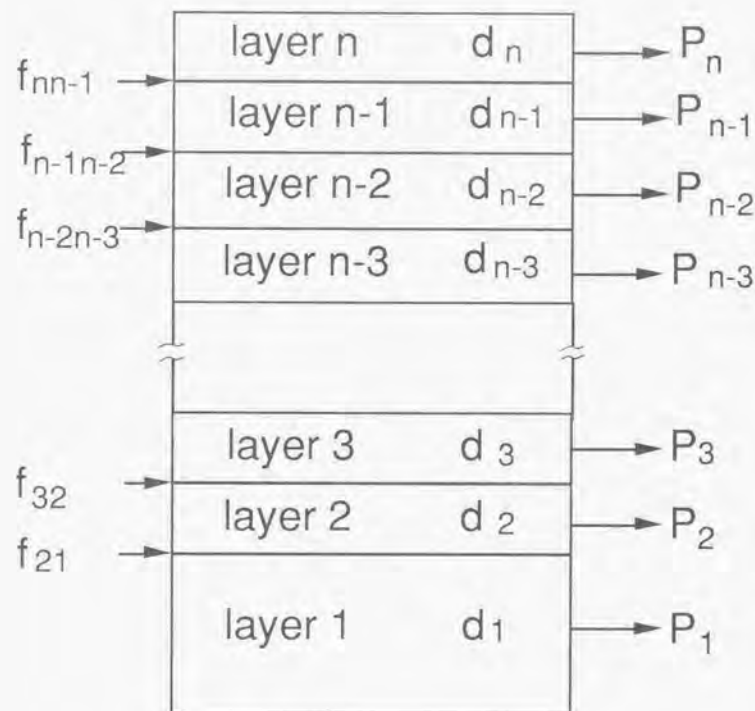
$$P_2/E_2 d_2 - P_3/E_3 d_3 + (d_2 + d_3)/2R = f_{32} \quad (\text{A-4})$$

$$P_{n-1}/E_{n-1} d_{n-1} - P_n/E_n d_n + (d_{n-1} + d_n)/2R = f_{nn-1} \quad (\text{A-5})$$

(A-1) 式から (A-5) 式から以下のような行列式が求められる：

$$\begin{bmatrix} 1 & 1 & 1 & 1 & \dots & 0 \\ d_1/2 & d_1+d_2/2 & d_1+d_2+d_3/2 & \dots & (E_1 d_1^3 + \dots + E_n d_n^3)/12 \\ 1/E_1 d_1 & -1/E_2 d_2 & 0 & 0 & \dots & (d_1+d_2)/2 \\ 0 & 1/E_2 d_2 & -1/E_3 d_3 & 0 & \dots & (d_2+d_3)/2 \\ \vdots & \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \dots & 1/E_{n-1} d_{n-1} & -1/E_n d_n + (d_{n-1}+d_n)/2 \end{bmatrix} \begin{bmatrix} P_1 \\ P_2 \\ P_3 \\ P_4 \\ \vdots \\ P_n \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ f_{21} \\ f_{32} \\ \vdots \\ f_{nn-1} \end{bmatrix}$$

上式の行列の逆行列を求めることにより  $P_n$  が求められ、応力は  $P_n/d_n$  で与えられる。



図A-1 応力計算に用いた多層構成図



## 謝辞

本研究をまとめるにあたり、懇切なるご指導とご助言を賜りました東京大学 工学部、西永頌教授に慎んで深謝の意を表します。また、貴重なご教授とご討論を頂いた同学部、多田邦雄教授、神谷武志教授、河東田隆助教授、東京大学 先端科学技術センター、岡部洋一教授、荒川泰彦助教授に厚くお礼申し上げます。

本論文は、著者が日本電信電話株式会社 茨城電気通信研究所、並びに光エレクトロニクス研究所で行った研究をまとめたものである。本研究を進めるにあたり、御指導、御鞭撻を賜ったNTT研究開発技術本部、池上徹彦副本部長、NTT光エレクトロニクス研究所、伊澤達夫所長、岩崎裕元所長（現新日鉄）、NTT光エレクトロニクス研究所 光素子研究部、今村義宏部長、菅田孝之元部長（現NTTアドバンステクノロジー(株)）、NTT研究開発技術本部、高田久夫元副本部長（現NTTアドバンステクノロジー(株)）、NTT境界領域研究所、稲垣伸夫所長、NTT電子応用研究所 材料分析研究部、上村税男元部長（現東海大学教授）の方々に深く感謝の意を表します。

さらに、本研究の遂行にあたり終始、御指導を頂くと共に、本論文作成の機会をいただいた、NTT光エレクトロニクス研究所 光素子研究部、森英史グループリーダー、研究企画部、山口真史主幹研究員に深く感謝いたします。また、研究の各面において、種々の御指導と御協力をいただいた、光素子研究部、伊藤義夫主幹研究員、山本昌勇元主幹研究員（現福井大学教授）、杉浦英雄主幹研究員、山田武主幹研究員、太刀川正美主任研究員、鎌田英彦主任研究員、天野主税主任研究員、伊賀龍三研究主任、界義久氏、藤本特別研究室、高梨良文主幹研究員、集積光エレクトロニクス研究部、内田直人主任研究員、並びにNTT基礎研究所 材料物性研究部、西岡孝主任研究員をはじめ、エネルギー部品研究室の元室員、光素子研究部員の方々に御礼申し上げます。

最後にTEM、PL測定で御協力いただいた、アメリカ NREL、Mowafak Al-Jassim博士に感謝いたします。

## 本研究に関する発表論文

### 1. 主たる論文

- 1) M. Sugo, A. Yamamoto, M. Yamaguchi and C. Uemura, "High-Efficiency InP Solar Cells with n<sup>+</sup>-p-p<sup>+</sup> Structure Grown by Metalorganic Chemical Vapor Deposition," Jpn. J. Appl. Phys., 24, 1243 (1985).
- 2) M. Sugo, A. Yamamoto and M. Yamaguchi, "n<sup>+</sup>-p-p<sup>+</sup> Structure InP Solar Cells Grown by Organometallic Vapor-phase Epitaxy," IEEE Transaction on Electron Devices, ED-34, 772 (1987).
- 3) M. Sugo, A. Yamamoto and M. Yamaguchi, "Growth of Antiphase-Domain-Free GaP on Si by Organometallic Vapor Phase Epitaxy," J. Cryst. Growth, 81, 229 (1988).
- 4) M. Yamaguchi, A. Yamamoto, M. Tachikawa, Y. Itoh and M. Sugo, "Defect Reduction Effects in GaAs on Si Substrates by Thermal Annealing," Appl. Phys. Lett., 53, 2293 (1989).
- 5) M. Sugo, N. Uchida, A. Yamamoto, T. Nishioka and M. Yamaguchi, "Residual Strain in Heteroepitaxial III-V Semiconductor Films on Si(100) Substrate," J. Appl. Phys. 65, 591 (1989).
- 6) M. Yamaguchi, T. Nishioka and M. Sugo, "Analysis of Strained-layer Superlattice Effects on Dislocation Density Reduction in GaAs on Si Substrates," Appl. Phys. Lett. 54, 24 (1989).
- 7) M. Yamaguchi, M. Sugo and Y. Itoh, "Misfit Stress Dependence of Dislocation Density Reduction in GaAs Films on Si Substrates Grown by Strained-layer Superlattice," Appl. Phys. Lett., 54, 2568 (1989).
- 8) M. Sugo and M. Yamaguchi, "Buffer layer Effects on Residual Stress in InP on Si Substrates," Appl. Phys. Lett., 54, 1754 (1989).
- 9) M. Sugo, M. Yamaguchi and M. M. Al-jassim, "Heteroepitaxial Growth of InP on Si Substrates," J. Cryst. Growth, 99, 365 (1990).
- 10) M. Sugo, Y. Takanashi, M. M. Al-jassim and M. Yamaguchi, "Heteroepitaxial Growth and Characterization of InP on Si Substrates," J. Appl. Phys., 68, 540 (1990).
- 11) M. Sugo, H. Mori, M. Tachikawa, Y. Itoh and M. Yamamoto, "Room-temperature Operation of an InGaAsP Double Heterostructure Laser Emitting at 1.55  $\mu$ m on Si Substrate," Appl. Phys. Lett., 57, 593 (1990).
- 12) M. Sugo, H. Mori, Y. Itoh, Y. Sakai and M. Tachikawa, "1.5- $\mu$ m-Long-Wavelength Multiple Quantum Well Laser on a Si Substrate," Jpn. J. Appl. Phys., 30, 3976 (1991).
- 13) M. Sugo, H. Mori, Y. Sakai and Y. Itoh, "Stable cw Operation at Room Temperature of a 1.5- $\mu$ m Wavelength Multiple Quantum Well Laser on a Si Substrate," Appl. Phys. Lett., 60, 472

(1992).

## 2. 国際会議

- 1) M. Sugo and M. Yamaguchi, "HETEROEPITAXIAL GROWTH OF InP ON Si SUBSTRATES." Abstracts, the 9th International Conf. on Crystal Growth (Sendai, 1989) p.28, 21pA10.
- 2) H. Mori, M. Sugo, M. Tachikawa, Y. Itoh and M. Yamaguchi, "Heteroepitaxy of InP on Si for Optical Devices." Symp. proceedings of MRS spring meeting (San Francisco, 1990) vol.198 P.119.
- 3) M. Sugo, H. Mori, Y. Itoh, Y. Sakai and M. Tachikawa, "Stable-cw-operation of a MQW laser emitting at 1.54  $\mu\text{m}$  on a Si substrate at room temperature." Digest of 45th Annual Device Research Conference (IEEE Electron Device Society, Colorado, 1991) LASERS I IIA-6.
- 4) M. Sugo, H. Mori, Y. Itoh, Y. Sakai and M. Tachikawa, "1.5  $\mu\text{m}$  Long-wavelength MQW lasers on Si substrates." Extended Abstracts, 23th Conf. on Solid State Devices and Materials (Jpn. Society of Applied Physics, Yokohama, 1991) p.317, PC3-1.
- 5) M. Sugo, H. Mori and Y. Itoh, "HYBRID OMVPE/VME FOR LONG-LIFE LASERS ON Si." Conference Proceedings, 4th International Conf. on InP and Related Materials (IEEE LEOS and IEEE Electron Devices Society, Newport, 1992) FC1 p.642.
- 6) M. Sugo, H. Mori and Y. Itoh, "Heteroepitaxy of InP on Si for Long Wavelength Devices." Eleventh symposium record of alloy semiconductor physics and electronics (Organizing committee of alloy semiconductor physics and electronics, Kyoto, 1992) p.521.

## 3. 参考論文

- 1) M. Sugo, M. Kasahara, M. Tokunaga and I. Tatsuzaki, "Raman Scattering Study of the Soft Mode in Ferroelectric  $(\text{CH}_3\text{NHCH}_2\text{COOH})_2\text{CaCl}_2$ ," J. Phys. Soc. Jpn. 53, 3234 (1984).
- 2) N. Uchida, M. Sugo, A. Yamamoto and M. Yamaguchi, "Heteroepitaxy of InP on (100)Si Substrates by Organometallic Vapor Phase Epitaxy," Extended Abstracts, 19th Conf. on Solid State Devices and Materials (Jpn. Society of Applied Physics, Tokyo, 1987), p.155.
- 3) N. Uchida, M. Sugo, A. Yamamoto and M. Yamaguchi, "Heteroepitaxy of InP on Si Substrates by OMVPE and Its Application to InP Thin-film Solar Cells." Dig. 3rd Int. Photovoltaic Science & Engineering Conf., Tokyo (Jpn. Society of Appl. Phys., Tokyo, 1987) p.485.
- 4) Y. Itoh, M. Sugo and H. Mori, "The effect of V/III ratio on the initial layer of GaAs on Si." J. Appl. Phys. 71, 3050 (1992).



