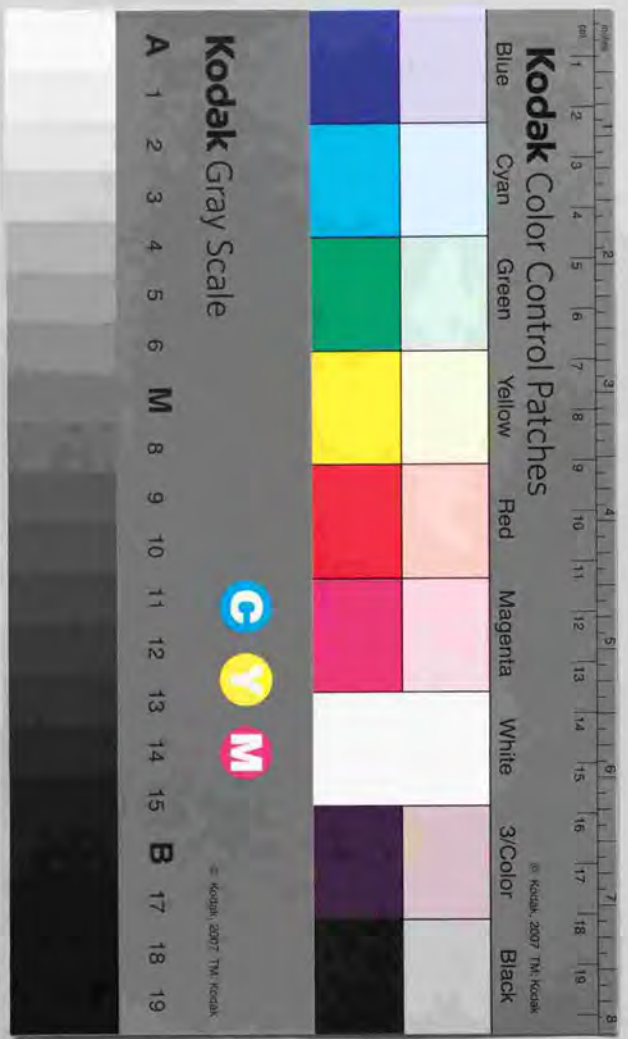


高温超伝導サンプラーの研究

日高 達夫



①

高温超伝導サンプラーの研究

日高睦夫

目次

第1章、序論	1
第2章、研究の背景	3
2-1、低温超伝導サンプラー	3
2-2、高温超伝導集積回路の現状	6
第3章、回路動作とシミュレーション	9
3-1、ジョセフソンサンプラーによる信号電流波形の測定原理	9
3-2、高温超伝導サンプラー回路設計	12
3-3、計算機シミュレーション	17
3-4、高温超伝導サンプラーの性能予測	20
3-5、Nb集積回路による動作確認	29
第4章、製造プロセス	34
4-1、プロセスの概要	34
4-2、成膜	36
4-2-1、析出物の少ないYBCO薄膜のPLD法による成膜	36
4-2-2、YBCO/STO/YBCO多層膜の特性	39
4-3、エッチング	40
4-3-1、エッチングレートの測定	40
4-3-2、パターンエッジ形状のエッチング条件依存性	42
4-3-3、下地パターンエッジ形状が上層配線臨界電流密度におよぼす影響	46
4-3-4、二次イオン質量分析法を用いたイオンミリング 終点検出	49
4-4、ランプエッジ接合	55
4-4-1、ランプエッジ接合の概要	55
4-4-2、従来のランプエッジ形成法とその問題点	57

4-4-3、in-situ エッジ接合形成法	58
4-5、積層磁界結合型 SQUID	62
4-5-1、製造プロセス	62
4-5-2、SQUID の特性	65
4-6、下層グランドプレーンを有する直結型 SQUID	68
4-6-1、製造プロセス	68
4-6-2、動作実験	70
4-6-3、下層グランドプレーンを有する構造の問題点	73
4-7、HUG 構造	74
4-7-1、HUG 構造とその製造プロセス	74
4-7-2、HUG 構造におけるエッジ接合の電流電圧特性と 配線の超伝導特性	77
4-7-3、HUG 構造によるインダクタンス低減効果	82
第 5 章、動作実験	88
5-1、コンパレータループ動作と寄生インダクタンス評価	88
5-2、パルス電流による基本動作確認	93
5-3、信号電流波形のマニュアル測定	94
5-4、自動計測システムを用いた信号電流波形測定	96
5-5、高時間精度測定	100
第 6 章、今後の展望	112
6-1、高温超伝導サンプラーの応用分野	112
6-2、高温超伝導サンプラー今後の改善点	114
第 7 章、まとめ	117
7-1、回路設計	117
7-2、製造プロセス	118
7-3、動作実験	118
7-4、総括	119

謝辞	121
参考文献	123
目録論文	128
超伝導研究に関する業績	129

第1章、序

ジョセフソン接合を能動素子として用いる超伝導回路は、超高速、超高感度、超低消費電力という優れた特性を持っており、様々な応用が提案されている[1]。また、1987年に発見された高温超伝導体[2]は、比較的簡単に動作温度まで冷却できるため、高温超伝導体を使用した回路が実用化されれば、応用範囲がもっと広がることを期待できる。つまり、Nb等の低温超伝導体を使った回路は、高い冷却コストに見合うだけのある程度の規模を持ち、それだけで一つのシステムを構成する必要があるが、冷却コストの低い高温超伝導体を用いた回路は“部品”で十分だと考えられる。ただし、この“部品”は一つのシステムの性能を決めるキーとなる“部品”であり、この“部品”があるためにシステムの性能が飛躍的に向上するものでなければならない。また、この回路は“部品”であるために小規模であり、複雑なシステムと比べると実現の可能性はるかに高い。高温超伝導体を用いたそのような“部品”の具体的なターゲットとしてサンプラー回路の研究を行った。サンプラーとは、繰り返し発生する電気信号の波形を高時間精度、高電流（電圧）精度で計測する測定機である。サンプラー回路はこのサンプラーシステムのキーとなる部品であり、実際に電気信号波形を計測する部分である。

最近、小型の冷凍器開発が目覚ましく、1段のStirling冷凍機は、ランチボックス程度の大きさで、高温超伝導回路が動作する温度まで10分程度で冷却することができるようになった。高温超伝導サンプラー回路をこの冷凍器で冷却し、半導体周辺回路でサンプラー回路の動作をコントロールすれば、独立したサンプラーシステムが実現できる。ユーザーはスイッチを入れて10分程度待つだけで、半導体では実現できない高い性能を持つサンプラーシステムを使うことができる。この時ユーザーは超伝導体を使っていることを全く意識する必要がない。この「超伝導を意識せず超伝導を使う」というコンセプトが、超伝導エレクトロニクス製品が市場で成功を収めるためのキーになると思われる。このような高温超伝導サンプラーシステムを構築し、社会に有用な手段として提供することが本研究の究極の目的である。

本研究のもう一つの目的は、高温超伝導集積回路技術を立ち上げることにあ

る。高温超伝導回路は“部品”でいいと述べたが、回路規模が大きくなり、より複雑な処理を行えるようになれば、それだけより有益なものになる。従って、将来の大規模集積回路を目指した研究は必要である。一方、高温超伝導体は発見されてから日も浅く、また複雑な材料であるため、集積化に向けた研究はまだ端緒についたばかりである。このサンプラー回路は回路規模は小さいが、将来の高温超伝導集積回路に必要な多くの要素技術を含んでいる。そこで、このサンプラー回路の開発を通して、高温超伝導集積回路の回路技術、製造技術等を立ち上げていくことを本研究のもう一つの目的としている。

第2章、研究の背景

2-1、低温超伝導サンプラー

サンプラー回路では、明確な電流しきい値を持つジョセフソン接合の特徴が有効に利用できる。また使用するデバイスのスイッチングスピードや電流感度がそのまま測定される電気信号波形の時間精度や電流精度として現れるため、高速、高感度のジョセフソン接合の能力が十分に発揮できる応用分野である。さらに、ジョセフソン接合自身のスイッチング波形は、高速かつ微弱な電流波形であるため、既存の半導体サンプラーでは観察することが不可能であり、ジョセフソンサンプラーでのみ観察することができる。これらのことから Pb や Nb 等の低温超伝導体を用いたサンプラーの研究が、70年代後半から精力的に行われてきた。

表 2-1 はこれまでに報告された低温超伝導サンプラーの主要なものを年代順に並べたものである。最初のジョセフソンサンプラーは、直流電流を被測定信号電流に逐次加えていき、各加算レベルごとに対応するスイッチ開始点を順次測定するものであり、Zappe により 1975 年に考案され [3]、Hamilton により自動計測システムが開発された [4]。しかし、このサンプラーは信号電流のプロブにパルス電流を使用しておらず、単調増加波形しか測定できないという欠点があった。

波形の立ち上がり、立ち下がりとも測定できるジョセフソンサンプラーは、

表 1、低温超伝導サンプラー開発の歴史。

1975	Zappe	最初のジョセフソンサンプラー
1979	Hamilton et al.	Zappeのサンプラーを自動化
1980	Faris	パルス電流を使ったサンプラー
1982	Harris et al.	超伝導Delay回路内蔵
1983	Akoh et al.	直結型サンプラー
1983	Sakai et al.	サンプラーを用いたSFQの観察
1985	Wolf et al.	時間分解能: 2.1ps、電流感度: 0.8 μ A
1987	Fujimaki et al.	サンプラーを用いたSFQ伝搬の観察
1987	Hypres Inc.	超伝導サンプラーシステム発売
		時間分解能: 5ps、電圧感度: 50 μ V

Paris によって、プローブにパルス電流を用いて 1980 年に考案され、半値幅 10ps 程度のパルス電流により、26ps の半値幅を持つパルス状の信号電流波形が観察できることが示された[5]。Paris のサンプラーでは、パルス電流を作るために、臨界電流値の大きく異なる 2 個の並列に配置されたジョセフソン接合が用いられた。直列に結合されたインダクタンスが小さい(多くの電流が流れる)臨界電流の大きい方の接合がスイッチすると、臨界電流の小さい接合に流れる電流は急激に立ち上がりその臨界電流値に達する。ここで、臨界電流値の小さい接合はスイッチし、この接合を流れる電流は速やかに減少する。これらのスイッチは高速のジョセフソン接合によるものであるため、非常に鋭いパルス電流を得ることができる。

Paris のサンプラーでは、測定する時刻を決定するための遅延は、室温に置かれた可変のディレイラインによって行われた。このため、サンプラー回路への高速の入力電流同士のクロストークが発生し、この影響を排除するために複雑な平均化処理が必要であった。Harris 等は 1982 年に可変のディレイラインをサンプラー回路と同一のチップ内に作り込むことに成功した[6]。可変ディレイを作るために、ジョセフソンゲート A に他のジョセフソンゲート B の出力電流とディレイ制御電流が入力された。このジョセフソンゲート B は大きなインダクタンス負荷 L を持ち、その出力電流はゲート B のオン抵抗 R と L によって決まる時定数に従ってゆっくりと立ち上がる。あらかじめ加えられたディレイ制御電流とこの出力電流との和があるしきい値に達したときジョセフソンゲート A はスイッチする。つまり、ディレイ制御電流の大きさによって、ゲート B の出力電流がどの大きさに達したときゲート A がスイッチするか決まり、ディレイ時間が制御できる。この方法により約 300ps の可変ディレイが得られた。

以上のサンプラーは、コンパレータゲートに磁気結合型ゲートを用いており、コントロールラインの大きなインダクタンスとゲートのターンオンディレイのために時間分解能は最高でも 8.5ps であった[6]。この磁気結合型サンプラーの欠点を改良した直結型ジョセフソンサンプラーは、1979 年に Paris によって提案され[7]、Akoh 等によって 1983 年に試作された[8]。1985 年には、直結型ゲートと Nb エッジ接合[9]を用いて 2.1ps の時間精度と 0.8 μ A の電流精度が Wolf 等によって達成された[10]。この電流精度はジョセフソンサンプラーの限

界性能ではなく、室温の測定系に起因するものだと Wolf 等は述べている。なお、これらの値は低温超伝導サンプラーで達成された最高性能である。

これらのジョセフソンサンプラーはジョセフソンゲート自身のスイッチング現象を調べるために主に用いられた。また、Sakai(1983)等[11]や Fujimaki(1987)等[12]によってジョセフソン伝送線路中の単一磁束量子(Single Flux Quantum (SFQ))伝搬の様子が観察された。これらの測定は他の方法では実現不可能であり、ジョセフソンサンプラーの有用性が示された。

1987 年にはアメリカのベンチャー企業である Hypres 社がジョセフソンサンプラーシステムを発売した。このシステムはサンプラーチップ、液体ヘリウム冷却システム、半導体周辺回路からなり、そのカタログ性能はライズタイムが 5ps、電圧感度が 50 μ V、バンド幅が 70GHz であり、当時としては半導体サンプラーの性能を遙かに凌ぐ優れたものであった[13]。このシステムの中で超伝導部分は、11mm \times 16mm 基板上に形成されたわずか 3mm 角の回路だけであった。この小さな超伝導回路においてシステムの性能を決定する超高速、超高感度の測定を行い、複雑な制御回路や演算回路には半導体素子を用いた。この結果、超伝導回路を用いたシステムが市販できるまでに完成度が高められるとともに、サンプラーとしてのシステム性能も半導体素子だけを用いたものに比べて飛躍的に向上した。

しかし、Hypres のサンプラーシステムは市場で成功をおさめるにはいたらなかった。原因はいくつかあるが、最大の理由は液体ヘリウムを使用しているため取り扱いが面倒なことにあった。このサンプラーシステムのキャビネットの下半分はヘリウムデューワーになっており、使用する際にはここに液体ヘリウムを充填しておく必要があった。普段液体ヘリウムを使っていないユーザーにとって液体ヘリウムを使用することへのバリアは大きく、超伝導サンプラーの高い性能を考慮しても使用をためらわせるだけのものがあつた。

前章でも述べたように、高温超伝導体は小型の冷凍機でその動作温度への冷却が可能であり、しかもスイッチ一つで冷却できるので取り扱いが非常に簡単である。このため、高温超伝導サンプラーが実現できれば、今までにない高性能を持ち、しかも簡単に使える計測器として、世の中に受け入れられることが期待できる。加えて、サンプラーシステムの中では超伝導サンプラー回路は小

さな部品である。高温超伝導体を使って大規模な回路を作ることは現時点では現実的でないが、サンプラー回路程度の規模であれば、その実現は十分可能である。しかも、サンプラー回路ができれば、周辺回路には既存の半導体回路が使えるので、システムとしての動作をデモンストレーションすることも比較的容易であると考えられる。以上の理由から高温超伝導集積回路の最初のターゲットとしてサンプラー回路を選択した。

2-2. 高温超伝導集積回路の現状

高温超伝導体は移動しやすい酸素を含む4元素または5元素であり、しかも積層集積回路では、最上層まできちんとした結晶構造を維持しなければ超伝導特性が得られない等、製造プロセスが非常に難しい材料であるため、その発見から10年たった今日でも集積回路の報告は数少ない。現在までに報告されたジョセフソン接合を2個以上用いた高温超伝導回路を表2-2にまとめた。ただし、表2-2にあげたのはデジタル応用を目的とした回路だけであり、磁界測定を目的としたSQUID(Superconducting QUantum Interference Device)は除外

表2-2. 現在までに報告された高温超伝導回路

平面型		
SUNY	RSFQ circuits	(1995)
Cambridge大	1 bit A/D converter	(1995)
KFA	RSFQ comparator	(1996)
KFA	3bit SFQ shift resistor	(1997)
Charmers大	Voltage divider	(1995)
日立	QFP	(1995)
テラテック	1 bit A/D converter	(1996)
ISTEC	AND/OR	(1996)
東芝	RS flip-flop	(1997)
積層型		
Northrop Grumman	T flip-flop	(1995)
Northrop Grumman	R-S flip-flop	(1996)
Northrop Grumman	1 bit A/D converter	(1996)
Twente大	4bit A/D converter	(1996)

した。なおこれらの回路ではすべて、 $YBa_2Cu_3O_x$ (YBCO)が超伝導体として用いられている。

現在までに報告された高温超伝導回路は、その大部分が平面型と呼ばれる超伝導層が一層だけの回路である。ニューヨーク州立大(SUNY)とCambridge大は高加速電圧の電子ビームでYBCO膜の超伝導性を部分的に破壊した電子ビーム接合を用いて、それぞれRSFQ(Rapid Single Flux Quantum)回路の基本回路[14]、1bitのA/Dコンバーター[15]を試作した。スウェーデンのCharmers大とドイツのKFA(Julich)は、2枚の基板を張り合わせた基板上にYBCOを成膜し、基板の継ぎ目にできるYBCO粒界を用いたバイクリスタル接合で、それぞれVoltage divider[16]とRSFQコンパレーター[17]、3bit SFQシフトレジスター[18]を試作した。この中でKFAのシフトレジスターは接合を26個用いており、現在までに試作された高温超伝導回路で最も規模の大きいものである。

我が国でも、日立とテラテックが基板上に設けた段差部分にできる結晶粒界を用いたステップエッジ接合を使ってQFP(Quantum Flux Parametron)[19]と1bit A/Dコンバーター[20]をそれぞれ試作した。また、ISTEC(International Superconductivity Technology Center)は電子ビームの代わりにFIB(Focused Ion Beam)を用いたFIB接合でAND/OR回路[21]の動作を行った。東芝は、後述するランプエッジ接合を用いてRSフリップ・フロップ回路[22]を試作した。東芝の回路ではYBCOが2層重なる部分があるが、上層YBCO膜には電流が流れないため平面型回路に分類した。

平面型回路は製造が比較的容易なため多くの研究機関で研究が行われているが、大きな欠点有二つある。まず第一の欠点は設計の自由度が小さいことである。平面型接合の主流であるバイクリスタル接合は、2枚の基板を張り合わせた継ぎ目に一直線に接合が並ぶため、接合配置の自由度が著しく小さい。他の接合を用いた場合でも超伝導配線同士の交差ができないため、回路規模が少し大きくなると具体的なレイアウトが困難になってしまう。従って、表2-2に示されるような小規模の回路ならよいが、規模の大きな回路には不向きである。

平面型回路のもう一つの欠点は、動作温度を高くすることが難しいことにある。高温超伝導回路は用いる接合の特性からそのほとんどがSFQ回路である。SFQ回路では閉ループのインダクタンスLと、その中に含まれる接合の臨界電

流 I_c との積が一定になる必要がある。回路の動作温度が高くなると、熱雑音に打ち勝つため I_c を大きくする必要があり、従って小さな L を用いなければならない。しかし、平面型回路では超伝導グラウンドプレーンを配線の近くに配置できないため、単位長さあたりのインダクタンスが大きくなってしまい、 L を小さくすることは難しい。従って、平面型回路では動作温度を高くすることは困難である。

以上述べた平面型回路の欠点を克服するには、配線と高温超伝導グラウンドプレーンを積層したり、高温超伝導配線同士を交差したりできる積層構造にすることが不可欠である。しかし、積層型回路は製造が難しく、試作に成功しているのは世界でも数研究機関にすぎない。米国の Northrop Grumman 社は、1995 年にステップエッジ接合を用いて T フリップ・フロップ [23] を試作した。翌年には接合をランプエッジ接合に変え、RS フリップ・フロップ [24]、1bit A/D コンバーター [25] を試作した。この A/D コンバーターは、接合を 10 個用いており積層型では最大規模であるが、その動作結果には疑問点も多く、今に至るもしっかりした動作実験結果は報告されていない。オランダの Twente 大学は、ランプエッジ接合の特徴をうまく利用した独自の積層構造で、4bit A/D コンバーター [26] の動作実験に成功した。彼らの回路は、2 個の接合を用いた 1bit の A/D コンバーターが 4 個並列に並んだ回路に、チップ外の抵抗を用いて分流した電流を供給したものであり、4 個の回路要素が電流を受け渡しながら動作したものではない。また、本来であれば A/D コンバーターの各ビットの動作は内部で発生した SFQ パルスで駆動されるが、報告された回路では、外部からの入力電流によって駆動されている。この他に米国の Conductus 社、TRW 社、イギリスの DRA (Defence Research Agency)、ドイツの KFA が積層型回路を作れるだけのポテンシャルを持っていると考えられるが、具体的な回路動作の報告はなされていない。

将来の高温超伝導集積回路には、回路規模、動作温度から考えて、積層型を採用せざるを得ないと思われるが、積層型回路の研究はまだ始まって日が浅く、これまで報告された結果もまだ初歩的なレベルである。本研究はサンプラー回路をターゲットに積層高温超伝導回路を研究することで、その回路設計、製造プロセス、動作実験に対する技術を立ち上げることも目的の一つとしている。

3-1、ジョセフソンサンプラーによる信号電流波形の測定原理

ジョセフソンサンプラーには Zappe 方式 [3] とパルス電流を用いた Faris 方式 [5] があるが、本研究では任意の形状の信号電流波形が測定できる Faris 方式を採用した。図 3-1 は Faris 方式のジョセフソンサンプラーによる信号電流波形の測定原理を示した図である。信号電流 I_s の波形を測定するために、あるタイミング t_1 にパルス電流 I_p を I_s に加える。さらにフィードバック電流 I_r と名付けられたもう一つの電流を加え、これらの電流をコンパレータゲートと呼ばれるジョセフソンゲートに供給する。このとき I_s 、 I_p 、 I_r の和がコンパレータゲートのしきい値 I_{th} を越えれば、コンパレータゲートはスイッチする。三つの電流の和が I_{th} 以下であれば、コンパレータゲートはスイッチしない。この操作を I_r の値を変えながら複数回繰り返すことで、 $I_{fmin}(I_s)$ の値を求めること

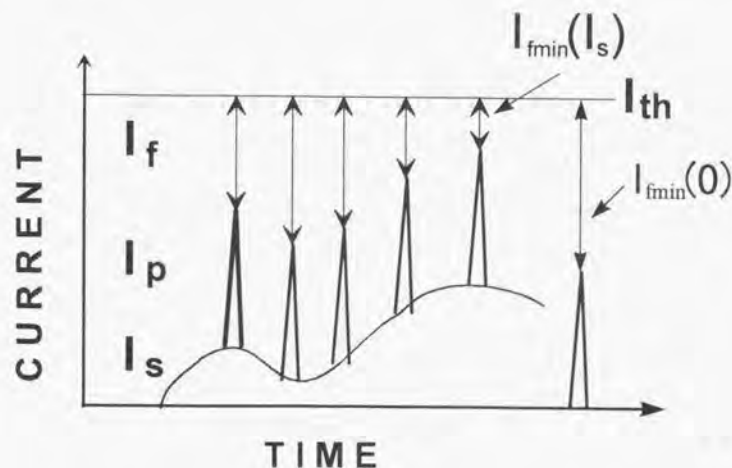


図 3-1、パルス電流を用いたジョセフソンサンプラーの測定原理。

ができる。 $I_{\min}(I_s)$ はコンパレータゲートをスイッチさせるために必要な I_r の最小値であり、次式で表される。

$$I_{\min}(I_s) = I_{th} - I_p - I_s(t_1) \quad (3-1)$$

これとは別に $I_s = 0$ のときの $I_{\min}(I_s)$ の値 $I_{\min}(0)$ を求めることができる。

$$I_{\min}(0) = I_{th} - I_p \quad (3-2)$$

この二つの測定値 $I_{\min}(I_s)$ と $I_{\min}(0)$ を用いて、時刻 t_1 における信号電流 I_s の値は次式で与えられる。

$$I_s(t_1) = I_{\min}(0) - I_{\min}(I_s) \quad (3-3)$$

次にパルス電流を与えるタイミングを変え同様の測定を行い、そのタイミングにおける I_s の値を求める。以下、順次パルス電流を与えるタイミングを変え、同様の測定を繰り返すことにより、信号電流 I_s の波形全体を測定することができる。この測定において、パルス電流のパルス幅が狭いほど測定の時間精度が向上する。この幅の狭いパルス電流を作るためにジョセフソン接合の高速のスイッチング特性が有効に利用できる。また、ジョセフソンゲートのしきい値を境に大きく変わる特性が、電流分解能の向上に寄与している。

図 3-2 はジョセフソンサンプラーシステムのブロック図である。半導体制御システム(パソコン等)のコントロールによってトリガー源が信号を発生し、信号源から信号電流 I_s がコンパレータに供給される。トリガー源はこれと同時にトリガー電流 I_{tr} を発生する。 I_{tr} はディレイ回路によって一定時間遅延させられた後、パルス発生回路に入力される。パルス発生回路は I_{tr} 立ち上がりのある時刻にパルス電流 I_p を

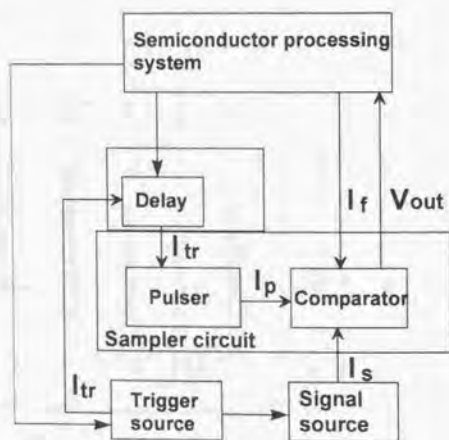


図 3-2. ジョセフソンサンプラーシステムのブロック図。

発生し、 I_p はコンパレータに流れ込む。コンパレータはサンプラーシステムの心臓部とも言える部分で、ジョセフソン接合を一個または複数個含むジョセフソンゲートから構成され、 I_s 、 I_p の他にフィードバック電流 I_r が供給される。コンパレータでは I_s 、 I_p 、 I_r が加算され、その和とジョセフソンゲートのしきい値電流が比較される。この比較の結果に応じて出力電圧 V_{out} が発生する。出力電圧の判定やその結果を受けての I_r の値のコントロール、遅延時間の決定などの複雑な制御は半導体制御システムで行われる。図 3-2 に示されたサンプラーシステムのうちパルス発生回路とコンパレータ回路が超伝導体で構成されサンプラー回路と呼ばれる。また場合によっては、ディレイ回路の部分も超伝導体で作られ、サンプラー回路と同一チップ上に置かれることもある。

図 3-3 は Tuckerman によって報告された、ジョセフソンゲートのスイッチによる出力電流を測定するための回路[27]で、Faris 方式サンプラー回路の具体例である。被測定ゲートである S_1 に入力電流 I_{str} が入力されると、 S_1 はスイッチし、出力電流がコンパレータゲート S_2 を通って流れる。この出力電流が被測定信号電流 I_s となる。一方、 I_{str} から一定の遅延時間だけ遅れて I_r が入力されるとゲート S_3 がスイッチし、ジョセフソン接合 J_1 を流れる電流が立ち上がる。 J_1 の臨界電流値は S_3 の臨界電流値よりずっと小さいため、 J_1 を流れる電流が立ち上がる途中で J_1 はスイッチし、 J_1 を流れる電流は急激に減少する。このようにして

パルス状の電流 I_p が発生し、ゲート S_2 の制御線に流れ込む。また、 S_2 のもう一つの制御線には I_r が供給されている。従って、コンパレータゲート S_2 の制

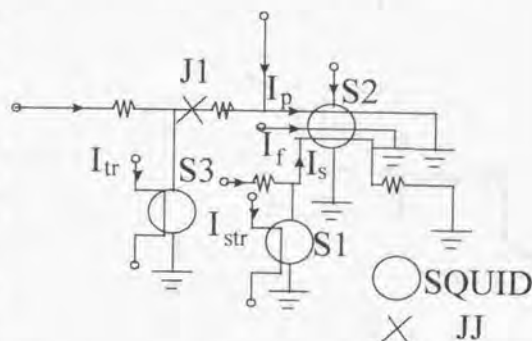


図 3-3. Tackermann による Faris 方式サンプラー回路の具体例。

流れ、 I_p が流れた瞬間に電流の和がS2のしきい値を越えていれば、S2はスイッチし出力電圧が現れる。しきい値以下であれば、S2は超伝導状態を維持し出力電圧も現れない。この回路においてゲートS1、S2、S3はSQUIDである。

3-2、高温超伝導サンプラー回路設計

本研究では高温超伝導サンプラー回路の方式として Paris 方式を用いる。しかし、低温超伝導回路で開発されたサンプラー回路をそのまま高温超伝導サンプラー回路として用いることはできない。その理由は、低温超伝導ジョセフソン接合と高温超伝導ジョセフソン接合は特性が異なるからである。低温超伝導体のジョセフソン接合はアンダーダンプ接合と呼ばれ、図 3-4(a)に示されるように電流電圧特性にヒステリシスを有する。このため、適当な負荷抵抗によって、低温超伝導接合は一度スイッチすると電流がしきい値以下に下がっても電圧状態を維持する。これに対して、高温超伝導ジョセフソン接合はオーバーダンプ接合と呼ばれ、図 3-4(b)に示されるように電流電圧特性にヒステリシスを持たない、従って、一度スイッチした後、電流がしきい値以下に下がるとゼロ電圧状態にリセットする。オーバーダンプ接合を用いて図 3-3 のサンプラー回路を構成した場合、コンパレータゲート S2 のスイッチを検出できないとい

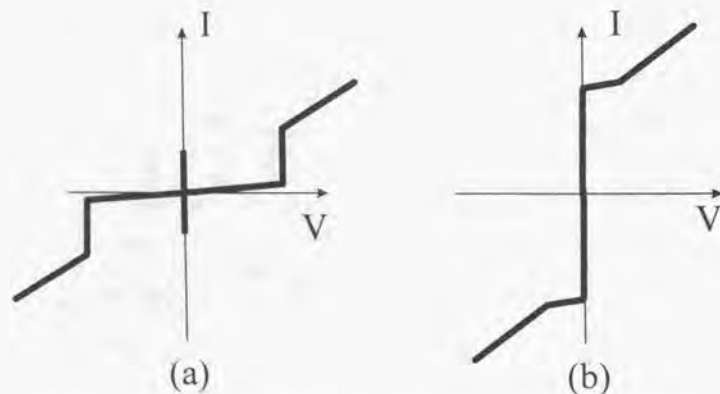


図 3-4、(a)アンダーダンプ接合と(b)オーバーダンプ接合の電流電圧特性。

う問題が生じる。つまり、S2の入力電流の一つはパルス電流 I_p であり、その半値幅はピコ秒オーダーである。オーバーダンプ接合は入力電流がしきい値を越えている間だけしか電圧を発生しないため、S2が電圧を発生する時間はピコ秒のオーダーである。これではS2のスイッチを検出することは不可能である。

また、高温超伝導回路は製造プロセスが難しくなることが予想されるため、できるだけ層構造は簡単にすることが望ましい。このため、超伝導ループと制御線が積層した構造は避け、直結型のゲートを用いることにした。さらに、抵抗体は材料の探索や高温超伝導体とのコンタクト等解決すべき問題が多くあるため、サンプラー回路には使わない方向で検討を進めた。

以上の点を考慮して新たに高温超伝導サンプラー回路を設計した。図 3-5 にその回路図を示す。また、図 3-6 は高温超伝導サンプラー回路に供給する電流のプロチャートである。この回路の一番の特徴は、コンパレータゲートにジョセフソン接合1個と超伝導閉ループからなる RF-SQUID 構造を採用したことにある。この RF-SQUID では、接合の臨界電流値 I_c と超伝導ループのインダクタンス L の積が $L \cdot I_c > \Phi_0$ の関係を満たすように I_c と L の値を設計する。ここで、 Φ_0 は磁束量子 (2.07×10^{-16} Wb) である。 $L \cdot I_c$ 積をこのように設定す

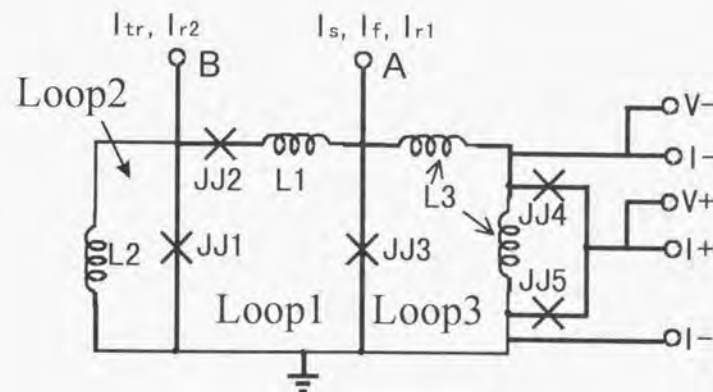


図 3-5、高温超伝導サンプラー回路の等価回路図。 $I_c(JJ1)=I_c(JJ3)=0.5\text{mA}$ 、 $I_c(JJ2)=I_c(JJ4)=I_c(JJ5)=0.25\text{mA}$ 、 $L1=3.7\text{pH}$ 、 $L2=L3=5.0\text{pH}$

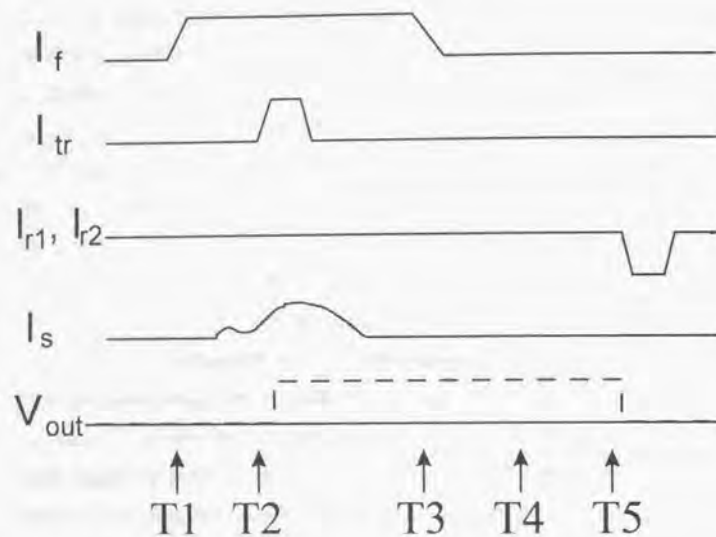


図 3-6. 高温超伝導サンプラー回路に供給する電流のフローチャート。

ると、ジョセフソン接合のスイッチにより超伝導ループに一個の磁束量子 (SFQ) が侵入し、その中に蓄えられる。超伝導ループに SFQ が蓄えられると、超伝導循環電流 I_{cr} が流れる。このとき $I_{cr} = \Phi_0 / L$ である。この循環電流は、ジョセフソン接合を再度スイッチし、SFQ を超伝導ループから追い出すまで流れ続ける。従って、ジョセフソン接合がスイッチして電圧が発生している時間が非常に短くても、スイッチした証拠が超伝導循環電流という形で超伝導ループ内に長時間残るため、スイッチの有無を検出することが可能となる。

また、パルス発生回路には抵抗を用いず、超伝導ループに SFQ が出入りするのに対応して超伝導循環電流が on-off する現象を利用した。さらに、各入力電流の回路への供給方法、およびコンパレータゲートの超伝導ループに流れる循環電流の読み出し方法として、磁気結合型を用いず、層構造のより簡単な直結型を採用した。

図 3-5、図 3-6、を用いて本高温超伝導サンプラー回路の動作の説明を行う。

まず時刻 T1 にフィードバック電流 I_f がポート A から入力される。 I_f はインダクタンスが一番小さな接合 JJ3 を含むバスを通過してその大部分が流れる。次に被測定信号電流である I_s が I_f と同じポート A から入力される。時刻 T1 から一定時間遅延した時刻 T2 にトリガー電流 I_{tr} がポート B から供給される。 I_{tr} はインダクタンスが一番小さな接合 JJ1 を含むバスにその大部分が流れ、 I_{tr} 立ち上がりのある時点で接合 JJ1 はスイッチする。JJ1 がスイッチすると Loop1 に SFQ が、Loop2 に反対向きの SFQ が侵入する。それに伴って接合 JJ2 を含むバスに電流が流れ始める。ここで接合 JJ2 の臨界電流値 $I_c(JJ2)$ を Φ_0 / L_{loop1} 以下に設定しておく、JJ2 を含むバスに流れる電流が立ち上がる途中で JJ2 はスイッチし、SFQ が Loop1 から出ていくことに対応して循環電流がリセットされ、JJ2 を流れる電流は急激に立ち下がる。このようにしてパルス状の電流 I_p を発生することができる。ここで L_{loop1} は Loop1 の総インダクタンスである。発生した I_p はインダクタンスの小さな接合 JJ3 を含むバスに流れ込む。JJ3 にはすでに I_f 、 I_s が流れているため、これに I_p を含めた三つの電流の和が JJ3 には流れる。この三つの電流の和が JJ3 のしきい値を越えると、JJ3 はスイッチし SFQ が Loop3 に侵入する。ここで、Loop3 は $L_{loop3} \cdot I_c(JJ3) > \Phi_0$ の条件を満たしているため、SFQ が蓄えられ超伝導循環電流が流れる。ここで、 L_{loop3} は Loop3 の総インダクタンスである。この循環電流によって読み出し SQUID の両端に出力電圧 V_{out} が発生する。 I_f 、 I_s 、 I_p の和が JJ3 のしきい値以下の場合、JJ3 はスイッチせず、従って V_{out} も発生しない。読み出し SQUID は接合 JJ4 と JJ5 を含む DC-SQUID であり、他の電流とグラウンドレベルを異にする DC 電源によってバイアス電流が供給される。Loop3 に流れる循環電流は時刻 T3 に I_f を立ち下げた後も流れ続けるため、 V_{out} も発生し続け、時刻 T4 に V_{out} の有無を検出することができる。いったん蓄えられた SFQ は再度接合をスイッチするまで保持されるため、各測定サイクルの最後 (時刻 T5) にマイナスのリセット電流 I_{r1} 、 I_{r2} をそれぞれポート A、B から流し、Loop3、Loop2 に蓄えられた SFQ をリセットする。リセット電流としてマイナスの電流を流すのは、循環電流と加算して接合をスイッチさせるため、単独では接合をスイッチできない大きさにリセット電流は設定する。これは超伝導ループに SFQ が蓄えられていない状態で、リセット電流によって接合がスイッチされ、反対向きの SFQ

が蓄えられることを防ぐためである。なお、Loop1は $L_{Loop1} \cdot I_c(JJ2) < \Phi_0$ の条件を満たしているため、SFQは蓄えられない。

Loop2はパルス電流 I_p の発生を一回だけに限定するために必要である。接合JJ1、JJ2はオーバーダンブ接合であるため、スイッチした後流れる電流が減少するとすぐに超伝導状態に戻る。従って、JJ2スイッチ後 I_r はまたJJ1を含むバスに流れるため、もしLoop2がなければJJ1は再度スイッチし2個めの I_p を発生する。この動作は I_r を供給している間中繰り返されるため、 I_p が多数発生し、測定するタイミングを決定できない。Loop2にはJJ1がスイッチしたときにLoop1とは逆向きのSFQが蓄えられるが、これは半時計回りの循環電流に対応する。この循環電流はJJ1で I_r と逆向きに流れるため、JJ2のスイッチによる I_r のJJ1への戻り電流を打ち消してJJ1を超伝導状態に維持する。従って、Loop2を付加することにより、 I_p の発生を一回だけに限定し、測定のタイミングを決定することができる。

本サンプラー回路はオーバーダンブ接合5個とインダクタンスエレメントからだけ構成される簡単な構造をしている。高温超伝導集積回路製造技術が、現時点ではまだ初歩的な状態にあることを考えると、回路の簡単さはその実現に向けての大きな強みとなる。さらに、パルス発生回路、コンパレータ回路、読み出し回路が別々の電流によって駆動される。このことは各部分回路ごとに供給する電流を調節することができることを意味しており、現状の高温超伝導ジョセフソン接合特性の制御性、均一性の低さを補うことができると考えられる。また、サンプラー回路は信号電流波形を高時間精度で測定する回路であるが、実際に高速の電流であるのは I_r と I_p だけであり、他の電流は十分ゆっくり供給することができる。このため、繰り返しの周波数も1MHz以下であり、他の高速回路のようにGHz以上にクロック周波数を上げることなしに、ジョセフソン接合の高速のパフォーマンスを示すことができる。

本サンプラー回路はSFQを情報媒体として用いるSFQ回路であり、SFQパルスの発生、SFQの保持、読み出しという全てのSFQ回路に共通する基本動作を含んでいる。RSFQに代表される[28]SFQ回路は、非常に小さな消費電力で数10GHzのクロック周波数まで動作可能であるため、低温超伝導体を用いて様々な回路が研究されている。高温超伝導回路は接合がSFQ回路に適してい

ることもあり、そのほとんどがSFQ回路になると考えられる。本サンプラー回路は簡単な回路であるが、SFQ回路の基本動作の重要な部分を含んでいるため、本回路の研究を通じてSFQ回路に対する知見を深めることができる。

3.3. 計算機シミュレーション

高温超伝導サンプラー回路の動作確認、最適パラメータの決定、および性能予測を目的として汎用回路解析プログラムを用いた計算機シミュレーションを行った。シミュレーションに用いたプログラムは、NEC製のECAPとAnalogy社製のSABERであり、どちらもジョセフソン接合をモデル化して組み込んだ。モデル化にあたってジョセフソン接合の位相には、仮想的なキャパシタンスに発生する電圧を用いた[29]。また、ジョセフソン接合にはRSJ (Resistively Shunted Junction) モデル[30]を適用した。

回路パラメータの設定は、図3-5のインダクタンス L_1 を3.7pHと置くことから始めた。 L_1 の値はもっと小さい方が時間分解能や測定できる電流のダイナミックレンジの点からは有利であるが、回路レイアウト上 L_1 を小さくすることが最も難しく、この程度の値が限度と考えられる。 L_{Loop1} の大部分は L_1 によるものであるが、後述する寄生インダクタンスも無視できないため L_{Loop1} は6pH程度になると考えられる。 $I_c(JJ2)$ は $\Phi_0 / L_{Loop1} \approx 0.35\text{mA}$ より小さくなくてはならないから、少し余裕を見て $I_c(JJ2) = 0.25\text{mA}$ とした。 $I_c(JJ2)$ が0.25mAであると、コンパレータ接合JJ1のスイッチに寄与するパルス電流の有効高さは0.25mA程度となる。Faris方式のジョセフソンサンプラーは、その動作原理からパルス電流の有効高さ以上の振幅を持つ I_p の波形を測定することはできない。これは $I_s(\text{max}) > I_s(\text{min}) + I_p$ であると、 I_p が加算された瞬間の値 $I_s(\text{min})$ でなく $I_s(\text{max})$ の値で I_{min} の値が決まってしまうからである。従って、 $I_c(JJ3)$ の値をパルス電流の有効高さ比べてあまり大きくすることには意味がない。そこで $I_c(JJ3)$ の値はパルス電流有効高さの2倍の0.5mAとした。JJ1の臨界電流値は大きすぎるとJJ2への漏れ電流が問題となり、小さすぎるとパルスが2個以上発生する危険が大きくなるため、JJ2の2倍の0.5mAとした。読み出しSQUIDの接合JJ4、JJ5は、しきい値特性が対称となるように臨界電流値を

等しくした。その値は大きすぎると感度が下がり、小さすぎると雑音に弱くなるためそれぞれ 0.25mA とした。

インダクタンス L_2 が大きすぎると複数個のパルス電流が発生する。また、小さすぎると JJ2 に流れる電流が減少し、JJ2 がスイッチしなくなる。そこで、 L_2 の値は安定して 1 個のパルス電流が発生する 5pH に選んだ。JJ3 のスイッチにより Loop3 に流れる超伝導循環電流値は Φ_0 / L_{Loop3} となる。従って、Loop3 のインダクタンスの大部分を占める L_3 が大きいと循環電流が小さくなり、読み出し SQUID による読み出しが難しくなる。一方、 L_3 が小さすぎると I_r 、 I_s の L_3 への漏れ電流が大きくなり回路動作に悪影響を与える。これらのバランス考慮して $L_3 = 5\text{pH}$ とした。

以上のパラメータを用いて高温超伝導サンプラー回路のシミュレーションを行った結果を図 3-7 に示す。図 3-7 は上からインダクタンス L_1 を流れる電流 (a)、インダクタンス L_3 を流れる電流 (b)、読み出し SQUID に発生する電圧 (c)

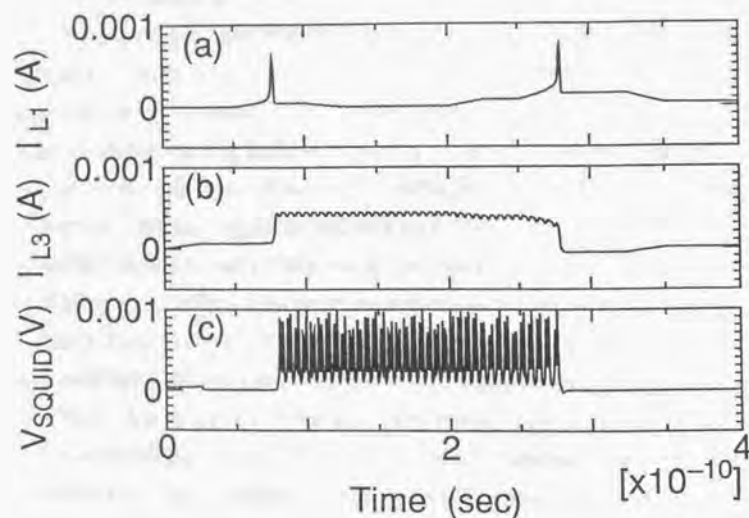


図 3-7. 高温超伝導サンプラーのシミュレーション結果。(a) L_1 を流れる電流、(b) L_3 を流れる電流、(c) 読み出し SQUID に発生する電圧。

である。図 3-7 からパルス状の電流が発生していること、循環電流が L_3 を含むループに蓄えられること、この循環電流を検出して読み出し SQUID に出力電圧が現れることがわかる。この結果から図 3-5 に示すサンプラー回路が正常に動作することが確認された。なお循環電流立ち下がり時にもパルス電流が発生しているのは、リセット動作により JJ3、JJ2 がスイッチするからである。また、読み出し SQUID の電圧に見られる振動は AC ジョセフソン振動である。

図 3-8 は接合の臨界電流 I_c とノーマル抵抗 R_n の積 ($I_c R_n$ 積) によるパルス電流の変化の様子を示している。ただし、このシミュレーションでは $L_1 = 1\text{pH}$ 、 $JJ1 = JJ2 = 1.0\text{mA}$ という値を用いた。そのためにパルス電流の高さは 1mA 以上に達している。また、この $I_c R_n$ 積は JJ1 から JJ5 の全ての接合に共通した値である。接合の $I_c R_n$ 積が大きくなると、パルスの高さは変わらないが、パルス幅が小さくなることわかる。これは特性電圧 $V_c = I_c R_n$ を持つジョセフソン

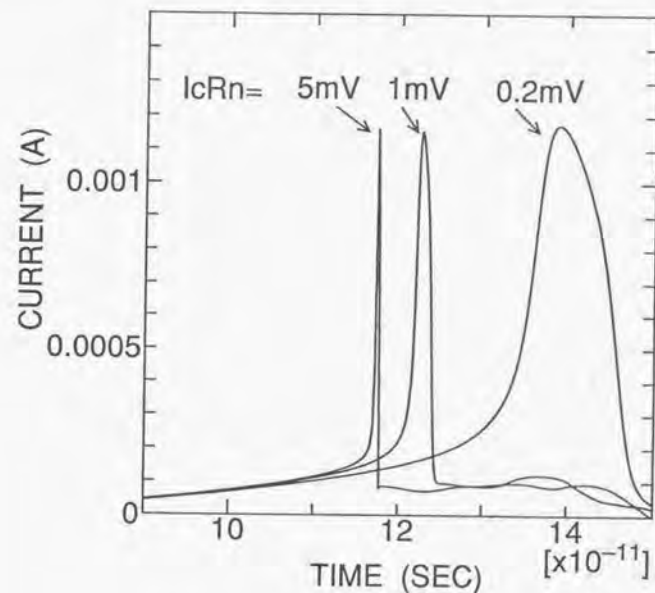


図 3-8. パルス電流波形の接合 $I_c R_n$ 積依存性。

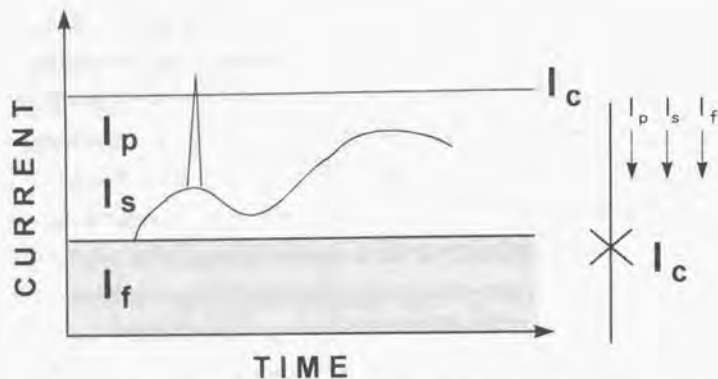


図 3-9. 超伝導サンプラーによる信号電流の測定方法。

接合のスイッチによるインダクタンス L の負荷線への電流の立ち上がりの時定数は L/V_c となるからである。パルス電流の幅が狭くなればなるほど信号電流を測定するタイミングが正確に決められるため、サンプラー回路の時間精度は向上する。この他にも接合の $I_c R_n$ 積が大きくなると、読み出し SQUID の出力電圧が増加するという利点もある。

3-4. 高温超伝導サンプラーの性能予測

超伝導サンプラーでは、図 3-9 に示すように I_s に I_p を加えた値を I_f で持ち上げていき、これらの電流の和がコンパレータ接合 JJ3 のしきい値を越えるときの I_f の値を測定している。このとき、超伝導サンプラーの時間精度を決める要因は二つある。一つは JJ3 の感度であり、もう一つはパルス電流の時間変化率である。

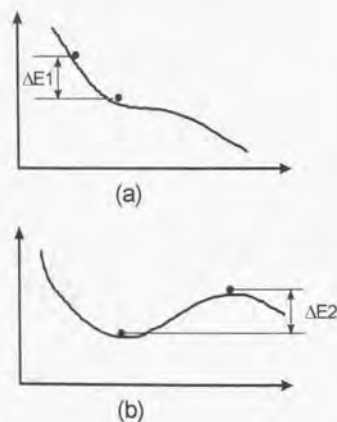


図 3-10. 坂道を転げ落ちる剛体球の運動モデルでジョセフソン接合のスイッチを説明した図。

まず、JJ3 の感度について説明する。ジョセフソン接合がスイッチするためには、印加電流が一定時間しきい値を越えている必要がある。図 3-10 はジョセフソン接合のスイッチングを周期的なポテンシャルを持つ坂道を転げ落ちる剛体球の運動のモデルで表したものである [31]。このモデルでは、印加電流を増していくと坂道の傾斜が大きくなり、電流がしきい値を越えた時点で球は転がり始める (a)。しかし、印加電流がすぐにしきい値以下に下がると、坂道の傾斜はまた緩くなり、上り坂が現れる (b)。この時まで球が獲得している運動エネルギーを $\Delta E1$ とし、(b) で現れた上り坂を乗り越えるのに必要な運動エネルギーを $\Delta E2$ とすると、球が転がり落ちていく (ジョセフソン接合がスイッチする) ためには、 $\Delta E1 > \Delta E2$ である必要がある。すなわち、この条件を満足する時間だけ印加電流がジョセフソン接合のしきい値を越えていなければ、ジョセフソン接合はスイッチしない。この時間の間はしきい値を越えている電流が、例えば図 3-11 の (a) であっても (b) であっても、一種の平均化が行われるため、一回の測定では見分けがつかない。この時間をサンプラーの平均化時間と名付ける。ただし、パルス電流を加えるタイミングをスキャンすることで、図 3-11 (a) と (b) の波形を見分けることは可能である。しかし、測定波形は平均化時間内で平均化により丸まってしまう。平均化時間は、印加電流のオーバードライブ量と JJ3 の $I_c R_n$ 積に大きく依存するが、パルス電流の印加に対して解析的に解くことは困難である。そこで、高温超伝導サンプラー平均化時間のジョセフソン接合

$I_c R_n$ 積に対する依存性をシミュレーションにより調べた。オーバードライブ量はパルス電流の鋭さによって決まるため、オーバードライブ量も接合の $I_c R_n$ 積により決定される。接合の $I_c R_n$ 積以外のパラメータは、 $I_c(JJ1) = I_c(JJ3) = 0.5 \text{ mA}$ 、 $I_c(JJ2) = I_c(JJ4) = I_c(JJ5) = 0.25 \text{ mA}$ 、

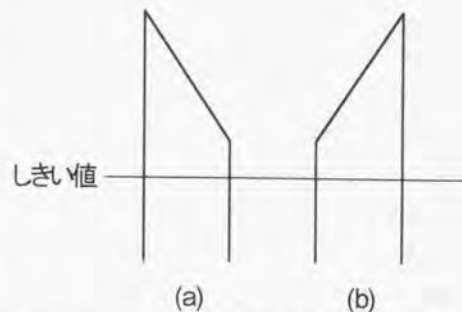


図 3-11. コンパレータ接合の平均化時間を説明するための図。

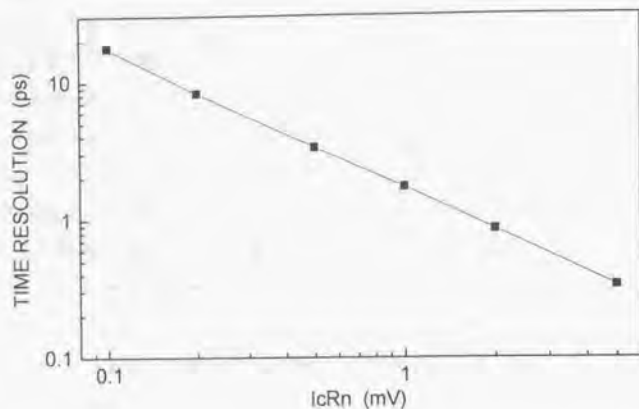


図 3-12、高温超伝導サンプラー平均化時間のジョセフソン接合 $I_c R_n$ 積依存性。

$L_1 = 3.7 \text{ pH}$, $L_2 = L_3 = 5.0 \text{ pH}$ に固定した。ここでは、信号電流が時間変化しないときに、SFQ をコンプレータループに蓄えるために、 I_p が JJ3 のしきい値を越えていなければならない最小時間を平均化時間とした。図 3-12 は接合の $I_c R_n$ 積とサンプラー平均化時間の関係を示したものである。図 3-12 から本サンプラー回路の平均化時間は、接合の $I_c R_n$ 積が 0.15 mV 以上で 10 ピコ秒を下回り、 $I_c R_n$ 積が 2 mV を越えるとサブピコ秒になることがわかる。動作温度 50 K を仮定すると、現状の高温超伝導ジョセフソン接合の $I_c R_n$ 積は 0.2 mV 程度であるので、平均化時間は 8 ピコ秒以下であることが期待できる。

図 3-9 の測定原理から超伝導サンプラーでは、 I_p を I_s に加えたときに一番電流が大きくなる場所の電流値を測定していることがわかる。従って、パルス電流の時間変化率 dI_p/dt が信号電流の時間変化率 dI_s/dt より大きい、図 3-13(a) に示す場合には、常に I_p の先端部分で I_p と I_s の和が最高値となり、この部分の電流値が測定される。言い換えれば、 I_s 波形の部分部分を I_p の先端でプローブして測定が行われる。このため、前記平均化時間に起因する丸まりを除いて、 I_s 波形を正確に測定することができる。一方、パルス電流の時間変化率 dI_p/dt

が信号電流の時間変化率 dI_s/dt より小さい、図 3-13(b) に示す場合には、 I_p と I_s の和が最高値となるのは、 I_p の先端部分ではなく、 I_s の先端部分となり、 I_s 波形は正しく測定できない。しかし、この場合にはホストとゲストの関係が入れ替わり、 I_s で I_p を測定することになるため、 I_p の波形が測定される。以上の考察から、超伝導サンプラーで測定できる信号電流 I_s の最高時間変化率は、ハルス電流 I_p の時間変化率と等しくなることが明らかとなった。

図 3-14 は I_p の立ち上がり、立ち下がりにおける時間変化率の $I_c R_n$ 積依存性を調べたシミュレーション結果である。各パラメータは図 3-12 のシミュレーションと同じに設定した。また、ハルス電流の時間変化率は一定ではないが、ここでは電流値 $150 \mu\text{A}$ から $200 \mu\text{A}$ までの平均変化率を示した。 I_p の時間変化率が立ち上がりで立ち下がりより異なるのは、立ち上がりは JJ1 のスイッチによ

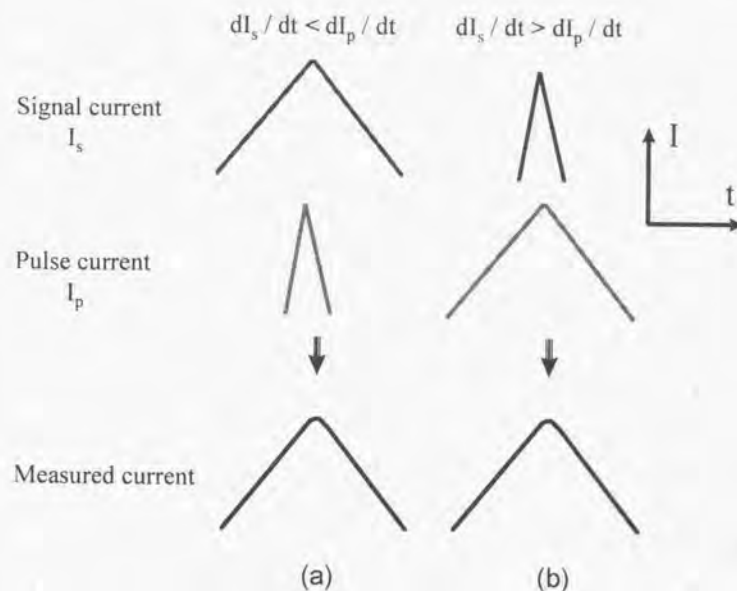


図 3-13、信号電流、パルス電流の時間変化率と超伝導サンプラーによる測定結果との関係

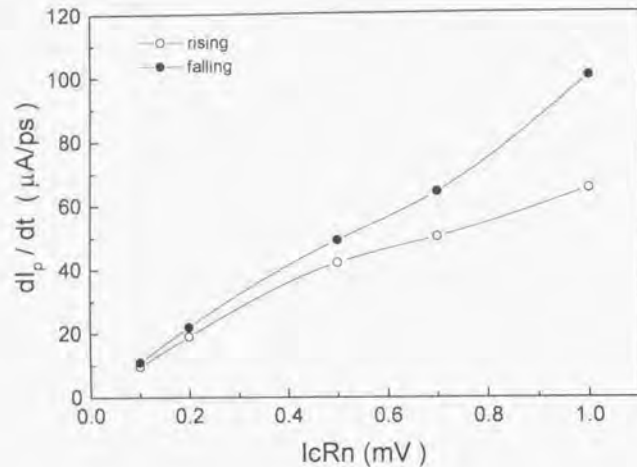


図3-14. パルス電流の立ち上がりおよび立ち下がりにおける時間変化率の接合IcRn積依存性。

て起こり、立ち下がりにはJJ1より負荷インダクタンスが小さいJJ2のスイッチによって起こるからである。超伝導サンプラーにおいて測定できるI_cの最高時間変化率は、I_cの立ち上がりではI_pの立ち下がりにおける時間変化率となり、I_cの立ち下がりではI_pの立ち上がりにおける時間変化率となる。図3-14から、数ピコ秒のオーダーで時間変化する信号電流の波形測定が、本サンプラーを用いて可能なことが示された。

測定波形の丸まりが、サンプラーの平均化時間によるものか、信号電流波形そのものなのかを、実際に見分けることは困難であるため、本サンプラーの時間精度として問題となるのは、パルス電流の時間変化率である。

高温超伝導サンプラーの電流精度は、室温測定システムの雑音等からも影響をうけると考えられるが、これらを排除した極限の電流精度はコンパレータ接合JJ3のしきい値に対する熱雑音で決定される。Likharevによれば、ジョセフ

ソン接合のスイッチに影響を与える熱雑音は次式で表される[32]。

$$\delta I = N^{-1/2} \Delta I \quad (3-4)$$

$$\Delta I = (I_c^2 I_c) / \hbar \quad (3-5)$$

ここで、 δI はサンプラー回路の極限の電流精度、 N は平均化の回数、 ΔI は一回の測定におけるJJ3しきい値の熱雑音によるゆらぎ、 I_c はJJ3の臨界電流値である。また、 I_c は熱電流でありジョセフソン結合エネルギー $E_J = \hbar I_c / 2e$ が熱エネルギー $E_T = k_B T$ により与えられるものとする。

$$I_c = 2 e k_B T / \hbar \quad (3-6)$$

ここで、 \hbar はプランク定数、 e は電子の電荷、 k_B はボルツマン定数、 T は温度である。

これらの式に高温超伝導サンプラーでの典型的な値、 $N=10000$ 、 $I_c = 0.5\text{mA}$ を代入してサンプラーの熱雑音による電流精度 δI の温度依存性を求めたのが図3-15である。図3-15の右側の軸は入力抵抗50Ωを仮定した場合の電圧精度を示している。例えば動作温度50Kを仮定した場合、究極の電流精度は0.13μA、

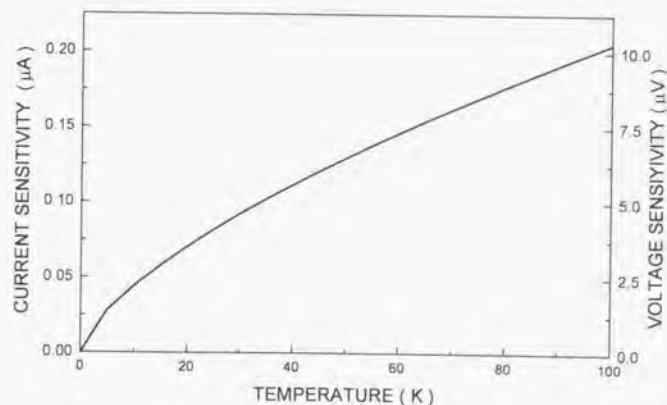


図3-15. 高温超伝導サンプラーの熱雑音による電流、電圧精度の温度依存性。

I_c(JJ3)=0.5mA, 平均化回数=10000回。

電圧精度は $6.5\mu\text{V}$ となる。

高温超伝導サンプラーはピコ秒オーダーの時間精度と $1\mu\text{A}$ 以下の電流精度もしくは μV オーダーの電圧精度を合わせ持つことが期待できる。この予測性能を従来から知られている低温超伝導サンプラー、半導体サンプラーおよび光サンプラーの性能と比較してみる。低温超伝導サンプラーで得られた最高の時間精度と電流精度は、 2.1ps と $0.8\mu\text{A}$ である[10]。図 3-12、図 3-14 から $I_c R_n$ 積が 1mV 以上の接合を用いれば、時間精度はこの値を上回ることが期待できる。高温超伝導接合において $I_c R_n > 1\text{mV}$ を実現することは十分可能である。また、参考文献[10]における電流精度は 50K の熱雑音から予測される値より大きいことから、室温の計測システムの雑音によって制限されていると考えられる。このため、動作温度を 4.2K から 50K に上げたとしてもこの値はあまりかわらないであろうし、測定システムの雑音対策によって電流精度をさらに上げることも可能である。高温超伝導サンプラーは低温超伝導サンプラーと比べて時間精度は同程度、電流精度は熱雑音によって決まるため同等か多少劣る程度であることが予想できる。しかし、使いやすさのことを考えると高温超伝導サンプラーの方が格段に優れているといえる。

図 3-16 は半導体サンプラーの動作原理[33]を非常に簡単に示したものである。パルス電圧によってサンプリングゲートが閉じられた間だけ信号電圧によってサンプリングキャパシタンスに電荷が充電される。この電荷によってキャパシタンスに発生する電圧から、パルスが入力されたタイミングでの信号電圧の大きさを測定する。この測定をパルス電圧を与えるタイミングを変えて多数回行い、信号電圧の波形を再現する。半導体サンプラーでは鋭いパルス電圧を用いてサンプリングゲートが閉じている時間を短くするほど時間精度は向上するが、蓄えられる電荷量が減るため、信号電圧を正確に測定することが困難になり電圧精度は劣化

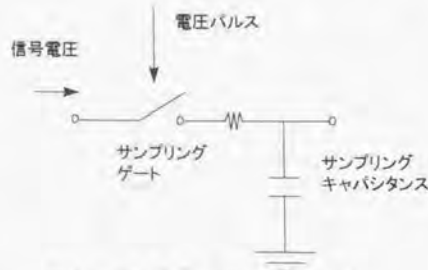


図 3-16、半導体サンプラーの動作原理。

する。つまり半導体サンプラーでは時間精度と電圧精度は強いトレードオフの関係にある。これに対して超伝導サンプラーでは、電流精度はコンパレータゲートのしきい値の安定性で決まるため、パルス電流の時間変化率で決まる時間精度とは直接には関係しない。ただし、パルス電流の幅が狭くなるとそれによって若干コンパレータゲートしきい値の不安定性が増すことは指摘されている。しかし、ピコ秒オーダーのパルス電流でスイッチさせた場合と直流電流でスイッチさせたときのコンパレータゲートしきい値の不安定性の差は、 50K における熱雑音より小さいことが実験で確かめられている[34]。現在市販されている最も高速の半導体サンプラーの立ち上がり時間（時間精度）は 7.0ps であるが、電圧ノイズ（電圧精度）は時間精度の向上とともに劣化し、立ち上がり 7.0ps の場合 1.8mVrms [35]となる。これらの値を 50K 動作の高温超伝導サンプラーと比べると、高温超伝導サンプラーは時間精度で同程度、電圧精度で 2 桁以上上回ることが予想される。また、GaAs の非線形伝送線路中を伝わる "shock wave" を利用したサンプラーで 0.68ps の信号電圧立ち上がり時間が報告されている[36]。高温超伝導サンプラーで同等の時間精度を達成するには動作温度を 4.2K 付近まで下げるか、さらに $I_c R_n$ 積が高い接合を用いなければならない。しかし、この GaAs 高速サンプラーの電圧精度は 20mV 程度と予想され、高温超伝導サンプラーの最高性能と比較すると 3 桁以上劣っている。つまり、半導体サンプラーではピコ秒の時間精度とマイクロボルトの電圧精度を同時には実現できないが、高温超伝導サンプラーではそれができる。さらに、半導体サンプラーでは不可能な電流波形の直接測定が、超伝導サンプラーでは可能である。

サブピコ秒の高時間分解能を持つサンプラーとして光サンプラーが知られている。標準的な光サンプラーの構成を図 3-17 に簡単に示す[37]。レーザーから出されたパルス光は二つに分けられ、一方は被測定サンプルに対するトリガービームとなる。トリガービームによって被測定サンプルに発生した電圧は LiTaO_3 等を材料とした Pockels セルに伝えられる。もう一方の光はディレイラインによる遅延時間の制御、ホーライザーによる偏光が行われた後、Pockels セルを通過する。Pockels セルは加えられた電圧によってそこを通過する光に対する偏光角が変化する性質を持っているため、そこを偏光された光を通すと強度が変化する。従って、この Pockels セルを通過する光の強度を遅

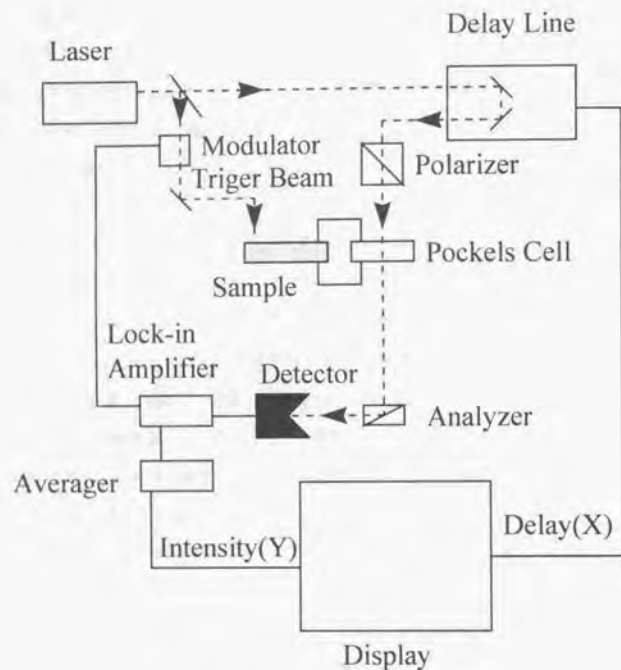


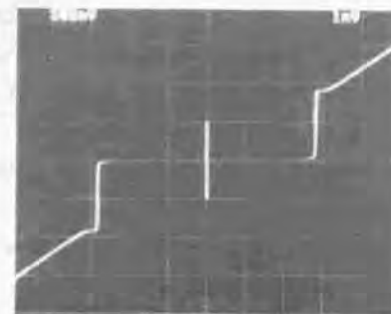
図 3-17. 光サンプラーのブロック図

延時間に対して測定すれば、被測定サンプルに発生する電圧が時間の関数として求められる。光サンプラーは 100fs パルスが発生する CPM(Colliding Pulse Mode-locked)レーザーを用いれば 400fs 以下の時間精度が可能である。しかし、CPM レーザーは非常に大きく、システムが大規模なものになってしまう。また、光学系も複雑であり、精度の高い測定には高度の習熟が必要であるため誰にでも使えるというものではない。高温超伝導サンプラーは、持ち運びができしかも操作が容易なシステムを目指しており、光サンプラーとは棲み分けができると考えている。最近、半導体レーザーを用いた比較の簡単な光サンプラーも開発されているが[38]、それでも持ち運べる大きさではなく、しかも時間精度が 30ps 程度であり、高温超伝導サンプラーと比較するとかなり時間精度が低い。

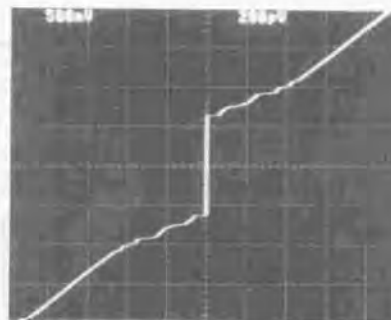
3-5. Nb 集積回路による動作確認

計算機シミュレーションによって図 3-5 に示したサンプラー回路が正常に動作することが確かめられた。しかし、シミュレーションに用いた汎用回路解析プログラムは、1 サイクル内での動作の確認や解析には適しているが、数千から数万サイクルの試行を行い、その結果信号電流波形を再現するサンプラー回路の機能を確認するには不向きであった。また、我々が提案している SFQ 動作を利用したサンプラー回路は、今まで低温超伝導回路でも試作された例はなく、回路的に未知数の要素を含んでいた。そこで、プロセス上の未解決の問題を多く含む高温超伝導体を用いて試作する前に、製法が確立しており、特性が安定している Nb 系の集積回路技術を用いて我々の設計したサンプラー回路の試作、測定を行い、回路の評価や動作測定法の検討を行った。

Nb 回路のジョセフソン接合である Nb/AlOx/Nb トンネル接合は図 3-18(a)に示されるようなアン



(a)



(b)

図 3-18. (a)アンダーダン Nb/AlOx/Nb ジョセフソン接合の電流電圧特性と (b)抵抗でシャントしたオーバーダン Nb/AlOx/Nb ジョセフソン接合の電流電圧特性。

ダングラップ接合である。このため、Nb/AIOx/Nb トンネル接合を抵抗でシャントすることにより、図 3-18(b)に示されるような本サンプラー回路に必要なオーバーダング接合が形成された。ヒステリシスのない電流電圧特性を得るために、シャント抵抗の値はマクガバン係数 $\beta_c = 2\pi I_c CR^2 / \Phi_0$ が 1 になるように決めた。ここで R は接合抵抗とシャント抵抗の合成抵抗値、C は接合容量である。このシャント抵抗の影響で、本来 1.7mV 程度ある Nb/AIOx/Nb 接合の $I_c R_n$ 値は、0.42mV にまで減少する。図 3-18(b)の臨界電流直上に見られる構造は、シャント抵抗を含むパス内に形成された寄生インダクタンスと接合キャパシタンスとの相互作用によるものではないかと思われる。

実際に試作した回路では、図 3-5 と少し異なり、図 3-19 に示すように読み出しゲートに磁気結合型 SQUID が用いられた。試作に用いたプロセスは NEC の Nb 系集積回路標準プロセス [39] である。層構造を図 3-20 に示す。

測定は HP82000 デジタル IC 評価システムを用いて行った。測定には、トリガー電流 I_{tr} 、フィードバック電流 I_f 、被測定信号電流 I_s 、リセット電流 I_{r1} 、 I_{r2} 、SQUID バイアス電流 I_{sq} の 6 種類のパルス電流を用いた。図 3-21 はコンパレー

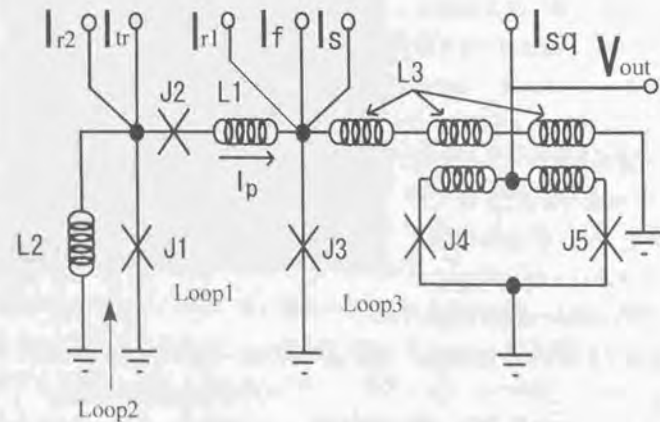


図3-19、Nb集積回路で試作したサンプラー回路。読み出しSQUIDに磁気結合型を使用している。

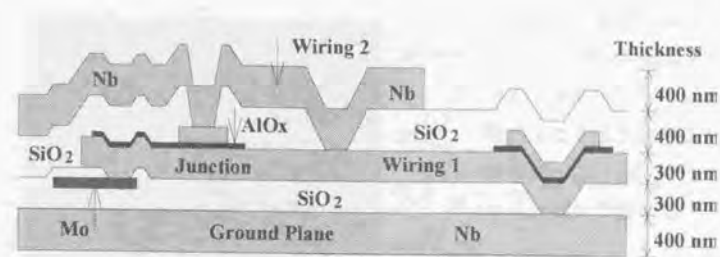


図 3-20、Nb 集積回路の断面構造

図 3-20、Nb 集積回路の断面構造

タ接合 JJ3 のスイッチにより Loop3 に蓄えられた SFQ (超伝導循環電流) を読み出し SQUID を用いて検出した結果である。 I_r と I_{r1} は 1 周期ごとに交互に加えられ、 I_{sq} は毎周期加えられている。 I_r によりループに SFQ が蓄えられ、次の周期の I_{r1} によりリセットされていることが、SQUID の両端に発生する電圧からわかる。

図 3-22 はパルス電流の発生を確認した結果である。この場合、 I_r は単独では JJ3 をスイッチさせることができない電流値に設定してあり、パルス電流が加算されてはじめて JJ3 はスイッチする。図 3-22(a) は I_{tr} の立ち上がり時に I_r がすでに流されている場合

で、この場合は JJ3 がスイッチすることにより出力電圧 V_{out} が現れる。一方、図 3-22(b) は I_{tr} が立ち上がった後で I_r が供給される場合で、この場合は電流値が (a) の場合と同じであり、かつ I_{tr} と I_r は一部重なっているにもかかわらず出力電圧は発生しない。この

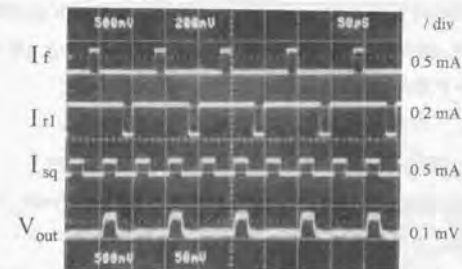
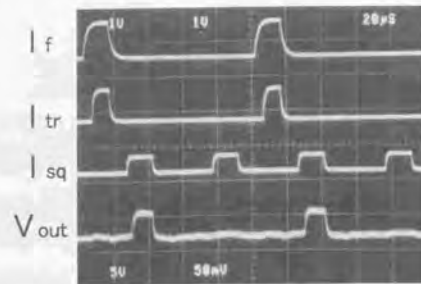


図3-21、Loop3に蓄えられたSFQ(超伝導循環電流)の読み出しSQUIDによる検出結果。

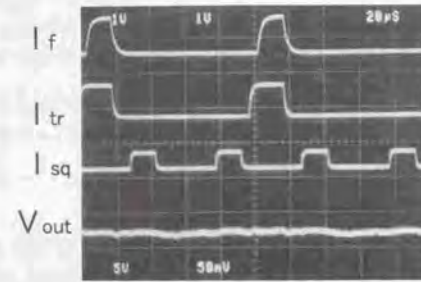
ことはパルス回路から JJ3 に流れ込む電流は、 I_r の立ち上がり時に 1 回だけ発生するパルス状の電流であることを示唆している。図 3-22 の実験結果からパルス電流の発生が示唆された。

サンプラーによる信号電流波形の測定においては、コンパレータゲートがスイッチする I_r の最小値である I_{rmin} の値を知ることが必要になる。供給される電流値がコンパレータゲートのしきい値近傍にある場合は、コンパレータゲートのスイッチは雑音等の影響をうけやすく不安定になる。このため、どのような場合にコンパレータゲートがスイッチしたとみなすかの判定基準が I_{rmin} の値を知る上で重要になる。従来はロックインアンプ等を用いて、出力電圧を積分し、その値がある一定値に達した時の I_r の値を採用していた [5]。これに対して、我々は HP82000 の判定機能を用いて、図 3-21 に示された "1,0" の出力パターンが 100 回連続して現れる I_r の最小値を I_{rmin} とした。この判定法はデジタル回路で簡単に実現でき、ロックインアンプを用いた場合よりも周辺回路が簡単になる。

I_r の立ち上がりタイミングを少しづつ遅れさせ、それぞれのタイミングにおいて前記方法により求めた I_{rmin} の値を $I_{rmin}(0)$ の値から引いて I_s の値を求め、



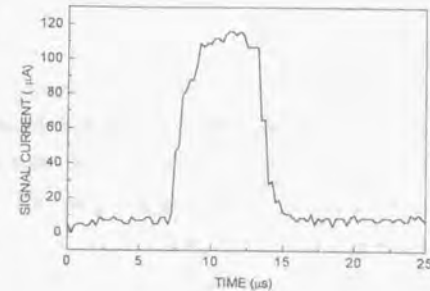
(a)



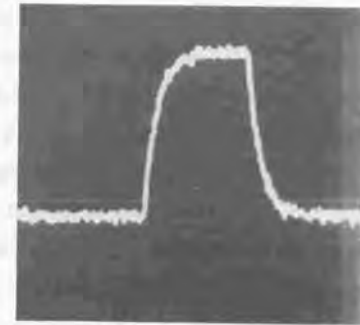
(b)

図3-22、パルス電流発生確認実験結果。(a)では、 I_r 立ち上がり時に I_s が供給されているが、(b)では I_r が立ち上がってから I_s が供給される。

横軸に I_r が立ち上がるタイミング、縦軸に I_s の値をプロットしたのが図 3-23(a)である。この図と図 3-23(b)に示した半導体サンプリングオシロスコープにより測定されたオリジナル波形を比較することにより、被測定信号 I_s の波形が再現されていることがわかる。このことから、我々の設計したサンプラー回路が正常に動作していることが確認された。また、雑音レベルは $6\mu A$ 程度であるが、この雑音が 4.2K での熱雑音よりはるかに大きいことを考慮すると、測定された雑音は電源等の測定系からのものと考えられる。この測定では、HP82000 の性能による制限のため、 I_r の立ち上がりタイミングの遅延を 500ns 単位でしか変化させられなかった。従って、このサンプラーの極限の時間精度を確認するにはいたらなかった。



(a)



(b)

図3-23、Nb集積回路で試作したサンプラーによる信号電流の測定波形(a)と半導体サンプラーで測定した測定波形(b)。

4.1、プロセスの概要

本章では前章で述べたサンプラー回路を高温超伝導体を用いて試作するための製造プロセスについて述べる。本サンプラー回路の性能を左右する重要なファクターは、ジョセフソン接合の特性と配線のインダクタンス値である。接合は臨界電流が設計のマーヅン以内にはいっていること、臨界電流の均一性がある程度以上高いこと、 $I_c R_n$ 積が大きいことが重要である。これらの条件を満たすために、接合にはランブエッジ接合[40]、[41]を採用した。図4-1はランブエッジ接合の断面図である。ランブエッジ接合の特徴は、 $I_c R_n$ 積が高いこととバリア膜厚が制御できるため臨界電流密度のコントロールが比較的容易なことにある。これに加えてランブエッジ接合では、高温超伝導体の ab 面にそって流れてきた電流がバリアの ab 面を通過し、上部電極高温超伝導体の ab 面に流れ込むため、c 軸方向に電流が流れることがない。層状構造を有する高温超伝導体の伝導特性は大きな異方性を持ち、ab 面方向は c 軸方向に比べて2桁以上電気伝導度が高い[42]。このため、ランブエッジ接合は高温超伝導体の構造にうまくマッチしたジョセフソン接合だといえることができる。これに対して、他のタイプの高温超伝導接合は、いずれも c 軸方向に電流が流れる部分があるか、結晶粒界を横切る部分があり、ab 面のみを伝導するのはランブエッジ接合だけである。

前章で示したようにインダクタンス L_1 の値が小さい方が、より鋭く、より大きいパルス電流が発生できるため、サンプラー回路の時間精度が向上し、加えて測定できる電流のダイナミックレンジも増加する。また L_3 も小さい方が、

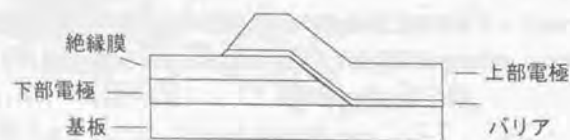


図4-1、ランブエッジ接合の断面図。

Loop3に流れる循環電流値が大きくなり、読み出しが容易になる。配線のインダクタンス L は次式で表される。

$$L = L_0 \cdot l/w \quad (7)$$

ここで、 L_0 は単位長さあたりのインダクタンス、 l は配線の長さ、 w は配線の幅である。インダクタンスを大きくすることは配線の幅に対して長さを増やすことでいくらかでも対応できるが、小さくするために l/w 比を小さくすることはレイアウト上の制限で限界があるため、配線のインダクタンスを下げるためには、 L_0 を小さくしなければならない。 L_0 を小さくするには、超伝導グランドプレーンを配線と積層し、配線から発生する磁界を配線とグランドプレーン間の狭い空間に閉じこめる方法が最も有効である。この構造なしには前章で述べた各インダクタンス値の設計値が高温超伝導回路では実現できない。このために、本サンプラー回路として、超伝導配線と超伝導グランドプレーンとを積層した回路構造を採用した。

高温超伝導体材料としては YBCO を用いた。YBCO は Tl 系や Bi 系の他の高温超伝導体に比べて、特性の優れた薄膜を安定して作ることができるからである。Bi 系超伝導体 (例えば $\text{Bi}_2\text{Sr}_2\text{Ca}_{n-1}\text{Cu}_n\text{O}_{2n+4}$ (BSCCO)) 薄膜は異方性が非常に高いことと、単相の膜を作りにくいことが指摘されている。また、Tl 系 ($\text{Tl}_2\text{Ba}_2\text{Ca}_{n-1}\text{Cu}_n\text{O}_{2n+4}$ (TBCCO)) 薄膜は高温のポストアニールが必要であるし、Tl と酸素の2種類の揮発性成分を含んでいるため積層化が困難である。基板と絶縁体材料には SrTiO_3 (STO) を採用した。STO は YBCO と格子整合が高く、熱膨張係数が同程度であるため、YBCO と非常に相性のいい材料である[43]。一方、誘電率が 77K においてバルクで数千、薄膜で数百あり、高周波特性を考慮すると適切な材料とは言い難い。しかし、サンプラー回路内における数十 μm 程度の短距離の高速パルス伝搬には影響を与えないことがシミュレーションにより確認されていることから、YBCO 薄膜の良好なエピタキシャル成長を行うには適した材料であることを考慮して、本研究では STO を採用した。従って、将来他の材料と置き換わることも十分あり得る。

YBCO、STO 薄膜の成膜方法としては、電子ビーム蒸着[44]、スパッタ[45]パルスレーザー蒸着 (PLD)[46]等の方法が知られている。我々は最も安定性に優れている PLD 法を用いて成膜を行った。膜の加工には、酸によるウエットエ

ッチング[47], [48]では所望の寸法精度が得られないため、イオンビームエッチング法(イオンミリング)[49]を選択した。

積層構造高温超伝導回路として最初に磁気結合型 SQUID を試みた。次に回路とグランドプレーンを積層した直結型 SQUID を作り、グランドプレーンが接合の下にある構造と上にある構造両方の検討を行った。その結果、グランドプレーンが接合の上にある構造を採用し、サンプラー回路を試作した。

以下本章では、PLD による成膜(4-2)、イオンミリングによる加工(4-3)、ランプエッジ接合形成法(4-4)、磁気結合型 SQUID(4-5)、下層グランドプレーンを有する直結型 SQUID(4-6)、上層グランドプレーンを有する構造(4-7)の順番で、高温超伝導サンプラー回路製造プロセスについて説明する。

4-2. 成膜

4-2-1. 析出物の少ない YBCO 薄膜の PLD 法による成膜

我々が使用した PLD 装置の概略を図 4-2 に示す。Lambda Physik LPX3051 KrF エキシマレーザーによって発生したレーザー光(波長 248nm)は、レンズ

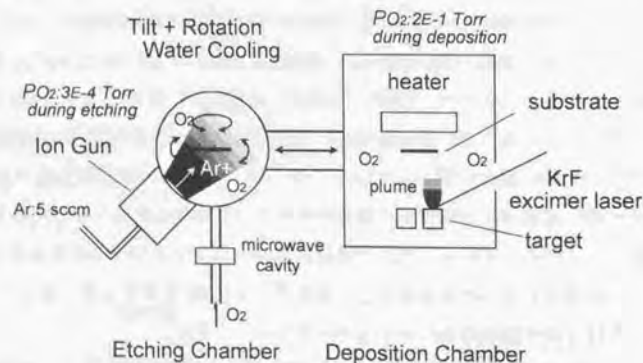


図 4-2. 本研究で使用した PLD 装置の概略。

で集光された後ターゲットに入射する。基板はターゲットから 4cm 離して置かれ、裏側から熱伝導により加熱される。成膜中、チャンバー内には酸素が導入される。また基板は成膜中回転されている。ターゲットは一度に 6 個まで装着可能である。典型的な成膜条件は、成膜温度 700°C、酸素ガス圧 200mTorr(YBCO)、100mTorr(STO)、レーザーのエネルギー密度 1-2J/cm²、繰り返し周波数 7Hz、降温時の酸素ガス圧 500Torr である。この PLD 装置には Ar イオンガンを装備したエッチング室が付いており、このイオンガンを用いてエッチングや表面クリーニングを行った後真空を破らずに基板を成膜室に搬送できるようになっている。

高温超伝導集積回路を製作する場合、ジョセフソン接合の歩留まりを上げるため、および YBCO/STO/YBCO 積層構造において十分な絶縁特性を得るために、平滑な表面を有する YBCO 薄膜を成膜することが重要となる。しかし、YBCO 薄膜中には図 4-3 に見られるような薄膜表面から突出する析出物が存在し、集積回路プロセス上の大きな問題となっていた。そこで PLD 法において、析出物の少ない YBCO 薄膜を成膜できる条件を明らかにすることを目的に、Cu 含有量の異なるターゲットを用いて実験を行った[50]。

YBCO 薄膜中に生じる析出物についてはこれまでに数多くの報告がなされており、その組成は BaCuO₂[51]、CuO、Y₂O₃[52]であるとされている。我々は薄膜の SEM 写真と EPMA 観察による Y, Ba, Cu 各元素の分布との比較を行い、

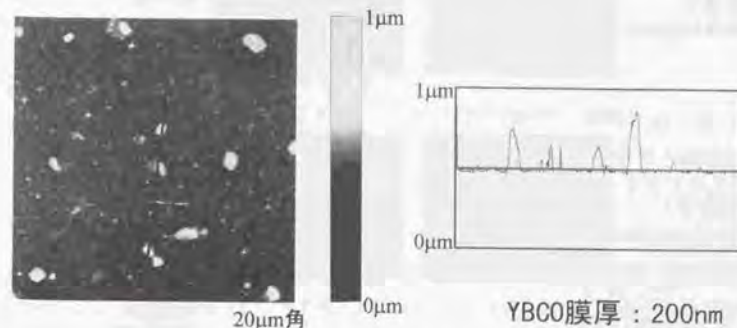


図 4-3. YBCO 膜中の析出物 SEM 写真と AFM 観察[50]。

析出物と対応した場所に Ba と Cu が多く検出されることを見いだした。このことから、我々の YBCO 膜中の析出物は BaCuO_x であると推察した。また、この析出物は AFM 観察により、図 4-3 に示されるようにほぼ膜厚(200nm)の 2 倍程度薄膜表面より突出していることがおかった。

組成の異なる 4 種類のターゲットを用いて、PLD 法により STO 基板上に膜厚 200nm の c 軸配向 YBCO 薄膜を成膜した。成膜された薄膜表面の SEM 写真が図 4-4 である。BaCuO_x の数密度は(A)と(B)では $100\mu\text{m}$ 角中に 10 個以下と少なく、(C)と(D)ではそれぞれ 60 個程度、190 個程度と多かった。(A)、(B)は析出物が存在する場所が接合等の重要な部分と重なる可能性が低いため、サンプラー回路等の小規模な集積回路への適用が可能なレベルである。一方、(C)、(D)は接合等が析出物と重なる可能性が高くなり、集積回路へ適用することは難しいと判断される。

図 4-5 はターゲット組成と YBCO 膜の R-T 特性との関係を示した図である。(A)では T_c が 80K 付近まで劣化し、(C)と(D)では T_c が 85K 付近まで低下している。また、(B)では T_c が 90K 程度の値が得られている。しかし、YBCO ターゲットの組成精度が現状では約 0.1 であること、ターゲット組成は多少の厚さ方向分布を持っていることを考慮すると、析出物が大量に発生する条件に近い

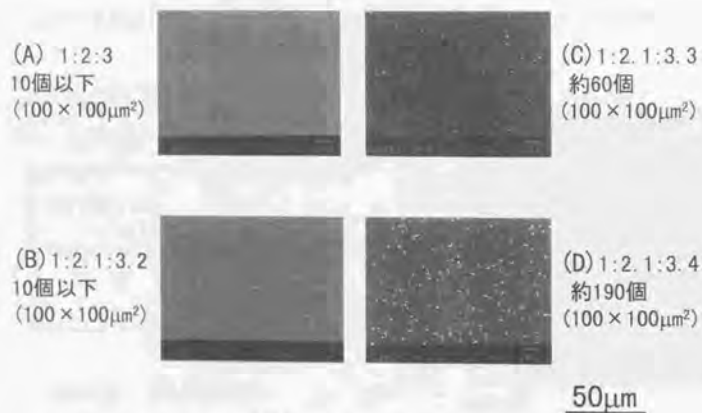


図 4-4. 4 種類のターゲットを用いて成膜した YBCO 膜の SEM 写真[50]。

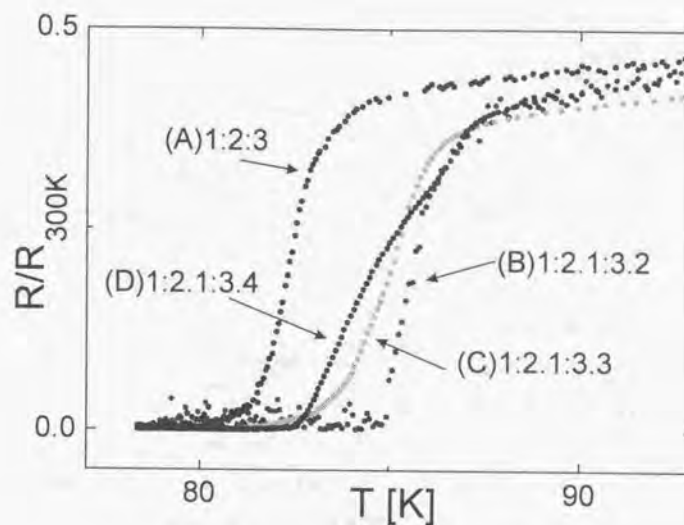


図 4-5. ターゲット組成と YBCO 膜 R-T 特性[50]。

(B)のターゲットは信頼性が高いとはいえない。従って、我々は成膜用ターゲットとして析出物の少ない YBCO 膜が安定して得られる(A)のターゲットを選択した。(A)のターゲットで成膜した膜は T_c が 80K 程度であるが、高温超伝導サンプラー回路の動作温度は 60K 以下を予定しているため、この T_c 劣化が回路動作に致命的な影響を与えることはないと考えている。

4-2-2. YBCO/STO/YBCO 多層膜の特性

PLD 法により STO 単結晶基板上に YBCO/STO/YBCO 三層膜を in-situ で連続成膜し、下部、上部 YBCO 膜の超伝導特性及び STO 層間絶縁膜の絶縁特性を調べた[53]。下部、上部 YBCO 膜の膜厚はそれぞれ $0.5\mu\text{m}$ 、 $0.25\mu\text{m}$ と固定し、STO 膜の厚さを $0.1\mu\text{m}$ から $1.0\mu\text{m}$ まで変化させた。図 4-6 に各 YBCO 膜に対する抵抗 R および臨界電流密度 J_c の温度依存性を示す。上部 YBCO 膜で T_c および J_c の多少の減少が認められるものの、下部、上部 YBCO 膜でそれぞれ $T_c=89\text{K}$ 、 $J_c=4 \times 10^4 \text{A/cm}^2(77\text{K})$ および $T_c=83\text{K}$ 、 $J_c=5 \times 10^4 \text{A/cm}^2(77\text{K})$ という

比較的良好な値が得られた。

図 4-7 に STO 膜厚をパラメータにとった絶縁抵抗の温度依存性を示す。STO 膜厚 $0.1\mu\text{m}$ では YBCO 膜の T_c 付近から抵抗が減少しており、YBCO 電極間で超伝導ショートをしている可能性がある。一方、 $0.2\mu\text{m}$ 以上では温度の低下とともに抵抗が半導体的に増加し、良好な絶縁特性を示した。

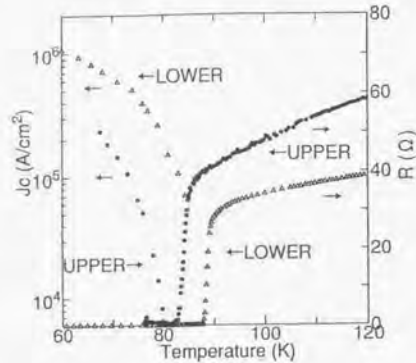


図4-6、YBCO/STO/YBCO構造における下部、上部 YBCO膜それぞれの抵抗および超伝導臨界電流密度の温度依存性[53]。

4-3. エッチング

4-3-1. エッチングレートの測定

YBCO および STO 薄膜の加工にはイオンビームエッチング法(イオンミリング)を用いた。実験に用いた装置は、Kaufman 型イオン銃を用いた Veeco 社の 3-inch Microetch System である。エッチングガスには Ar を使用し、エッチング中のガス圧は 2.0×10^{-4} Torr に固定した。イオンミリングにおけるエッチングレートは、イオンビームの加速電圧と入射角度に大きく依存する。図 4-8 はイオンビーム入射角を 45° に

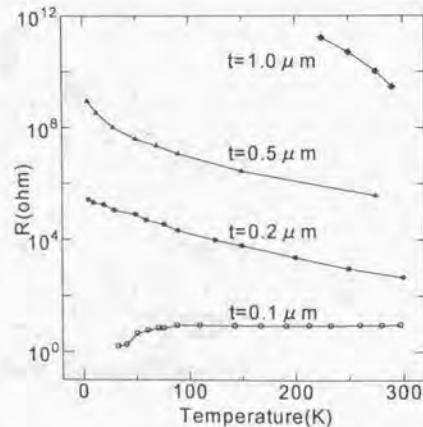


図 4-7、STO 絶縁抵抗の温度依存性[53]。

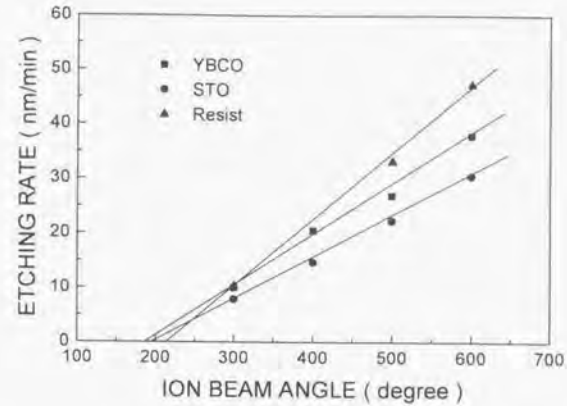


図4-8、YBCO、STO、フォトレジスト(AZ6118)エッチングレートのイオンビーム加速電圧依存性。ビーム入射角 45°

固定した場合の YBCO、STO、フォトレジスト(AZ6118) それぞれのエッチングレートのイオンビーム加速電圧依存性を示した図である。各材料のエッチングレートは、加速電圧約 200V をオフセットとして、加速電圧に比例して増加している。YBCO と STO のエッチングレート加速電圧依存性はほぼ同じであるが、AZ6118 の変化率はやや大きく、加速電圧が高くなるほど YBCO や STO とのエッチングレートの差が大きくなる傾向がある。

図 4-9 は加速電圧 500V におけるエッチングレートのイオンビーム入射角依存性を示した図である。ビームの入射角度 θ は図 4-10 に示されるように基板に対する角度で、基板に対して垂直に入射した場合が 90° である。図 4-9 から入射角度 45° 付近で各材料ともエッチングレートが最大になることがわかった。また、YBCO と STO のエッチングレートは入射角 30° 以下ではほぼ等しいが、それ以上の角度では YBCO の方が約 1.5 倍エッチングレートが大きくなる。さらに、AZ6118 と YBCO のエッチングレートを比較すると、入射角度 30° 以下では AZ6118 の方が大きい 45° でほぼ等しくなり 60° では YBCO の方が大き

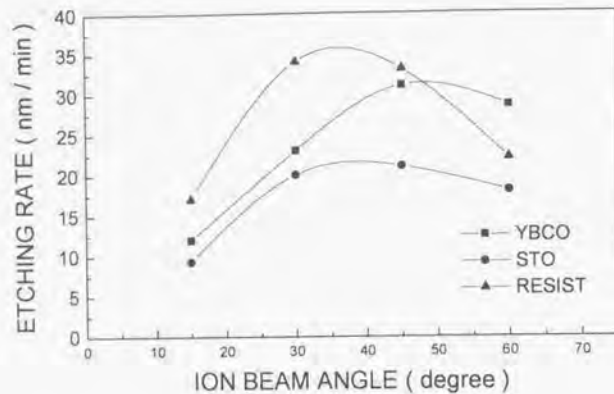


図4-9、YBCO、STO、フォトレジスト(AZ6118)の加速電圧500Vにおけるエッチングレートとイオンビーム入射角依存性。

くなる。この図から、これらの材料は複雑なビーム入射角依存性を持つことが明らかとなった。

4-3-2、パターンエッジ形状のエッチング条件依存性

積層集積回路では、下層パターンによる段差を上層の超伝導膜や絶縁膜が乗り越える場合がある。このとき、下層パターンエッジ形状が急峻な場合は、超伝導配線の大幅な臨界電流値の低下や絶縁膜の被覆不良による配線間のショートが生じる恐れがある。パターンエッジのスロープを緩やか

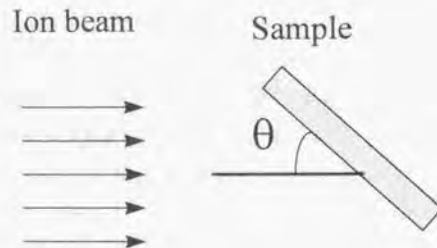


図4-10、イオンミリングにおけるイオンビーム入射角 θ の定義。

にすることでこのような欠陥は防止できるが、隣接するパターンが接近している場合には、パターンが重なる恐れがあるため、あまり緩やかなスロープをつけることはできない。これらのことから、パターンエッジの形状をコントロールすることは高温超伝導集積回路を形成する上で極めて重要である。そこで、パターンエッジ形状のイオンミリング条件依存性を調べた。

基板を固定してイオンミリングを行った場合と回転しながら行った場合では、図4-11に示すような異なるエッジ形状が形成される。基板を固定してエッチングを行った場合には、イオンビームに対してエッチングマスクの陰になる側(AWAY)のエッジは比較的緩やかになり、イオンビームが直接あたる側のエッジ(TOWARD)は比較的急峻になる(図4-11(a))。これに対して、エッチング中に基板を回転させた場合は、回転によりAWAY側とTOWARD側が合成され、図4-11(b)に示すような2段のエッジ形状となる[54]。

基板を固定した場合

のエッジ傾斜角度を図4-12を用いて計算してみる。AWAY側の傾斜角度は、被エッチング材料のエッチングレートとマスクの厚き方向へのエッチングレートで決まる。エッジの下端は、入射角 θ のイオンビームがエッチング開始時のマスク上端をかすめて被エッチング材料のエッチング深さに到達する位置である。これに対して、エッジ上端はエッチング終了時のマスク上端をイオンビームが

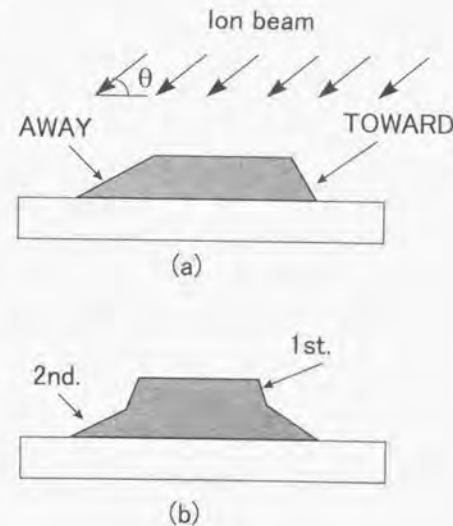


図4-11、イオンミリング中に基板を固定した場合(a)と回転した場合(b)におけるパターンエッジ形状。

かすめて被エッチング材料表面に達する位置である。従って、被エッチング材料のエッチングレートを $a(\theta)$ 、マスクのエッチングレートを $b(\theta)$ とすると AWAY 側の傾斜角 $\alpha(\theta)$ は次式で表される。

$$\alpha(\theta) = \arctan \{ a(\theta) / [a(\theta) + b(\theta)] \tan \theta \} \quad (4-1)$$

これに対して TOWARD 側のエッチング傾斜角は、被エッチング材の厚さ方向へのエッチングレートとマスク材の横方向へのエッチングレートで決まる。即ち、エッジ下端はエッチング開始時のマスクのエッジ位置であり、エッジ上端はエッチング終了時のマスクのエッジ位置となる。マスク側面に対してはイオンビームが入射角 $(90^\circ - \theta)$ で入射することを考慮すると、TOWARD 側の傾斜角 $\beta(\theta)$ は次式で表される。

$$\beta(\theta) = \arctan \{ a(\theta) / b(90^\circ - \theta) \} \quad (4-2)$$

エッチング材料として STO、マスク材として AZ6118 を用いた場合のエッジ傾斜角を式(4-1)、(4-2)と図 4-9 のエッチングレートによって計算した結果を図 4-13 に示す。

基板を回転した場合、下部のエッジ傾斜角 (2nd) は固定した場合の AWAY 側の傾斜角と等しくなるが、上部エッジ傾斜角 (1st) と固定した場合の TOWARD 側の傾斜角とは一致しない。これは、TOWARD 側、1st とその傾斜角は、被エッチング材料のエッチングレートとエッチングマスクの横方向へのエッチングレートの比で決まるが、イオンビームのマスク側面への入射角は、基板を固定した場合一定値 $(90^\circ - \theta)$ であるのに対して、回転した場合は 0 が

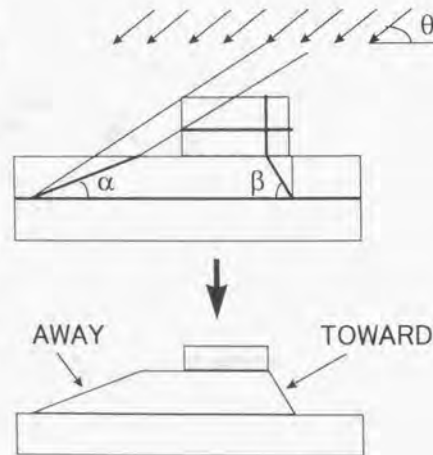


図 4-12、イオンミリングにおいて基板を固定した場合の傾斜角度の求め方。

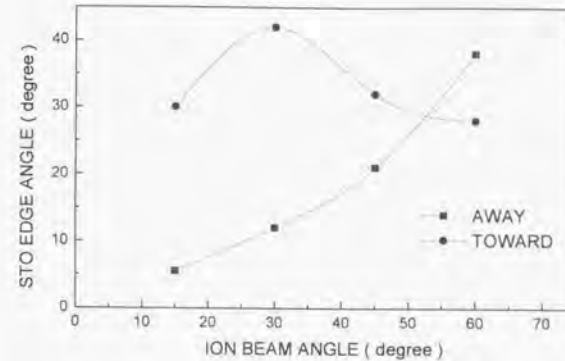


図4-13、被エッチング材としてSTO、エッチングマスクとしてAZ6118を用いた場合のエッジ傾斜角イオンビーム入射角依存性の計算結果。

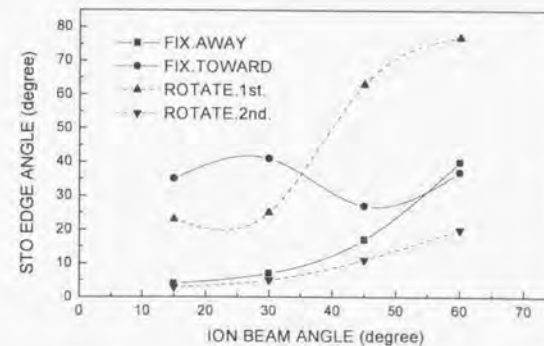


図4-14、イオンミリングで加工したパターンエッジ角度のイオンビーム入射角依存性実験結果。

ら $(90^\circ - \theta)$ の間に分布するため、マスク材の横方向へのエッチングレートが異なるためである。

イオンミリング中に基板を回転した場合と固定した場合それぞれについて、STO 基板上に形成されるパターンのエッジ傾斜角を断面 SEM 写真から測定した。測定されたエッジ傾斜角とイオンビーム入射角の関係を示した図が 4-14 である。本実験においては、マスク材とし AZ6118 を用い、イオンビームの加速電圧は 500eV であった。基板を固定した場合は、ビーム入射角 30°で TOWARD 側の傾斜角が最大(約 40°)となる。基板を回転した場合は、45°程度のビーム入射角から 1st の傾斜角が急に大きくなり 60°以上となる。ビーム入射角が 30°以下では 1st も緩やかであるが、この場合は 2nd の傾斜角が 5°以下となりパターンエッジが長い裾を引くため、集積回路の加工には適さないと考えられる。なお、基板を固定した場合の本結果は、図 4-13 に示した計算結果とよく一致している。

4-3-3、下地パターンエッジ形状が上層配線臨界電流密度におよぼす影響

STO パターンのエッジを横切るように配置された YBCO 配線臨界電流密度のエッジ傾斜角依存性は、Friedl 等によって報告されている[55]。彼らは、エッジ傾斜角 30°以下では YBCO 配線の臨界電流密度はほとんど減少しないことと、YBCO 膜厚がエッジ段差より大きい場合は配線の臨界電流密度は影響を受けないことを結論としていた。しかし、彼らの実験では配線幅が 50 μm であり、回路内の配線に比べるとかなり広いこと、およびイオンミリング中に基板を回転した場合に生じる 2 段の段差に対しては実験を行っていないこと等から、集積回路に用いる配線に対する下地エッジ傾斜角の影響を検討するには不十分なものであった。

我々は STO 基板イオンミリング中に基板を固定した場合の AWAY 側と TOWARD 側、および基板回転を行った場合それぞれについて、その上に配置される YBCO 配線臨界電流密度の温度依存性を調べた。実験では、TOWARD 側の傾斜角が最大になる条件である基板固定 30°の場合と 2nd の傾斜角が比較的大きく集積回路プロセスに適用できそうな基板回転 45°の条件でエッチングした STO 基板上に YBCO 配線を形成し、その YBCO 配線の臨界電流密度を測定した。配線幅は 2 μm から 32 μm までの 5 種類である。

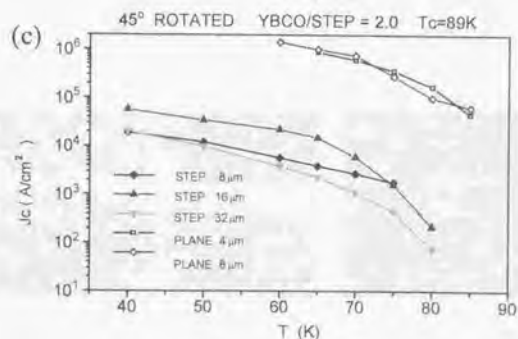
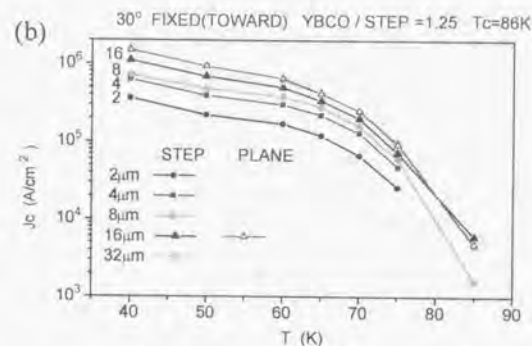
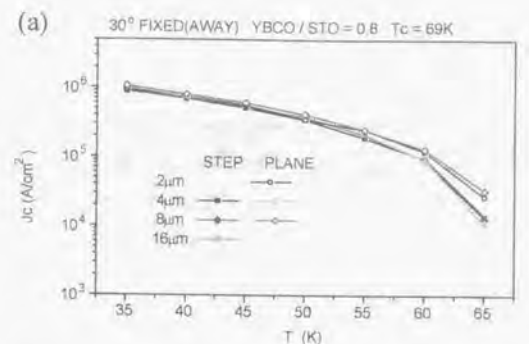


図4-15、段差乗り越え部を含むYBCO配線臨界電流密度の温度依存性。

(a)固定AWAY側、(b)固定TOWARD側、(c)回転。

図4-15にその結果を示す。図中白抜きのポイントは比較のために平面上に形成した配線の臨界電流密度である。塗りつぶしたポイントは一カ所だけエッジ乗り越えがある配線のもので、両者は同じ形状をしており、臨界電流密度の差はエッジ乗り越え部に起因すると考えられる。図4-15(a)は基板を固定した場合の AWAY 側で、段差に比べて YBCO 配線の方が薄いにもかかわらず、緩やかな傾斜を反映してエッジ乗り越え部に起因する臨界電流密度の劣化はほとんど生じていない。図4-15(b)は基板を固定した場合の TOWARD 側である。50%程度の臨界電流密度低下が見られるが、これは傾斜部分での配線断面積減少の結果であると思われる。図4-15(b)のエッチング条件が、固定した場合にエッジ傾斜角が最大になる条件であることから、基板を固定して加工した場合は、上層配線臨界電流密度の顕著な劣化は生じないことが明らかとなった。これに対して、図4-15(c)は基板を回転した場合であるが、配線膜厚が段差と比べて2倍以上あるにもかかわらず、臨界電流密度は平面上の配線に比べて一桁から二桁減少しており、40Kまで冷却しても臨界電流密度は $1 \times 10^5 \text{ A/cm}^2$ に達しない。このことから YBCO 配線の下地パターンを基板回転しながら加工することは、集積回路のプロセスとして適していないことがわかった。

図4-16は段差部での YBCO 配線の SEM 写真である。(a)はビーム入射角 30° 、基板固定の TOWARD 側であり、(b)はビーム入射角 45° 、基板回転した場合である。基板回転を行った場合には段差上の YBCO 配線に結晶性が乱れていると思われる部分がある。Jia 等は断面 TEM 観察により、ステップ傾斜角とその上

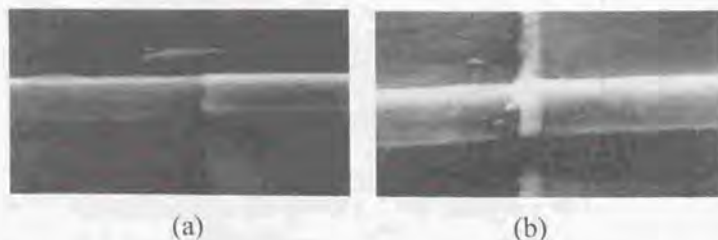


図4-16. STO基板段差上に形成したYBCO配線のSEM写真。(a)ビーム入射角 30° 基板固定のTOWARD側。(b)はビーム入射角 45° 、基板回転した場合。

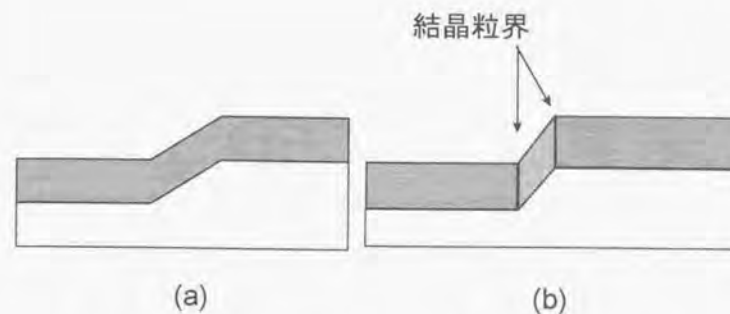


図4-17. 傾斜角 38° (a)と 58° (b)のエッジ上に成膜されたYBCO膜の模式図。
(a)では基板と平行にYBCOのab面が成長しているが、(b)では傾斜上でab面が垂直に立っており、結晶粒界が発生している。

に成長する c 軸配向 YBCO 膜結晶性の関係を調べた [56]。その結果、傾斜角が 38° の場合は図 4-17(a)に示されるように傾斜上でも ab 面が基板と平行に成長するが、傾斜角が 58° の場合は傾斜上では ab 軸が基板と垂直に成長し (図 4-17(b))、結果として粒界ができることを報告している。基板回転を行った場合はビーム入射角 45° の時 1st の傾斜角が約 60° であり、Jia 等の結果から 1st 傾斜上では基板に対して垂直に ab 面が成長していると考えられる。図 4-16(b)の結晶性の乱れはこのことを反映しているのではないかと思われる。図 4-15(c)で YBCO 配線の臨界電流密度が大きく減少している原因は、この結晶性の乱れにより生じた結晶粒界にあると考えられる。一方、基板を固定した場合のエッジ傾斜角は最高でも約 40° であり、傾斜部でも ab 面が基板に平行に成長し、従って粒界も生じないため、YBCO 配線の臨界電流密度は下地の段差にあまり影響されないものと思われる。

4-3-4. 二次イオン質量分析法を用いたイオンミリング終点検出

精度の高いイオンミリング終点検出を行うことは、集積回路製造プロセスの信頼性を向上する上で極めて重要である。一般に終点検出法としては、目視、エッチング時間の制御、発光分析 [57]、ガス質量分析 [58] 等が知られている。

しかし、目視による方法は、被エッチング膜の下地が黒色の YBCO である場合やコンタクトホールのようにエッチングされる面積が小さい場合には難しい。また、エッチング時間で制御する方法は、信頼性に乏しく集積回路のプロセスとしては不向きである。さらに、我々が行っている YBCO/STO 積層膜のエッチングは、エッチングレートが著しく低く、典型的な条件である加速電圧 300V ではエッチングレートは 10nm/分程度であり、反応性イオンエッチングを用いた Nb エッチングの場合の約 10 分の 1 の大きさであること、およびウェハー面積が 20mmφ 程度と小さいうえに、コンタクトホールの加工等では露出する面積がウェハーの数%しかない場合もあり、エッチングにより露出する試料面積が小さいことのために、検出感度がそう高くない発光分析法やガス質量分析法を適用することは困難であった。従って、イオンミリングを用いた YBCO/STO 積層膜のエッチング終点検出には、さらに感度と信頼性の高い方法を用いる必要がある。

高温超伝導材料の感度の高いエッチング終点検出法として、Humphreys 等は二次イオン質量分析法(SIMS)を提案し、YBCO/MgO、YBCO/PBCO 積層膜のエッチングにおいて深さ分解能 4nm が得られることを報告した[59]。しかし、どの程度のエッチング量(エッチング面積、エッチング速度)まで、この方法を用いてエッチングの終点が検出できるかについては検討がなされていない。我々は、イオンビーム加速電圧 200V から 500V におけるこの終点検出方法の検出限界面積を調べ、我々の集積回路プロセスへの適用が可能かどうか検討した。

終点検出は図 4-18 に示すようにイオンミリング装置に質量分析器を取り付けることにより in-situ で行う。イオンミリングでは、グリッド電圧によって加速された Ar⁺イオンを被エッチング材料に衝突させ、被エッチング材料を構成する原子を物理的にたたき出すことによってエッチングが行われる。このとき、イオン化され飛び出した原子、つまり二次イオンを in-situ で質量分析器を用いて分析することにより、そのときにエッチングされた原子の種類や量がわかる。従って、エッチングが進行して被エッチング物の種類が変わると、SIMS の検出スペクトルも変化する。このため、SIMS の検出スペクトルをエッチング時間に対してトレースすれば、被エッチング物が変わったこと、すなわちエッチング

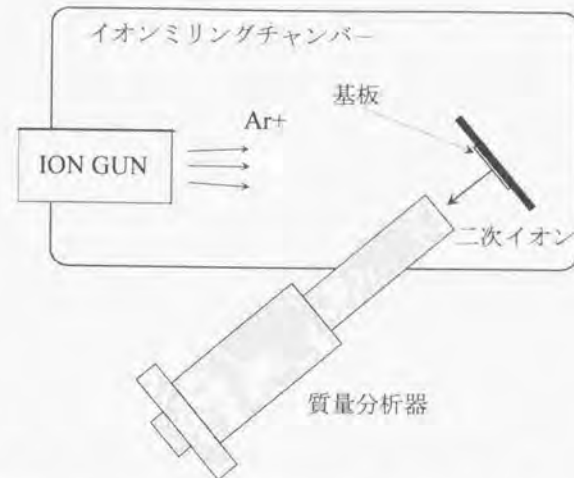


図 4-18、イオンミリング装置に取り付けられた質量分析器の模式図。

終点が変わる。SIMS を用いた終点検出は、この原理を用いて行われる。

図 4-19 は、質量分析器のヘッドとサンプルの位置関係を示したものである。質量分析器ヘッドの先端部分に穴があいており、軸方向から 30°の角度にある二次イオンを取り込む。サンプルと分析器ヘッドとの距離は約 5cm とした。なお、SIMS は Humphreys 等と同じ Hiden 社の RC SIMS Analyser を用いた。

予備実験として YBCO 膜と STO 膜それぞれをエッチングした場合の二次イオン検出強度を比較した。図 4-20 は、横軸が検出されるイオンの質量数、縦軸が検出強度を示しており、実線が

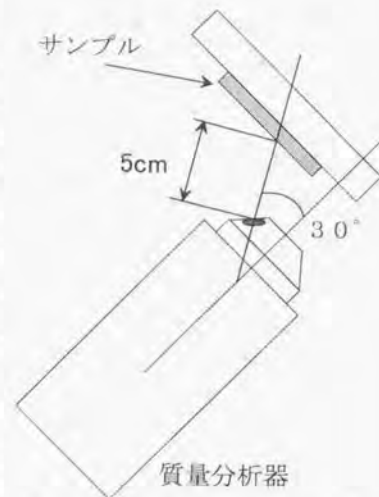


図 4-19、質量分析器ヘッドとサンプルとの位置関係。

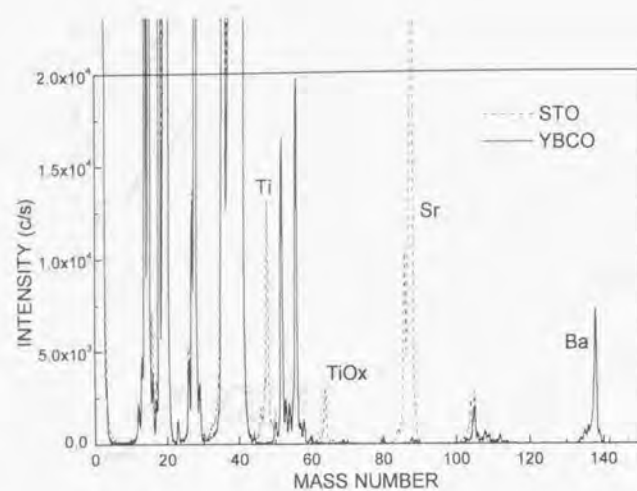


図4-20、YBCO膜をエッチングした場合(実線)とSTO膜をエッチングした場合(破線)のSIMS検出強度の質量数依存性。両者に顕著な違いが見られる質量数48、64、87、137のピークは、それぞれTi、TiOx、Sr、Baによるものと考えられる。

YBCO、破線がSTOをエッチングした場合である。図4-20において、質量数48、64、87、137で両者に大きな違いが見られた。これらは、質量数とエッチングされた試料に含まれる成分から、それぞれTi、TiOx、Sr、Baによるものと推察される。

これらの検出強度のピークを、エッチング時間に対してトレースすることでSTO/YBCO積層膜のエッチング終点検出を行うことができる。この際、YBCOからの二次イオンとSTOからの二次イオンを同時に同程度の検出強度でトレースすることができれば、終点検出はより確実に行える。このため、トレースする質量数として、検出強度が同程度であるTi(48)とBa(137)のピークを選択した。図4-21はSTO基板上にYBCO、STOを積層したサンプルのエッチング時間に対するTi(48)とBa(137)のSIMS検出強度の変化を示したものである。

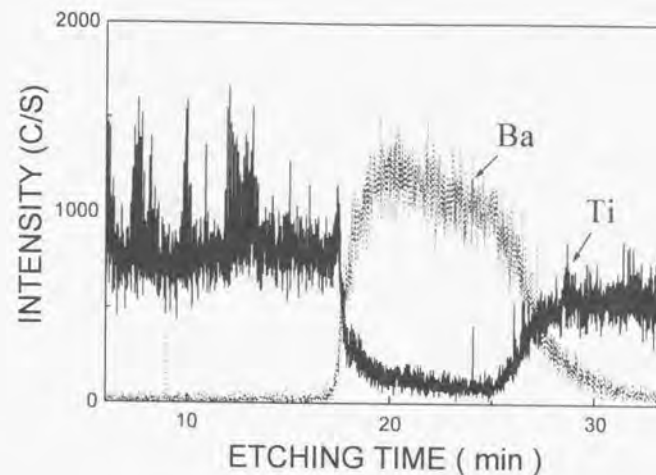


図4-21、STO基板上のSTO/YBCO膜のイオンミリング時間に対するTi(48)、Ba(137)検出強度トレース結果。試料面積 25mm^2

エッチングが進行すると、ある時刻からBaが急激に増加してTiが減少していることがわかる。ここが、STO膜とYBCO膜との界面であると考えられる。さらにエッチングを続けると、今度はBaが減少してTiが増加する。これは、YBCO膜がなくなりSTO基板が現れてきたことに対応していると考えられる。このように、SIMSを用いてBaとTiの検出強度をトレースすることで、STO/YBCO積層膜の有効な終点検出ができることが確認された。

この実験におけるエッチングレートは、YBCOが1分間に10nm、STOが8nmと非常に小さく、しかもサンプル面積は5mm角と微小である。それにもかかわらず図4-21に示されるように明確にエッチング終点を知ることができた。さらに、SIMSによる終点検出法の検出限界面積を調べた。図4-22はイオンミリング時の加速電圧をパラメータとして、横軸にサンプル面積、縦軸にBa(137)の検出強度を示したものである。それぞれの加速電圧において、サンプル面積

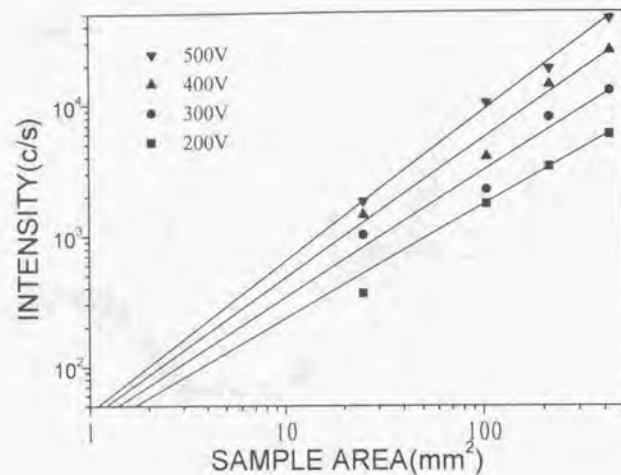


図4-22、イオンビーム加速電圧をパラメータとしたときのBa(137)検出強度のサンプル面積依存性。

に対する検出強度を外挿した線が、図4-21におけるノイズレベルである50c/sに達する点から、この検出方法の大まかな検出限界面積を見積もってみた。その結果、加速電圧が最も小さい200Vの場合でも、サンプル面積2mm²程度まで終点が検出できるという見通しが得られた。この値は20mmφウェハの1%以下であり、集積回路のほとんどあらゆるパターンに対応できるものと思われる。

図4-23は面積3.5mm²のSTO/YBCO/STO極微量サンプルを加速電圧300Vで加工したときのBaとTiの検出強度トレース結果である。面積が20mmφウェハの1%程度のサンプルでも、STO膜がエッチングされYBCO膜が現れ、さらにYBCO膜が除去されSTO基板が現れる様子が十分明確に検出できた。この結果は、図4-22において行った検出限界面積の予想結果を支持している。

以上の検討により、YBCO/STO積層膜のエッチング終点検出にはBa(137)と

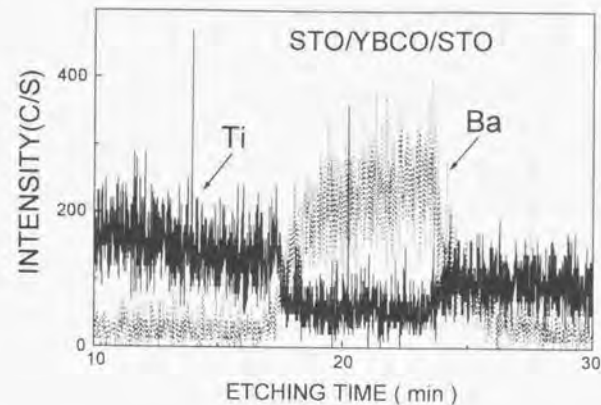


図4-23、面積3.5mm²のSTO基板上的YBCO/STO積層膜をイオンビーム加速電圧300VのイオンミリングでエッチングしたときのSIMSによる終点検出結果。

Ti(48)の同時トレースが有効であることと、加速電圧200~500Vの通常のミリング条件において、SIMSによるエッチング終点検出限界面積が2mm²以下であることが明らかとなり、SIMSを用いたエッチング終点検出法が高温超伝導集積回路製造プロセスに有効であることを確認できた。

4-4、ランプエッジ接合

4-4-1、ランプエッジ接合の概要

図4-1に示す断面構造を有するランプエッジ型ジョセフソン接合（以下エッジ接合）は、1980年に微小なNb接合を作製する目的でIBMのグループによって開発された[9]。高温超伝導エッジ接合は1992年にオランダのTwente大学のグループにより初めて報告された[40]。彼らはバリア材料として

PrBa₂Cu₃O₇(PBCO)を用いた。PBCOはYBCOのYをPrと置換しただけであり、YBCOと同じ層状構造をしており格子定数や熱膨張係数も近いので、YBCOの上にエピタキシャル成長しやすい材料である。さらに、PBCOはバルクの伝導率が1Ωcm程度の常伝導体であり、SNS(Superconductor/Normalconductor/Superconductor)接合の良好なバリア材となることが期待できる。Twente大グループはこのYBCO/PBCO/YBCOエッジ接合において、接合の臨界電流密度がPBCO膜厚により制御可能であること、最高8mV(4.2K)のIcRn積が得られること、磁場により臨界電流がゼロまで抑制できることを示し、エッジ接合の優位性を大きくアピールした。

その後、Y_xPr_{1-x}Ba₂Cu₃O₇[60]、ノーマルYBCO[61]、NbドープのSTO[62]、CaRuO₃[63]、等のバリア材を用いて、多くの研究機関で高温超伝導エッジ接合の研究が行われた。また、エッジ接合における伝導機構の解明に向けての研究も進められた。我々は、YBCO/PBCO/YBCOエッジ接合は、当初予想されたようなPBCOをノーマル層とするSNS接合としてふるまうのではなく、バリア高さの低いトンネル接合としてふるまうこと、準粒子電流は局在順位を介したホッピング伝導で伝わることを明らかにした[41]。この結果から、PBCOにCoやCaをドープして局在準位密度を増やし、臨界電流密度のバリア膜厚依存性がより小さく臨界電流密度がコントロールしやすいSNS型接合に近い特性を得ようとする試み[64]や、Gaをドープして局在準位密度を減らしノーマル抵抗を上げてより高いIcRn積の接合を作ろうとする試み[65]が行われた。

他の研究機関で行われたこれらの試みは、いずれもバリア材料を最適化することにより、優れた特性の接合を開発しようとするものであった。しかし、最適なバリア材料が開発されたとしても、接合界面が汚れていれば、その汚染層により接合特性は劣化する。また、汚染層によりバリア層のエピタキシャル成長が阻害されることも考えられる。従って、クリーンな接合界面を作ることは、バリア材料探索と並んで、エッジ接合開発における最重要課題である。我々は、高温超伝導集積回路に用いるエッジ接合の開発戦略として、クリーンなエッジ界面を形成する方法を最初に探索することを選択した。このため、バリア材料には、最も一般的な材料であるPBCOを用いた。

4-4-2、従来のエッジ接合形成法とその問題点

図4-24は従来一般に用いられていたエッジ接合形成法を示したものである。まず、STO基板上に下部電極YBCOと絶縁膜STOを連続成膜し、その上にフォトリソで下部電極のパターンを形成する(a)。次に、ビームを基板に対して斜めからあてるイオンミリングで、絶縁膜STOと下部電極YBCOを連続してエッチングする。このエッチングでエッジ接合の下部電極界面は露出される(b)。フォトリソを除去するために、基板をアセトンに浸し超音波洗浄をおこなう(c)。トンネルバリアPBCO、上部電極YBCOを連続成膜した後、上部電極の加工を行い、エッジ接合を完成する(d)。

この従来のエッジ接合形成方法では、エッジは(b)で形成されるため(c)のフォトリソの除去工程において、エッジ界面がアセトンにさらされる。さらに、(b)のエッジ形成後に

基板は大気中を移動するため、エッジ界面は大気にもさらされる。このため、エッジ界面がアセトンや大気によって汚染されることが考えられ、接合特性への悪影響が懸念された。実際に、従来の方法で形成した接合は、図4-25に示すようなブラックスフロー的な特性がほとんどであった。中にはRSJ(Resistively Shunted Junction)的な電流電圧特性を示す接合もあったが、そ

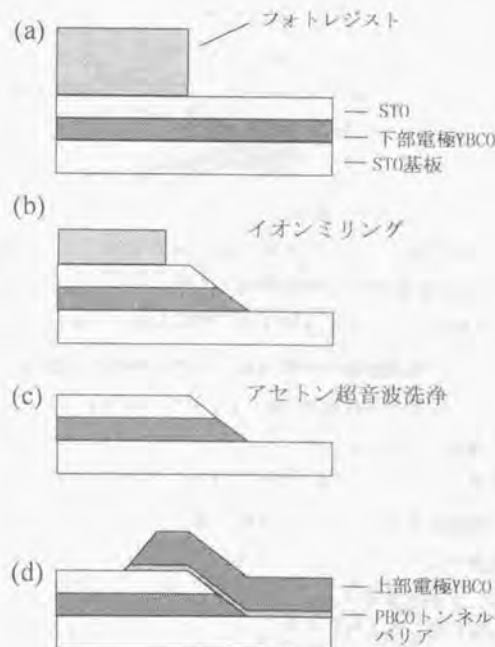
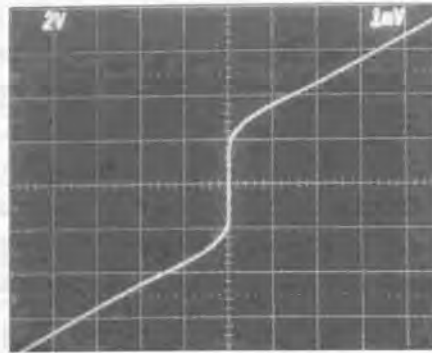


図4-24、従来のエッジ接合形成プロセス。

のような接合の PBCO 膜厚は 50nm もあり、PBCO の特性から考えて、とてもそのような厚い膜厚でジョセフソン電流が流れるとは考えられず、PBCO が不均一に分布していることを反映した結果であると推察された。また、チップ内での接合特性のばらつきも大きく、この接合を使って、小規模とはいえ集積回路を動かすことは極めて困難であった。



X: 1mV/div Y: 2mA/div

図 4-25、従来のプロセスで試作したエッジ接合の電流電圧特性。

そこで、我々は高温超伝導サンプラー回路を動作させるために、エッジ界面をアセトンや大気にさらさない新しいエッジ接合形成法を開発した。

4-4-3、in-situ エッジ接合形成法

我々が開発したエッジ接合形成法を図 4-26 に示す。STO 基板上に下部電極 YBCO、絶縁膜 STO を連続成膜し、フォトリソストを用いて下部電極のパターニングを行うところまでは従来の方法と同じである(a)。ただし、従来の形成法では、STO 絶縁膜は絶縁膜として必要な膜厚だけ成膜していたが、本形成法では、この膜厚に下部電極 YBCO と同等の膜厚を加える。従って、図 4-26 では STO 膜厚は 600nm となっている。次にイオンミリングを用いて STO 絶縁膜をエッチングする。このエッチングは、STO を全てエッチングしてしまわず、50-100nm 程度残すことが特徴である。従って、この時点ではまだエッジ界面は形成されていない(b)。この後、基板をアセトンに浸しフォトリソストを除去する。この工程ではエッジ界面はまだ形成されていないため、エッジ界面がアセトンにさらされることはない(c)。こうして準備のできた基板を真空チャンバ内に入れる。真空チャンバ内では、まず Ar イオンガンを用いて下部電極

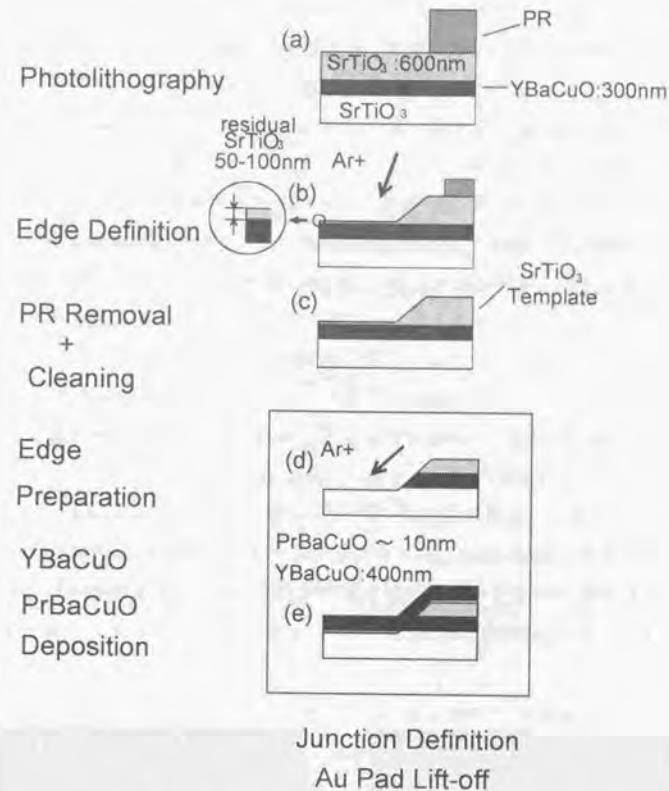


図 4-26、「in-situ エッジ接合形成法」のプロセス図[66]。

YBCO をエッチングし、エッジを形成する(d)。このときエッチングマスクは(b)の工程で加工された STO 絶縁膜である。典型的な条件であるエッチング角度 45°では、図 4-9 から YBCO と STO のエッチングレートはほぼ等しいため、下部電極 YBCO 膜厚と同じくらい STO 絶縁膜厚はエッチングされ減少する。このため、(a)の工程で STO をあらかじめ厚く成膜しておく。次に真空を破らずに基板を成膜室に搬送する。成膜室では 200mTorr の酸素雰囲気中で約 700°C まで基板温度を上昇した後、PBCO バリア、上部電極 YBCO を連続成膜する(e)。

以上述べたエッジ接合形成法では、下部電極のエッジは真空室内で形成され、その後真空を破らずにPBCOバリア、上部電極が成膜されるため、接合界面がアセトンや大気にさらされることのない。従って、非常にクリーンな接合界面が形成できることが期待できる。我々は図4-26に示したエッジ接合形成法を「in-situ接合形成法」と名付けた。

「in-situ接合形成法」により作製したエッジ接合の特性は、図4-27に示すように典型的なRSJタイプの電流電圧特性である。4.2Kでは(a)に示されるように大きなヒステリシスが現れるが、これは伝導度の低いPBCOが絶縁的に振る舞っているからだと考えられる。このヒステリシスは温度上昇とともに減少し、40K以上の温度では消失するが、電流電圧特性は60KにおいてもRSJ的である(b)。この接合の $I_c R_n$ 積は、4.2Kで1.8mV、60Kで0.15mVであった。

「in-situ接合形成法」で作製したエッジ接合は、単独の接合特性が優れているだけでなく、接合特性の均一性も高い。図4-28は、一枚のウエハー上にある48個のエッジ接合の臨界電流密度 J_c を並べた図である。図中ex-situとあるのは、比較のために図4-26(d)でエッジを形成した後、基板を15分間真空チャンバ外に取り出したサンプルに関するものである。また図中dはPBCOバリア膜厚を表しており、d=0nmはバリアのないYBCO/YBCOコンタクトである。

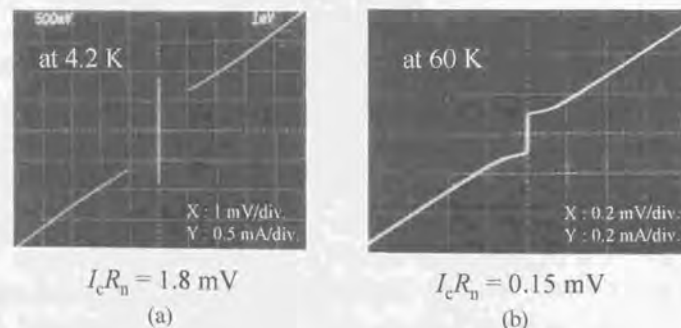


図4-27、「in-situエッジ接合形成法」で作製したYBCO/PBCO/YBCOエッジ接合の電流電圧特性。(a)測定温度4.2K、(b)測定温度60K[66]。

まず、YBCO/YBCOコンタクトの場合、in-situ接合はex-situ接合と比べて J_c が約5倍高いことがわかる。これは大気にさらさないことによって、エッジ界面がよりクリーンに保たれているためと思われる。この結果をアセトンにもさらされる従来の接合形成法で作製したYBCO/YBCOコンタクトの結果と比較すると、1桁から2桁の向上が見られ、その効果はさらに顕著である。d=15nmの場合も同様にin-situ

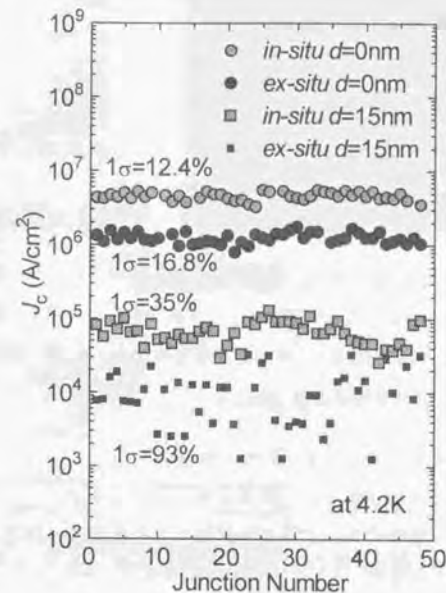


図4-28、「in-situエッジ接合形成法」で作製したウエハとエッジ形成後基板を15分間真空室外に取り出して作製したウエハ(ex-situ)上にある接合の臨界電流密度の分布。dはPBCO膜厚[66]。

で形成した接合の方が J_c が高いが、こちらの場合は J_c 均一性の向上がさらに顕著である。これは、クリーンなエッジ界面を形成できたことで、その上にエピタキシャル成長するPBCOバリアの膜厚がより均一になったためと思われる。「in-situ接合形成法」によって、1ウエハー上での J_c 均一性 $1\sigma=35\%$ が得られた。1チップ上の12接合では $1\sigma=20\%$ であった[66]。

「in-situ接合形成法」はその後、下部電極エッチング中の基板回転や活性化酸素の供給等の改良が加えられ、図4-29に示すように1チップ上12個の接合で最高 $1\sigma=10\%$ が得られるようになった。また、図4-30に見られるように作製



図4-29. 改良された「in-situエッジ接合形成法」により作製した1チップ上12個のエッジ接合の電流電圧特性を重ね合わせた図[67]。

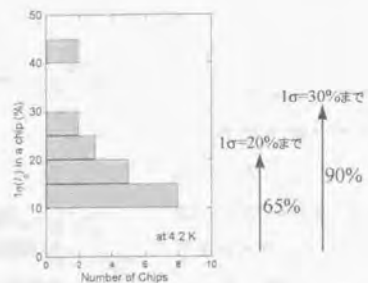


図4-30. 改良された「in-situ エッジ接合形成法」により作製したrunごとのエッジ接合臨界電流密度の均一性[67]。

した65%のチップで $1\sigma < 20\%$ 、90%のチップで $1\sigma < 30\%$ という結果が得られている[67]。この臨界電流均一性は、サンプラー回路のような接合数個程度の集積回路を動作させることが十分可能なレベルである。

4-5. 積層磁界結合型 SQUID

4-5-1. 製造プロセス

高温超伝導積層回路の手始めとして、積層の磁界結合型 SQUID を試作した。この SQUID では、SQUID ループとコントロールラインが積層した構造をしている。エッジ接合は図 4-1 に示されるように、下部電極と上部電極の二層の YBCO 膜を用いる。このため、上部電極をそのまま上層配線として用いることが可能である。これは他のタイプの接合にないエッジ接合の特徴である。しかし、エッジ接合形成のため上部電極成膜時には下部電極のエッジが露出しており、上部電極と下部電極が重なる部分は全て接合が形成されてしまう。このため、プロセス上の工夫なしに上部電極を磁界結合型 SQUID のコントロールラ

インとして使おうとすると、コントロールラインと SQUID ループがショートしてしまい、SQUID の正常動作が得られない。

そこで、エッジ接合の上部配線をコントロールラインとして用いるために図 4-31(b)~(e) に示す新プロセスを開発した。図 4-31(a) はこのプロセスにより試作

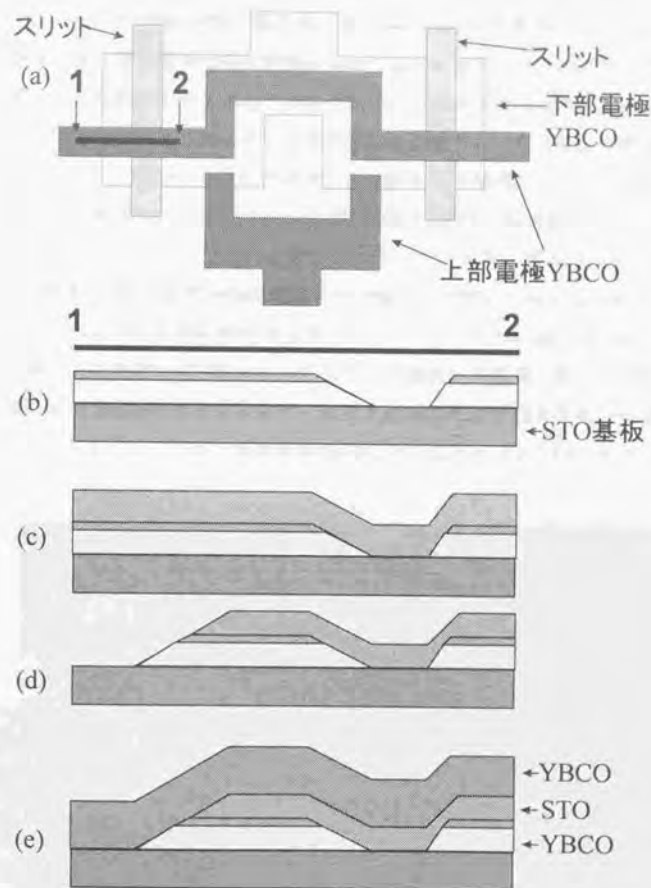


図 4-31. (a) エッジ接合を用いた磁界結合型 SQUID の上面図。(b)~(e) プロセス図。

された磁界結合型 SQUID の上面図である。STO 基板上に下部電極 YBCO(200nm)、STO (100nm)を連続成膜した後、イオンミリングで YBCO、STO を加工し、矩形のスリットを形成する(b)。STO は、一度真空チャンバから取り出した YBCO 上にはエビタキシャル成長しないが、STO 上であればフォトリソを用いたパターンニング工程を経た後でもエビタキシャル成長する。下部電極 YBCO 上にある 100nm の STO は、次工程で STO エビタキシャル成長を行わせるためのキャップ層である。次に下部電極と上部電極間の層間絶縁膜となる STO を 200nm 成膜する。この STO により、前工程で露出された下部電極のエッジは、STO でカバーされる(c)。イオンミリングで下部電極を加工し、接合のためのエッジを露出させる(d)。トンネルバリア PBCO、上部電極 YBCO(500nm)を連続成膜した後、イオンミリングで加工し、上部電極パターンを形成する(e)。

図 4-32 は上記プロセスを用いて試作した積層磁界結合型 SQUID の SEM 写真である。図中 A の部分がスリットである。図中 B の部分はエッジ接合と同じ構造をしているため、接合の下部電極とコントロールラインが電氣的に導通している。しかし、この部分の下部電極はスリット A によって SQUID ループと絶縁されており、かつスリットのエッジは STO 絶縁膜で覆われているため、コ

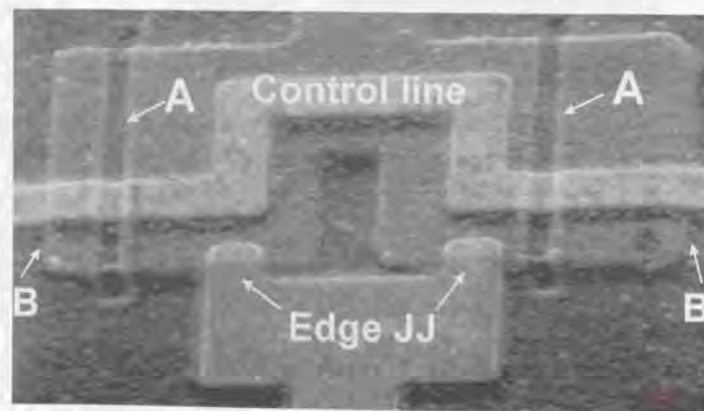


図 4-32、磁界結合型 SQUID の SEM 写真。

ントロールラインと SQUID ループは電氣的に絶縁される。従って、このプロセスを用いることで、必要な部分の絶縁を保証しながら、エッジ接合形成と同時に上層配線（コントロールライン）が形成でき、すべて高温超伝導体からなる積層の磁気結合型 SQUID を試作できた。このプロセスを用いなければ、エッジ接合形成後に下部電極のエッジを絶縁膜でカバーしてから上層配線を成膜せねばならず、YBCO の成膜工程は合計 3 回になり工程が複雑になる。

このプロセスで一つ注意しなければならないことは、スリットの下部電極からはみ出した部分は図 4-31(b)と(d)の 2 回のイオンミリング工程にさらされ、その部分に深い“穴”が生じることである。この“穴”の上に上部電極パターンがあると、そのエッジ部分で段切れの発生や臨界電流密度の低下が生じる恐れがある。このため、スリットの幅をできるだけ狭くしたり、スリットの下部電極からはみ出す部分の長さを目合わせマージン程度に設計するなど、この“穴”の面積をできるだけ小さくし、その上に上部電極パターンが存在しないように設計上注意する必要がある。

本プロセスは積層 SQUID のコントロールラインだけでなく、二層の高温超伝導配線が交差するあらゆる場所に適用できる汎用性のある技術であると考えている。

4-5-2、SQUID の特性

上記プロセスを用いて試作した図 4-32 に示す 2 接合 SQUID の動作測定を行った。図 4-33 に示すように、コントロール電流に対する出力電圧の明確な周期的変調が 65K まで観察でき、SQUID として正常に動作していることが確認で

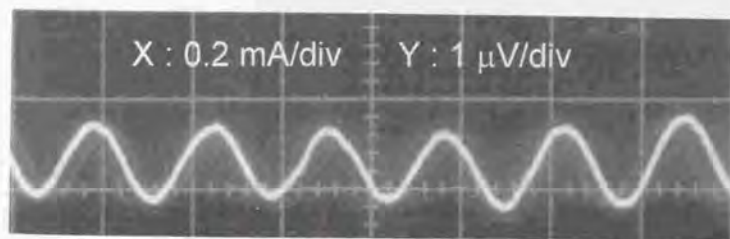


図 4-33、磁気結合型 SQUID のコントロール電流による電圧変調。測定温度 65K。

きた。ただし、出力電圧が65Kで1 μ V程度と小さく、サンプラー回路に用いるには不十分であった。これは、接合形成に『in-situ 接合形成法』を使用せず従来の接合形成法を用いたため、接合に流れるジョセフソン電流以外の超伝導電流成分(excess current)が大きかったことと、本SQUIDはグランドプレーンを用いておらずループのインダクタンスが大きかったことのため、臨界電流の変調率が小さかったことが原因であると思われる。

図4-34はこのSQUIDに、4.2Kにおいて、1KHzのバース電流とコントロール電流を流した場合のSQUID出力電圧を示したものである。コントロール電流が入力されたときだけ出力電圧が発生していることがわかる。この結果により本SQUIDがスイッチとして動作することが確認でき、本SQUIDが高温超伝導体を用いた高速信号処理回路の基本ゲートとなりうるものであることが示された。

本SQUIDのコントロールラインは、上層のYBCO膜で構成され、しかも図4-32に見られるように6カ所下地の段差を乗り越えている部分がある。従って、段差乗り越え部での超伝導特性劣化により、コントロールラインに十分な量の超伝導電流が流せないことが懸念された。実際に、初期の試作においては、幅4 μ mのコントロールラインの臨界電流値が4.2Kで5 μ Aと極めて不十分なものであった。我々はコントロールラインで臨界電流値が低下した原因は、下地段

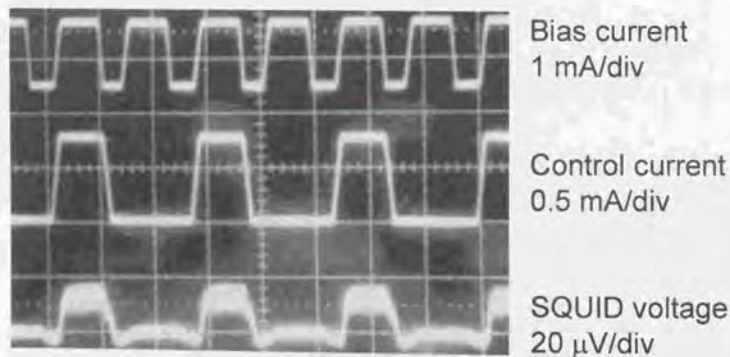


図4-34、磁気結型SQUIDの1KHzバース電流によるスイッチ動作。測定温度4.2K。

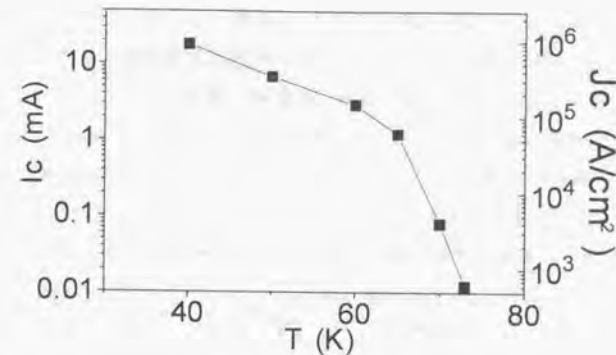


図4-35、磁気結型SQUIDコントロールラインの臨界電流、臨界電流密度の温度依存性。

差乗り越え部にあると考え、4-3-3で述べたイオンミリング条件と上層配線臨界電流密度の関係を調べ、そこで得られた結果を本SQUIDの試作に適用した。図4-35はこうして改善されたコントロールラインの臨界電流、臨界電流密度の温度依存性を示したものである。コントロールラインの膜厚は500nm、線幅は4 μ mである。65K以下の温度で1mA以上の臨界電流値が得られている。このSQUIDを例えばサンプラー回路の読み出しゲートとして使用した場合、コントロールラインに流れる電流は約0.3mAであることを考慮すると、この臨界電流値は十分回路上の要件を満たしていると言える。また、コントロールラインとSQUIDループ間の層間絶縁膜には300nmのSTO膜を用いたが、段差乗り越え部を含む形状においてもこの膜厚で十分絶縁されていることが確認できた。

4-6、下層グラウンドプレーンを有する直結型 SQUID

4-6-1、製造プロセス

性能の高い高温超伝導集積回路を作るには、配線のインダクタンスを低減し、かつ制御することが不可欠である。このためには配線と高温超伝導グラウンドプレーンを積層することが最も有効である。高温超伝導グラウンドプレーンと高温超伝導接合の積層回路は、1993年に NIST グループが報告した直結型 2 接合 SQUID が最初である[68]。彼らは YBCO グラウンドプレーン上の絶縁膜に段差をつけ、その上に YBCO を斜めから蒸着することによりできたすき間を常伝導金属である Au で埋める近接効果型エッジ接合を試作した。また、Northrop Grumman のグループは 1994 年に YBCO グラウンドプレーン上の STO 絶縁膜段差上に YBCO 膜を成膜し、段差部分にできる結晶粒界を利用したステップエッジ接合を用いた直結型 2 接合 SQUID を報告した[69]。これらの回路は、どちらも YBCO2 層、絶縁膜 1 層から構成されている。

これに対して、我々の用いるエッジ接合にグラウンドプレーンを積層するためには、少なくとも YBCO 膜が 3 層、STO 絶縁膜が 2 層必要であり、その実現は容易ではない。このような多層の高温超伝導膜を用いる回路の製造プロセスで特に問題となるのが、成膜後のプロセス工程においてフォトリソ等で表面が汚染された膜上に、次層の膜を成膜するときに生じるエピタキシャル性の乱れである。このエピタキシャル性の乱れは、層数が増すほどに顕著になるため、我々の場合のように少なくとも 5 層のエピタキシャル層を用いる場合には深刻である。一方、真空チャンバーから取り出さずに連続成膜を行えば、5 層程度の多層膜でも良好なエピタキシャル性が保持されることが確認されている。このことを利用して、我々は下層グラウンドプレーン上にエッジ接合を用いた回路を形成するための新しいプロセスを開発した。

図 4-36 にこのプロセスの工程図を示す[53]。まず、STO 基板上にグラウンドプレーンとなる 450nm の YBCO、グラウンドプレーンとエッジ接合間の層間絶縁膜となる 700nm の STO#1、エッジ接合の下部電極となる YBCO450nm、エッジ接合の下部電極と上部電極間の層間絶縁膜となる 700nm の STO#2 を連続成膜する(a)。図 4-7 から層間絶縁膜は 200nm 以上あれば十分であるが、本プロセスでは配線の下には必ずグラウンドプレーンが存在し、グラウンドプレーンと配

線が重なる面積が広くなるため、安全を見越してかなり厚めに絶縁膜の膜厚を設定した。また、後のプロセスのために STO#1 の膜厚は STO#2 膜厚と同じか小さいことが必要である。

次に(a)で成膜した積層膜の加工を行う。まず、エッジ接合の上部配線とグラウンドプレーン間のコンタクトホールのためのパターンをフォトリソで形成し、イオンミリングで下部電極 YBCO に達するまでエッチングする。従って、この時点ではコンタクトホールは完成していない。引き続き、エッジ接合下部

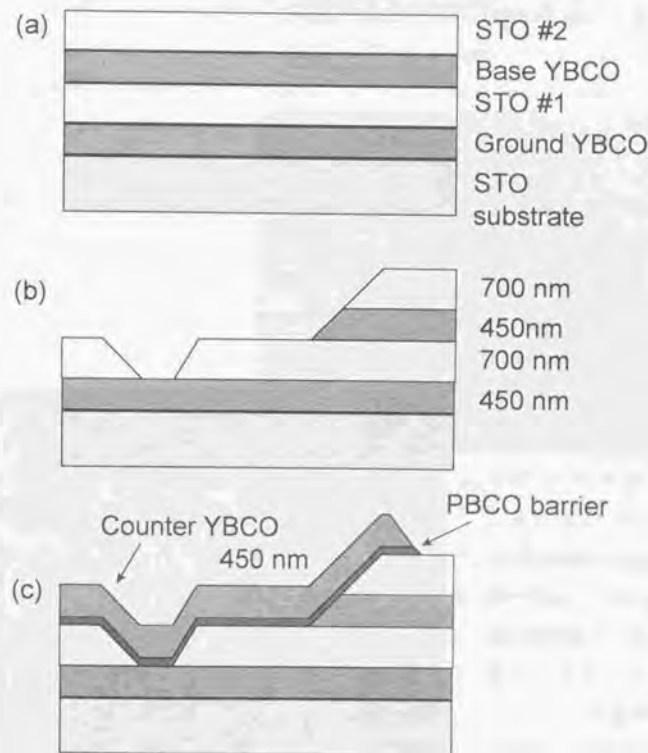


図 4-36、下層 YBCO グラウンドプレーンを有する直結型 SQUID のプロセス図。

電極のパターニングを行い、イオンミリングでSTO#1に達するまで加工する。このとき、すでに加工してあったコンタクトホール部分も同時にエッチングされ、STO#1の膜厚がSTO#2の膜厚と同じかそれより薄ければ、グラウンドプレーンまで達するコンタクトホールが形成される(b)。最後に、PBCOバリアとYBCO450nmを成膜した後、上部電極パターンを加工することにより、YBCOグラウンドプレーン上の直結型2接合SQUIDを完成する(c)。

本プロセスの第1のメリットは、YBCO、STO合わせて5層の成膜が、2回の成膜工程で済み工程が簡単になることと、最上層まで高いエビタキシャル性が保持されることである。第2のメリットは、コンタクトホールと接合のエッジが同時に形成されるため、エッジ加工プロセスにおいてコンタクトホール界面が汚染されないことである。このプロセスにおいては、接合の下部電極とグラウンドプレーン間のコンタクトを直接取ることはできない。従って、そのようなコンタクトが必要な場合は、一旦上部電極を介して行う必要がある。また、下部電極と上部電極のコンタクトは、エッジ接合と同じ構造になるため面積を接合より十分に大きく取る必要がある。

4-6-2. 動作実験

図4-37は上記プロセスを用いてYBCOグラウンドプレーン上に試作された直結型2接合SQUIDのSEM写真である[53]。接合幅は10 μ mであり、写真の横方向にゲート電流が、縦方向にコントロール電流が流される。グラウンドプレーン上エッジ接合の4.2Kにおける電流電圧特性を図4-38(a)に示

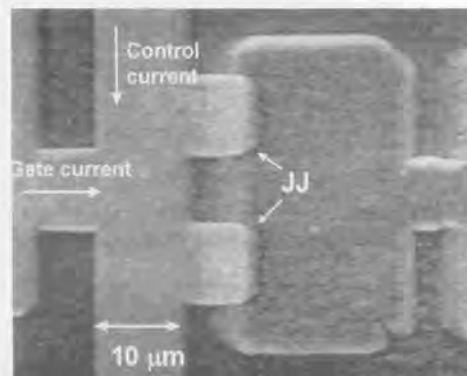
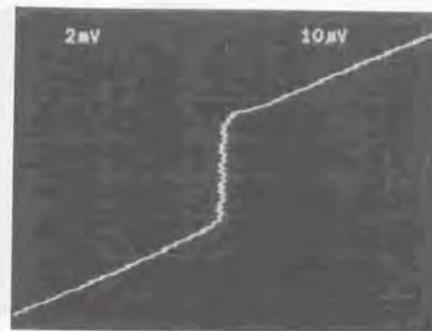


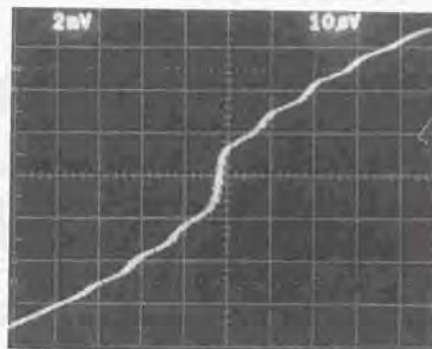
図4-37. YBCOグラウンドプレーン上に形成された直結型SQUIDのSEM写真[53]。

す、わずかにRSJ的な特性が見受けられるが、図4-27のきれいなRSJ的な接合特性に比べるとかなり劣った特性である。図4-38(b)はこの接合に5.0063GHzのマイクロ波を照射したときの特性である。マイクロ波の周波数に対応したシャビロステップが観察された。

図4-39は測定温度9Kにおけるコントロール電流に対する出力電圧の変調特性を示したものである。図の上側の変調特性が $I_b/I_c=1.04$ の場合、下側が $I_b/I_c=1.08$ の場合である。ここで、 I_b はバイアス電流、 I_c はSQUIDの臨界電流値を示している。出力電圧がコントロール電流に対して周期的に変調していることから、本回路がSQUIDとして動作していることが確認できた。また、この電圧変調は50Kまで観察された。図4-39から得られるコントロール電流に対する変調周期は4.5mAであり、 $\Delta I_{cont} \cdot L = \Phi_0$ のSQUID関係式から、コントロールラインとSQUIDループの結合インダクタンスLが0.46pHであることが求められた。この結合インダクタンスLは素子構造から次式で表される。



(a)



(b)

図4-38. YBCOグラウンドプレーン上に形成されたエッジ接合の電流電圧特性。(a)マイクロ波照射なし、(b)マイクロ波照射[53]。

X:2mA/div, Y:10 μ V/div

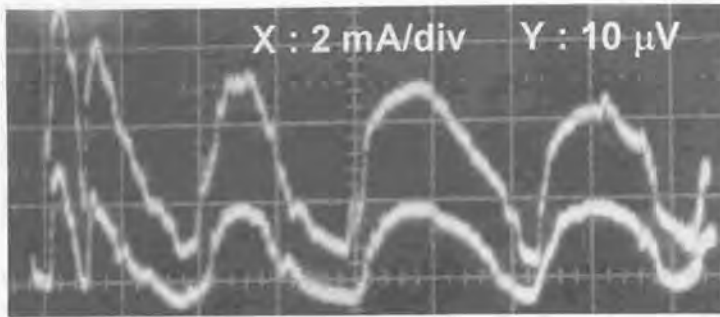


図4-39、YBCOグラウンドプレーン上に形成された直結型SQUIDのコントロール電流による電圧変調。測定温度9K[53]。

$$L = \kappa \mu_0 d [t + \coth(b_1/\lambda_1) + \coth(b_2/\lambda_2)] / W \quad [4-3]$$

ここで、 κ はエッジの効果を反映したフリンジ系数[70]、 μ_0 は真空の透磁率、 d は配線の長さ、 t は絶縁膜の厚さ、 λ, b は YBCO の磁場侵入長および膜厚、 W は配線の幅である。図 4-37 から $W=14\mu\text{m}$ 、 $d=8\mu\text{m}$ とし、YBCO の磁場侵入長 $0.2\mu\text{m}$ を仮定すると、[4-3]式から $L=0.64\text{pH}$ が得られる。図 4-37 からわかるように本 SQUID は配線幅に対して長さが短く、実効的な結合領域が定義しづらいこと、およびバイアス電流注入部や接合部のインダクタンスは、単純に配線の幅と長さだけを考慮した[4-3]式では正確に計算できないことを考慮すると、測定値と計算値は比較的良好に一致しているのではないかとと思われる。ここで得られた結合インダクタンス 0.46pH という値は、YBCO の比較的大きな磁場侵入長を考えると十分低い値であり、YBCO グラウンドプレーンが有効に作用しているものと考えられる。また、図 4-39 でコントロール電流がマイナスからプラス方向に増加するにともない電圧変調幅が減少しているのは、本 SQUID では SQUID ループの面積と接合の断面積が 4 倍程度しか異なるため、SQUID の変調に接合の Fraunhofer パターンが重畳する効果によるものではないかとと思われる。

4-6-3、下層グラウンドプレーンを有する構造の問題点

前節で示したように我々は下層 YBCO グラウンドプレーン上に SQUID を作ることができたが、その変調特性は図 4-39 に示されるように変調幅が小さく、変調の形も不規則であり、サンプラー回路に用いるには不十分であった。このことは、図 4-38 に示す接合の電流電圧特性が、ジョセフソン電流以外の超伝導リーク電流が多い劣った特性をしていることからもたらされた結果であると推察される。

高温超伝導体は金属超伝導体である Nb($\lambda=800\text{nm}$)に比べると磁場侵入長が長いことから、磁場を遮蔽するためのグラウンドプレーン膜厚を Nb 回路に比べて厚くする必要がある。図 4-40 は絶縁体膜厚 500nm の場合の YBCO 配線単位長さあたりのインダクタンス L_{\square} と YBCO グラウンドプレーン膜厚との関係を磁場侵入長 λ をパラメーターに Chang の計算式[70]を用いて計算した結果である。この図から L_{\square} は磁場侵入長に大きく依存すること、グラウンドプレーンによる十分なインダクタンス低減効果を得るには、グラウンドプレーン膜厚を少なくと

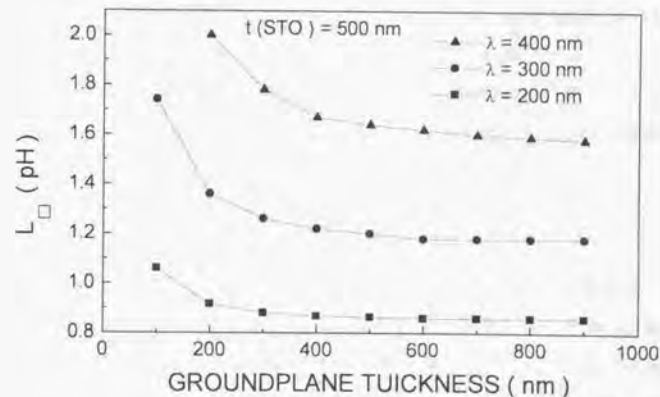


図4-40、磁場侵入長をパラメータとしたYBCO配線インダクタンスのグラウンドプレーン膜厚依存性の計算結果。絶縁体膜厚 500nm 。

も 400nm 以上にする必要がわかる。このため、前節で述べた直結型 SQUID では、グランドプレーン膜厚を 450nm とした。しかし、グランドプレーンを厚くすると、グランドプレーン表面の起伏が大きくなる。この起伏は数百 nm のオーダーであるが、このような大きな起伏の上に絶縁膜、下部電極膜と成膜すると、当然下部電極膜表面の起伏も大きくなる。イオンミリングでエッジを形成した場合、エッジ界面の起伏に YBCO 膜表面の起伏が反映される。我々が用いているエッジ接合の PBCO バリア膜厚は、「in-situ 接合形成法」を用いた場合 10nm 以下である。このような薄い PBCO 膜が、起伏の大きなエッジ界面上にピンホールなしに成長すると考えることは難しい。これらのことから、図 4-38 に見られる excess current の大きな電流電圧特性は、下層グランドプレーン表面の起伏により、接合界面にピンホールが生じ、これにより超伝導ショートが発生したものと推察している。従って、磁場を十分に遮蔽する厚いグランドプレーンと良好な特性を有するエッジ接合を両立させることは、下層グランドプレーンを用いては困難であることがわかった。

我々の実験に続いて 1996 年に Northrop Grumman[71]と Conductus[72]のグループから、YBCO グランドプレーン上に形成したエッジ接合を用いた直結型 SQUID で、良好な特性が得られたとの報告があった。しかし、これらの回路のグランドプレーン膜厚はいずれも 200nm 程度と薄く、グランドプレーン膜厚として十分な厚さではなかった。彼らも論文の中でグランドプレーン膜厚が 500nm 程度あれば、インダクタンスはさらに低減できるであろうことを述べている。

4-7. HUG 構造

4-7-1. HUG 構造とその製造プロセス

厚いグランドプレーンと良好な特性を有するエッジ接合を両立させるために、我々は図 4-41 にその断面模式図を示す HUG (HTS circuit with an Upper-layer Groundplane) 構造と名付けられたデバイス構造を提案した。HUG 構造では、グランドプレーンは絶縁膜を介してエッジ接合上に形成される。このため、エッジ接合は直接平坦な基板上に形成されるため、良好な特性

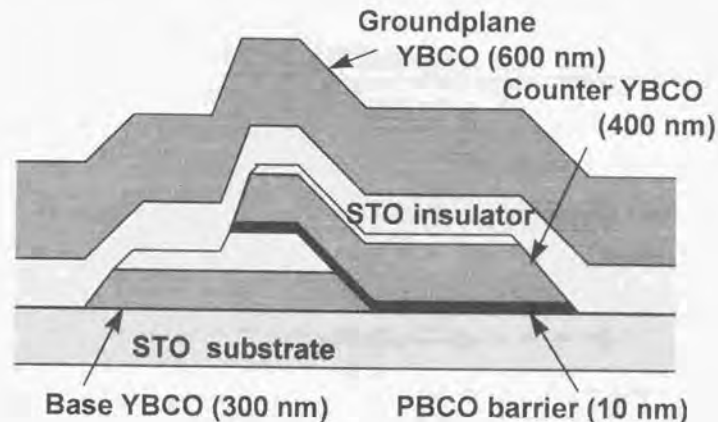


図4-41. HUG構造の断面模式図。

が得られる。一方、グランドプレーンは最上層に配置されるため、表面のモロロジーを気にすることなしに所望の膜厚にすることができる。グランドプレーンの膜質が、下層表面の起伏のために影響を受けることも考えられるが、その影響はエッジ接合が下層表面の起伏によって受ける影響と比べれば無視できるほど小さいと考えられる。

図 4-42 は HUG 構造を製造するためのプロセス工程図であり、図 4-26 で述べた「in-situ 接合形成法」以降の工程を示している。(a)は「in-situ 接合形成法」によりエッジ接合が STO 基板上に形成されたところを示している。ここで図 4-26(e)に示すエッジ接合だけの場合と異なるのは、後のプロセスのために 200nm の STO 膜が YBCO 上部電極上に連続成膜されていることである。次に基板を真空チャンバーに入れ、Ar イオンビームで最上層の STO を約 100nm エッチングする。このエッチングは次工程で良質なエピタキシャル成長を行うのための表面クリーニングの役割を持っている(b)。エッチング終了後、真空を破らずに基板を成膜室に搬送し、酸素を 100mTorr 導入してから基板温度を 700°C に上げ、エッジ接合とグランドプレーン間の層間絶縁膜となる STO を 400nm 成膜する。この成膜により、下部電極、上部電極上の STO 膜厚はそれぞれ 600nm、500nm となる(c)。

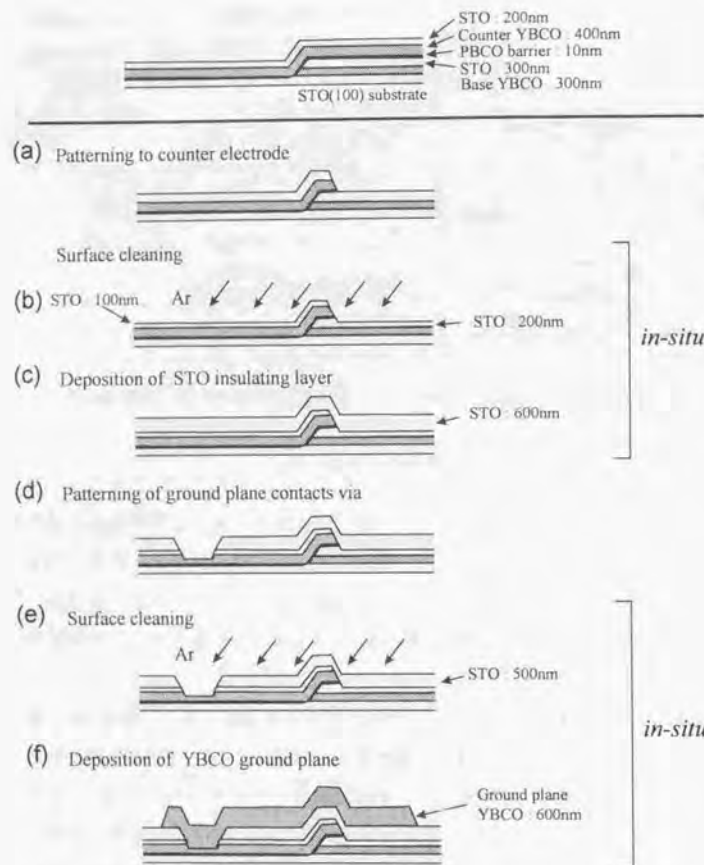


図4-42. HUG構造を形成するためのプロセス図。「in-situエッジ接合」形成後の工程を示している。このプロセスはサンプラー回路の製造プロセスと同じである。

基板を真空チャンバーから取り出し、グラウンドプレーンと上部電極または下部電極間のコンタクトホールをフォトリソでパターンニングした後、イオンミリングで加工する。このとき、上部電極と下部電極上の STO 膜厚が異なるた

め、エッチングは YBCO の表面が露出したところで止めず YBCO 膜の途中まで行い、上部電極、下部電極どちらでもグラウンドプレーンとコンタクトが取れるようにする。この際、エッチング深さが深すぎ YBCO を突き抜けたとしても、コンタクトはコンタクトホールのエッジで十分に取れるため、特に問題は生じない(d)。

基板を真空チャンバーに戻し、(b)と同じように Ar イオンビームで STO 膜を 100nm エッチングし、表面をクリーニングする。このエッチングによりグラウンドプレーンと接合間の層間絶縁膜の最終的な膜厚は、下部電極上で 500nm、上部電極上で 400nm となる(e)。クリーニング終了後、基板を成膜室に搬送し、酸素 200mtorr の雰囲気中で 700°C まで基板温度を上げ、グラウンドプレーンとなる YBCO600nm を成膜する。この後、基板を真空室外に取り出し、フォトリソでグラウンドプレーンパターンを形成した後、イオンミリングで加工し、HUG 構造を完成する(f)。

本プロセスでは、接合の上部電極、その上の層間絶縁膜、グラウンドプレーンとも、下地の表面を Ar イオンビームでクリーニングした後、真空を破らずに (in-situ) 成膜が行われる。この結果、図 4-36 で示した連続成膜を行わなくても、最上層のグラウンドプレーンまで高いエピタキシャル性が保持される。

4-7-2. HUG 構造におけるエッジ接合電流電圧特性と配線の超伝導特性

HUG 構造プロセスでは、エッジ接合形成後、層間絶縁膜とグラウンドプレーンの 2 回の成膜工程があり、いずれも基板温度を 700°C まで上昇する。この接合形成後の基板温度上昇により、接合特性や接合特性の均一性が影響を受けることが懸念された。また、接合の下部電極や上部電極の超伝導特性も酸素が抜けるなどの理由で、昇温により劣化することが考えられた。さらに、積層膜のエピタキシャル性に気を配っているとはいえ、グラウンドプレーンには基板から数えて 5 層目になる部分もあり、エピタキシャル性の乱れによる超伝導特性劣化も調べなくてはならない。以上の疑問点に答え、HUG 構造がサンプラー回路のデバイス構造として使えるかどうか検討するために、HUG 構造におけるエッジ接合の電流電圧特性および配線の超伝導特性を調べた。

図 4-43 は 4μm 幅接合に対して、グラウンドプレーン成膜前(a)後(b)で、電流電

圧特性を測定した結果である。左側は印加磁場がないとき($B=0$)、右側は磁場を印加することで接合の I_c が最も小さくなった時 ($B \neq 0$) の電流電圧特性を表している。グラッドプレーン成膜後は接合の I_c が約 1/2 に減少しているものの、 I_c の磁場に定数でない成分 (excess current) の割合が増えるなどの特性の劣化は生じていない。図 4-44 は HUG 構造におけるエッジ接合電流電圧特性の 4.2K から 70K までの温度依存性を示した図である。

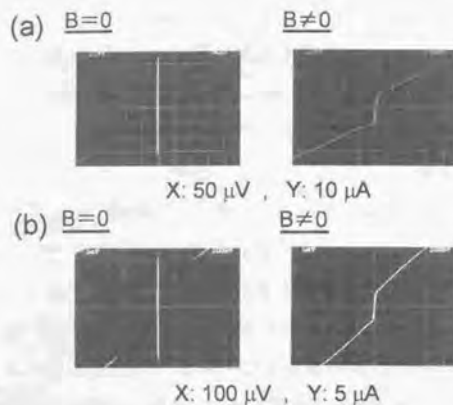
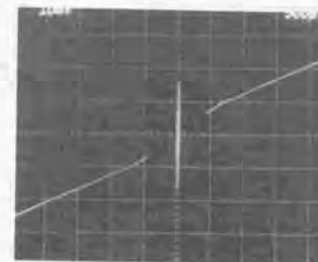


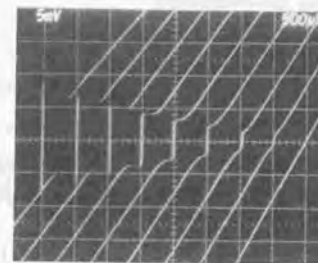
図4-43、エッジ接合の電流電圧特性。(a)グラッドプレーン形成前、(b)形成後。(a)、(b)とも左側は磁場の印加なし、右側は臨界電流値が最小になるまで磁場を印加した場合。測定温度4.2K。

4.2K では大きなヒステリシスが見られるが、このヒステリシスは温度上昇とともに減少し、40K 以上では消失している。これは、温度上昇により臨界電流が減少し、マッカンバ係数 $\beta_0 = 2\pi I_0 CR^2 / \Phi_0$ が 1 以下になったためと考えられる。また、RSJ 的な電流電圧特性が 65K までの全ての温度範囲にわたって観察されている。回路性能に重要な影響を及ぼす $I_c R_n$ 積は、4.2K で 1.6mV、50K で 0.2mV であった。これらの特性は、図 4-27 に示した「in-situ 接合形成法」で試作したグラッドプレーンのないエッジ接合同じであり、HUG 構造でグラッドプレーンを形成したことにより、接合特性の劣化は生じないことが明らかとなった。

次に、HUG 構造製造プロセスが、接合特性の均一性に与える影響を調べた。実験は、図 4-45 左側に示すように、基板上に 12 個の $4\mu\text{m}$ 幅エッジ接合形成後、その電流電圧特性を調べ、その後 HUG 構造を完成してもう一度電流電圧特性を測定した。従って、これら二つの測定は同一の接合群に対して行われており、



4.2 K



27K, 34K, 40K, 45K, 50K, 55K, 60K, 65K, 70K

図 4-44、HUG 構造におけるエッジ接合電流電圧特性の温度依存性。

接合形成後 2 回の成膜工程を経た影響を正しく捉えることができる。実験は二つのチップに対して行われた。

チップ A は、 I_c が非常に小さく、かつ接合形成直後の I_c のばらつきも $1\sigma=65\%$ とあまり良好ではない。こちらのチップでは、HUG 構造形成により I_c は約 50% 減少したが、 I_c のばらつきは $1\sigma=59\%$ とあまり変化しなかった。また、 R_n が約 2 倍に増えたため、 $I_c R_n$ 積も変わらなかった。一方、チップ B は、 I_c が大きく、かつ接合形成直後の I_c のばらつきも $1\sigma=14\%$ と良好な特性を示す接合群であった。チップ B では、HUG 構造形成によりチップ A とは逆に I_c が約 30% 増加したが、 I_c のばらつきは $1\sigma=15\%$ と同程度の値を保持した。 I_c は 30% 増加したが R_n が約 30% 減少したため、 $I_c R_n$ 積は変わらなかった。図 4-46 は HUG 構造を

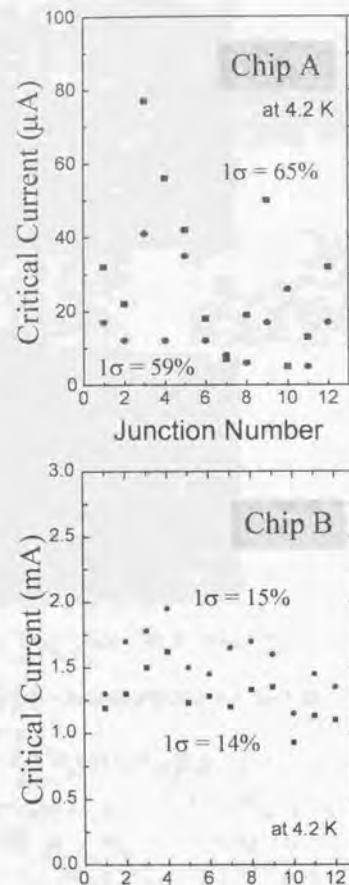
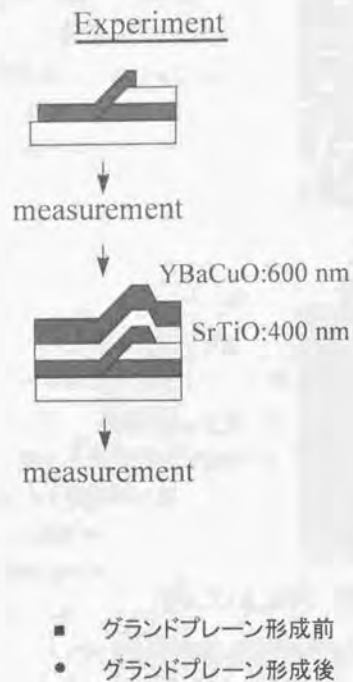


図 4-45、上層グランドプレーン形成前後の同一接合群における臨界電流値の変化。

形成した後のチップ B に含まれる 12 個の接合の 4.2 K における電流電圧特性を重ねたものである。すべての接合が非常にきれいな RSJ 的な特性をしており、また I_c のばらつきも小さいことがわかる。

この実験結果から、HUG 構造によってエッジ接合臨界電流値の均一性およ

び $I_c R_n$ 積は影響を受けないことが示された。HUG 構造の形成によって、チップ A では臨界電流値が減少し、チップ B では増加した原因は今のところ解明されていないが、接合形成後の基板温度上昇によって PBCO バリアの酸素含有量が変化し、バリアハイト等のバリアとしての特性が変わったのではないかと推察している。

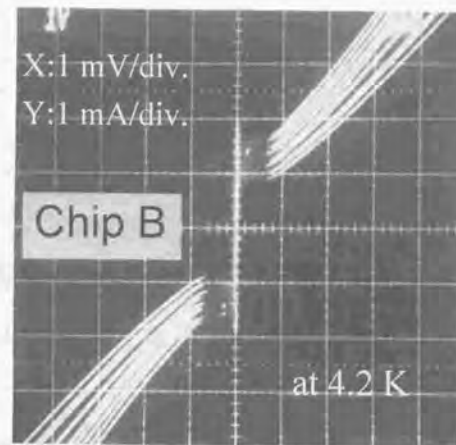


図 4-46、HUG 構造における 12 個のエッジ接合の電流電圧特性を重ね合わせた図。

下部電極、上部電極、グランドプレーン各層の

YBCO 膜で幅 $4\mu\text{m}$ 、長さ $40\mu\text{m}$ の配線を作り、それぞれの臨界電流密度 J_c の温度依存性を調べた。グランドプレーンに関しては、下層に下部電極がある場合、上部電極がある場合、下部電極と上部電極両方がある場合について測定を行った。その結果を図 4-47 に示す。いずれの配線も広い温度範囲にわたって高い J_c を示しているが、これらの値は基板上に YBCO 膜を一層だけ成膜した時の J_c とほぼ同等である。サンプラー回路で実際に $4\mu\text{m}$ 幅配線に流される超伝導電流は、多くとも 1mA である。配線の膜厚 300nm を仮定するとこの値は $J_c = 8.3 \times 10^4 \text{ A/cm}^2$ となり、75 K 以下の温度で全ての配線がこの値を 5 倍以上上回っていることがわかる。この結果から、HUG 構造形成工程によって各 YBCO 膜の超伝導特性に影響を受けないこと、および最上層まで良好なエピタキシャル成長が行われていることがわかった。

また、絶縁膜の絶縁特性も同じサンプルを用いて測定された。平坦部膜厚 400nm (段差乗り越え部は 300nm) の STO 膜において、 $100 \times 100\mu\text{m}$ の範囲で絶縁抵抗は $1\text{M}\Omega$ 以上であった。

以上の実験により、HUG 構造の製造プロセスが接合や超伝導配線に悪影響

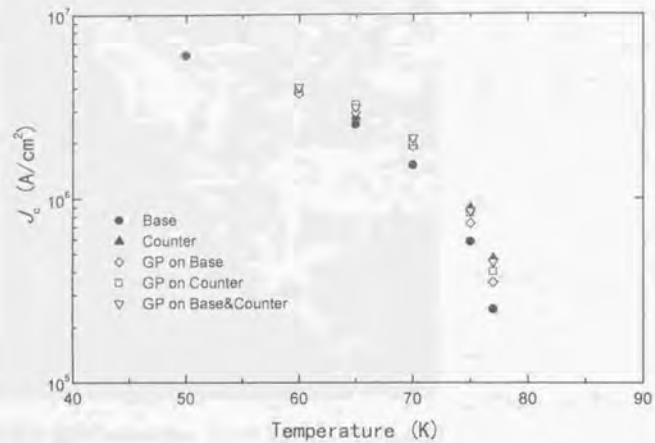


図 4-47、下部電極、上部電極、グランドプレーン YBCO 膜の臨界電流密度温度依存性。

を与えないことが確認され、HUG 構造がサンプラー回路のデバイス構造として使用できる見通しが立った。ただし、接合の I_c は変化するため、HUG 構造による I_c の変化を予め考慮に入れた PBCO バリア膜厚の設定を行う必要がある。

4-7-3、HUG 構造によるインダクタンス低減効果

HUG 構造を用いて直結型 SQUID を試作し、そのコントロール電流に対する電圧変調の周期から配線のインダクタンスを測定した。直結型 SQUID ではコントロールラインと SQUID ループとの重複部分のインダクタンス L_c とコントロールラインを流れる電流 I_{cont} との積が印加磁場に相当する。従って、SQUID を定電流でバイアスしながらコントロールラインに電流を流すと、 $\Delta I_{cont} = \Phi_0 / L_c$ の周期を持った電圧変調が発生し、 ΔI_{cont} を測定することで L_c の値を知ることができる。

図 4-48 の上側に直結型 SQUID の上面図を示す。本実験では、接合の臨界電

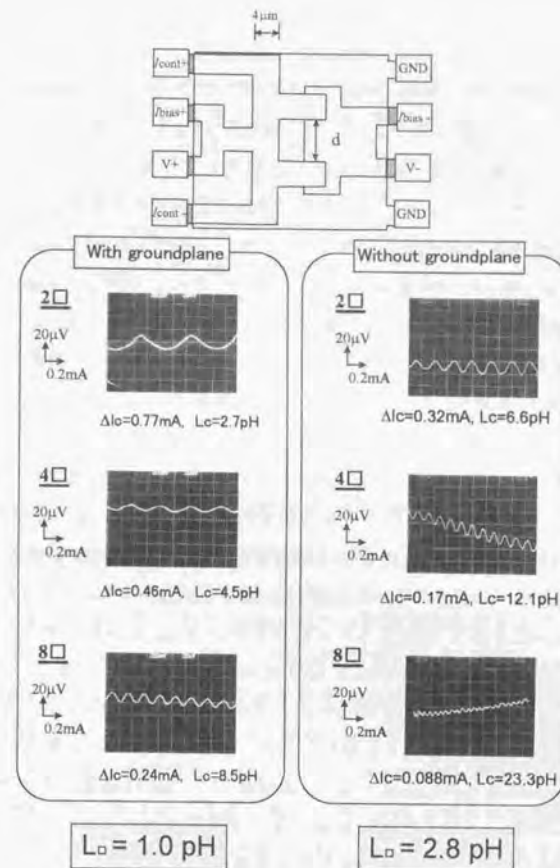


図 4-48、HUG 構造によるインダクタンスの低減効果。測定温度 4.2K。

流均一性の実験と同じく、基板上に作製したグランドプレーンなしの SQUID の電圧変調を予め測定した後、この SQUID に絶縁膜とグランドプレーンを成膜し HUG 構造を完成してから、再度電圧変調特性の測定を行う。従って、本実験ではグランドプレーンがある場合とない場合のインダクタンスの差を正確に測定することができる。

図 4-48 下側に SQUID 電圧変調の測定結果を示す。右側がグランドプレーン

形成前、左側がグランドプレーンが形成後である。図中上から 2□、4□、8□とあるのは、SQUID 接合間の距離 (SQUID 上面図中の d) が $8\mu\text{m}$ 、 $16\mu\text{m}$ 、 $32\mu\text{m}$ である SQUID の電圧変調であり、それぞれ SQUID 接合間の距離がコントロールライン配線幅の 2 倍、4 倍、8 倍であることを表している。

右側と左側のグランドプレーン形成前後の電圧変調特性を比較すると、グランドプレーン形成後の方が変調の周期 ΔL_{cont} が大きくなっていることがわかる。このことは $\Delta L_{\text{cont}} = \Phi_0 / L_c$ の関係式から、 L_c が減少したことを示しており、HUG 構造により配線のインダクタンスが低減することが明らかになった。

一方、回路設計のためには、単位正方形あたりの (この場合には線幅が $4\mu\text{m}$ なので長さ $4\mu\text{m}$ に換算した) インダクタンス L_c を求めることが重要である。 L_c を求めるためには、バイアス電流の注入端子やコントロールラインから接合へ向かう角の部分など不定形の部分を除外する必要がある。このため d の異なる SQUID の L_c を測定し、それらの結果の差を計算することで、全ての SQUID に共通に含まれる不定形の部分によるインダクタンスを除外した。

具体的には、8□の SQUID の $L_c = 8.5\text{pH}$ から 2□の SQUID の $L_c = 2.7\text{pH}$ を引いて、6 で割ることによって 1□当たりのインダクタンス $L_c = 1.0\text{pH}$ が求められる。同様にして 2□と 4□、4□と 8□の場合も L_c を求めると、それぞれ 0.9pH 、 1.0pH となる。これらの結果から HUG 構造における配線の単位長さ当たりのインダクタンス L_c は約 1.0pH であることがわかった。グランドプレーン形成前の L_c も同様にして求めると $L_c = 2.8\text{pH}$ となる。本実験から、HUG 構造による YBCO グランドプレーンによって、YBCO 配線のインダクタンスがグランドプレーンがない場合に比べて約 1/3 に低減できることが明らかになった。

HUG 構造における L_c の温度依存性を測定した結果を図 4-49 中に黒丸で示す。温度 50K 付近から急激に L_c が増加している。これは式 [4-3] 中の磁場侵入長に次式に示す温度依存性があるためである。

$$\lambda(T) = \lambda(0) [1 - (T/T_c)^2]^{-1/2} \quad [4-4]$$

ここで、 $\lambda(T)$ 、 $\lambda(0)$ はそれぞれ温度 T と 0K における磁場侵入長であり、 T_c は YBCO 膜の超伝導転移温度である。 $\lambda(0)$ と T_c をパラメータとして [4-3] 式と [4-4] 式を用いて測定値をフィッティングした結果を図 4-49 中に実線で示す。本フィッティングでは $\lambda(0) = 220\text{nm}$ 、 $T_c = 78\text{K}$ を仮定した。 T_c の値は薄膜の測定が

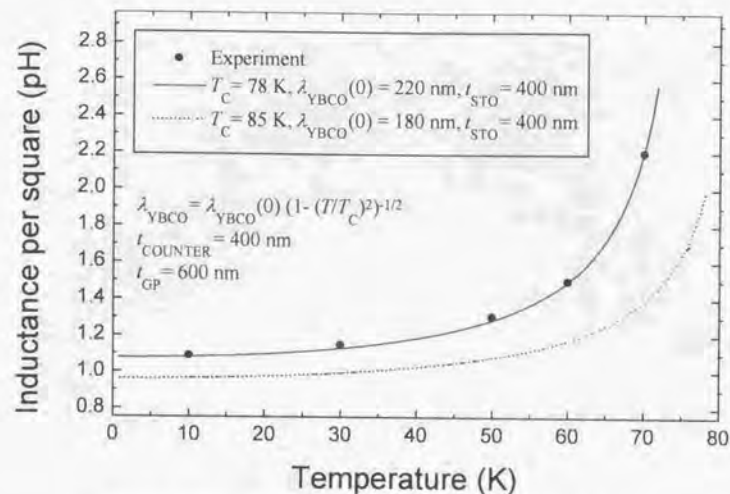


図 4-49. HUG 構造における配線インダクタンスの温度依存性。

ら求めた値と一致する。また、 $\lambda(0)$ の値も YBCO 薄膜の値として標準的な値である。計算に用いた他の値は、フリッジ計数 $\kappa = 1$ 、 $t = 400\text{nm}$ 、 $b_1 = 400\text{nm}$ 、 $b_2 = 600\text{nm}$ 、 $\lambda_1 = \lambda_2$ である。STO 膜厚を薄くすることで、 L_c をさらに低減することは可能であるが、現状では $t = 200\text{nm}$ は最低でも必要であるため、例えば 60K で 1pH 程度の L_c を得ることは、YBCO 膜の改善 ($=\lambda(0)$ の低下、 T_c の上昇) なしには難しい。図 4-49 に $\lambda(0) = 180\text{nm}$ 、 $T_c = 85\text{K}$ の場合の L_c 温度依存性を点線で示すが、YBCO 膜の膜質を改善し $\lambda(0)$ と T_c の値を少し向上することができれば、60K で 1pH 程度の L_c を得ることも可能である。我々の YBCO 膜では析出物を低減するために故意に Cu poor の組成にしており T_c が低下しているが、YBCO 膜の最高 T_c は 92K であることを考慮すると、今後条件をつめることで、析出物が少なくかつ T_c が 85K 程度の膜を作ることは十分可能であると考えている。

図 4-50 は 11 回の試作における 10K と 30K での L_c の値を示したものである。約 $L_c = 1.0\text{pH}$ の値が再現性よく現れている。わずかに見られるばらつきの原因は、STO 絶縁膜の膜厚が run-to-run で $\pm 50\text{nm}$ 程度ばらつくためと考えている。

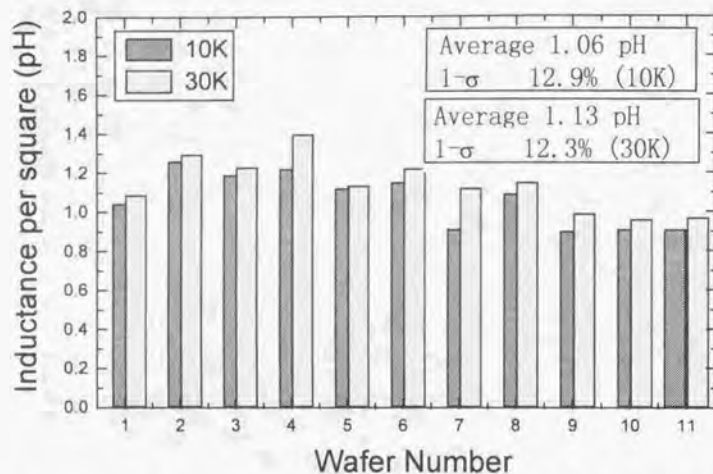


図4-50、HUG構造における10Kと30Kでの配線インダクタンスの11回の試作結果。

最後の3回の試作は成膜条件が安定していたため、特に優れた L_0 の再現性が得られている。

以上の検討から、HUG構造が接合特性、配線の超伝導特性、絶縁膜の絶縁特性に何ら悪影響を与えないことが確認できた。また、HUG構造の高温超伝導グランドプレーンにより、配線のインダクタンスが約1/3に低減できることが実証された。これらのことから、HUG構造は高温超伝導サンプラー回路のデバイス構造として適していることがわかった。

高温超伝導サンプラー回路は、「in-situ接合形成法」と「HUG構造」を採用し、今まで述べてきた成膜方法やエッチング方法のプロセス技術を駆使して試作された。この試作においては、図4-26の「in-situ接合形成法」によるエッジ接合形成に引き続き図4-42のHUG構造製造プロセスを用いている。また、実際のサンプラー回路における各層の膜厚も図4-42に示す膜厚と同じである。このようにして試作したサンプラー回路のSEM写真を図4-51に示す。下部電極と上部電極が重なる部分がエッジ接合である。エッジ接合は超伝導ループのインダクタンスを軽減するために隣り合う2辺に形成されている。エッジ接合

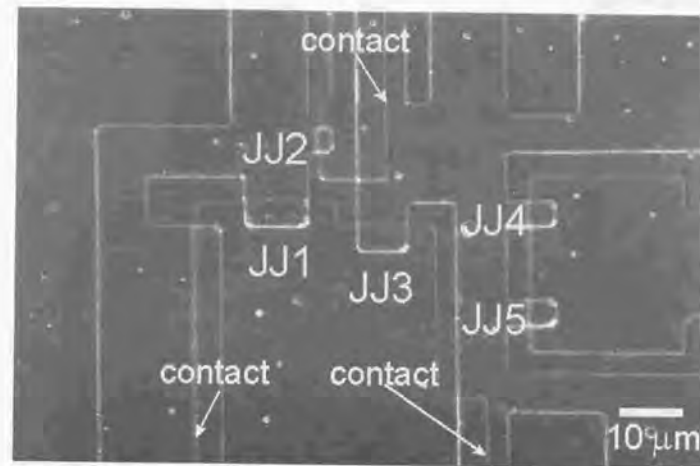


図4-51、高温超伝導サンプラー回路のSEM写真。グランドプレーンは写真全面に存在するため、この写真からは識別できない。

を隣り合う2辺に形成するために、下部電極エッジのエッチング工程において、図4-52に示すように基板をArイオンビームに対して45°の方向に固定してエッチングを行った。ただし、高精度測定用サンプルは、下部電極エッジのエッチング時に基板回転を行っている。また、下部電極と上部電極間のコンタクトには、大面積の接合を用いた。配線の最小寸法は4μm、目合わせマージンは2μmであり、回路の大きさは約

90×110μmである。

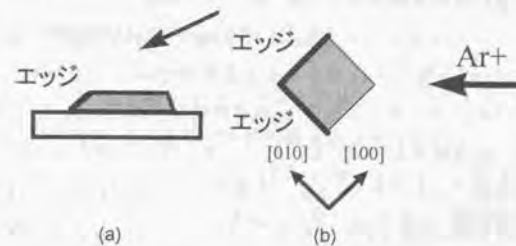


図4-52、隣り合う2方向にエッジ接合を形成するための下部電極加工方法。(a)側面図、(b)上面図

5-1、コンパレターループ動作と寄生インダクタンス評価

サンプラー回路の測定は、温度制御機能付きのクライオスタット(Oxford製 Variox)を用いて行った。クライオスタットは単層のパーマロイで磁気シールドされている。単層のパーマロイによる遮蔽では、超伝導デバイスの測定には十分とは言いが、本実験ではスペースの関係でパーマロイは単層となった。サンプラーチップの測定治具への取り付けは以下のように行った。まず、松下電工製「ガラス基材 PPO樹脂銅張積層板」(高誘電率タイプ R4728)を用いて製作したチップホルダーにサンプラーチップを両面テープで貼り付ける。チップとチップホルダー間は、太さ $30\mu\text{m}$ の Al 線を用いて超音波ボンダーで結線する。チップホルダーと測定治具は、低温でバネ製のある Be-Cu 板バネを用いた圧着でコンタクトを取る。低温の測定治具ヘッドと室温間は、後で述べる高速信号用のラインを除き、太さ 0.8mm の同軸線で配線する。測定治具の室温部分端子と各種測定機器の間は太さ 6.5mm の同軸線で BNC コネクターを用いて配線する。

図 5-1 はサンプラー回路のレイアウト図である。レイアウトに際して接合の臨界電流は $0.0625\text{mA}/\mu\text{m}$ 、インダクタンスは $L_0=1.0\text{pH}$ とした。しかし、角の部分のインダクタンスを正確に見積もることは現状では不可能なため、インダクタンスの値が設計値通りである保証はない。

最初の動作実験として、 I_r 、 I_1 、 I_{r1} を供給するポート A から制御電流 I_r を流しコンパレターループ(図 3-5 の Loop3)の特性を調べた。図 5-2 は読み出し SQUID 出力電圧の I_r 依存性を示した図である。この測定では、使用したサンプルでインダクタンスの値 L_0 が設計値の 1.0pH となる 30K に動作温度を設定した。 I_r は図 5-1 に示すようにインダクタンスの比に従って I_1 、 I_2 、 I_3 に分流されるが、このうち I_1 によって読み出し SQUID の出力は変化する。 I_r の最大値が 2.2mA を越えると図に見られるように、一つの I_r の値に対して SQUID の出力電圧が 2 値を持つ。これは JJ3 のスイッチにより Loop3 に SFQ が蓄えられ、SFQ によって流れる循環電流が I_1 に加算されている状態と、SFQ が蓄え

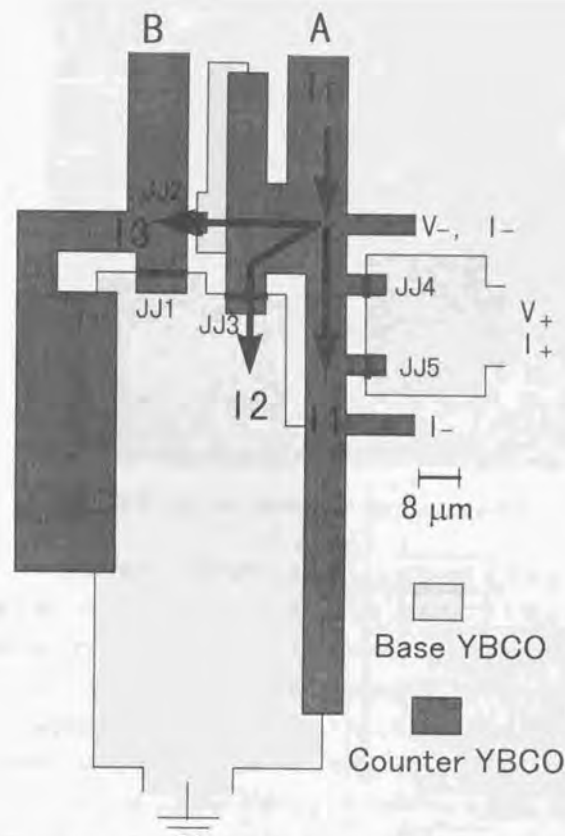


図 5-1、高温超伝導サンプラーのレイアウト。

られておらず I_1 だけが流れている状態に対応していると考えられる。一方、 I_r の最大値が 2.2mA 以下の場合には、この SQUID 出力電圧の 2 値は現れない。これは I_r が 2.2mA 以下では、JJ3 がスイッチしないためと考えられる。この実験から Loop3 に SFQ が蓄えられ、蓄えられた SFQ の有無を読み出し SQUID の出力電圧の違いとして検出できることが確認された。

本サンプラー回路は図 3-5 のように設計されたが、接合やコンタクトの部分

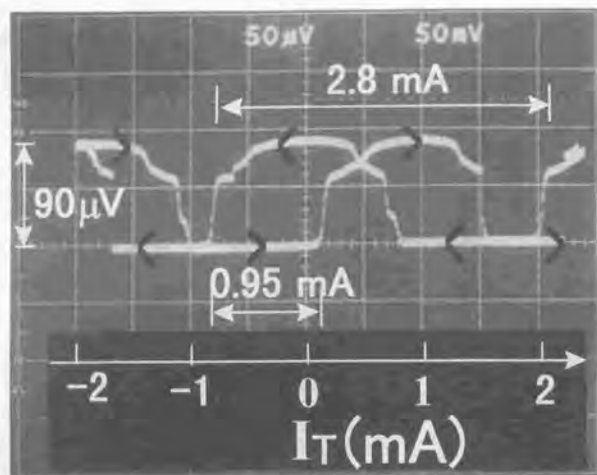


図5-2、ポートAから電流 I_T を流したときの読み出しSQUID電圧変調。

などに避けることのできない寄生インダクタンスがあり、実際には図5-3に示すように寄生インダクタンス L_{p1} 、 L_{p2} が存在している。高温超伝導回路は磁場侵入長が長いので単位長さ当たりのインダクタンス L_0 が低温超伝導回路[73]に比べて約2倍大きいことと、高温超伝導回路ではインダクタンスエレメントの値が小さいことのために、寄生インダクタンスの影響は低温超伝導回路に比べてより深刻である。そこで、図5-2を用いて、試作した回路でのインダクタンスエレメント L_3 と寄生インダクタンス L_{p2} の値を見積もった。

図5-2から I_T に対する出力電圧の変調周期は2.8mAであることがわかる。これとは別に読み出しSQUIDと同じ形状をした図5-4に示すSQUIDの出力電圧変調周期を測定すると0.8mAとなる。従って、読み出しSQUIDの出力電圧は0.8mAのコントロール電流で一周を描くことがわかる。これらのことから I_T のうち $0.8\text{mA}/2.8\text{mA}=0.29$ が I_1 として読み出しSQUIDの制御線に流れたことがわかった。また、図5-2の変調曲線はSFQのトラップによって0.95mAシフトしている。これはSFQによりLoop3に流れる循環電流を I_T に換算すると0.95mAになることを表している。従って、実際にLoop3に流れている循環電

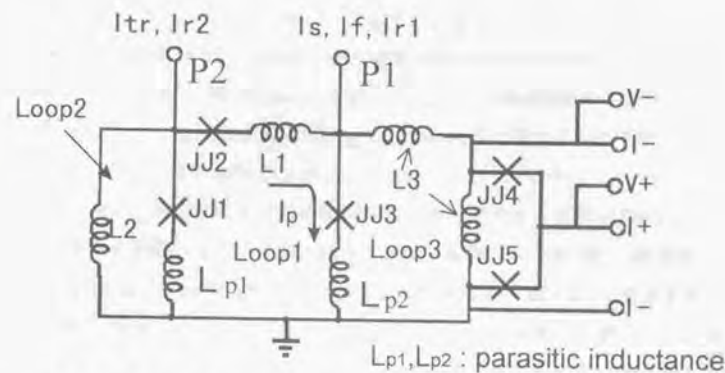


図5-3、寄生インダクタンス L_{p1} 、 L_{p2} を考慮したサンプラー回路の回路図。

流 I_{cir} は、 $I_{cir} = 0.95\text{mA} \times 0.29 = 0.28\text{mA}$ となる。Loop3のインダクタンスは $L_{Loop3} = \Phi_0 / I_{cir} = 2.07 \times 10^{-15} \text{Wb} / 0.28\text{mA} = 7.4\text{pH}$ となる。他のインダクタンスと接合の臨界電流値は設計通りであると仮定して、 L_{Loop3} と I_1/I_T の値から L_3 と L_{p2} の値を計算機シミュレーションにより求めると、 $L_3=5.0\text{pH}$ 、 $L_{p2}=2.4\text{pH}$ となる。

ここで得られた L_3 の値はほぼ設計通りであった。これは図5-1のレイアウト図に示されるように L_3 の形状が角の部分が少ない比較的単純なものであったためであると考えている。一方、 L_{p2} の値は予想していた値($\sim 1\text{pH}$)よりもかなり大きかった。 L_{p2} は寄生インダクタンスで回路動作上は本来不要なものであり、様々な回

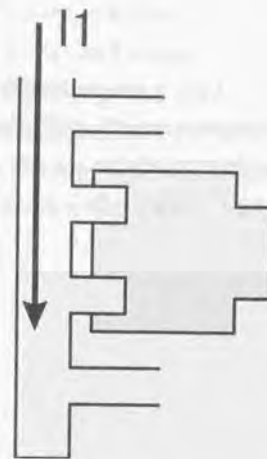


図5-4、サンプラー回路の読み出しSQUID

の部分だけを取り出したSQUID。このSQUIDの測定から、読み出しSQUIDはコントロール電流0.8mAが1周期の電圧変調を行うことがわかった。

路動作上の不具合を引き起こす原因となる。

例えば、 L_{p2} により本来接合 JJ3 に流れるべき電流の一部が接合 JJ2 に流れこみ、JJ2 の臨界電流値が設計より小さい場合は JJ2 がスイッチするという誤動作を引き起こされる。従って、JJ2 に許される臨界電流値のマージンはその分小さくなる。

また、 $L_{p2}=0$ の場合でもジョセフソン接合の等価インダクタンスによって I_T の 13% は L3 に流れ込むが、 L_{p2} によって L3 に流れ込む I_T の割合も前述した 29% に増加する。この L3 への漏れ電流により、読み出し SQUID は SFQ のストアなしで出力電圧を発生する場合があります。この漏れ電流による影響を避けるために、読み出しは全ての入力電流がゼロになった時点で行わなければならない。従って、出力電圧は、入力電流ゼロ（読み出し時）で SFQ が蓄えられている状態と蓄えられていない状態に対応する 2 値を持つことが必要である。動作温度が上がると JJ3 の臨界電流値が小さくなると、 $L_{loop3} \cdot L_c(JJ3)$ 積が Φ_0 を下回り、入力電流なしでは 2 値を保てなくなる。このため、 $L_{loop3} \cdot L_c(JJ3) < \Phi_0$ となる温度以上ではサンプラー回路は動作できない。

図 5-5 はこのサンプルの (a)55K と (b)60K における I_T に対する読み出し SQUID 出力電圧の変調特性を示したものである。55K では入力ゼロで出力電圧は 2 値を持っているが、60K では 1 値となっている。このことから、このサ

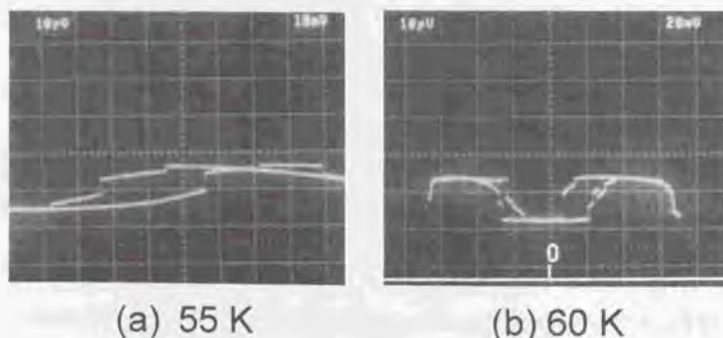


図5-5、測定温度(a)55Kと(b)60Kにおける I_T に対する読み出しSQUIDの出力電圧。

55Kでは $I_T=0$ で出力電圧は2値であるが、60Kでは $I_T=0$ で1値である。

ンプルの 60K での正常動作は期待できない。

本実験は複雑な形状をした高温超伝導回路のインダクタンスを実測した最初の例であり、ドイツの Ilmenau 大学で行われている有限要素法を用いた高温超伝導回路のインダクタンス評価[74]等による結果と比較することにより、高温超伝導回路に対する設計手法確立に寄与できるものと期待している。また、本実験で明らかにされた高温超伝導回路の大きな寄生インダクタンスは、さらに規模の大きい回路においてはより深刻な問題になると予想され、設計の段階から寄生インダクタンスを考慮することが重要となると思われる。

5-2、パルス電流による基本動作確認

外部のパルスジェネレーターを用いて、サンプラー回路に 3KHz のパルス電流を与え、回路各部分の基本動作の確認を行った。結果を図 5-6 に示す。各写真の一番上のラインは I_r と I_{r1} 、中央のラインは I_{tr} 、 I_{r2} であり、一番下のラインは出力電圧 V_{out} である。ここで、負の電流がそれぞれリセット電流 I_{r1} 、 I_{r2} である。図 5-6(a) に矢印で示された部分では、入力電流がゼロであるにもかかわらず、出力電圧が現れている。これは、JJ3 を含む超伝導ループに SFQ が保持され、それが読み出し SQUID によって正しく読み出されていることを示している。また、この保持された SFQ は各サイクルの終わりにリセット電流によって消去されている。なお、各入力電流に同期して出力電圧が現れているが、これは各入力電流のインダクタンス L3 への分流によるものである。この分流による出力と SFQ 保持による出力を区別するために、サンプラー動作時における SFQ 保持の有無は、図中矢印で示す全ての入力電流がゼロになったタイミングで測定される。

一方、サンプラー回路のもう一つの基本動作である SFQ に起因するパルス電流の発生は、パルス電流幅が数ピコ秒であり図の横軸 1 目盛りの 1 億分の 1 程度と非常に短いため直接見るができない。そこで、この電流パルスが I_{tr} の立ち上がり時に一度だけ発生することを利用して、以下の方法でその存在を確認した。供給する各電流値を図 5-6(a) と (b) で全て同じに設定し、かつ I_r と I_{tr} が一部重なるようにする。(a) では I_{tr} 立ち上がり時に I_r をすでに流しておくが、

(b)では I_r が十分立ち上がってから I_f を流す。この結果、(a)では出力電圧が発生するが、(b)では発生しないことが確認できた。この結果は、 I_r と I_r が重なっただけでは JJ3 はスイッチせず、 I_r の立ち上がり時と I_f が重なって初めて JJ3 がスイッチすることを示しており、 I_r 立ち上がり時にだけ何らかの電流が発生し I_f に加算されていること、つまりパルス電流の存在を示唆している結果だと考えられる。

以上の測定により、本回路が SFQ に起因するパルス電流の発生、SFQ の保持、読み出しのサンプラー回路に要求される基本動作を全て正常に行うことが確認された。

5-3、信号電流波形のマニュアル測定

サンプラーは信号電流 I_s の波形を測定するという機能がある。従って、実際に信号電流波形の測定を行い、入力波形が再現できるかどうかを調べることで、サンプラー回路が正しく動作しているかどうかを確認することができる。我々は手始めに I_r の値を手動で調節し、オシロスコープ上の出力電圧を目視で観察するマニュアル的な手法で高温超伝導サンプラー回路の動作を調べた。その結果を図 5-7 に示す。入力した被測定信号電流波形は図 5-7 中に挿入してある。入力波形とサンプラーによって測定された波形を比較すると、電流の大

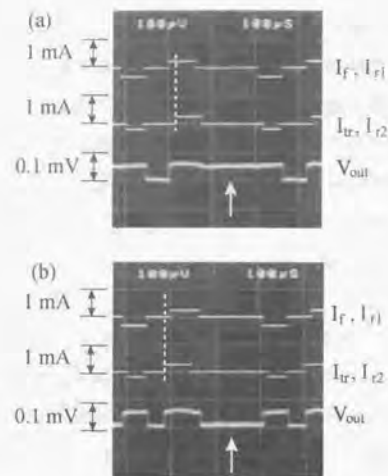


図5-6、3KHzのパルス電流によるサンプラー回路の基本動作実験結果。測定温度50K。

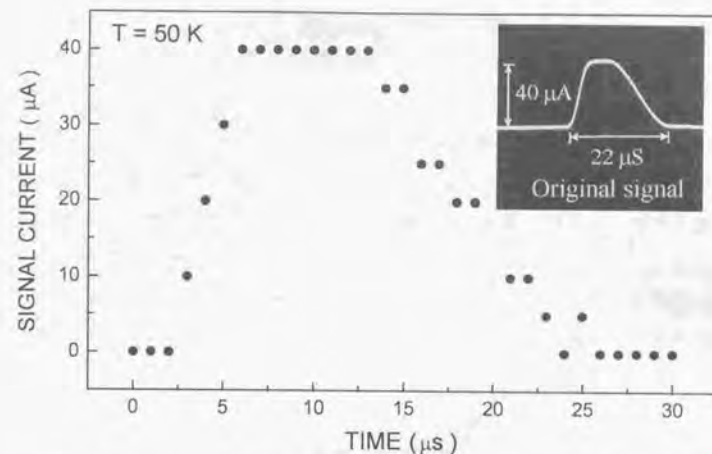


図5-7、高温超伝導サンプラー回路を用いたマニュアル手法による信号電流波形測定結果。入力波形は図の右上に挿入されている。動作温度50K。

きさ、信号の幅、波形とも入力電流波形がサンプラーによって正しく再現されていることがわかる。この結果は、前述した SFQ に起因するパルス電流の発生、SFQ の保持、読み出し等のサンプラー回路の一連の動作が、様々な値の I_s や I_r に対して正常に行われたことにより得られたものである。また、この測定は、時間軸に対して連続して行われたのではなく、最初1点おきに測定を行い、その後中間の点を測定していく方法で行われた。なお、この動作実験はマニュアル的な手法を用いているため、時間精度はマイクロ秒オーダーと高温超伝導サンプラーの本来の時間精度と比べると6桁ほど低い。

図 5-6、5-7 に示した動作実験は、どちらも測定温度 50K で行われた。この温度は多少低めではあるが、一段のスターリング型冷凍機で到達可能な温度であり、小型冷凍機で冷却する超伝導エレクトロニクスに道を拓くものと期待できる。また、動作温度が高いにも関わらず $60\mu\text{V}$ と比較的高い出力電圧が得られているのは、「in-situ 接合形成法」による高品質接合と「HUG 構造」による低インダクタンス配線を用いたからである。50K で動作させたために、測定し

たサンプルでは臨界電流値が設計値の40%と小さくなったが、正常動作を確認できた。これは、我々のサンプラー回路の広い動作マージンによるものである。

5-4. 自動計測システムを用いた信号電流波形測定

図5-7に示した実験によって高温超伝導サンプラー回路が正しく動作することが確認できた。しかし、図5-7の測定はマニュアル手法で行われているためどうしてもヒューマンエラーを避けることができない。また、測定点を増やして測定の精度を上げることも困難である。さらに、実用的なサンプラーシステムにはマニュアル手法では対応できないことは明らかである。そこで、高温超伝導サンプラー回路で信号電流波形を測定するための「自動計測システム」を構築した。

図5-8は「自動計測システム」のブロック図を示したものである。サンプラーチップは磁気シールドされたクライオスタット(Oxford製 Variox)で動作温度まで冷却される。 I_r 、 I_{r1} 、 I_{r2} はパーソナルコンピュータPC(NEC製 PC9821Xa13)で発生され、12ビットのデジタル/アナログコンバーターD/Aによってアナログ化されてからチップに供給される。 I_s はパルスジェネレーターPG(Tektronix製 HFS9003)から供給される。 I_r の遅延時間は GPIB を用いて PC によってコントロールされる。この実験では被測定信号電流 I_s も PG によって供給される。この I_s はインピーダンスマッチング抵抗なしにサンプラー回路に供給される。また、読み出し SQUID は電池によってバイアス電流が供給される。

従来の低温超伝導サンプラーシステムでは、ロックインアンプ等を使ってアナログ的に出力電圧の平均値を測定し、その値を期待値と比較することにより、コンパレータ-接合スイッチの有無を判定していた。しかし、高温超伝導サンプラーでは、寄生インダクタンスによる $L3$ への分流が大きく、図5-6に示されるように I_r 等の電流を供給しただけで出力電圧が発生してしまう。このため、出力電圧の全時間にわたる平均値を測定するアナログ的な手法では、コンパレータ接合のスイッチの有無による平均値の差が非常に小さくなってしまふ恐れがある。さらに、本サンプラー回路のような SFQ 回路の出力電圧は、低温超伝

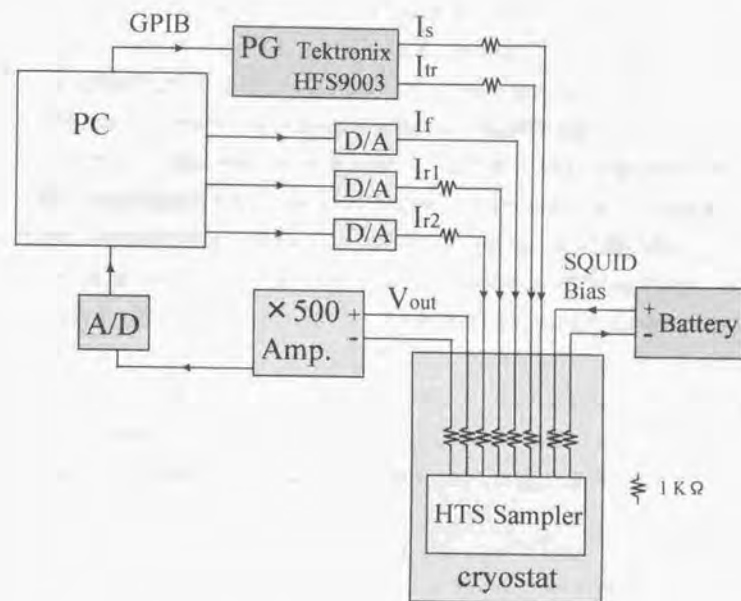


図5-8. サンプラー自動計測システムのブロック図。

導サンプラーで用いたラッチング回路と比べて、 $1/10$ 以下であることを考えあわせると、アナログ的な手法で出力電圧の平均値を求めたのでは、高温超伝導サンプラーにおいては正しい測定を行うことができない。従って、本システムにおける読み出し SQUID の出力電圧測定には、測定タイミングの指定が可能なデジタル的な手法が採用された。

測定された出力電圧はアンプを用いて500倍に増幅された後、12ビットのアナログ/デジタルコンバーターA/Dによってデジタル化されPCに送られる。PCでは n 回の測定における出力電圧の平均値が計算され、あらかじめ設定しておいた期待値と比較される。この平均値が期待値よりも小さい場合は、 I_r の値を1 digit 増やし同様の測定を行う。この平均値が期待値より大きい場合は、 I_r の値は変えずに同じ測定を行う。出力電圧の平均値が期待値を m 回続けて上

回った場合は、遅延時間とこのときの I_r の値を記録し、次のタイミングでの測定に移る。次の測定タイミングでは、 I_r の遅延時間が1ステップ分増やされ、 I_r があらかじめ設定された最小値にリセットされる。このように出力電圧の平均値が期待値を m 回続けて上回るまで測定を続けるのは、ノイズにより突発的に平均値が期待値を上回った場合を、出力電圧の判定から取り除くためである。 m の最適値は n の値に依存するが、2-10 くらいである。測定の電流精度は、期待値や n 、 m の値に大きく依存する。我々はこれらの値の最適値を実験的に決定した。また、測定ノイズを軽減するために、 I_s ラインを除く全ての配線のチップ近く(低温部分)に $1K\Omega$ の抵抗を挿入した。測定の繰り返し周波数は $15KHz$ であった。

図 5-9 は高温超伝導サンプラー回路と「自動計測システム」を用いて測定された I_s の波形である。測定は $50ns$ おきに 400 点行った。 n と m の値はそれぞれ 100 回と 5 回であり、全測定が終了するのに約 5 分かかった。測定温度は $50K$

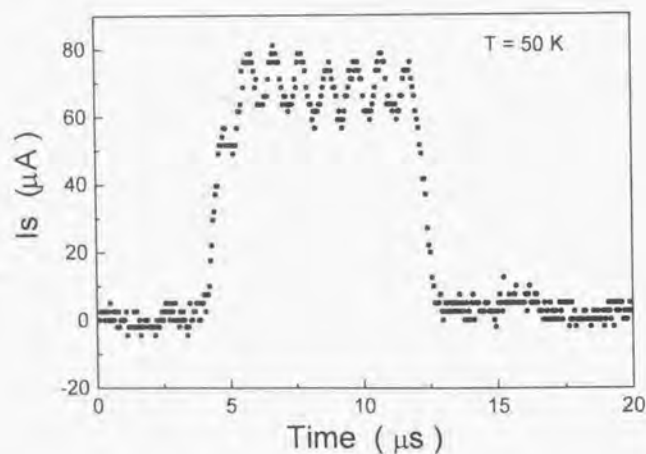


図5-9、自動計測システムでコントロールされた高温超伝導サンプラーを用いて測定された信号電流波形。測定温度 $50K$ 。

であり、立ち上がり時間(時間精度)は $700ns$ 、電流精度は $2.5\mu A$ であった。

本実験では、 I_s はサンプラー回路に供給された後、マッチング抵抗なしにグラウンドに流されている。このように低インピーダンスでグラウンドに流される電流波形を測定する半導体素子を用いた手段としては、図 5-10 に模式図を示すカレントアンプとオシロスコープの組み合わせが知られている。この測定手法では図に示すようにオペアンプを用いて入力端子をバーチャルグラウンドとし、増幅された出力電圧をオシロスコープで観察する。しかし、この測定系で測定できる電流の立ち上がり時間は、最も早いもの(Keithley 428)で $2\mu s$ である。

これに対して図 5-9 の信号電流は立ち上がりが $1.4\mu s$ 、立ち下がりが $0.7\mu s$ であり、カレントアンプで正確に再現することは不可能である。従って、図 5-9 の測定波形が入力波形を再現したものであるかどうかは、入力波形を測定する方法が他にないため確認できない。しかしながら、入力した I_s のパルス幅やパルス高さなどの設定値から、この波形が実際にサンプラー回路に入力されたものである可能性は高い。

また、サンプラーによる再現波形に周期約 $1\mu s$ のリングングが見られるが、このリングングはスキャンスピードを変えても再現性よく現れることから、測定上のノイズではなく信号電流にこのようなリングングがあると考えられる。 I_s の入力線は太さ $0.8mm$ の同軸線であり高周波特性があまりよくないことやマッチング抵抗を使用していないことを考慮すると、このリングングの原因は

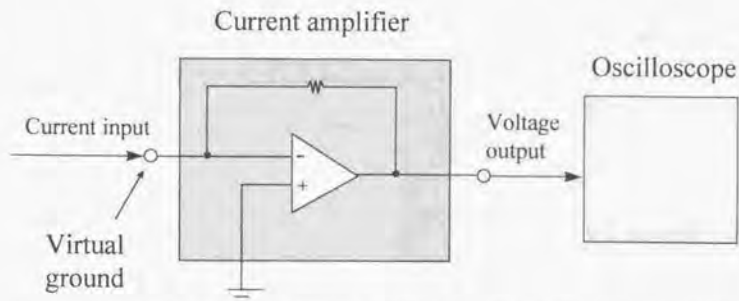


図5-10、半導体素子を用いた低インピーダンス電流測定手法であるカレントアンプとオシロスコープの組み合わせの模式図。

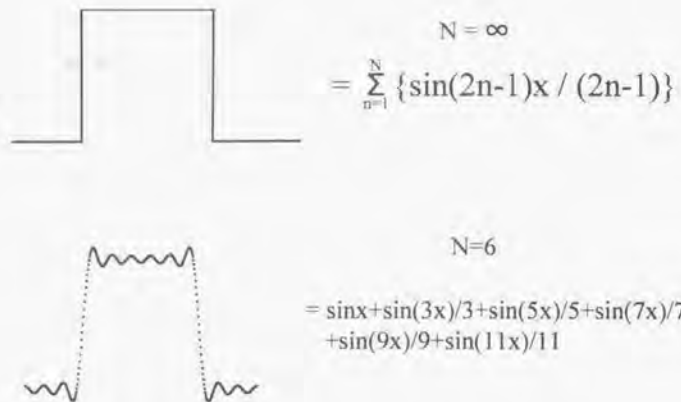


図5-11. 矩形波を周波数成分のsin関数の重ね合わせとして表した図。

(a)無限大までの周波数成分を重ね合わせた場合。

(b)6次の項までを重ね合わせた場合。

インピーダンスミスマッチによる定在波か、もしくは I_s 中の高周波成分が減衰した結果であると考えられる。

後者についてもう少し詳しく説明する。 I_s はもともとパルス状の矩形波であるが、矩形波は図5-11(a)に示されるように様々な周波数成分のsin関数の和として表すことができる。 I_s が高周波特性の劣った信号線中を伝わると、高周波成分から減衰していき、結果として低周波成分だけが残るようになる。図5-11(b)は6次の項までが残った場合であるが、図5-9に見られるようなリングングが現れている。

5.5. 高時間精度測定

図5-9において高温超伝導サンプラー回路を用いて、他の方法では測定できない時間精度で低インピーダンスの信号電流測定が行えることを示した。しかし、この時の測定間隔は50nsであり、高温超伝導サンプラー回路の性能限界

であるピコ秒台の時間精度を引き出したものではなかった。このため、サンプラー回路のピコ秒台の時間精度を実証するための実験を行った。実験にあたって、周辺測定機器、測定器具等の測定系とサンプラーチップに改良を施した。

周辺測定機器は図5-8の「自動測定システム」を図5-12に示すようにトリガー電流 I_{tr} と信号トリガー電流 I_{str} が高速信号を取り扱えるよう改良した。まずPGをHFS9003から高速のPicosecond Pulse Labs社製の4015Cに置き換えた。4015Cは外部トリガーで図5-13に示す立ち下がり15ps、パルス幅10nsのパルス電流を発生できる。実際には、インバーターで極性を反転したり、アッテネーターで減衰させたり、遅延回路を通したりするため、サンプラー回路に入力される電流の立ち上がり時間は200ps程度になる。 I_{tr} の遅延時間はColby社製

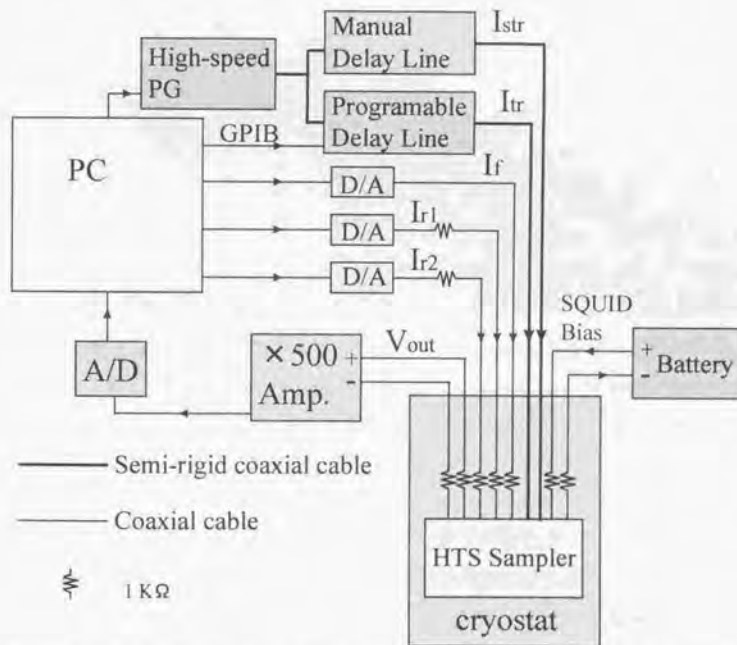


図5-12. 高温超伝導サンプラーによる高時間精度測定のための自動計測システムのブロック図。

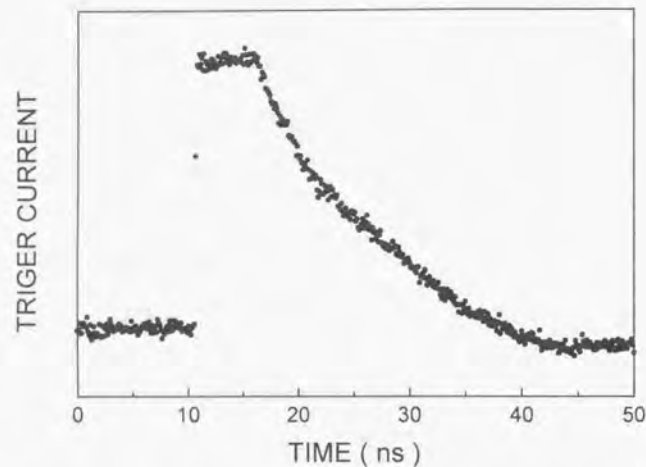


図 5-13、トリガー電流 I_{tr} の波形。

のプログラマブル・ディレイライン(PDL 10A)によってコントロールした。PDL 10AはPCからの GPIB 制御によりモーターを駆動し線路長を変え、最高 0.5ps きざみで 312.5ps まで、または最高 1ps きざみで 625ps まで遅延時間がコントロールできる。本実験では I_{str} は I_{tr} と同じ 4015C で発生したが、こちらのラインには手動で遅延時間を変えることができるディレイラインを挿入した。

測定治具は、 I_{tr} と I_{str} のラインだけ高周波に対応したセミリジッド同軸線を用いた。また BNC コネクタは高周波対応の SMA コネクタに置き換えた。さらに、高周波伝達の妨げになる $1K\Omega$ の抵抗を I_{tr} と I_{str} のラインからはずした。

図 5-14 は高時間精度測定用サンプラーチップのチップ写真である。高速の I_{tr} と I_{str} が、誘電率が大きく高周波特性の不良な STO 基板上を伝わる距離ができるだけ短くなるように、チップサイズは 2.5mm 角とした。また、大きなグランド端子を高速信号ラインの両端に置き、電流のリターンパスを確保した。

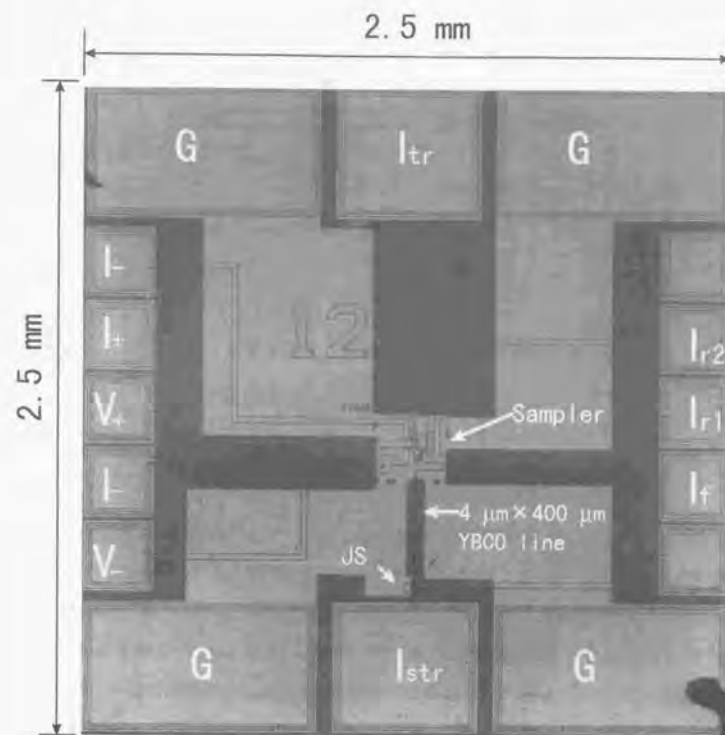


図 5-14、高時間精度測定用高温超伝導サンプラーチップ。信号電流はチップ上のジョセフソン接合 JS により発生する。

これは高速信号によるクロストークを低減するためである。

被測定信号電流 I_s は、信号トリガー電流 I_{str} の入力によりサンプラー回路と同一チップ上の図 5-15 に示すジョセフソン接合(JS)をスイッチさせることにより発生した。本来は I_s の発生源をサンプラー回路近傍に置き、 I_s が高誘電率 STO 基板の影響を受けないようにすることが望ましいが、JS をサンプラー回路の近くに置くと、 I_{tr} の一部が JS に流れ込み、 I_{tr} と I_s とのコンパレータ接合 JJ3 に流れる割合が変わるため正しい測定ができなくなる。このため、本実験

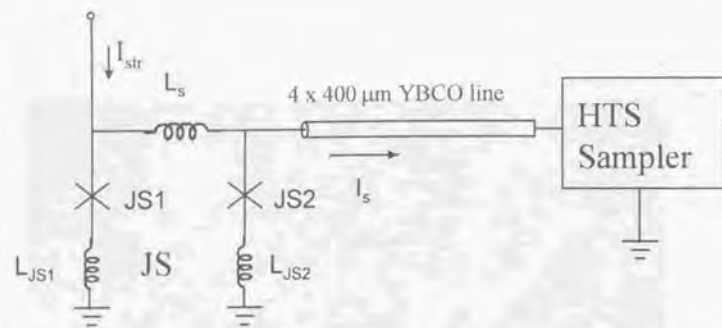


図5-15、サンプラー高時間精度測定実験において I_s を発生するために使用したジョセフソンスイッチJS。 $I_C(JJ6)=I_C(JJ7)=0.5$ mA、 $L_s=2.5$ pH、 $L_{JS1}=L_{JS2}=1.5$ pH

ではJSとサンプラー回路の間を幅 $4\mu\text{m}$ 、長さ $400\mu\text{m}$ のYBCO配線(グランドプレーンなし)で結んだ。

図5-16、図5-17にJSによって発生され、サンプラー回路に入力される信号電流 I_s のシミュレーション結果を示す。 I_{str} が比較的小さく、接合JS1のだけがスイッチし、JS2はスイッチしない場合が図5-16である。この場合は、JS1のスイッチにより一部の電流がサンプラーの方に流れる。この電流はインピーダンスミスマッチによって、サンプラー部分で反射してJS1まで戻り、再度JS1をスイッチするという動作を繰り返す。STO基板の長さ $400\mu\text{m}$ のYBCO配線を電流が往復する時間は 100ps 程度と推定できるため、図5-16にあるような 100ps 程度の時間スケールで変動する信号電流が現れる。

また、JS2はスイッチしないため、JS2、YBCO配線、サンプラーからなる超伝導ループにSFQは蓄えられない。従って、 I_s の波形は図5-16中に点線で示す $I_s=0$ のラインをは横切って振動する波形となる。実際の回路では、インピーダンスミスマッチで電流が反射する部分は、サンプラー部分だけではないため、信号電流波形はもう少し複雑になると予想される。

I_{str} がさらに大きくなると、JS1のスイッチにより流れ込む電流でJS2がスイッチするようになる。JS2がスイッチすると電流がまたJS1に戻り、JS1は再度スイッチする。JS1とJS2の間のインダクタンスは 2.5ps と小さいため、

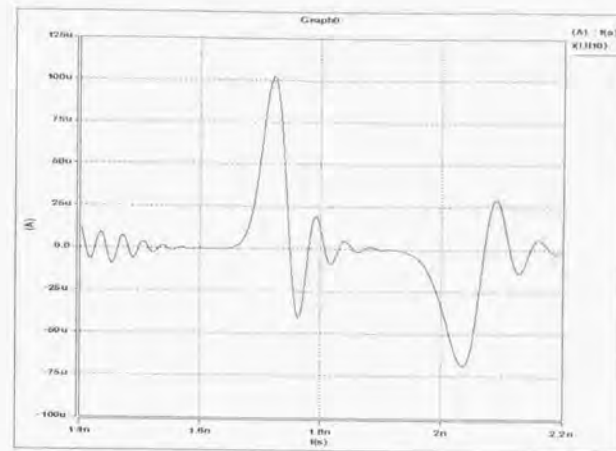


図5-16、高温超伝導サンプラーに入力される信号電流のシミュレーション結果。

$$I_{str} = 0.4 \text{ mA.}$$

非常に短い間隔で二つの接合はスイッチを繰り返す。このようにして発生した電流がサンプラー回路に流れ込み、インピーダンスミスマッチで反射してJS1、JS2のスイッチをさらに引き起こすため、信号電流波形はいつそう複雑となる結果として、図5-17にあるような数psから数十psの時間スケールで振動する信号電流波形が発生すると考えられる。また、この場合には、接合JS2のスイッチにより、JS2、YBCO配線、サンプラーからなる超伝導ループにSFQが徐々に蓄えられる。SFQがある一定以上蓄えられるとJS2のスイッチにより、SFQがループから出ていく場合も現れ、そのうちにある定常状態に落ち着くと考えられる。このため図5-17からわかるように、この場合の振動は $I_s=0$ の線を横切るのではなく、一定のオフセットがかかっている。

JSとサンプラー回路との間のYBCO配線は本実験ではグランドプレーンと積層していないため、インダクタンスとキャパシタンスの値の予想が難しい。従って、図5-16、図5-17のシミュレーション結果は精度の高いものではなく、おおよその傾向を示したものである。

サンプラー回路自体に高時間精度測定のために加えた変更は、電流のリター

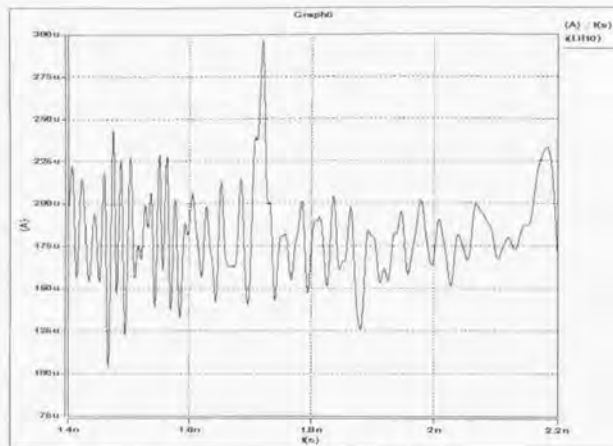


図5-17. 高温超伝導サンプラーに入力される信号電流のシミュレーション結果。

$I_{str} = 0.5 \text{ mA}$ 。

ンバスを、従来は下部電極もしくは上部電極配線を取っていたものを、グランドプレーンを介してリターンするようにしたことだけである。これは高時間精度測定用チップでは、グランドパッドを I_{tr} ラインと I_{str} ラインの両側で取っているため、このようにしなければレイアウトが不可能であったからである。この変更により、従来はインダクタンス低減のためだけに使用されていたグランドプレーンが、電流のグランドレベルとしても使用されるようになった。

JS のスイッチによって発生した電流の一部を高温超伝導サンプラー回路を用いて 2ps おきに 300 点測定した結果を図 5-18 に示す。100ps 程度の時間スケールで変動する信号電流波形を測定することができた。本測定では $n=100$ 、 $m=10$ の平均化処理を行った。また、測定温度は 25K であった。測定された電流波形が JS のスイッチによりサンプラー回路に供給された信号電流 I_s であることを確認するために、手動のディレイラインにより I_{str} の入力されるタイミング(即ち I_s の発生するタイミング)を一定時間遅らせる実験を行った。図 5-19 にその結果を示す。(b)、(c)、(d)は図 5-18 と同じ測定結果である(a)からそれぞれ 175ps、350ps、525ps ずつ I_{str} の供給を遅らせた場合の測定結果である。175ps

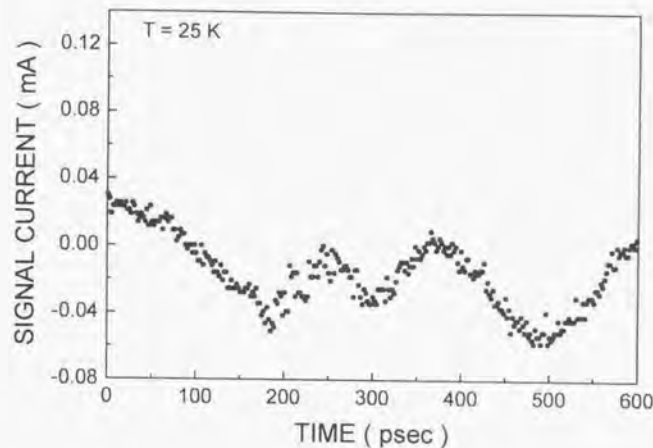


図5-18. 高温超伝導サンプラーによる信号電流波形の測定結果。測定温度25K。

ずつ遅れて同じ波形が現れていることから、これらの波形が JS のスイッチによりサンプラー回路に入力された電流によるものであることが確認された。また、独立したこれら 4 回の測定で同じ波形が現れていることは、高温超伝導サンプラーによる測定が再現性が高く信頼性が高いものであることを示している。

測定の精度は平均化の回数に大きく依存する。図 5-20 は $n=10$ (a)と $n=100$ (b)の場合(どちらも $m=10$)の測定結果である。平均化の回数を増やすことで測定の精度が大きく改善できることがわかる。ただし、平均化の回数を増やすと、当然のことながら測定時間は増加する。

これらの測定結果は、信号電流の時間スケールが 100ps 程度であることや $I_s=0$ の線を横切って変化していることから、図 5-16 に示した I_{str} が比較的小さい場合に対応していると思われる。このため、高温超伝導サンプラーの数 ps オーダーの時間精度を確認するために、 I_{str} を増加することにより発生するさらに短い時間スケールで変動する信号電流を測定する実験を行った。

図 5-21 は、図 5-18 の測定に比べて I_{str} を増やし、測定タイミングを約 1ns

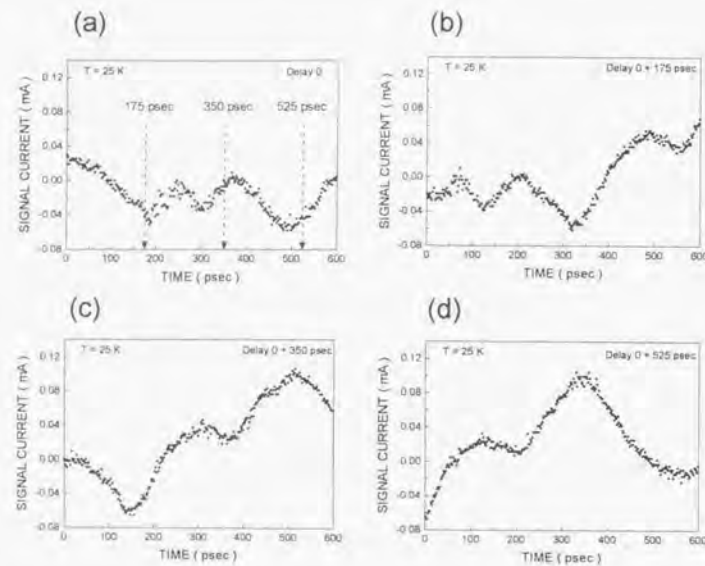


図5-19、高温超伝導サンプラーによる信号電流波形の測定結果。(b)、(c)、(d)は(a)からそれぞれ175ps、350ps、525ps遅らせて I_{str} を入力したときの測定結果。

前にずらした場合の測定結果である。この図では1psおきに測定した結果を折れ線で結んでいる。図5-18よりも細かい構造が現れていることがわかる。図中に見られる数 μA 程度の変動はノイズによるものと思われる。ノイズには、サンプラーの測定ノイズと信号電流自身のノイズがある。

図5-22は $I_s=0$ のときの測定結果であり、このときの電流ばらつきがサンプラーの測定ノイズ(=電流精度)である。図5-22から測定電流ばらつきは約 $2.5\mu A$ であることがわかった。図5-21において、200ps付近に見られる細かな振動は、このサンプラーの測定ノイズによるものと考えられる。一方、100ps付近に見られるもう少し大きな振動は、サンプラーの測定ノイズに信号電流のノイズが重畳したものと推測できる。

しかし、160ps付近に見られる特徴的な dip は、測定のノイズレベルよりは

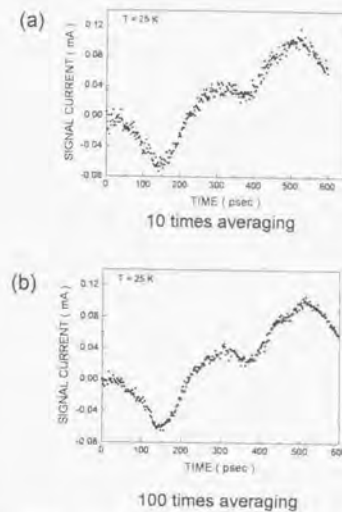


図5-20、 $n=10$ 回の場合(a)と $n=100$ 回の場合(b)の測定結果。

るかに大きいため、信号電流にこのような構造があるものと考えられる。そこで、平均化回数を $n=100$ から $n=1000$ に上げて160ps付近を再度測定した結果を図5-23に示す。図5-21に見られた dip がさらに詳細に観測された。dipの立ち下がり時間(10%-90%)は、約5psであった。また、電流変化率として $12\mu A/ps$ が測定された。

3.4で述べた超伝導サンプラーの時間精度の考察から、この測定波形の意味することとして二つのことが考えられる。一つは、 I_s の時間変化率が I_V

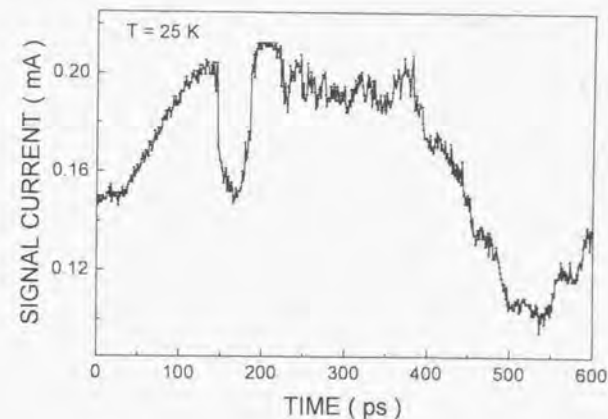


図5-21、高温超伝導サンプラーによる信号電流波形測定の一例。平均化回数($N=100, m=10$)。測定温度25k。

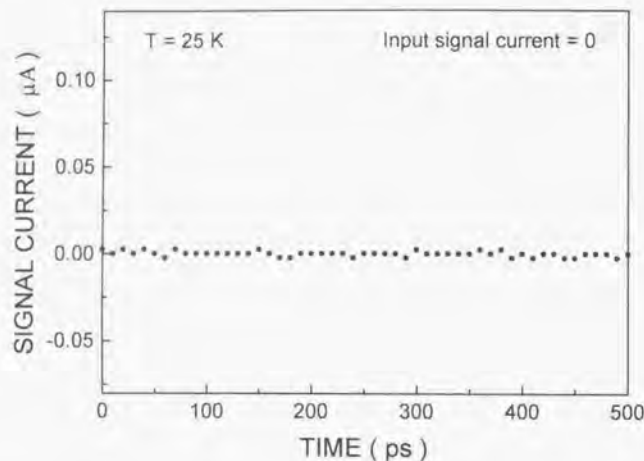


図5-22. $I_s=0$ のときの高温超伝導サンプラーによる測定結果。測定ノイズは $2.5\mu\text{A}$ である。

のそれより小さい場合で、この場合は信号電流 I_s の波形が正しく測定されている。もう一つは、 $dI_s/dt > dI_p/dt$ の場合であり、この場合はパルス電流 I_p の一部が測定されていると考えられる。 I_p の時間変化率が、このサンプラーで測定できる I_s 時間変化率の上限であることを考慮すると、このサンプラーは少なくとも $12\mu\text{A/ps}$ までの信号電流変化に完全に追従できることが実験的に確認できた。

また、このサンプラー読み出し SQUID の電流電圧特性の測定から、接合の $I_c R_n$ 積として 0.7mV が得られた。パルス電流を発生する接合 JJ1, JJ2 も同程度の $I_c R_n$ 積を有すると考えられるが、 $I_c R_n=0.7\text{mV}$ の場合のパルス電流変化率は、図 3-14 から立ち上がりで $50\mu\text{A/ps}$ である。従って図 5-23 で測定された立ち下がり波形は、信号電流のものであり、このサンプラーはさらに速く時間変化する信号電流を測定可能であることが期待できる。

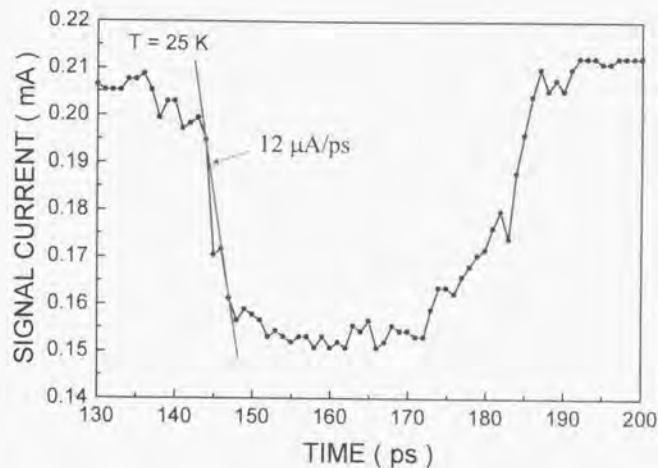


図5-23. 図5-21の160PS付近を平均化回数を上げて($n=1000, m=10$)再度測定した図。測定は1psおきに行い、測定点を折れ線で結んだ。測定温度25K。

本測定における動作温度は25Kであり、図 5-7 や図 5-9 に示した測定に比べると動作温度が低い。前述したように動作温度は接合の臨界電流値に大きく依存する。今回の測定で動作温度が25Kであったのは、測定したサンプルの臨界電流値がたまたま25Kでの動作に適していたためで、臨界電流値の大きなサンプルを用いれば、動作温度は60Kくらいまでは向上できると考えている。

本実験によって、高温超伝導サンプラーがピコ秒オーダーの時間精度を持つことが確認できた。 I_{tr} に用いたパルス電流の幅が10nsであることを考慮すると、この時間精度はサンプラー回路内で発生したSFQパルス電流によって実現できたことは明らかである。我々は、本実験は高温超伝導体でSFQパルスの高速性を引き出した最初の実験であると考えている。

6-1. 高温超伝導サンプラーの応用分野

高温超伝導サンプラーの特徴の一つは、時間精度と電圧精度が別々の要因によって決まるため、高い電圧精度を維持したまま時間精度を高めることができることである。これに対して半導体サンプラーは、3-3で説明したように時間精度と電圧精度がトレードオフの関係にあり、高時間精度のサンプラーほど電圧精度は低い。

図6-1はTektronix製SDシリーズの時間精度(Rising time)と電圧精度(Voltage sensitivity)の関係が高温超伝導サンプラーの測定精度と比較したものである。図6-1に実線で示す高温超伝導サンプラーの電圧精度は、 $2.5\mu\text{A}$ の電流精度を入力インピーダンス 50Ω を仮定して変換したものである。SDシリーズは時間精度と電圧精度の積が一定であり($12.6\text{mV}\cdot\text{ps}$)、時間精度が高いほど電圧精度が低下しているのに対して、高温超伝導サンプラーでは時間精

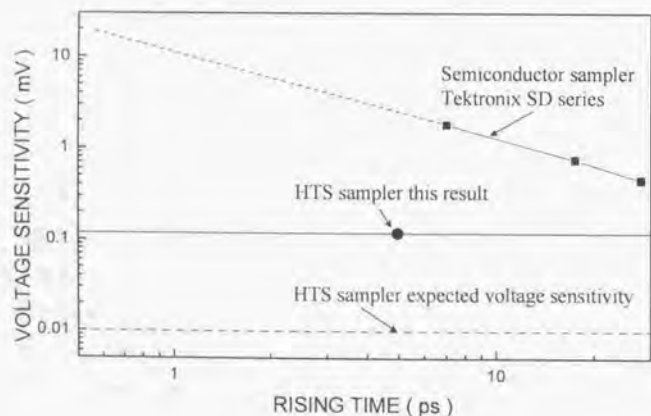


図6-1. 半導体高速サンプラーと高温超伝導サンプラーの時間精度と電圧精度の関係。

度に関わりなく電圧精度はほぼ一定であると考えられる。従って、図6-1から時間精度が100ピコ秒以下のサンプラーでは、高温超伝導体を用いたものの方が電圧精度が優れていることが予想される。市販されている半導体サンプラーで最も高速(今回測定された高温超伝導サンプラー回路と同程度)のTektronix製SD-32のノイズレベルは 1.8mVrms である。従って、SD-32で振幅 10mV の信号電圧を測定するとS/Nは5.6にしかならず精度の高い測定は望めない。これに対して、入力抵抗 50Ω を仮定すると、今回測定された高温超伝導サンプラーの電圧精度は $125\mu\text{V}$ となる。信号電圧の振幅が 10mV であるとする、測定のS/N比は80となり、半導体サンプラーに比べて大幅に測定精度が向上する。また、今後接合の I_cR_n 積や測定技術が向上して、高温超伝導サンプラーで 1ps の時間精度、 $10\mu\text{V}$ の電圧精度が実現できれば、同じ時間精度を持つ半導体サンプラーと比べて電圧精度は3桁以上向上することが期待できる。これらのことから高温超伝導サンプラーは、微小な信号を高速で測定する応用に非常に大きな力を発揮するものと思われる。

高温超伝導サンプラーのもう一つの特徴は、電流値を直接測定できることである。これに対して、半導体サンプラーや光サンプラーは電圧を測定しており、電流波形を測定するにはインピーダンスが既知の部分の両端の電圧を測定しなければならない。このため、インピーダンスが未知のものに流れる電流は測定できない。また、図5-10に示した入力端が仮想的なグラウンドとなるカレントアンプを用いることで、グラウンドに流れる電流を測定できる場合もあるが、カレントアンプはオペアンプを使用しているため、時間分解能は最高でもマイクロ秒オーダーである。電流波形測定を行う他の方法として、電磁誘導を使った磁気センサの出力電圧をスペクトラムアナライザーで測定し、この値と受信磁界と出力電圧の比であるセンサファクターのデコンボリューションとして求める方法が知られているが[75]、この方法は電磁誘導を使用しているため、低周波成分の検出感度が低く測定精度は高くない。また、測定できる上限周波数は数GHzのオーダーである。

超伝導サンプラーは唯一ピコ秒オーダーの電流波形計測が可能な測定手段であり、ピコ秒から数10ナノ秒の時間レンジでは他に競合手段がないため、このような時間レンジでの電流測定に絶大な力を発揮するものと思われる。

6-2、高温超伝導サンプラー今後の改善点

本研究によってピコ秒オーダーの時間精度とマイクロアンペアオーダーの電流精度を合わせ持ち、かつ積層の高温超伝導集積回路であるサンプラー回路を開発することができた。しかし、このサンプラー回路を測定機器として一般のユーザーでも使えるように実用化するには、まだ多くの改善を行う必要がある。その主なものを以下に列挙する。

サンプラー回路の基板は YBCO と格子定数、熱膨張係数のマッチングが良い STO を用いているが、STO 基板は誘電率が低温で数千、損失が $\tan\delta=2\times 10^{-2}$ であり、高周波特性という面ではほとんど最悪の基板である。従って、サンプラー回路に限らず高速信号を扱う高温超伝導回路の基板は、高周波特性の良い別の材料に変える必要がある。我々は誘電率が 20 程度の $(\text{LaAlO}_3)_{0.9}\text{--}(\text{SrAl}_2\text{TaO}_6)_{0.1}$ 基板上にエッジ接合を形成することを試みており、良好な結果を得ている [76]。

「in-situ 接合形成法」の開発によってエッジ接合の特性、均一性は大きく向上したが、実用レベルの信頼性を得るにはさらなる向上が必要である。接合界面については「in-situ 接合形成法」で一定のレベルに達することができたと考えており、今後はトンネルバリアの形成方法を検討する必要がある。トンネルバリアを成膜ではなく、化学反応で形成する Interface Engineered Junction (IEJ) [77] は有望な方法かもしれない。

高温超伝導配線のインダクタンスは HUG 構造によって $L_0=1.0\text{pH}$ まで低減することができたが、さらに低減することでサンプラー回路の時間精度向上と測定電流ダイナミックレンジの増加が期待できる。現在接合とグラントブレン間の絶縁膜厚が 400nm から 500nm と比較的厚いことが、インダクタンスを大きくしている一つの原因になっている。これを改善するには、接合の平坦化を行い絶縁膜を薄くすること [78] が有効であろう。また、YBCO 膜質を改善し、 T_c を上げることや磁場侵入長を短くすることによってもインダクタンスは低減できる。これらの改善により L_0 は 0.6pH 程度まで低減できるものと予想されている。

現状の動作最高温度は 50K である。一方、最近の小型クライオクーラーの発達は目覚ましく、シングルステージのバルスチューブクーラーは無負荷で 30K 程度まで冷却できるようになっている。しかし、高速信号線からの熱の流入を考えると、動作温度は高いほど良く、60K くらいはあることが望ましい。動作温度を上げるためには、接合の動作温度向上とインダクタンスの温度特性向上が不可欠であるが、どちらにも YBCO 膜の超伝導特性向上が有効に作用する。現在我々の YBCO 膜は、積層化のために析出物の発生が少ない条件（具体的には Cu poor のターゲットを用いる）で成膜しているが、これが YBCO 膜の T_c や J_c を低下させる原因になっている。成膜条件の再検討を行い、析出物が少なくかつ超伝導特性の優れた YBCO 膜を成膜できる条件を見つけることが重要である。

5-5 で述べた高速測定では、サンプラー回路と同一チップ上にあるジョセフソン接合のスイッチにより発生した電流を被測定信号電流として用いた。しかし、このサンプラーを広く用いるには、室温で発生した信号電流が測定できなければならない。そのとき 50Ω の高速信号線とインピーダンスマッチングを取るために、サンプラーチップ上に 50Ω の終端抵抗を設けることが必要になる場合もある。現在我々の高温超伝導回路では抵抗体は装備していないが、今後抵抗体をチップ上に形成することが必要となる。高温超伝導集積回路はまだ初歩的な状態にあり、抵抗体を取り入れた回路の報告例は少ないが、最近 KFA のグループから Pd-Au が高温超伝導回路の良好な抵抗体となるという報告があった [79]。

冷却するときに T_c 近傍で温度をゆっくり下げるなど、測定時の磁気トラップには十分注意を払った。しかし、時として磁気トラップの影響と思われる誤動作や出力電圧の低下が発生した。このような場合には、温度を一度 T_c 以上に上げ、再度下げるという操作を行わねばならない。この操作には 1 時間以上必要とするため、磁気トラップは実用化の大きな障害になると懸念される。磁気トラップを防止するには、グラントブレンに設けられたモートと呼ばれる“穴”が有効であることが Nb 回路で知られており [80]、高温超伝導回路におけるモートの効果を調べていく必要がある。

ここまで述べた基板材料の低誘電率化、接合特性の向上、配線インダクタン

スの低減、YBCO膜質改善、回路への抵抗体の導入、磁気トラップ対策は、サンプラー回路だけでなく、全ての高温超伝導集積回路にとって必要となる技術である。今後はサンプラー回路の改善を通してこれらの技術を積み上げ、将来の大規模な高温超伝導集積回路につなげていきたい。

この他にサンプラー回路独自の問題として測定に要する時間の短縮がある。現状では図5-21に示す測定を行うために10分ほど要しているが、長くとも1分程度には短縮する必要がある。このためには測定手法の改良や周辺機器の高速化を行わなければならない。回路上の改良として、現在室温で行っている I_{cr} ディレイ時間のコントロールをチップ上に設けた可変ディレイラインで行うことも検討する必要がある。

高温超伝導サンプラーの実用化のためには、汎用的な測定器とするよりも、まずは特定の応用を目指してシステム化していくことが得策だと考える。そのシステムで高温超伝導サンプラーの有用性を世の中にアピールすることによって、応用がさらに広がっていくのではないと思われる。高温超伝導サンプラーの能力が有効に活かせる応用を探索し、本サンプラー回路を中核としたシステムを構築していくことが本研究の次のステップである。

第7章、まとめ

高温超伝導体の回路応用として電気信号波形を時間と電流（電圧）に関して高精度に測定する計測器であるサンプラー回路を設計、試作し、動作実験を行った。以下、回路設計、作製プロセス、動作実験の各項目についてまとめを行い、最後に総括として本研究の科学技術上の意義付けを試みる。

7-1、回路設計

高温超伝導サンプラー回路は、オーバーダンブジョセフソン接合を5個使い、情報媒体として単一磁束量子(SFQ)を使用した回路である。この回路は、ジョセフソン接合2個と超伝導ループ2個を使いSFQに起因する電流パルスが発生する部分、ジョセフソン接合1個とSFQを蓄える超伝導ループ1個からなるコンパレータ部分、ジョセフソン接合2個と超伝導ループ1個の読み出しSQUID部分の三つのパーツからなり、パルス電流発生時の被測定信号電流の値をコンパレータ接合のスイッチの有無により測定する。従来の低温超伝導サンプラー回路との違いは、オーバーダンブ接合を採用した点、情報媒体としてSFQを使用した点、コンパレータ部分を接合1個と超伝導ループからなるRF-SQUID構造とし、コンパレータ接合の一瞬のスイッチの有無を外部に読み出すことが可能な時間だけ超伝導ループにSFQとして蓄えた点である。これらの工夫により、現在のところオーバーダンブ接合しか開発されていない高温超伝導体を用いてサンプラー回路を製造することが可能となった。また、抵抗成分が不要な回路構成であるため、プロセスの簡素化が図れた。

本サンプラー回路の予測される性能は、ピコ秒オーダーの時間精度と $1\mu\text{A}$ 以下の電流精度である。 50Ω の入力抵抗を仮定すると、この電流精度からマイクロボルトオーダーの電圧精度が期待できる。また、高温超伝導サンプラーの時間精度はパルス電流の時間変化率で決定され、コンパレータ接合臨界電流値の熱雑音で規定される電流精度とは独立している。これに対して、半導体サンプラーでは時間と電圧の精度の積が一定値であり、強いトレードオフの関係にある。従って、高温超伝導サンプラーの時間精度が向上するほど、半導体サンプ

ラーに対する優位性は顕著になる。ピコ秒オーダーの時間精度とマイクロボルトオーダーの電圧精度を同時に実現できるのは超伝導サンプラーだけである。ちなみにピコ秒オーダーの半導体サンプラーの電圧精度はミリボルトオーダーである。

高温超伝導体を用いての試作に先立ち、計算機シミュレーションと低温超伝導体である Nb 集積回路を用いて、本サンプラー回路が設計通り動作することを確認した。

7-2. 製造プロセス

高温超伝導体には YBCO、基板と層間絶縁膜には STO を用いた。また、接合には PBCO をトンネルバリアとするランブエッジ接合を採用した。成膜は PLD 法で行い、積層化のために BaCuO_x 析出物の発生頻度の低減を検討した。加工はイオンミリング法を用い、パターンエッジ形状のエッチング条件依存性やエッチング終点検出法を研究した。

製造プロセスのキーポイントは、 $I_c R_n$ 積が高く、臨界電流の均一性、制御性に優れた接合の形成と、インダクタンス低減を目的とした高温超伝導配線と高温超伝導グランドプレーンとの積層であった。前者に対しては、エッジ接合のエッジ界面を加工後、真空を破らずにトンネルバリア、上部電極を成膜する「in-situ 接合形成法」を開発し、優れた特性の接合を均一性、制御性よく形成することに成功した。一方、後者に対しては、グランドプレーンを接合と配線上に配置する「HUG 構造」を考案した。HUG 構造を用いることで、接合特性や配線の超伝導特性、層間絶縁膜の絶縁特性を劣化することなしに、配線のインダクタンスをグランドプレーンがない場合の約 1/3 に低減できた。ここで得られた接合臨界電流値の均一性 $1\sigma=10\%$ と配線インダクタンス $L_c=1.0\text{pH}$ は、現時点で世界最高水準の値である。

7-3. 動作実験

低速のパルス電流を用いてサンプラー回路の機能試験を行った結果、SFQ パ

ルス電流の発生、SFQ の保持、SFQ の読み出しというサンプラー回路の全ての基本動作が確認できた。また、信号電流、フィードバック電流を供給するポートから電流を流し、読み出し SQUID を使ってその電流の読み出し SQUID への分流率を測定する実験から、コンパレータループに存在する寄生インダクタンスが予想した以上に大きいことを明らかにした。この寄生インダクタンスによる回路動作への影響は、今後の高温超伝導回路設計において十分に考慮しなければならない問題である。

サンプラー回路による信号電流波形の測定は、マニュアル測定、「自動計測システム」を用いた測定、高時間精度測定と順次グレードを上げていった。その結果、入力した信号電流波形が高温超伝導サンプラー回路を用いた測定によって再現できること、つまり本サンプラー回路が設計通り動作していることが確認できた。さらに、高時間精度測定において、少なくとも $12\mu\text{A/ps}$ までの信号電流時間変化に完全に追従できることが実験的に確認できた。この時の電流精度は $2.5\mu\text{A}$ であった。高温超伝導回路において、SFQ パルスの持つピコ秒台の高速度実証は、世界でも例がなく、本実験が最初のものである。動作温度は、サンプルによってばらつきがあったが、最高 50K であった。

7-4. 総括

本研究によりピコ秒オーダーの時間精度とマイクロアンペアオーダーの電流精度を合わせ持つ高温超伝導サンプラー回路を開発することができた。高温超伝導体の能動素子を用いて実用的な回路が開発されたのは、SQUID を除けば、初めてのことである。本サンプラー回路は微小電気信号の高時間精度測定に威力を発揮するだけでなく、ピコ秒オーダーでの電流波形測定という、他の方法では実現できない新しい測定領域に道を拓くものであり、今後の科学技術の進歩に大いに貢献できるものと思われる。また、本回路において高温超伝導体を使った回路の高い性能を実証できたことにより、研究者や一般の人々の高温超伝導回路応用研究への関心が増し、研究にさらに弾みがつくことを期待している。

規模は小さいが、本回路は積層の集積回路であり、抵抗体を除けば大規模な

回路に必要な基本要素を全て含んでいる。さらに、本回路の動作で確認できた SFQ パルスの発生、SFQ の保持、SFQ の読み出しは、全ての SFQ 回路に共通する基本動作である。従って、本研究で得られた成果は、さらに大規模な高温超伝導 SFQ 回路に繋がっていくものと期待できる。

謝辞

本論文をまとめるにあたり、御懇切なる御指導、御鞭撻を賜った東京大学先端科学技術研究センター岡部洋一教授に謹んで深謝の意を表します。また、貴重な御教示、御助言を頂いた同大規模集積システム設計教育研究センター鳳城一郎教授、同浅田邦博教授、同電子情報工学専攻柴田直教授、同生産技術研究所桜井貴康教授に深く感謝いたします。

本研究は日本電気基礎研究所において行われたものですが、本研究の機会を与えていただいた日本電気株式会社石黒辰雄取締役支配人、木村達也支配人、渡辺久恒支配人、梶具博義前基礎研究所所長（現東京農工大教授）、小林功郎基礎研究所所長をはじめとする多くの方々の御協力と御援助によって本論文をまとめるに至ったので、ここに謹んでお礼を申し上げます。

また本研究を遂行するにあたり、共同研究者として、高温超伝導接合技術をはじめとするプロセス技術に関しての御協力を頂いた佐藤哲朗主任、高温超伝導サンプラーの試作、測定に関して御協力頂いた寺井弘高氏（現郵政省通信総合研究所）、高温超伝導積層膜およびグラインドプレーン上の SQUID に関して御協力を頂いた三浦貞彦主任、高温超伝導薄膜の析出物低減に関して御協力を頂いた服部渉氏、高温超伝導サンプラーの設計に関して有益な御討論を頂いた蔡兆申主管研究員、高温超伝導サンプラー試作に関して御協力いただいた小池雅志氏、数々の貴重な御教示を頂くとともに、有益な御指導、御討論を頂いた曾根純一新機能素子研究部長、田原修一課長、柘植久尚材料研究部担当部長に心より感謝いたします。

高温超伝導サンプラーを実現するにあたり多大な御協力と有益な御討論を頂いた吉武務課長、永沢秀一課長、萬伸一主任、沼田秀昭主任、橋本義仁氏、坂本利司主任、中村泰信主任に深く感謝いたします。測定器具の作製にあたり惜しめない御協力を頂いた吉田公德主任をはじめとする筑波技術支援部の皆様に厚くお礼申し上げます。「サンプラー自動計測システム」の構築にあたり御

協力いただいた(有)三和電子製作所三浦明氏、浅川貴史氏に心よりお礼申し上げます。

日本電気入社以来、超伝導研究に関して熱心に御指導頂いた阿部浩之シリコンシステム研究所所長、和田容房シリコンシステム研究所担当部長、石田一郎基礎研究所課長、吉田卓克半導体事業グループ課長に深く感謝いたします。

また、九州大学在学時に超伝導研究の魅力に目を開かせていただいた九州大学理学部物理学科青峰隆文教授、鹿児島大学工学部電気電子工学科宮崎智行教授に心から感謝いたします。

最後に、これまでの研究生活を支えてくれるとともに研究への活力を与えてくれた妻、恵子と長男、英太郎の日頃の協力に深く感謝の意を示したいと思います。

以上のように、本研究は多くの方々の御理解と御支援によりはじめて完遂されたものであります。ここにあらためて心から感謝の意を表します。

参考文献

- [1] K. K. Likharev, *Supercond. Sci. technol.* 3, 325 (1990).
- [2] J. G. Bednortz, and K. A. Muller, *Z. Phys.* B64, 189 (1986).
- [3] H. H. Zappe, *IEEE J Solid State Circuits* SC-10, 12 (1975).
- [4] C. A. Hamilton, F. L. Lloyd, R. L. Peterson, and J. R. Andrews, *Appl. Phys. Lett.* 35, 718 (1979).
- [5] S. M. Faris, *Appl. Phys. Lett.* 36, 1005 (1980).
- [6] R. E. Harris, P. Wolf, and D. F. Moor, *IEEE Electron Dev. Lett.* EDL-3, 261 (1982).
- [7] S. M. Faris, U. S. Patent 4,401,900, Filed: Dec. 20, 1979, Issued: Aug. 30, (1983).
- [8] H. Akoh, S. Sakai, A. Yagi, and H. Hayakawa, *Jpn. J. Appl. Phys.* 22, L435 (1983).
- [9] R. F. Broom, A. Oosenbrug, and W. Walter, *Appl. Phys. Lett.* 37, 237 (1980).
- [10] P. Wolf, B. J. Van Zeghbroeck, and U. Deutsch, *IEEE Trans. Magn. Mag-21*, 226 (1985).
- [11] S. Sakai, H. Akoh, and H. Hayakawa, *Jpn. J. Appl. Phys.* 22, L479 (1983).
- [12] A. Fujimaki, K. Nakajima, and Y. Sawada, *Jpn. J. Appl. Phys.* 26, 74 (1987).
- [13] S. R. Whiteley, G. K. G. Hohenwarter, and S. M. Faris, *IEEE Trans. Magn. Mag-23*, 899 (1987).
- [14] S. Shokhor, B. Nadgorny, M. Gurvitch, V. Semenov, Yu. Poyakov, K. Likharev, Y. Hou, and J. M. Phillips, *Appl. Phys. Lett.* 67, 2869 (1995).
- [15] D. F. Moore, A. J. Pauza, W. E. Booij, M. G. Blamire, K. Herrmann, F. Baudenbacher, T. Harnisch, J. F. Walker, N. Cade, and D. Jedamzik, *IEEE Appl. Supercond.* 7, 1949 (1997).
- [16] V. K. Kaplunenko, Z. G. Ivanov, E. A. Stepantsov, and T. Claeson, *Appl.*

- Phys. Lett. 67, 282 (1995).
- [17] B. Oelze, B. Ruck, M. Roth, R. Domei, M. Siegel, A. Yu. Kidiyarova-Shevchenko, V. Filippov, M. Yu. Kupriyanov, G. Hildebrandt, H. Topfer, F. H. Uhlmann, and W. Prusseit, *Appl. Phys. Lett.* 68, 2732 (1996).
- [18] B. Oelze, B. Ruck, and E. Sodtke, *Appl. Phys. Lett.* 70, 658 (1997).
- [19] H. Hasegawa, Y. Tarutani, T. Fukazawa, U. Kabasawa, and K. Takagi, *Appl. Phys. Lett.* 67, 3177 (1995).
- [20] T. Umezawa, T. Fujita, and Y. Higashino, *Jpn. J. Appl. Phys.* 35, L981 (1996).
- [21] K. Saitoh, H. Fuke, T. Utagawa, and Y. Enomoto, *Jpn. J. Appl. Phys.* 35, L1415 (1996).
- [22] J. Yoshida, T. Nagano, S. Inoue, and T. Hashimoto, *Extended Abstracts of 16th Symposium on Future Electron Devices*, 107 (1997).
- [23] D. L. Miller, M. G. Forrester, J. X. Przybysz, B. D. Hunt, and J. Talvacchio, *Extended Abstracts of 5th International Superconductive Electronics Conference*, 40 (1995).
- [24] B. D. Hunt, M. G. Forrester, J. Talvacchio, J. D. McCambridge, and R. M. Young, *Proceedings of the 9th International Symposium on Superconductivity*, 1141 (1996).
- [25] J. D. McCambridge, M. G. Forrester, D. L. Miller, B. D. Hunt, J. X. Przybysz, J. Talvacchio, and R. M. Young, *IEEE Trans. Appl. Supercond.* 7, 3622 (1997).
- [26] G. J. Gerritsma, M. A. J. Verhoven, R. J. Wiegerink and H. Rogalla, *IEEE Trans. Appl. Supercond.* 7, 2987 (1997).
- [27] D. B. Tuckerman, *Appl. Phys. Lett.* 36, 1008 (1980).
- [28] K. K. Likharev, and V. K. Semenov, *IEEE Appl. Supercond.* 1, 3 (1991).
- [29] 藤巻, 向井, 鈴木, 蓮尾, *信学技報 ED-80-148*, 33 (1981).
- [30] K. K. Likharev, "Dynamics of Josephson Junctions and Circuits", Gordon and Breach, New York, (1986).
- [31] S. H. Dhong, and T. Van Duzer, *IEEE Electron Devices ED-27*, 1965

- (1980).
- [32] K. K. Likharev, V. K. Semenov, and A. B. Zorin, "Superconducting Devices", Academic Press, San Diego, (1990).
- [33] 横河ヒューレット・パッカート・プロダクト・ノート, "広帯域オシロスコープのサンプリング・アーキテクチャ"
- [34] V. K. Semenov, T. V. Filippov, Yu. A. Polyakov, and K. K. Likharev, *IEEE Trans. Appl. Supercond.* 7, 3617 (1997).
- [35] ソニー・テクトロニクス'96総合カタログ, 30 (1996).
- [36] M. S. Shakouri, A. Black, B. A. Auld, and D. M. Bloom, *Electronics Letters* 29, 557 (1993).
- [37] J. A. Valdmanis, G. Mourou, and C. W. Gabel, *Appl. Phys. Lett.* 41, 211 (1982).
- [38] H. Takahashi, S. Aoshima, and Y. Tsuchiya, *Extended Abstracts of IMTC '94*, 1484 (1994).
- [39] S. Nagasawa, Y. Hashimoto, H. Numata, and S. Tahara, *IEEE Trans. Appl. Supercond.* 5, 2447 (1995).
- [40] J. Gao, Yu. M. Boguslavskij, B. B. G. Klopman, D. Terpstra, R. Wijbrans, G. J. Gerritsma, and H. Rogalla, *J. Appl. Phys.* 72, 575 (1992).
- [41] T. Satoh, M. Yu. Kupriyanov, J. S. Tsai, M. Hidaka, and H. Tsuge, *IEEE Trans. Appl. Supercond.* 5, 2612 (1995).
- [42] Y. Enomoto, T. Murakami, M. Suzuki, and K. Moriwaki, *Jpn. J. Appl. Phys.* 26, L1248 (1987).
- [43] S. Z. Wang, G. C. Xiong, Y. M. He, B. Lou, W. Su, and S. D. Yao, *Appl. Phys. Lett.* 59, 1509 (1991).
- [44] R. G. Humphreys, N. G. Chew, J. S. Satchell, S. W. Goodyear, J. A. Edwards, and S. E. Blenkinsop, *IEEE Trans. Magn.* MAG-27, 1357 (1991).
- [45] C. B. Eom, J. Z. Sun, K. Yamamoto, A. F. Marshall, K. E. Luther, T. H. Geballe, and S. S. Laderman, *Appl. Phys. Lett.* 55, 595 (1989).
- [46] G. K. Hubler, *MRS Bull.* 17, 26 (1992).

- [47] R. P. Vasquez, B. D. Hunt, and M. C. Foote, *Appl. Phys. Lett.* 53, 269 (1988).
- [48] F. K. Shokoohi, L. M. Schiavone, C. T. Rogers, A. Inam, X. D. Wu, L. Nazar, and T. Venkatesan, *Appl. Phys. Lett.* 55, 2661 (1989).
- [49] A. H. Miklich, J. J. Kingston, F. C. Wellstood, J. Clarke, M. S. Colclough, K. Char, and G. Zaharchuk, *Appl. Phys. Lett.* 59, 988 (1991).
- [50] 服部、佐藤、三浦、日高、田原、春季応用物理学会予稿集 I-160 (1996).
- [51] J. P. Gong, M. Kawasaki, K. Fujito, R. Tsuchiya, M. Yoshimoto, and H. Koinuma, *Phys. Rev. B* 50, 3280 (1994).
- [52] M. D. Strikovsky, E. B. Klyuenkov, and V. Gaponov, *Appl. Phys. Lett.* 63, 1146 (1993).
- [53] S. Miura, W. Hattori, T. Satoh, M. Hidaka, S. Tahara, and J. S. Tsai, *Supercond. Sci. Technol.* 9, A59 (1996).
- [54] 絵所、後閑、真空 21, 392 (1978).
- [55] G. Fridel, B. Roas, M. Romheld, L. Schulz, and W. Jutzi, *Appl. Phys. Lett.* 59, 2751 (1991).
- [56] C. L. Jia, B. Kabius, K. Urban, K. Herrman, G. J. Cui, J. Schubert, W. Zander, A. I. Braginsky, and C. Heiden, *Physica C* 175, 545 (1991).
- [57] K. M. Monohan, *J. Vac. Sci. Technol. A* 2, 485 (1984).
- [58] J. Beyers, L. Dohse, F. Fucetora, R. Kochis, C. Lob, G. Taylor, and E. Zeller, *Digest of Technical Papers IEEE International Solid-State Circuits Conference THAM9.1*, 104 (1981).
- [59] R. G. Humphreys, N. G. Chew, S. F. Morgan, J. S. Satchell, A. G. Cullis, and P. W. Smith, *Appl. Phys. Lett.* 61, 228 (1992).
- [60] L. Antognazza, K. Char, and T. H. Geballe, *Appl. Phys. Lett.* 70, 3152 (1997).
- [61] K. Char, M. S. Colclough, T. H. Geballe, and K. E. Meyers, *Appl. Phys. Lett.* 62, 196 (1993).
- [62] D. K. Chin, and T. Van Duzer, *Appl. Phys. Lett.* 58, 753 (1991).
- [63] K. E. Mayers, K. Char, M. S. Colclough, and T. H. Geballe, *Appl. Phys.*

- Lett.* 64, 788 (1994).
- [64] K. Char, L. Antognazza, and T. H. Geballe, *Appl. Phys. Lett.* 65, 904 (1994).
- [65] M. A. J. Verhoven, G. J. Gerritsma, and H. Rogalla, *Appl. Phys. Lett.* 69, 848 (1996).
- [66] T. Satoh, M. Hidaka, and S. Tahara, *IEEE Trans. Appl. Supercond.* 7, 3001 (1997).
- [67] T. Satoh, M. Hidaka, and S. Tahara, *Extended Abstracts of International Workshop on Superconductivity*, 235 (1997).
- [68] N. Missert, T. E. Harvey, R. H. Ono, and C. D. Reintsema, *Appl. Phys. Lett.* 63, 1690 (1993).
- [69] M. G. Forrester, A. Davidson, J. Talvacchio, J. R. Gavaler, and J. X. Przybysz, *Appl. Phys. Lett.* 65, 1835 (1994).
- [70] W. H. Chang, *J. Appl. Phys.* 50, 8129 (1979).
- [71] B. D. Hunt, M. G. Forrester, J. Talvacchio, J. D. McCambridge, and R. M. Young, *Appl. Phys. Lett.* 68, 3805 (1996).
- [72] W. H. Mallison, S. J. Berkowitz, A. S. Hirahara, M. J. Neal, and K. Char, *Appl. Phys. Lett.* 68, 3808 (1996).
- [73] W. H. Chang, *J. Appl. Phys.* 52, 1417 (1981).
- [74] G. Hildebrandt, and F. H. Uhlmann, *IEEE Trans. Magn. MAG-32*, 690 (1996).
- [75] 原田、佐々木、平杭、電学論 A 117, 523 (1997).
- [76] 佐藤、日高、田原、春季応用物理学会予稿集、I-231 (1998).
- [77] B. H. Moeckly, and K. Char, *Appl. Phys. Lett.* 71, 2526 (1997).
- [78] 日高、特願平 08-309189 (1996).
- [79] B. Ruck, Y. Chong, G. Wahl, R. Dittmann, C. Horstmann, A. Engelhardt, B. Oelze, and E. Sodtke, *Extended Abstracts of 6th Int. Superconductive Electronics Conference*, 2-326 (1997).
- [80] S. Bermon, and T. Gheewala, *IEEE Trans. Mag.* 19, 1160 (1983).

目録論文

1. M. Hidaka, and J. S. Tsai, "Circuit Design for a High-Tc Josephson Sampler", IEEE Trans. Appl. Supercond., 5, 3353-3356 (1995).
2. M. Hidaka, S. Miura, T. Satoh, W. Hattori, J. S. Tsai, and S. Tahara, "A Magnetically Coupled SQUID for the Digital Readout of Integrated HTS Circuits", Supercond. Sci. Technol., 9, A62-A65 (1996).
3. M. Hidaka, T. Satoh, H. Terai, and S. Tahara, "A High-Tc Superconductor Josephson Sampler", IEICE Transactions on Electronics, E80-C, 1226-1232 (1997).
4. M. Hidaka, H. Terai, T. Satoh, and S. Tahara, "High-Tc Superconductor Circuit with an Upper YBCO Groundplane", Applied Superconductivity, 158, 449-452 (1997).

超伝導研究に関する業績

I、学術論文（主著者）

1. M. Hidaka, J. Sone, I. Ishida, and Y. Wada, "An AC-Powered Experimental Memory Circuit with a resistively Loaded Sense Circuit", IEEE Electron Device Letters, EDL-6, 267-269 (1985).
2. M. Hidaka, and L. A. Akers, "An Artificial Neural Cell Implemented with Superconducting Circuits", Supercond. Sci. Technol. 4, 654-657 (1991).
3. M. Hidaka, and L. A. Akers, "A Superconducting Neural Cell Suitable for Large Scale Neural Networks", Applied Superconductivity, 1, 1907-1919 (1993).
4. M. Hidaka, S. Ishizaka, and J. Sone, "Tunneling of Quasiparticles in the Normal-insulator-superconductor-insulator-normal Geometry", J. Appl. Phys., 74, 7402-7409 (1993).
5. M. Hidaka, H. Terai, T. Satoh, and S. Tahara, "Multilayer High-Tc Superconductor Sampler Circuit", Applied Superconductivity, to be published.

II、学術論文（共著者）

1. Y. Wada, M. Hidaka, and I. Ishida, "RCJL Decoder for Josephson Memory", IEEE Electron Device Lett., EDL-4, 455-456 (1983).
2. Y. Wada, M. Hidaka, S. Nagasawa, and I. Ishida, "AC and DC Powered Sub-nanosecond 1K-bit Josephson Cache Memory Design", IEEE J. Solid-State Circuits, 23, 923-932 (1987).
3. S. Nagasawa, Y. Wada, I. Ishida, M. Hidaka, H. Tsuge, and S. Tahara, "570-ps 13mW Josephson 1-Kbit NDRO RAM", IEEE J. Solid-State Circuits, 24, 1363-1371 (1989).

4. S. Nagasawa, Y. Wada, H. Tsuge, M. Hidaka, I. Ishida, and S. Tahara, "Nb Multilayer Planarization Technology for a Subnanosecond Josephson 1K-bit RAM", *IEEE Trans. Magn.*, Mag-25, 777-782 (1989).
5. S. Tahara, I. Ishida, S. Nagasawa, M. Hidaka, H. Tsuge, and Y. Wada, "4-Kbit Josephson Nondestructive Read-out RAM Operated at 580 psec and 6.7 mW", *IEEE Trans. Magn.*, 27, 2626-2633 (1991).
6. I. Ishida, S. Tahara, M. Hidaka, S. Nagasawa, S. Tsuchida, and Y. Wada, "A Fabrication Process for 580 ps 4Kbit Josephson non-destructive read-out RAM", *IEEE Trans. Magn.*, 27, 3113-3116 (1991).
7. T. Inoue, M. Hidaka, and S. Nagasawa, "End-point Detection Method in Etch-back Planarization Process for Josephson Integrated Circuits", *Japan. J. Appl. Phys.*, 30, L192-L194 (1991).
8. T. Satoh, M. Yu. Kupriyanov, J. S. Tsai, M. Hidaka, and H. Tsuge, "Resonant Tunneling Transport in YBaCuO/PrBaCuO/YbaCuO edge-type Josephson Junctions", *IEEE Trans. Appl. Supercond.*, 5, 2612-2615 (1995).
9. S. Miura, W. Hattori, T. Satoh, M. Hidaka, and S. Tahara, "Properties of a YBCO/insulator/YBCO Trilayer and its Application to a Multilayer Josephson Junction", *Supercond. Sci. Technol.*, 9, A59-A61 (1996).
10. T. Satoh, M. Hidaka, and S. Tahara, "Study of in-situ Prepared High-Temperature Superconducting Edge-type Josephson Junctions", *IEEE Trans. Appl. Supercond.*, 7, 3001-3004 (1997).
11. H. Terai, M. Hidaka, T. Satoh, and S. Tahara, "Direct-injection High-Tc Dc-SQUID with an Upper YBa₂Cu₃O_{7-x} ground plane", *Appl. Phys. Lett.*, 70, 2690-2692 (1997).

III. 国際学会発表 (主著者)

1. M. Hidaka, H. Tsuge, and Y. Wada, "Thermal Stability of Nb/AlO_x/Nb

- Josephson Junctions", *International Cryogenic Materials Conference (ICMC)*, 1987
2. M. Hidaka, and L. A. Akers, "An Artificial Neural Cell Implemented with Superconducting Circuit", *International Superconductivity Electronics Conference (ISEC)*, 1991
3. M. Hidaka, and L. A. Akers, "A Superconducting Neural Cell Suitable for Large Scale Neural Networks", *World Congress on Superconductivity WCS (Invited)*, 1992
4. M. Hidaka, T. Satoh, J. S. Tsai, and H. Tsuge, "A High-Tc Josephson Sampler Circuit", *International Workshop on High-Temperature Superconducting Electron Devices (HTSED)*, 1994
5. M. Hidaka, and J. S. Tsai, "Circuit Design for a high-Tc Josephson Sampler", *Applied Superconductivity Conference (ASC)*, 1994
6. M. Hidaka, S. Miura, T. Satoh, W. Hattori, J. S. Tsai, and S. Tahara, "A Magnetically Coupled SQUID for the Digital Readout of Integrated HTS Circuits", *International Superconductive Electronics Conference (ISEC)*, 1995
7. M. Hidaka, S. Miura, T. Satoh, W. Hattori, J. S. Tsai, and S. Tahara, "Josephson Samplers for High-Tc Superconductor Electronics Applications", *3rd HTS-Workshop on Digital Applications, Josephson Junctions and 3-Terminal Devices (Twente Workshop) (Invited)*, 1996
8. M. Hidaka, S. Miura, T. Satoh, W. Hattori, J. S. Tsai, and S. Tahara, "A High-Tc Sampler Circuit", *International Workshop on Superconductivity (ISTEC Workshop) (Invited)*, 1996
9. M. Hidaka, T. Satoh, H. Terai, and S. Tahara, "Fabrication and Operation of a High-Tc Superconductor Sampler Circuit", *International Workshop on High-Temperature Superconducting Electron Devices (HTSED)*, 1997
10. M. Hidaka, H. Terai, T. Satoh, and S. Tahara, "Multilayer High-Tc Superconductor Sampler Circuit", *International Superconductive Electronics Conference (ISEC)*, 1997

11. M. Hidaka, H. Terai, T. Satoh, and S. Tahara, "High-Tc Superconducting Circuit with an Upper YBCO Groundplane", European Conference on Applied Superconductivity (EUCAS), 1997
12. M. Hidaka, T. Satoh, H. Terai, and S. Tahara "Signal Current Waveform Measurements Using an HTS Sampler Circuit", International Symposium on Superconductivity (ISS), 1997

IV. 国際学会発表 (共著者)

1. Y. Wada, I. Ishida, and M. Hidaka, "RCJL Decoder for Josephson Memory", International Conference on Solid State Devices and Materials (SSDM), 1983
2. Y. Wada, I. Ishida, M. Hidaka, and S. Nagasawa, "AC Powered 1K Bit Josephson Cache Memory", US-Japan Workshop on Josephson Junction Electronics, 1985
3. S. Tahara, I. Ishida, M. Hidaka, S. Nagasawa, Y. Ajisawa, and Y. Wada, "Measurements of a Vortex Transitional NDRO Josephson Memory Cell", Electrochemical Society (ECS) Spring Meeting, 1987
4. I. Ishida, S. Tahara, M. Hidaka, Y. Ajisawa, Y. Wada, "Vortex Transitional Nondestructive Read Out Memory Cells Fabricated an Advanced Lift-off Planarization Technique", International Electron Devices Meeting, 1987
5. Y. Wada, S. Tahara, I. Ishida, M. Hidaka, S. Nagasawa, "Josephson High-speed Memory", International Superconductivity Electronics Conference, 1987
6. Y. Wada, S. Nagasawa, I. Ishida, M. Hidaka, H. Tsuge, and S. Tahara, "570 ps, 13 mW Josephson 1 Kb RAM", International Solid State Circuit Conference (ISSCC), 1988
7. S. Nagasawa, Y. Wada, H. Tsuge, M. Hidaka, I. Ishida, S. Tahara, "Nb

- Multilayer Planarization Technology for a Subnanosecond Josephson 1K-bit RAM", Applied Superconductivity Conference, 1988
8. Y. Wada, S. Nagasawa, M. Hidaka, I. Ishida, H. Tsuge, and S. Tahara, "570 ps, 13 mW Josephson 1 Kb RAM", Superconductors in Electronics Commercialization Workshop, 1988
9. S. Nagasawa, Y. Wada, M. Hidaka, H. Tsuge, I. Ishida, S. Tahara, "Subnanosecond Josephson High Speed Memory", International Superconductivity Electronics Conference, 1989
10. I. Ishida, S. Tahara, M. Hidaka, S. Nagasawa, S. Tsuchida, Y. Wada, "A Fabrication Process for 580 ps 4Kbit Josephson non-destructive read-out RAM", Applied Superconductivity Conference, 1990
11. T. Satoh, M. Hidaka, J. S. Tsai, and H. Tsuge, "Edge-type Josephson Junctions for High Temperature Superconducting Integrated Circuits", International Workshop on High-Temperature Superconducting Electron Devices (HTSED), 1994
12. T. Satoh, M. Yu. Kupriyanov, J. S. Tsai, M. Hidaka, and H. Tsuge, "Resonant Tunneling Transport in YBaCuO/PrBaCuO/YbaCuO edge-type Josephson Junctions", Applied Superconductivity Conference, 1994
13. S. Miura, W. Hattori, T. Satoh, M. Hidaka, and S. Tahara, "Properties of a YBCO/insulator/YBCO Trilayer and its Application to a Multilayer Josephson Junction", International Superconductivity Electronics Conference, 1994
14. T. Satoh, M. Hidaka, and S. Tahara, "Study of in-situ Prepared High-Temperature Superconducting Edge-type Josephson Junctions", Applied Superconductivity Conference, 1996
15. T. Satoh, M. Hidaka, and S. Tahara, "Edge-type Josephson Junctions for HTS Sampler", International Workshop on Superconductivity (ISTEC Workshop) (Invited), 1997

V.国内学会発表（主著者）

1. 日高睦夫、曾根純一、石田一郎、和田容房、「ダウンエッジトリガを用いたセンス回路」、秋季応用物理学会、1983
2. 日高睦夫、柘植久尚、和田容房、「Nb/AlOx/Nb 接合臨界電流均一性におよぼす上部電極成膜温度の影響」、春季応用物理学会、1986
3. 日高睦夫、柘植久尚、和田容房、「Nb/AlOx/Nb 接合の熱処理特性」、電子通信学会 超伝導エレクトロニクス研究会、1986
4. 日高睦夫、柘植久尚、和田容房、「Nb/AlOx/Nb 接合特性に及ぼす下部電極表面形状の影響」、春季応用物理学会、1987
5. 日高睦夫、柘植久尚、和田容房、「発光分析を用いた Nb 膜エッチング終点検出方法の検討」、春季応用物理学会、1988
6. 日高睦夫、柘植久尚、和田容房、「Nb エッチング形状の基板温度依存性」、秋季応用物理学会、1988
7. 日高睦夫、柘植久尚、和田容房、「集積化 Nb/AlOx/Nb 接合の加工技術」、電子情報通信学会 超伝導エレクトロニクス研究会、1988
8. 日高睦夫、柘植久尚、和田容房、「Al マスクを用いたサブミクロン Nb パターンの加工」、春季応用物理学会、1989
9. 日高睦夫、「超伝導ニューロチップの検討」、春季電子情報通信学会、1992
10. 日高睦夫、柘植久尚、曾根純一、「超伝導ギャップトンネルトランジスタの動作解析」、春季応用物理学会、1992
11. 日高睦夫、石坂智、曾根純一、「Bogoliubov 方程式を用いた NISIN トンネル現象の解析」、春季応用物理学会、1993
12. 日高睦夫、佐藤哲朗、蔡兆申、柘植久尚、「高温超伝導サンプラー」、春季応用物理学会、1994
13. 日高睦夫、松倉徳丞、佐藤哲朗、三浦貞彦、柘植久尚、「高温超伝導多層配線プロセス」、秋季応用物理学会、1994
14. 日高睦夫、橋本義仁、蔡兆申、田原修一、「オーバーダンプ Nb/AlOx/Nb 接合を用いたノンラッチングサンプラー」、秋季電子情報通信学会、1995
15. 日高睦夫、三浦貞彦、佐藤哲朗、服部渉、田原修一、「YBCO 配線の下地

パターン加工のためのイオンビームエッチング方法の検討」、秋季応用物理学会、1995

16. 日高睦夫、三浦貞彦、佐藤哲朗、服部渉、蔡兆申、田原修一、「Circuit Design and Fabrication Process for a HTS Sampler Circuit」、新機能素子技術シンポジウム、1995
17. 日高睦夫、笹沼拓也、田原修一、「二次イオン質量分析法を用いた YBCO/STO/YBCO 積層膜のエッチング終点検出」、春季応用物等学会、1996
18. 日高睦夫、佐藤哲朗、寺井弘高、服部渉、田原修一、「A Multilayer Edge Junction Process for a HTS Sampler Circuit」、新機能素子技術シンポジウム、1996
19. 日高睦夫、寺井弘高、佐藤哲朗、田原修一、「高温超伝導サンプラーによる信号電流波形の観察」、春季応用物理学会、1997
20. 日高睦夫、寺井弘高、佐藤哲朗、田原修一、「高温超伝導サンプラー」、春季電子情報通信学会シンポジウム（招待講演）、1997
21. 日高睦夫、寺井弘高、佐藤哲朗、田原修一、「高温超伝導サンプラー回路の動作」、日本学術振興会第146委員会（招待講演）、1997
22. 日高睦夫、佐藤哲朗、寺井弘高、田原修一、「High-Tc Superconductor Sampler Circuit Based on Ramp-edge Junctions with a Top-layer Groundplane」、新機能素子シンポジウム、1997
23. 日高睦夫、寺井弘高、佐藤哲朗、田原修一、「高温超伝導サンプラー回路の作製とその動作」、応用物理学会 関西支部セミナー（招待講演）、1997
24. 日高睦夫、佐藤哲朗、小池雅志、田原修一、「高温超伝導サンプラーによる信号電流波形の高時間分解能測定」、春季応用物理学会、1998

VI.国内学会発表（共著者）

1. 和田容房、日高睦夫、永沢秀一、「1Kb ジョセフソンキャッシュメモリの設計」、電子通信学会 超伝導エレクトロニクス研究会、1984

2. 石田一郎、田原修一、日高睦夫、永沢秀一、味澤由美、和田容房、「平坦化プロセスによる磁束量子転移型記憶回路の作製」春季応用物理学学会、1987
3. 永沢秀一、和田容房、柘植久尚、日高睦夫、石田一郎、田原修一、「新平坦化プロセスを用いたジョセフソン 1KbitRAM」秋季電子情報通信学会、1987
4. 永沢秀一、和田容房、柘植久尚、日高睦夫、石田一郎、田原修一、「サブナノ秒ジョセフソン 1k ビット RAM」、春季電子情報通信学会、1988
5. 永沢秀一、和田容房、日高睦夫、柘植久尚、石田一郎、田原修一、「570ps、1kbit ジョセフソン SRAM」、電子情報通信学会 集積回路研究会、1988
6. 永沢秀一、田原修一、石田一郎、日高睦夫、柘植久尚、和田容房、「高速ジョセフソンメモリ技術」、春季電子情報通信学会、1990
7. 井上隆、永沢秀一、日高睦夫、「ジョセフソン IC エッチバック平坦化プロセスの終点検出方法」、春季応用物理学学会、1990
8. 田原修一、石田一郎、永沢秀一、日高睦夫、柘植久尚、和田容房、「4Kbit ジョセフソン RAM」、電子情報通信学会 集積回路/VLSI 設計技術合同研究会、1990
9. 佐藤哲朗、日高睦夫、蔡兆申、柘植久尚、「高温超伝導エッジ型ジョセフソン接合の作製と評価」、1994
10. 三浦貞彦、松倉徳丞、日高睦夫、柘植久尚、蔡兆申、「YBCO/絶縁膜/YBCO 三層構造の特性評価」、秋季応用物理学学会、1994
11. 佐藤哲朗、蔡兆申、日高睦夫、柘植久尚、「YBCO/PBCO/YBCO エッジ型ジョセフソン接合における電子伝導」、日本学術振興会第 146 委員会（招待講演）、1994
12. 佐藤哲朗、蔡兆申、日高睦夫、三浦貞彦、柘植久尚、「Electron Transport in YBaCuO/PrBaCuO/YBaCuO Edge-type Josephson Junctions」、新機能素子技術シンポジウム、1994
13. 三浦貞彦、日高睦夫、佐藤哲朗、服部渉、田原修一、「高温超伝導積層ジョセフソン接合素子の作製とその評価」、秋季応用物理学学会、1995
14. 服部渉、佐藤哲朗、三浦貞彦、日高睦夫、田原修一、「YBCO 膜中の BaCuOx 析出物の低減化」、春季応用物理学学会、1996

15. 佐藤哲朗、日高睦夫、田原修一、「“その場”作製された高温超伝導エッジ型ジョセフソン接合」、秋季応用物理学学会、1996
16. 寺井弘高、日高睦夫、佐藤哲朗、田原修一、「上層グラウンド面を設けた高温超伝導 SQUID の特性評価」、秋季応用物理学学会、1996
17. 佐藤哲朗、日高睦夫、田原修一、「In-situ 高温超伝導エッジ型ジョセフソン接合」、応用物理学学会 超伝導分科会研究会、1996
18. 寺井弘高、日高睦夫、佐藤哲朗、田原修一、「上層グラウンド面を設けた高温超伝導配線のインダクタンス評価」、春季応用物理学学会、1997
19. 佐藤哲朗、日高睦夫、田原修一、「高温超伝導エッジ接合作製プロセスにおけるエッチング方法の改善」、秋季応用物理学学会、1997
20. 佐藤哲朗、日高睦夫、田原修一、「低誘電率基板上に作製した高温超伝導エッジ型ジョセフソン接合」、春季応用物理学学会、1998
21. 佐藤哲朗、日高睦夫、田原修一、「高温超伝導集積回路のためのエッジ型ジョセフソン接合」、日本学術振興会第 146 委員会、1998

VII、解説

1. 和田容房、曾根純一、柘植久尚、蔡兆申、田原修一、日高睦夫、石田一郎、吉田卓克、「IC Technology」、Superconductivity Electronics（日本学術振興会刊）、1987
2. Y. Wada, S. Nagasawa, I. Ishida, M. Hidaka, H. Tsuge, and S. Tahara, "A High-speed low-power Josephson Junction RAM", VLSI System Design, 1998
3. 和田容房、石田一郎、田原修一、柘植久尚、永沢秀一、松倉徳丞、日高睦夫、「ジョセフソン接合素子の研究」、科学技術用高速計算システム研究開発組合 研究成果発表会、1990
4. 日高睦夫、「SFQ を用いた高温超伝導高速信号処理回路」、新機能素子研究開発協会 超電導素子展望部会報告書、1993
5. 日高睦夫、「サンプラー等、回路技術」、新機能素子研究開発協会 超微細

- 化素子研究委員会 超電導素子ハイブリッド化技術研究部会報告書、1995
- 6.M. Hidaka, and J. Sone, "HTS Circuit Applications Utilizing Edge-type Josephson Junctions", Japan 21st (日刊工業新聞社刊)、1995
- 7.日高睦夫、「高温超伝導体を用いた電気信号波形測定回路の開発」、NSMP News (未踏科学技術協会刊)、1997

VIII. 登録特許

- 1.日高睦夫、「ジョセフソン接合を用いたセルフリセット超伝導ループ回路」、特願昭 59-164871
- 2.日高睦夫、「ジョセフソン接合を用いた双極性信号ダウエッジ検出回路」、特願昭 59-164869
- 3.日高睦夫、「超伝導循環電流を用いたセルフリセットループ回路」、特願昭 59-161529
- 4.日高睦夫、「ジョセフソンリセット回路」、特願昭 59-265454
- 5.日高睦夫、「電源同期式ジョセフソンドライバループリセット回路」、特願昭 60-001448
- 6.日高睦夫、「ジョセフソン接合を用いたダウエッジ検出回路」、特願昭 60-103663
- 7.日高睦夫、「ジョセフソン接合素子の製造方法」、特願昭 60-195945
- 8.日高睦夫、「超伝導集積回路の製造方法」、特願昭 60-195947
- 9.日高睦夫、「ジョセフソン集積回路の製造方法」、特願昭 60-195946
- 10.日高睦夫、永沢秀一、「ジョセフソン接合の形成方法」、特願昭 62-037799
- 11.日高睦夫、「ジョセフソン接合の製造方法」、特願昭 62-037800
- 12.日高睦夫、「ジョセフソン接合素子の製造方法」、特願昭 037801
- 13.日高睦夫、「ニオブ膜エッチング終点検出方法」、特願昭 63-010759
- 14.日高睦夫、「ジョセフソン接合膜の形成方法」、特願昭 63-125915
- 15.日高睦夫、「ジョセフソン接合膜の成膜方法」、特願昭 63-125914
- 16.日高睦夫、「ジョセフソン接合の形成方法」、特願昭 63-125916

- 17.日高睦夫、「ジョセフソン接合膜の製造方法」、特願昭 63-1215913
- 18.日高睦夫、「ニオブ膜のエッチング方法」、特願昭 63-145764
- 19.日高睦夫、「ニオブ膜または窒化ニオブ膜の加工方法」、特願平 01-008567
- 20.日高睦夫、「超伝導シナプス回路」、特願平 03-024225
- 21.日高睦夫、「超伝導ニューロン回路」、特願平 03-024224
- 22.日高睦夫、曾根純一、中村和夫、「カーボンナノチューブを用いた陰極」、特願平 05-145556
- 23.日高睦夫、曾根純一、中村和夫、「カーボンナノチューブトランジスタ」、特願平 05-266644
- 24.日高睦夫、「超伝導サンプリング回路」、特願平 05-278791
- 25.日高睦夫、「超伝導間のコンタクト構造及びその製造方法」、特願平 07-142840
- 26.日高睦夫、「超伝導間のコンタクト構造及びその製造方法」、特願平 07-142841

IX. 受賞歴

- 1.The Best Presentation Award at the 5th International Workshop on High-Tc Superconductor Electron Devices (HTSED '97) in Matsuyama, 1997 (59件中)
M. Hidaka
"Fabrication and Operation of a High-Tc Superconductor Sampler Circuit"
- 2.Best Poster Award at the 6th International Superconductive Electronics Conference (ISEC '97) in Berlin, 1997 (163件中)
M. Hidaka, H. Terai, T. Satoh, and S. Tahara
"Multilayer High-Tc Superconductor Sampler Circuit"

