

パラメトロン用記憶装置の開発

小山 俊士

1. 序

日本のコンピュータの歴史において、初期に演算装置と制御装置の素子として真空管、トランジスタ、パラメトロンの3種が競合し、開発されたことはよく知られている。本稿ではその中でも日本で発明された独自の素子であるパラメトロンを用いたコンピュータの開発について、記憶装置の面から考察する。

コンピュータの歴史ではしばしば、演算・制御装置に使われる素子にもとづき、真空管、トランジスタ、集積回路の開発を指標とする時代区分が用いられる。だが、コンピュータは多くの構成要素を持ち、そのそれぞれが異なる歴史をたどっている。プログラム内蔵型のコンピュータを実現するためには記憶装置が重要だが、求められる性能を実現するのは困難で、およそ十年にわたって多くの技術が試され競合していたのである。

パラメトロンを用いてコンピュータを作る際には、単に真空管を置き換えただけでなく、パラメトロンの特性に適した記憶装置を選択して開発することが必要とされた。また同時に、そうやって加えられた創意工夫によって当時としては真空管やトランジスタを用いたものに劣らない性能にすることもできた。

記憶装置の選択と開発には、開発を行う目的や資金、求められる性能、開発者自身の持っていた経験や技術なども大きな影響を与えた。アメリカでのコンピュータ開発・導入は、ほとんどが軍事関連のプロジェクトとして行われ、豊富な資金のもとで高度な性能を実現すべく進められた。それに対して日本での開発は、限られた資金と乏しいエレクトロニクスの経験にもとづいて進められ、選択の基準が異なることも少なくはなかった。パラメトロン式コンピュータ開発の特徴を分析することを通じて、初期にコンピュータ技術の発展をもたらしたアメリカおよびイギリスとは大きく異なる条件下で行われた、その他の地域

での開発について、理解を深めることができる。

そして、演算・制御装置の素子という面から見たパラメトロンは、速度の向上が困難であるという欠点により 1960 年代に消えていったとされる。だが、本稿で見るように、他の構成要素をパラメトロンの特性に合わせて調整することも、その後、コンピュータ関連技術が次々と生み出され普及していく過程では、非常に大きな負担となったのである。独自に生み出された技術を採用し、普及させることの難しさも、この事例が示している。

2. 計算機と記憶装置

2.1 コンピュータの汎用性

コンピュータを単なる計算機と分ける基本的な特徴は、「汎用目的 (general-purpose)」の装置であることである。コンピュータはプログラムと呼ばれる一連の命令を自動的に実行するシステムであり、プログラムを交換することで、一台で様々な課題を処理できる¹。

第二次世界大戦中にペンシルバニア大学電気工学部ムーアスクールで技術者 J. プレスパー・エッカート (J. Presper Eckert, Jr., 1919–1995) が中心となって開発した ENIAC (Electronic Numerical Integrator and Computer) は、真空管を用いた 20 台のアキュムレータを持ち、それらが数を保存し、外部から与えられた数を加える計算を高速で実行できた。アキュムレータを結ぶ配線とスイッチの設定によって、一応の汎用性を実現した。だが、配線や設定は大変な作業で、処理可能な課題も限られていた。さらに、真空管は信頼性の低い部品だったので、それを多数使用したことで装置の維持管理が難しくなった。こういった問題を解決する方法として、「プログラム内蔵型コンピュータ」のアイデアが生まれた。

2.2 プログラム内蔵

ムーアスクールのスタッフは、ENIAC 製造と並行して次世代機 EDVAC の構

想も検討した。「プログラム内蔵型コンピュータ」²の概念もその中で生まれ、数学者ジョン・フォン・ノイマン (John von Neumann, 1903–1957) が議論を整理して『第一草稿』³を執筆した。コンピュータは演算装置、制御装置、記憶装置、入出力装置から構成され、複雑な処理を行うためには「指令」、すなわちプログラムを記憶装置に入れて、制御装置の指示で演算装置が自動的に実行し、中間の結果も記憶装置に入ればよいという方式が論じられた。最も重要なのが記憶装置であり、真空管の高速性を生かせるような速度で数値や指令を読み出し、書き込めねばならなかった。記憶装置の一部は「レジスタ」⁴と呼ばれ、真空管によるフリップフロップ回路（トリガー回路）を利用したもので、演算装置に組み込まれた。これは高速である一方で管理の難しい真空管を多数必要としたので、他の記憶装置で補ってレジスタは最小にとどめ、コンピュータ全体での真空管数を減らすことが、『第一草稿』の基本原理だった⁵。

数値データやプログラムを入れる記憶装置がメモリ（メイン・メモリ）であり、この論文の主題である。『第一草稿』ではメモリの容量として、8192 語（1 語は 32bits）= 262,144bits を想定していた。フォン・ノイマンは意図した数値解析等の問題に必要な容量を概算したと思われるが、1950 年代に作られたコンピュータの大半は、これより少ない容量のメモリしか設置できなかった。

2.3 初期コンピュータのメモリ

プログラム内蔵型コンピュータの実現にあたって、最初に選ばれたメモリは遅延線だった。遅延線はレーダーやテレビ放送で使われていた技術で、エッカーも利用経験を持っていた⁶。

遅延線は、データを伝達する電氣的パルスを超音波に変換し、媒質中の超音波伝播が電流の伝達より時間的に遅れることを利用してデータを保存する装置である。その代表的な方式では、媒質の水銀を詰めた管の両端に水晶を用いた変換器を取り付けた。既に実用化されていた技術だったので、初期に作られたプログラム内蔵型コンピュータでは遅延線をメモリとするものが多かった。そ

の一方で、大量の水銀を利用したので扱いに危険が伴う上に、コストが高かった。ほしいデータが変換器に到達するまでの待ち時間があるため、コンピュータの動作速度が遅くなるという欠点もあった。

フォン・ノイマンがプリンストン高等研究所で開発したプログラム内蔵型コンピュータ（IAS マシン）では、メモリとして静電記憶管を使用した。その設計にもとづき各地でコンピュータが作られたので、1950 年代初めには静電記憶管がメモリの主流となった。

静電記憶管は、書き込みのためには蛍光面上の点を電子ビームによって帯電させることで、データを保存する。読み取りには、電子ビームを当てて、蛍光面の外側に張った金網電極で電荷変動を検知する。電子ビームを制御して、任意の点に「ランダム・アクセス」することで、高速でのデータの読み書きが可能という利点があった。その一方で、電子ビームの制御の難しさや帯電の不安定さなどの問題から、信頼性の向上が困難な装置だった。IAS マシンでは、メモリの製作が難航して容量が少なくなり、低速の磁気ドラムで補った。

磁心記憶装置（コアメモリとも呼ばれた）は、1953 年にマサチューセッツ工科大学 (MIT) のコンピュータ Whirlwind に搭載され、1954 年に IBM-704 等のメモリとなった⁷。この装置の原理は、4.2 節で真空管用とパラメトロン用を対比しながら説明する。

磁心記憶装置は、データにランダム・アクセスすることができ、信頼性が高く大容量のメモリを作ることが可能で、1950 年代後半から 1960 年代にメモリの主流となった。だが、磁心 1 個が 1bit に対応し、それぞれに導線を通すなど製造には手間とコストがかかった。1970 年代以降に半導体集積回路の製造技術が発達し、大容量で低コストのメモリが作れるようになるまで、メモリはコンピュータの大きな制約だった。

表1 アメリカでの初期コンピュータのメモリの例

コンピュータ名	メモリ	容量	アクセス時間
UNIVAC-I	水銀超音波遅延線	12,000bits	400 μ s
IAS マシン	静電記憶管	40,960bits	25 μ s
	+磁気ドラム	+40,960bits	14ms
IBM-704	磁心記憶装置	458,752bits	12 μ s

この表は、Martin H. Weik, *A Survey of Domestic Electronic Digital Computing Systems*, (Aberdeen Proving Ground, Maryland, 1955) のデータを参考にして作成した。

3. 日本でのプログラム内蔵コンピュータの開発

3.1 真空管，トランジスタ，パラメトロンの競合

アメリカ，イギリスでは第二次世界大戦中から戦後にコンピュータ技術が急激に発展し，その情報は日本にも少しずつ伝わった。だが，敗戦直後の日本では真空管を大量に使ってコンピュータを作るのは困難で，1950年代にも統計機，アナログ・コンピュータ，電気機械式コンピュータ等が作られていた⁸。新たなコンピュータの開発を始めたのは少数の研究者や組織であり，本格的な真空管式コンピュータの製作に取り組んだのは，3つのプロジェクトだけだった⁹。

岡崎文次(1914–1998)は富士写真フイルムでレンズの設計を行っていた技術者だが，光線追跡の計算¹⁰を目的として真空管式コンピュータの開発を始めた。情報は乏しく，会社もエレクトロニクスの技術を持っていなかったのだが，独自の工夫を重ねて1956年3月にFUJICを完成させた¹¹。

城憲三(1904–1982)は大阪大学工学部精密工学科の数学者であり，戦前から数学機器を研究していた。戦後はいち早くアメリカでのコンピュータ開発に注目し，その情報を国内へ普及させるとともに，1953年から真空管式コンピュー

タの試作研究を始めた。限られた研究予算で少しずつ製作を続けていたが、1959年に大学にトランジスタ式コンピュータが導入されることになり製作は中止された¹²。

日本における真空管式コンピュータとして、最大のプロジェクトとなったのが東京大学でのTAC開発だった。1952年に文部省科学試験研究費（機関研究）で「電子計算機の研究」を始めた。工学部電気工学科の山下英男（1899–1993）が委員長となり、工学部、理学部から委員を集め、東芝の三田繁（1904–1984）¹³を研究協力者に加えてスタートした。だが、TAC本体の調整はうまくいかず、東芝が撤退したので東大のみで継続して、1959年1月によく稼働させた¹⁴。アメリカでは多数の真空管式コンピュータが稼働し使用されていたが、日本で稼働したのはFUJICとTACのみだった。

トランジスタは1947年にベル研究所で発明され、真空管に代わる素子として期待されたが、製造や品質保持が難しく、実用化に時間がかかっていた。だが通産省工業技術院電気試験所では和田弘（1914–2007）が半導体の重要性を主張して電子部を創設し、1954年11月からトランジスタを利用した計算機の研究を始めた¹⁵。1956年に点接触型トランジスタを使ったコンピュータETL Mark IIIを稼働させ、1957年には接合型トランジスタを用いてETL Mark IVを完成させた。

日本ではもう一つの真空管に代わる素子として、パラメトロンが実用化された。パラメトロンは1954年に後藤英一（1931–2005）が発明した素子で、東大理学部物理学科の高橋秀俊（1915–1985）研究室と日本電信電話公社電気通信研究所（通研）、国際電信電話株式会社（KDD）との共同で開発が進められた¹⁶。1957年に通研でパラメトロン式コンピュータMUSASINO-1が、1958年には東大でPC-1が稼働した。

このようにして、1950年代の日本では、プログラム内蔵型コンピュータを実現するのに、真空管、トランジスタ、パラメトロンの3種類の素子が競合していた。

3.2 日本のコンピュータで初期に使われた記憶装置

このように3種の素子を使って開発が行われたのだが、それぞれの開発者によるメモリの選択の過程を簡単に見ていこう。

FUJICの研究は1949年に開始され、1952年11月に設計を固めて組み立てが始まった。メモリの候補としては、水銀超音波遅延線と静電記憶管があったが、後者については、市販のブラウン管では品質のばらつきが大きくて信頼性に不安がある一方で、富士写真フイルムにブラウン管を製作する技術はなかったため採用されなかった。城憲三が大阪大学で開発していたコンピュータも最初は水銀超音波遅延線を用いたのだが、水銀自体が高価でメンテナンスも大変だった。後に述べる電気試験所のガラス媒体の超音波遅延線が利用できるようになったことから、メモリの素材を変更した。

東大のTACは1952年から開発を始めたが、メモリにはアクセス時間が短く、比較的安価な静電記憶管を採用した。その当時、プリンストン高等研究所の静電記憶管が主流で、東芝がブラウン管を製造していたことから選択した。だが、静電記憶管の不安定さはなかなか解決せず、TACの完成が遅れた大きな要因になった。1956年の山下と元岡達の論文で、静電記憶管は「信頼度が必ずしも高くない。このため最近では後述の磁心記憶装置に置換えられる傾向にある」¹⁷と報告されており、完成前だが既に時代遅れになったと認識していたようだ。

電気試験所で開発されたETL Mark IIIは、トランジスタの応用に主眼があったので、メモリは技術の確立していた遅延線を選んだ。だが、水銀の扱いは難しかったので、金石舎研究所（現、京セラクリスタルデバイス）に光学ガラスを媒体とする遅延線の開発を依頼した。ETL Mark IVは接合型トランジスタを使用したのだが、当時の接合型は低速で、クロック周波数は180kHz（ETL Mark IIIでは1MHz）に落ちた。そこで、メモリも低速の磁気ドラムを採用した。その後、改造（改造後は、ETL Mark IV Aと呼ばれる）の際に、電気試験所内の他の部で製作された磁心記憶装置が導入された。

パラメترون式コンピュータ用のメモリについては4節で詳しく論じるが、最初に稼働した MUSASINO-1 では、後藤のアイデアに基づく磁心記憶装置が採用された。メモリの開発に時間がかかり、最初は記憶容量が 32 語（1 語は 40bits）しかなく、その後、追加されて 256 語になった。

表2 日本の主なコンピュータのメモリ

コンピュータ名	メモリ	容量	アクセス時間
FUJIC	水銀超音波遅延線	8,415bits	500 μ s
TAC	静電記憶管	17,920bits	3 μ s
MUSASINO-1	磁心	1280bits → 10,240bits	500 μ s
ETL Mark III	光学ガラス超音波遅延線	2048bits	256 μ s
ETL Mark IV	磁気ドラム	24,000bits	1.65ms
ETL Mark IV A	磁心 + 磁気ドラム	32,000bits + 32000bits	80 μ s 2ms

この表は、岡崎文次「電子計算機について」『光学ニュース』第 46 号(1959 年), 2-8 ページ, 高橋秀俊「計算機の現状」『日本物理学会誌』第 15 巻, 第 2 号(1960 年), 70-77 ページ, 高崎勲「わが国における国産電子計算機使用例」『電気通信学会雑誌』第 42 巻, 第 11 号 (1959 年), 989-992 ページのデータを参考にして作成した。

4. パラメترون式コンピュータ用のメモリの開発

4.1 メモリの探索

後藤英一の考案したパラメترون¹⁸は、2 個の磁心の周りのコイルとコンデンサから構成される共振回路であり、磁心に直流電流 + 周波数 $2f$ の励振電流を加えてインダクタンスを変化させることで、周波数 f の発振電流を生じさせ、発振電流の位相差で情報を表現するものだった。コイルと磁心、コンデンサは安価で耐久性の高い部品であり、低コストで信頼性の高いコンピュータを作ることが可能となったのである。他方で、回路の共振を用いるパラメترونは、

動作速度が遅いという欠点を持っていた。さらに、交流の発振電流にコンピュータの構成要素を対応させるという課題が生じ、その中でも、交流用の磁心記憶装置である「二周波メモリ」の開発に多大の努力が求められることになった。

後藤の指導教官であり共同開発者となった高橋秀俊は、「とにかく計算機の成否をきめるのは当時から今日まで、いつも記憶装置にあった」とする。研究室で水銀遅延線を作るのは技術的に困難で、低速のパラメトロンでは記憶容量が小さくなって不利だった。また、不安定な静電記憶装置はパラメトロンの信頼性につり合わないと考えた。磁気ドラムや真鍮のワイヤを遅延線とする実験もしたが、最終的に磁心記憶装置を採用したという¹⁹。

パラメトロンの発明を最初に公にしたのは 1954 年 5 月 28 日に出願された特許だが、共振回路と論理演算の構成法を請求しただけで、まだ記憶装置についての言及はなかった²⁰。同年 7 月の電気通信学会の研究専門委員会²¹でパラメトロンの発表がなされたが、原理や特性、論理回路や加算回路の構成法、素子の試作実験等について包括的に説明し²²、最後の「1.6 パラメトロンの入出力結合法」で、交流を用いるパラメトロン回路と真空管等の直流回路の間での変換について論じた。そこで、磁心記憶装置の実用化に関する論文を参考文献²³としており、記憶装置の検討も始めていたことがわかる。磁心記憶装置はパラメトロンと同様に磁心を使うものであったので、実験もしていた。

この発表の後、高橋研、通研、KDD の三者による共同研究が始まったのだが、後藤はパラメトロンの実用化に必要な諸技術に関して、多くのアイデアを出した。1954 年 12 月の共同研究会での発表「パラメトロン研究」²⁴では、パラメトロンの特性についての報告がなされた。その中で、パラメトロンの特性を支配するのは、強磁性体の電気感应特性の非線型性（磁化が励振電流に比例しないこと）であると一般化された。磁性体の場合、磁場による磁化の変化は残留磁化によって矩形ヒステリシス曲線を描くのだが、記憶装置はこの特性を利用する一方で、パラメトロンにとっては損失を生む残留磁化は少ない方がよいというように特性を分析した。そこで、パラメトロンに対しては磁化が可逆的に変化する Cu-Zn 系フェライトが適しているとする一方で、ヒステリシス

の大きな材料で磁心記憶装置を作することを提案した．このように，磁性体でも求められる特性が異なるため，実用化の過程で記憶装置に適した素材の探求が必要になった．さらに，交流のパラメトロン回路との結合の問題が残るとして，書き込みと読み出しの方法も検討している．

そして後藤は，パラメトロン用の磁心記憶装置の原理について，1955年4月28日に特許「電気信号の記録方式」と「電気信号の再生方式」²⁵を出願し，1956年2月23日の電気通信学会電子計算機研究専門委員会で報告した²⁶．

4.2 磁心記憶装置の原理

ここで磁心記憶装置の動作原理を，直流を使う場合と交流を使う場合のそれぞれについて簡単に説明する．設計は似ているので，後藤の特許「電気信号の記録方式」から図1，図2，図3を説明に用いる．

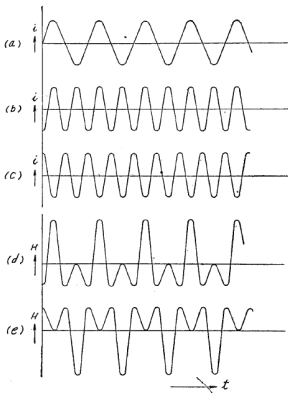


図1 二種類の位相の交流電流とその重ね合わせ

「電気信号の記録方式」（特願昭30-12001，特許出願公告昭33-5858，出願：1955年4月28日，公告：1958年7月31日，発明者：後藤英一，出願人：財団法人パラメトロン研究所）の第2図．

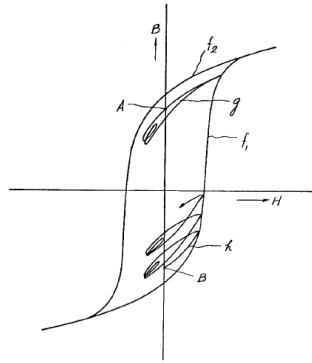


図2 磁心の磁界強度 H と磁束密度 B の関係

前掲，「電気信号の記録方式」の第3図．

磁心記憶装置(コアメモリ)では、「磁心」または「コア」と呼ばれる環状にした磁性体を行列(マトリックス)状に配置する。磁性体の環に導線を通し、電流で磁化させるのだが、電流の方向によって磁化の方向も2つの状態をとるので、それを情報の記録に用いるのである。電流による磁化変化の様子は、図2のように表される。横軸の H は導線への電流によって加えられる磁場、縦軸の B は磁心に生じる磁化の状態を示す。 B が正のときに二進数1、負のときに0を対応させる。

0 の状態のときに正方向への磁場を一定以上の強さで加えると、 f_1 を通って変化して 1 の状態になり、保存されたデータが書き換わるのである。

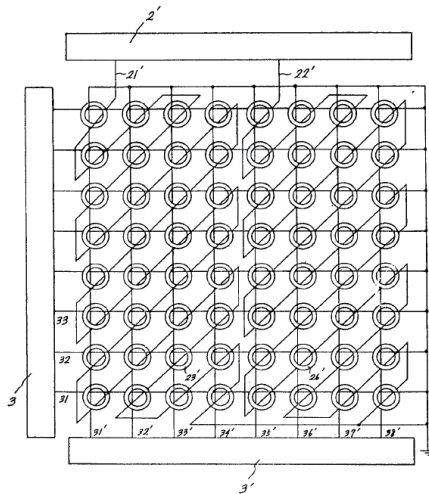


図3 磁心と導線の配置例

前掲,「電気信号の記録方式」の第5図.

まず、直流の場合の基本的な構成を説明する。情報を書き込むために 2 種類の導線を用いるが、それは図 3 の各行、各列の磁心を通るもので、行選択巻線と列選択巻線と呼ばれる。行列 1 本ずつの導線に直流パルス電流を加えると、交点の磁心には 2 倍の電流が加わり、強い電流が生む磁場によって書き込みを

行う。2本の導線で交点を選ぶ方法を、電流一致方式と呼ぶ。

読み取りには第3の導線（図3の21'と22'）が使われるのだが、それはすべての磁心を通り、読み取り巻線と呼ばれる。磁心の選択は電流一致方式を用い、強い電流で磁化状態が変化すると読み取り巻線に電流が生じ、情報を得られるのである。このとき情報が破壊されるので、必要な情報は再び書き込む必要がある。

磁心記憶装置の開発では、まず、ハーバード大学のアン・ワング (An Wang) が磁心の磁化を保存に使うアイデアを提示した。それを使った記憶装置の開発が数箇所で行われて進められ、MITのジェイ・フォレスター (Jay W. Forester) とIBMのムンロ・ハynes (Munro King(Mike) Haynes) やエーリッヒ・ブロッホ (Erich Bloch) らが2本の導線での書き込みや、行列状に配置し、効率よくアドレス選択する回路等を考案したのである²⁷。

日本ではアメリカの文献を通じて直流用の技術情報を入手して開発が進められたのだが、パラメトロンでは交流を用いるための工夫が必要となった。以下、後藤の特許にもとづき、基本的な構成を説明する。磁心を行列状に配置し、行選択巻線と列選択巻線を用いる構成は共通である。書き込みのためには交流によって特定の方向への磁化を生じさせねばならないのだが、そのために行選択巻線にパラメトロンの発振周波数 f の交流電流を、列選択巻線にその半分の周波数 $f/2$ の交流電流を流す。そのとき交点にある磁心に加わる磁場は2つを重ねたもので、 f の位相に応じて、図1(d)または(e)のような非対称の波形になる。この波は振幅の大きなものと小さなものの組み合わせである。そのうち、振幅の小さいものでは磁化の状態は変化しないが、振幅の大きいものでは変化するように調整すれば、磁心を一方向に磁化させられるのである。

読み取りでは、磁心を通る行選択巻線に $f/2$ の交流電流を加える。この電流で磁化の状態が書き換わることはないが、磁心の状態は図2の g または h のようなループを描いて変化し、磁化の変化に対応した電流が列選択巻線に流れるがこの2つは逆位相なので、そのときに接続したパラメトロン素子を発振させると対応した位相の発振電流が得られ、データを読み取れるのである。この方

式には磁心の情報が破壊されず、導線が少なく済むという利点もあった。

高橋研で作った PC-1 では、256 語（1 語は 36 桁）のデータを 256 行×36 列の行列に配置した。そして 1 語を同時に書き込むため、36 本の列選択巻線に演算装置から (f の位相で表現される) 各桁の数値データを送り、書き込みたい行（アドレスで指定）の選択巻線にのみ $f/2$ の交流電流を流した。読み取りの際には、読み取りたい語のある行選択巻線に $f/2$ の交流電流を流し、36 本の列選択巻線に付けたパラメトロンを発振させて読み取った。

この方式の磁心記憶装置は「二周波メモリ」と命名され、パラメトロン式コンピュータで磁心記憶装置を使う際の基本的な方式となった。

4.3 開発の困難と様々な工夫

二周波メモリのアイデアが得られてから、実際のメモリを作る過程では、様々な努力がなされた。特に、磁心の素材は交流に適したものを独自に探す必要があった。通研の MUSASINO-1 では、「建設当時には記憶用磁心として開発されたものはなく、間に合わせ的にパラメトロン材を使用した」²⁸ のであって、製作を始めた段階でもメモリの素材選択ができていなかったのである。TDK が様々な材料で磁心を作り、高橋研で試していった過程で R-3 材を見出し、この時点では理論的な根拠は分かっていたが、適した特性を発揮していると判断して PC-1 に採用された²⁹。高橋は、「メモリーというものは、電子計算機においてはじめて必要になったエレクトロニックスの新しいジャンルであり、しかも高い信頼度、量産性、経済性を兼ね備えたメモリーをつくるために必要な材料の性質はきわめて特殊なものであり、そのような材料をさがすことに、莫大な人力と資力が投入されたのである」³⁰ と回想している。

磁心記憶装置を使う方針は早期に決まったが開発には時間がかかり、1956 年 10 月に完成した試作機 PD-1516³¹、1957 年の試作機 PC-1/4 はメモリを付けず、演算・制御装置の動作確認にとどめられた。通研は MUSASINO-1 をできるだけ早く動かす方針をとり、1957 年 3 月の稼働時にはメモリの容量を 32

語にとどめた。その後も改造を続け、1958年3月に256語へ拡張して、ようやくプログラムライブラリを使い、数値計算サービスができるようになった。

高橋研では1957年9月から本格的なパラメトロン式コンピュータの製作を始め、PC-1と命名されたそのシステムは1958年3月28日に完成した。PC-1の磁心記憶装置は、容量256語（1語は36桁なので、9,216bits）だった。アクセス時間は公表されていないが、パラメトロンによる巻線選択の動作による制約が大きく³²、パラメトロンの発振を断続させることでデータを処理する周期は10kHz程度、すなわち1回の断続が100 μ s程度なので、アクセス時間はその数倍程度と思われる。当時のコンピュータの速度は、クロック周波数では、TACが333.3kHz、ETL Mark IVが180kHz、PC-1が10から16kHzとPC-1は低速なのだが、平均乗算速度はTACが5.04ms、ETL Mark IVが4.8ms、PC-1が3msとむしろPC-1が勝ることもあった。これは素子数を増やし並列計算をしたことに加えて、記憶装置が高速であるおかげだった³³。

5. 結論

本稿で見たように、日本ではパラメトロン式コンピュータにおいて最初に磁心記憶装置が実用化され、その後、トランジスタ式コンピュータ用のものが開発された。記憶装置だけでなく、設計に様々な工夫を加えたPC-1は、当時日本に存在したコンピュータの中でも、非常に性能が高いものとなった。

PC-1やMUSASINO-1で磁心記憶装置が採用された要因としては、パラメトロンの開発が始まった1954年ごろにアメリカで使われ始め、後藤ら開発者がその可能性を正しく評価できたことがある。また、パラメトロンと同様にTDKの協力で様々な素材の磁心を試すことができたという有利な面もあった。他方で、技術やコストの制約から、遅延線や静電記憶管のような既存の装置を開発するのは困難だという消極的な理由から、磁心記憶装置が選ばれたという面もあった。全体として見ると的確な技術的判断によって、MUSASINO-1やPC-1は比較的早期に稼働させることができたのだった。

だが PC-1 の製作にあたっては、磁心記憶装置の開発が最も困難な過程であったとされることは、独自の技術を用いることの難しさも示している。磁心記憶装置は実用化されてからの日が浅く、方式の変更を行っても完成に大幅な遅れは生じなかった。だが、このような調整の必要はあらゆる構成要素で生じうることで、トランジスタに合わせた技術が次々と開発、蓄積されるのに合わせて、独自のものを開発するのはどんどん難しくなっていくのである。

アメリカの産業界を中心に半導体とトランジスタの改良は進められ、高速化し、信頼性も極めて高い素子となっていく。パラメトロンは低速だからトランジスタに対抗できなかったといわれるのだが、現実には 1950 年代後半には半導体を使って高速のパラメトロンを作る可能性も検討されていたが、それは選択肢とならなかった³⁴。パラメトロンに限らず、コンピュータに関する独自技術は、アメリカで採用されている標準技術に適合したものでなければ、長く使うことができなくなったのである。

1950 年代末から、電気試験所と通研の技術を参考に、日本のメーカーもコンピュータの製造を開始し、コンピュータ産業が生まれた。コンピュータ技術の開発が企業で行われるようになった後、東大の高橋研、後藤研（後藤は 1959 年に助教授になった）では、新素子を研究テーマの一つとしていた。後藤は、新たな素子を探究する際の指針を次のように述べた。「新しい物理現象の電子計算機への応用を発見するのはそう容易なことではないと思われるかもしれないが、計算機専門外の者が広い視野に立って、次の事項に僅かの注意を払いさえすれば、むしろその発見の機会に恵まれているのではあるまいか」、例えば記憶に関しては、「履歴（ヒステリシス）と事象間の遅れとは、一種の記憶に他ならない」³⁵ という性質に注意すればよいとした。大学での基礎研究として、既存の装置の改良ではなく、新たな原理にもとづく素子の開発を考えていたのである。後藤はこういった観点から、エサキダイオード、薄膜磁性体等を利用して、演算・制御装置や記憶装置を作る可能性について研究を続けていった。後藤に限らずトランジスタより優れた性能を持つ素子の研究は、様々なところで続けられていく。しかし、基礎研究のレベルではより優れた性能を

持つ素子の可能性が見出されるのだが，トランジスタに適応した技術の膨大な蓄積に対抗して，それを実用化するのは困難になっていくのである。

本研究は，早稲田大学特定課題研究助成費（課題番号 2014S-138 および 2015B-408）による研究成果の一部である。

註

1 この定義は，Arthur W. Burks, Herman H. Goldstine and John von Neumann, *Preliminary Discussion of the Logical Design of an Electronic Computing Instrument*, The Institute for Advanced Study(1946) で与えられたものである。コンピュータの歴史全般については，M. キャンペルーケリー，W. アスプレイ著，山本菊男訳『コンピューター 200 年史』（海文堂，1999 年）（原著の最新版は，Martin Campbell-Kelly, William Aspray, Nathan Ensmenger, Jeffrey R. Yost, *Computer: A History of the Information Machine, Third Edition* (Philadelphia: Westview Press, 2014)）を参考にした。

2 このときは「プログラム内蔵」という用語はまだ使われておらず，ムーアスクールでは ENIAC のセット・アップに替わるものとして「自動プログラミング」を可能にするといった表現が使われていた (Nancy Stern, *From ENIAC to UNIVAC*, (Massachusetts: Digital Press, 1981), p.75). 『第一草稿』にも「複雑な問題を統制する指令 (instruction)」としか書かれていない。この用語が最初に使われたのは，Thomas Haigh, Mark Priestley and Crispin Rope, “Reconsidering the Stored-Program Concept”, *IEEE Annals of History of Computing*, vol.36, no.1(2014), pp.4-17 によれば，IBM が 1949 年に EDVAC 型の装置の試作を行っていた時だとされる。

3 ジョン・フォン・ノイマン『EDVAC に関する報告第一草稿』合衆国陸軍兵器部とペンシルバニア大学の間の契約 No. W-670-ORD-4926，ペンシルバニア大学電気工学部ムーアスクール，1945 年 6 月 30 日 (John von Neumann, *First Draft of a Report on the EDVAC*, Contract No. W-670-ORD-4926, Between United States Army Ordnance Department and the University of Pennsylvania, Moore School of Electrical Engineering University of

Pennsylvania, June 30, 1945.)

4 『第一草稿』では「遅延器官」と呼ばれたが、その後の「レジスタ」と呼ばれるようになった。ENIACのアクムレータは単なる記憶装置ではない機能も備えているものの、レジスタの一種だと考えることができる。

5 フリップフロップ回路はトランジスタでも作ることができるので、トランジスタの品質が改善されると信頼性への不安は小さくなった。だが、大容量のメモリを作れるほどにトランジスタのコストが低下するのは、集積回路製造技術が進歩した後のことである。

6 Issac L. Auerbach, J. Presper Eckert, Jr., Robert F. Shaw, C. Bradford Sheppard, “Mercury Delay Line Memory Using a Pulse Rate of Several Megacycles”, *Proceedings of the I.R.E.*, vol.37, issue 8(1949), pp.855–861 に遅延線を採用した経緯が回想されている。この論文はエッカート・モークリー社でプログラム内蔵型コンピュータを開発していたときに書かれたものだが、その会社は後にレミントンランド社に買収され、そこで UNIVAC が開発された。

7 磁心記憶装置の開発過程については、Emerson W. Pugh, *Memories That Shaped an Industry — Decisions Leading to IBM System/360*, (The MIT Press, Cambridge, Massachusetts, London, England, 1984) が詳しい。

8 例えば、この時期の日本で作られた電子計算機全般を紹介した山下英男編による解説書は、『電子計算機 デジタル計算機編』『電子計算機 アナログ計算機編』（オーム社、1960年）の2冊からなり、当時アナログ計算機が多数使われていた状況を示している。

9 日本での初期コンピュータ開発の歴史を描いた文献は多数ある。ここでは参考文献として、社団法人日本電子工業振興会編、白井健治、寺沢康夫、沼倉宝蔵著『日本の電子工業 システム化への歩み』（コンピュータ・エイジ社、1978年）、情報処理学会歴史特別委員会編『日本のコンピュータの歴史』（オーム社、1985年）（この改訂版として、情報処理学会歴史特別委員会編『日本のコンピュータ史』（2010年）も刊行されているが、初期コンピュータ開発については1985年版の方が詳しい）、白井健治『日本のコンピューター開発群像』（日刊工業新聞社、1986年）を挙げておく。

10 レンズ設計のために、光線がレンズ内を屈折して進む道を追跡し、収差を求めた。写真レンズの設計には、「光線を 1000 本も 2000 本も追跡しなければならない。ここに高速計算の必要性があった。」(岡崎文次「わが国初めての電子計算機 FUJIC」『情報処理』第 15 巻, 第 8 号 (1974 年), 624-632 ページ)。

11 FUJIC については、岡崎文次「数字式電子機について」『日本物理学会誌』第 12 巻, 第 12 号 (1957 年), 569-583 ページ, 岡崎「電子計算機 FUJIC とその計算例」『電気通信学会雑誌』第 40 巻, 第 6 号 (1957 年), 128-131 ページ, 「FUJIC 日本最初のコンピュータを一人で作り上げた男 岡崎文次」, 遠藤論『計算機屋かく戦えり』(ASCII, 1996 年), 13-31 ページ, 山田昭彦「わが国最初のコンピュータ FUJIC 誕生 50 周年を迎えて」『電気学会研究会資料 電気技術史研究会』HEE-06-5-12 (2006 年), 41-44 ページを参考にした。これらの参考文献は 3.2 節の記憶装置についても共通である。

12 城憲三『数学機器総説』(増進堂, 1947 年) および, 城, 牧之内三郎『計算機械』(共立出版, 1953 年) は, 日本でコンピュータについて紹介した最初期のテキストである。大阪大学での開発については, 城, 牧之内, 安井裕「大阪大学の電子計算機について」『電気通信学会雑誌』第 40 巻, 第 6 号 (1957 年), 730-732 ページ, 牧之内「阪大真空管計算機」(前掲, 情報処理学会歴史特別委員会編『日本のコンピュータの歴史』, 80-89 ページ), 「コンピュータ開発者たちの梁山泊阪大城研究室 牧之内三郎」(前掲, 遠藤『計算機屋かく戦えり』185-199 ページ), 山田昭彦「阪大コンピュータについて」『電気学会研究会資料 電気技術史研究会』HEE-00-14~18 (2000 年), 1-6 ページ, 山田「大阪大学真空管計算機について」『電気学会研究会資料 電気技術史研究会』HEE-08-3~5・7 (2008 年), 17-22 ページ, 「オーラルヒストリー安井裕氏インタビュー (インタビューア) 板崎徳禎, 鶴飼直哉, 喜多千草, 山田昭彦」『情報処理』第 53 巻, 第 7 号 (2012 年), 706-711 ページを参考にした。なお当時, 牧之内は城研究室の助教授で, 安井は助手だった。

13 東芝はこれ以前から真空管式コンピュータを研究していた。三田繁「TAC 自動電子計算盤機」『東芝レビュー』第 9 巻, 第 12 号 (1954 年), 1135-1142 ページ, 「東芝 TAC 巨大コンピュータに挑戦した三田繁 八木基」(前掲, 遠藤『計算機屋かく

戦えり』217-234 ページ). 八木は三田の下で回路設計を担当していた.

14 TAC については,「東大自動計算機報告」『総合試験所年報』第 20 巻別冊 (1962 年), 1-147 ページが, 完成までの経緯と TAC 本体の設計を詳しく報告している. 他に, 山下英男「電子管式計数型自動計算機」『電気学会雑誌』第 74 巻, 第 793 号 (1954 年), 1262-1281 ページ, 村田健郎「真空管とブラウン管による計算機 TAC」『情報処理』第 18 巻, 第 3 号 (1977 年), 281-288 ページ, 山田昭彦「黎明期におけるコンピュータの大学と企業の共同開発について」『電気学会研究会資料 電気技術史研究会』HEE-05-16-18 (2005 年), 「TAC 黎明期最大規模のコンピュータ開発プロジェクト 村田健郎」(前掲, 遠藤『計算機屋かく戦えり』201-216 ページ) を参考にした.

15 和田弘については, 和田「日本のコンピュータ開発の揺籃期」『電子通信学会誌』第 65 巻, 第 10 号 (1982 年), 1040-1045 ページ, 「トランジスタと電子技術の重要性を説き続けた先駆者 和田弘」(前掲, 遠藤『計算機屋かく戦えり』75-91 ページ), 青木洋「電子工業振興臨時措置法の成立過程 通産省における電子工業振興策のはじまり」『研究年報 経済学 (東北大学)』第 59 巻, 第 2 号 (1977 年), 195-215 ページを参考にした. 電気試験所でのトランジスタ式コンピュータの開発については, 高橋茂, 西野博二, 松崎磯一, 近藤薫「トランジスタ計算機 ETL Mark III」『電気通信学会雑誌』第 40 巻, 第 6 号 (1957 年), 728-730 ページ, 西野, 高橋, 松崎, 相磯秀夫, 近藤, 米田弘「トランジスタ計算機電試マーク IV」『電気通信学会雑誌』第 42 巻, 第 11 号 (1959 年), 1038-1045 ページ, 高橋「トランジスタ計算機 (ETL Mark III から VI)」『情報処理』第 17 巻, 第 2 号 (1976 年), 133-141 ページ, 松尾博志『スーパー頭脳集団 電総研』(コンピュータ・エイジ社, 1987 年), 高橋「電気試験所での初期のトランジスタ計算機の開発」『電気学会研究会資料 電気技術史研究会』HEE-20-17-25 (2002 年), 35-38 ページを参考にした.

16 通研については, 喜安善市「電子交換方式および電子計算機の研究」『研究実用化報告』第 8 巻, 第 6 号 (1959 年), 563-566 ページ, 高島堅助「パラメトロン計算機 MUSASINO-1」『情報処理』第 16 巻, 第 2 号 (1975 年), 130-136 ページ, 喜安『情報通信の源流を求めて 通信研究者の回想』(三田出版会, 1997 年), 「オーラルヒストリー喜安善市氏インタビュー (インタビューア) 鵜飼直哉, 宇田理, 山田昭彦」『情

報処理』第 52 巻, 第 1 号 (2011 年), 114-120 ページを参考にした.

17 元岡達, 山下英男「電子計算機用記憶装置」『電気通信学会誌』第 39 巻, 第 5 号 (1956 年), 519-525 ページ.

18 パラメトロン開発の経緯については, 高橋秀俊編『パラメトロン計算機』(岩波書店, 1968 年), 高橋『電子計算機の誕生』(中公新書, 1972 年), 後藤英一「パラメトロン計算機 PC-1」『情報処理』第 16 巻, 第 1 号 (1975 年), 39-43 ページ, 高橋『コンピュータへの道』(文藝春秋社, 1979 年), 「日本独自のコンピュータ素子を生んだ男 後藤英一」(前掲, 遠藤『計算機屋かく戦えり』35-47 ページ) を参考にした.

19 前掲, 高橋『コンピュータへの道』, 76 ページ.

20 1954 年 5 月 28 日に出願された特許 (特願昭 29 第 10907 号) は, 審査の過程で 2 件に分割され, 「補助変数励振共振子」(特許出願公告昭 32-7103) は 1957 年 9 月 4 日に公告され, 「補助変数励振共振子による論理演算回路」(特許出願公告昭 32-5953) 1957 年 8 月 7 日に公告された. なお, 出願公告制度は 1922 年の特許法改正で採用されたもので, 「出願につき, 拒絶の理由を発見しないときは審査官は, 出願公告の決定をする」となっており, 公告によって出願書類が『特許公報』に掲載され, 異議申立を受け付けた. (特許庁編『特許制度 70 年史』(発明協会, 1955 年) および 兼子一, 染野義信『特許・商標』(青林書院, 1955 年) を参考にした.) 1996 年にこの制度は廃止され, 現在は出願の 1 年半後に出願公開されるようになっている.

21 電気通信学会では非直線理論研究専門委員会で「非線型リアクタを利用した新回路素子パラメトロン (理論)」(7 月 16 日, 参加者数 17) と電子計算機研究専門委員会で「非線型リアクタを利用した新回路素子パラメトロンの電子計算機への応用」(7 月 23 日, 参加者数 28) の報告が行われた. (「電気通信技術委員会研究専門委員会昭和 29 年第 2・4 半期業績報告」『電気通信学会雑誌』第 37 巻, 第 12 号 (1954 年), 876-881 ページ)

22 この資料は後に論文として, 以下の本に収録された. 後藤英一「非線型リアクターを利用した新回路素子パラメトロン」パラメトロン研究所編『パラメトロンの研究 I』(共立出版, 1959 年) 1-25 ページ.

23 Jan A. Rajchman, “A Myriabit Magnetic-Core Matrix Memory”, *Proceedings of the I.R.E.*, vol.41, issue 10(1953), pp.1407–1421. 電気通信技術委員会研究専門委員会の業績報告において、電子計算機研究専門委員会では1954年に3回計10時間余にわたって、I.R.E. 誌の計算機特集を各委員が手分けして内容紹介をかねて検討したとあり、この論文については、5月27日に花輪幸四郎が報告している。なお、2月25日には高橋と後藤も別の論文について報告している。花輪は通研でパラメトロンの開発を行ったスタッフの一人である。（『電気通信学会雑誌』第37巻、第8号（1954年）、557–558, 561–562 ページ）

24 後藤英一「パラメトロン研究」（前掲、パラメトロン研究所編『パラメトロンの研究 I』26–83 ページ）。なお、同時期の電子計算機研究専門委員会・第20回（1954年12月17日）でも後藤が報告を行っており、発表の題目は「パラメトロン計算機の理論的構成について」、参加人員40人となっている。（『電気通信技術委員会研究専門委員会昭和29年第3・4半期業績報告』『電気通信学会雑誌』第38巻、第2号（1955年）、124–129 ページ）

25 「電気信号の記録方式」（特願昭30–12001、特許出願公告昭33–5858、出願：1955年4月28日、公告：1958年7月31日、発明者：後藤英一、出願人：財団法人パラメトロン研究所）、「電気信号の再生方式」（特願昭30–12002、特許出願公告昭33–5859、出願：1955年4月28日、公告：1958年7月31日、発明者：後藤英一、出願人：財団法人パラメトロン研究所）。

26 高橋秀俊、後藤英一「パラメトロン用記憶装置」は、前掲、パラメトロン研究所編『パラメトロンの研究 I』122–125 ページに収録された。電子計算機研究専門委員会の第31回（1956年2月23日）に、高橋、後藤「パラメトロン計算機用記憶装置について」の報告があり、参加人員110人と記録されている。（『電気通信技術委員会研究専門委員会昭和30年第4・四半期業績報告』『電気通信学会雑誌』第39巻、第6号（1956年）、562–570 ページ）

27 磁心記憶装置の開発については、Pugh, *Memories That Shaped an Industry — Decisions Leading to IBM System/360* およびポール・セルージュ著、宇田理・高橋清美監訳『モダン・コンピューティングの歴史』（未来社、2008年）を参考にした。

28 山田茂春, 別所照彦, 小柴典居「パラメトロン計算機 M-1 の磁心記憶装置」『電気通信学会雑誌』第 41 巻, 第 11 号 (1958 年), 131-137 ページ (パラメトロン研究所編『パラメトロンの研究 II』(共立出版, 1962 年) 163-169 ページに収録) によると, パラメトロンには直径 4mm の P_3D_4 を使い, 記憶装置には直径 2mm の P_3D_2 を使った. これらの P_3 材は Cu-Zn 系フェライトで, TDK でパラメトロン用に改良を重ねていた. (柄沢忠義, 井下田真, 富永滋, 山内一郎, 佐藤繁信「パラメトロン用コアの諸特性について (第 2 報)」(前掲, パラメトロン研究所編『パラメトロンの研究 II』110 ページ) これは 1957 年 11 月の電気通信学会全国大会の報告を収録したものである.) 引用は, 山田茂春「第 6 章 記憶装置」電気通信学会東京支部編『パラメトロンとその応用』(電気通信学会, 1960 年), 147 ページからのものである.

29 高橋秀俊, 後藤英一, 富永滋, 九貫昭和「記憶方式用パラメトロン交流フェライト磁心」(前掲, パラメトロン研究所編『パラメトロンの研究 II』, 132 ページ). これは 1958 年 5 月の電気四学会連合大会の予稿を収録したものである. TDK-R-3 材は Cu-Mg 系フェライトであり, 交流での記憶に適した特性を持つことが報告された. 富永と九貫は TDK に所属していた.

30 高橋『電子計算機の誕生』, 109-110 ページ.

31 高橋秀俊, 後藤英一, 村上幸雄, 山田博「パラメトロン計算機 PD-1516」(前掲, パラメトロン研究所編『パラメトロンの研究 II』28-43 ページ). これは電子計算機研究専門委員会・第 44 回 (1957 年 4 月 25 日, 参加者 90 人) での報告 (「電気通信技術委員会調査, 研究専門委員会昭和 32 年第 1・四半期業績報告」『電気通信学会雑誌』第 40 巻, 第 9 号 (1957 年) 1005-1013 ページ) を収録したものである. 村上 は日本電子測器の社長で, 学生時代同期だった高橋と協力して, コンピュータの開発を進めた. 山田はこのときは日本電子測器に所属していた. 記憶装置はパラメトロンで作り, 6 語 (1 語は 10 進法 14 桁. 1 桁を 4bits で表現したので, 336bits に相当する) の容量にとどまった.

32 前掲, 山田茂春「第 6 章 記憶装置」, 160 ページ.

33 性能の比較は, 高橋秀俊「計算機の現状」『日本物理学会誌』第 15 巻, 第 2 号 (1960 年), 70-77 ページに示されたものである. また, 差が生じた理由については, 高橋茂「回

路素子からみた電子計算機」『科学技術展望』vol.8, no.11-12 (1958 年), 10-13 ページの分析も参考にした。

34 R. L. Wigington, “A New Concept in Computing”, *Proceedings of the I.R.E.*, vol.47, issue 4(1959), pp.516-523 は、フォン・ノイマンの特許をもとに、パラメトロンと同様の原理の素子を半導体で作る方法を論じている。この特許については、小山俊士「二つのパラメトロン——フォン・ノイマンと後藤英一の特許をめぐる」『哲学・科学史論叢』第 16 号 (2014 年), 57-81 ページで分析を行った。

35 後藤英一「XIV. 電子計算機」日本物理学会編『現代物理学の眼』（東京大学出版会, 1962 年), 243-258 ページ。