

有機トランジスタの実用化に向けたウェットプロセスの研究

物質系専攻 47-146017 境 駿希

指導教員：竹谷 純一（教授）、岡本 敏宏（准教授）

キーワード：有機トランジスタ、有機論理素子、ウェットプロセス

【背景と研究目的】

有機トランジスタはフレキシブルで低コスト化が可能である特徴を有するため、次世代のエレクトロニクスの基盤になりうる素子として注目を集めている。近年には、アモルファスシリコンに匹敵するキャリア移動度が報告されるようになったため、有機トランジスタの実用化への期待がますます高まっている。一方、有機トランジスタの実用化を考えるにあたっては、デバイス特性のみならず、その作製方法についても検討する必要がある。特に、有機トランジスタに期待されるのは、有機化合物の特徴を活かし、溶液を使ったウェットプロセスによってデバイスを作製する手法の開発である。シリコンを中心とした無機エレクトロニクス素子の場合は真空を含むプロセスで作製されているが、有機トランジスタでは脱真空のウェットプロセスにより作製することで大幅に製造コストを抑えることが可能である。しかし、ウェットプロセスでは真空プロセスと比較して、前の工程で使用した材料に対する影響が大きくなる場合があるために、使用できる材料が制限されるといった理由から、ウェットプロセスにより作製された有機デバイスで高性能を示す報告は多くない。本研究では有機トランジスタの実用化に向け、性能を犠牲にしないウェットプロセスによる高性能有機トランジスタおよび有機論理素子の作製に取り組んだ。

有機論理素子として p 型と n 型の有機トランジスタを組み合わせる D フリップフロップ (DFF) の作製を行った。DFF は記憶素子として機能し、複数の DFF を接続することでカウンタ回路やレジスタとして使用される。DFF の動作周波数が高いほど短時間の間により多くの情報を伝達することが可能になるため、高速で動作する DFF の作製が求められる。今回作製した DFF を 2 進カウンタとして測定したところ正常に動作し、ウェットプロセスによって kHz 応答可能な DFF の作製に成功した。

【実験内容】

図 1 に示すような有機トランジスタを作製しこれらを組み合わせる図 2 に示すような DFF を作製した。ウェットプロセスでは溶液を使用してトランジスタを構成する各層を堆積していく必要があり、真空プロセスを使用する場合と比較して材料とプロセス選択に注意を要する。主に耐溶媒性と濡れ性を考慮する必要があり、新たな層を積層する場合には下地層が溶解しないように、また、溶媒が下地層にはじかれないように材料とプロセスを選択する必要がある。

基板にはフレキシブル基板であるポリイミドフィルム（ユーピレックス：宇部興産社製）を

使用した。はじめに銀塩インク（トップラン・フォームズ社製）を使用して銀膜の作製を行いフォトリソグラフィーによりパターニングを行った。ゲート電極の表面粗さは移動度に影響するが、平均粗さは AFM の測定から 5 nm 程度と求められ、十分に平滑なゲート電極が得られた。また、ポリイミドフィルムが耐えられる 150℃という比較的低い焼成温度で 20~30 $\mu\Omega\text{cm}$ の十分低い体積抵抗率を示した。次にゲートポリマー絶縁材料(EPRIMATMAL：旭硝子社製)をスピコート法により製膜し膜厚 270 nm の絶縁膜を得た。この材料は 150℃という比較的低い焼成温度で成膜が可能で、次の有機半導体の製膜時に使用する溶媒に溶解しない。次に p 型有機半導体(C₁₀-DNBDT)と n 型有機半導体膜(TU-1：宇部興産株式会社製)の単結晶膜を連続エッジキャスト法にて作製した [1-3]。その後 YAG レーザーを使用して絶縁膜に via を形成し、同時に素子間の有機半導体膜を切断した。最後にソースドレイン金電極の作製では真空蒸着法により金を全面に成膜し、その後フォトリソグラフィーによりパターニングを行った [4]。今回の作製プロセスではこの金膜の作製にのみ真空プロセスを使用している。ソースドレイン電極のパターニングでは有機半導体へのダメージを最小限に抑えることを目的にフッ素系のフォトレジストを使用している。

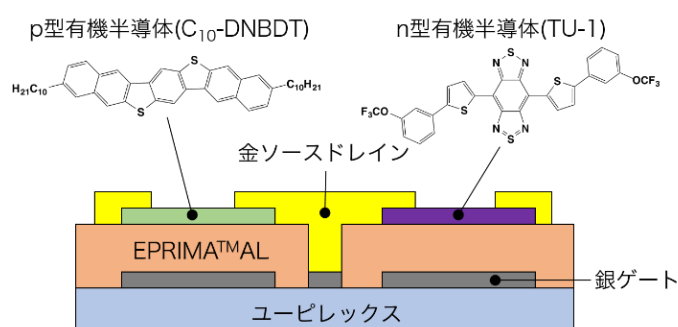


図 1. トランジスタ模式図

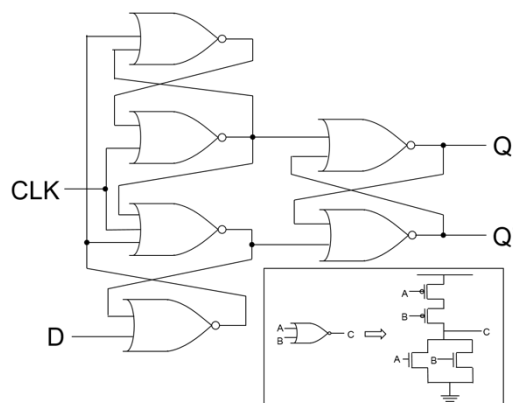


図 2. NOR および DFF 模式図

【結果】

作製した p 型、n 型トランジスタの典型的な伝達特性を図 3,4 に示す。チャネル長が 5 μm でチャネル幅は p 型トランジスタで 250 μm 、n 型トランジスタで 400 μm であり、移動度は p 型で 0.48 cm^2/Vs 、n 型で 0.33 cm^2/Vs と求められた。

図 2 に示したように NOR 素子により構成された DFF を作製した。NOR 素子は p 型と n 型のトランジスタをそれぞれ 2 つ含み、p 型は直列に、n 型は並列に接続されている。作製した DFF の動作結果を図 5 に示す。駆動電圧が 50 V で入力クロック信号 (CLK) の周波数が 3 kHz である。Q' を D へ接続し 2 進カウンタとしての動作を測定した。クロックの立ち下がり時にのみ出力 (Q) が変化しており、正常に動作していることが確認された。出力信号の立ち上りと立ち下がりにかかる時間はそれぞれおよそ 40 μs 、34 μs と求められた。

これまででも有機半導体を使用した DFF は作製されており、シリコン基板上に作製され 5 kHz の 100 V 入力信号に対して遅延時間が 20 μs で動作するもの、ウェットプロセスを利用してフレキ

シブル基板上に作製され 220 Hz までの動作が確認できているものなどが報告されている [5, 6]。ウェットプロセスを使用してフレキシブル基板上に作製され、かつ kHz の入力信号に応答できる DFF の作製はこの研究報告が初めてとなる。今回の実験結果は有機トランジスタを論理素子として利用するアプリケーション応用への足がかりになると考えている。

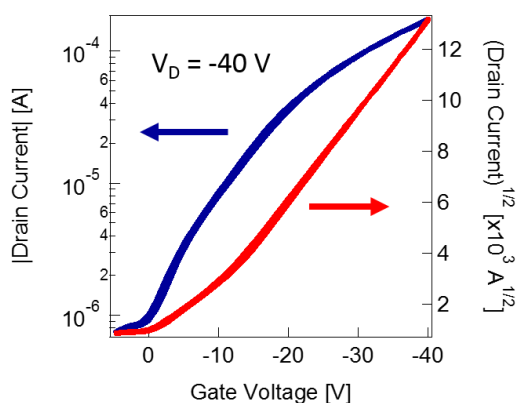


図 3. p 型(C10-DNBDT)トランジスタの伝達特性

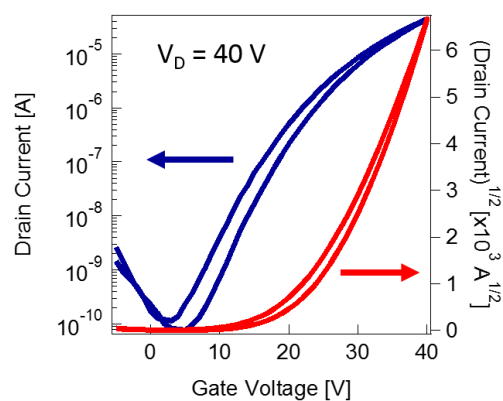


図 4. n 型(TU-1)トランジスタの伝達特性

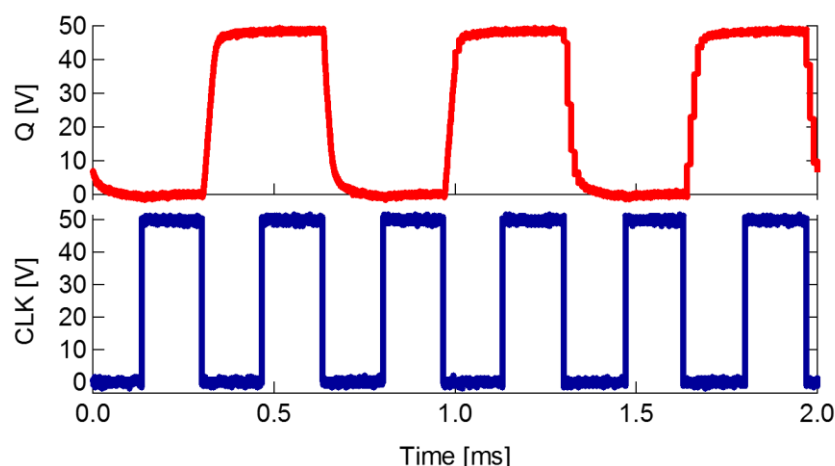


図 5. DFF の 2 進カウンタとしての測定結果

【参考文献】

- [1] J. Soeda, *et al.*, Appl. Phys. Express 6, 076503 (2013). [2] C. Mitsui, *et al.*, Adv. Mater. 26, 4546 (2014).
- [3] M. Mamada, *et al.*, Chem. Mater. 27, 141 (2015). [4] K. Nakayama, *et al.*, Adv. Mater. Interfaces 1 (2014).
- [5] M. Guerin, *et al.*, IEEE Trans. Electron Devices 60, 2045 (2013).
- [6] B. Yoo, *et al.*, IEEE Electron Device Lett. 27, 737 (2006).

【論文・学会発表】

1. S. Sakai, J. Soeda, R. Häusermann, H. Matsui, C. Mitsui, T. Okamoto, M. Ito, K. Hirose, T. Sekiguchi, T. Abe, M. Uno, and J. Takeya, Org. Electron. **22**, 1 (2015).
2. 第 75 回応用物理学会秋季学術講演会
「オールウェットプロセスによる高移動度有機単結晶トランジスタ」
3. 第 62 回応用物理学会春季学術講演会
「オールウェットプロセスによる低電圧駆動可能な有機単結晶トランジスタ」
4. 第 63 回応用物理学会春季学術講演会
「ウェットプロセスを用いた D フリップフロップの作製」(予定)