

審査の結果の要旨

氏名 張志宇

本論文は、Study on $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS interfaces and the application to InGaAs MOSFETs (和訳: $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS 界面と MOSFET への応用に関する研究) と題し、将来のロジック LSI のための素子として期待されている InGaAs チャンネル MOSFET 実現の上で極めて重要なゲートスタック構造に関して、特に原子層堆積(ALD)法により形成した $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS 界面に注目し、絶縁膜構造やゲート電極が MOS 界面特性や界面欠陥に与える影響を明らかにすると共に、このゲートスタック構造を用いた MOSFET の電気特性とその決定機構に関して、実験的に調べた研究成果を纏めたものであり、全文7章よりなり、英文で書かれている。

第1章は、序論であり、本研究の背景について議論すると共に、研究の目的、本論文の構成について述べている。

第2章は、「Investigation of electrical and physical properties of ALD- $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS interfaces」と題し、 $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS、 $\text{Al}_2\text{O}_3/\text{La}_2\text{O}_3/\text{InGaAs}$ MOS キャパシタの電気特性を調べ、その MOS 界面特性に与える La_2O_3 膜厚や Al_2O_3 被覆の効果を調べると共に、その物理的起源について調べた結果について述べている。

第3章は、「Impact of gate metal on electrical properties of $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS capacitors」と題し、 $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS キャパシタにおいて、電極材料を Au、Ta、W と変えることで、ゲート電極の電気特性に与える効果を実験的に調べ、その機構について検討した結果を示している。

第4章は、「Characterization of slow traps density in W/ $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS capacitors」と題し、W/ $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS 界面の絶縁膜中に存在する遅い準位の密度とエネルギー分布を、 $\text{Al}_2\text{O}_3/\text{InGaAs}$ MOS 界面や $\text{HfO}_2/\text{InGaAs}$ MOS 界面と比較して調べた結果について述べている。

第5章は、「Fabrication of W/ $\text{La}_2\text{O}_3/\text{InGaAs}$ MOSFET and the performance analysis」と題し、W/ $\text{La}_2\text{O}_3/\text{InGaAs}$ ゲートスタック構造を用いた n チャンネル MOSFET の作製プロセスと電気特性について、同様のプロセスで作製した $\text{Al}_2\text{O}_3/\text{InGaAs}$ MOSFET や $\text{HfO}_2/\text{InGaAs}$ MOSFET と比較しながら、述べている。特に、チャンネル移動度に着目して、異なるゲートスタック構造がチャンネル移動度に与える影響とその物理的機構に関して実験的に調べた結果を示している。

第6章は、「Ferroelectricity in W/ $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS structures」と題し、W/ $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS 構造の C-V 特性や MOSFET 特性に対して見出された反時計まわりのヒステリシスの物理的起源が、ALD La_2O_3 薄膜における強誘電性の発現である可能性があることを、実験的に調べた結果について述べている。

第7章は、結論と今後の展望を述べている。

以上要するに本論文は、将来のロジック LSI のための素子として期待されている InGaAs MOSFET の性能と信頼性に対して重要な役割を持つ MOS ゲートスタック構造に関し、ALD $\text{La}_2\text{O}_3/\text{InGaAs}$ MOS 界面を適用した場合の利点と課題を実験的に検討し、界面特性を向上できる MOS 構造とその作製プロセスを提案・実証すると共に、MOSFET の動作実証を行い、MOS 界面構造が MOSFET の電気特性やキャリア輸送特性に与える影響とその機構を明らかにして、性能向上の方向性を提示したものであり、電子工学上、寄与するところが少なくない。

よって本論文は博士(工学)の学位請求論文として合格と認められる。