

審 査 の 結 果 の 要 旨

氏 名 金 佑 彊

本論文は、Study on performance enhancement of ultra-thin-body Ge-on-Insulator pMOSFETs by Ge condensation method (和訳：酸化濃縮法による極薄膜 Ge-on-Insulator pMOSFET の高性能化に関する研究) と題し、将来のロジック LSI のための素子として期待されている Ge チャネル MOSFET、特に Ge-on-Insulator (GOI) MOSFET 実現の上で極めて重要な GOI 構造の作製に関して、酸化濃縮法に注目し、酸化濃縮プロセス中のアニール工程や降温過程が GOI 層の特性や残留ひずみに与える影響を明らかにすると共に、この方法で作製した GOI 構造を用いた p チャネル MOSFET の電気特性に関して、実験的に調べた研究成果を纏めたものであり、全文 6 章よりなり、英文で書かれている。

第 1 章は、序論であり、本研究の背景について議論すると共に、研究の目的、本論文の構成について述べている。

第 2 章は、「Ge condensation technique with low hole concentration」と題し、GOI 構造の高品質化を目指して、酸化濃縮工程における酸化温度やアニール工程の挿入が GOI 層の結晶性や残留ホール濃度に与える効果を実験的に調べた結果について述べている。

第 3 章は、「Realization of extremely thin body GOI MOSFETs with Ge condensation process」と題し、酸化濃縮法により実現した GOI 層を 10 nm 以下に薄膜化する手法として、追加酸化を行う方法と ECR プラズマ酸化を行う方法について調べた結果について述べている。其々の方法の GOI 膜厚制御性や GOI 構造の品質に与える影響を実験的に調べた結果を示している。

第 4 章は、「Strained GOI fabrication by Ge condensation with optimized temperature control」と題し、濃縮中あるいは濃縮終了後の基板に対して降温工程の影響を極力低減できる新しい濃縮工程を提案し、GOI 層やこの GOI を用いた p チャネル MOSFET の特性に与える効果を実験的に調べた結果について述べている。特に、濃縮中に室温近傍までの降温を行わない連続酸化濃縮や GOI 層形成後の長時間降温によって、高い圧縮ひずみが導入され GOI 層の高品質化ができること、結果として p チャネル MOSFET の移動度が向上できることを述べている。

第 5 章は、「Fabrication of compressively strained ETB GOI pMOSFET」と題し、第 4 章で述べた酸化濃縮方法と第 3 章で述べた GOI 層薄膜化手法を組み合わせることにより、圧縮ひずみの低下なく、4.5 nm までの極薄膜のひずみ GOI p チャネルが実現できることを示すと共に、その電気特性に関し実験的に調べた結果について述べている。

第 6 章は、結論と今後の展望を述べている。

以上要するに本論文は、将来のロジック LSI のための素子として期待されている Ge-on-Insulator (GOI) MOSFET を実現する上で重要な GOI 構造及びこの構造を用いた極薄膜 GOI p チャネル MOSFET の作製に関し、Si-on-Insulator 基板上にエピタキシャル成長させた SiGe 層を高温で熱酸化する酸化濃縮法を用いて実験的に検討し、アニール工程の挿入、濃縮工程の連続化、降温時間の長時間化などの酸化濃縮方法の高度化技術と、プラズマ酸化を用いた GOI 層の薄膜化技術を提案・実証し、結晶品質が高くかつ高圧縮ひずみを有する GOI 構造を実現して、チャネル移動度の高い極薄膜 GOI p チャネル MOSFET の動作実証を行ったものであり、電子工学上、寄与するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる。