

論文の内容の要旨

論文題目 センサ向けデバイスコンピューティングアーキテクチャの研究
The study of device computing architecture for sensor applications

氏 名 檜原 弘樹

社会インフラシステムの一翼を担う **Internet of Things (IoT)** アプリケーションでは多数のセンサがフィールドに配置される。これらのセンサからは大量のデータが出力され、既設の通信回線では全てのデータを送信しきれなくなっている。IoT のセンサノードとして位置付けられ、各種のセンサを搭載する人工衛星の例においても、搭載しているセンサから出力されるデータは人工衛星と地上局間の通信回線の容量を超えるようになってきている。このため、センサから出力するデータを校正して有意なものを抽出する、あるいは圧縮処理などによる伝送容量を削減する機能が不可欠になっている。このような処理を行うに際しては、組込み用マイクロコントローラ (**Micro-controller Unit: MCU**) や **Field Programmable Gate Array (FPGA)** を用いたプロセッサが用いられることが多く、これらのプロセッサの小型化、および低消費電力化が課題となってきた。このため近年では半導体のみならず金属の応用も試みられ、金属イオンの架橋を動的に制御する原子スイッチ、ないしはナノブリッジと呼ばれる機構を利用したデバイスも提案されている。また、演算処理を半導体集積回路に実装するソフトウェア技術としてセンサ信号を処理するアルゴリズムを直接回路に落とし込むための動作合成技術や、それらのアルゴリズムを高級言語で記述することを可能とする高位合成技術も実用化されている。これらの新しいデバイス技術やソフトウェア技術を統合し、センシングデバイス自体に演算処理を埋め込むことができれば、多数のセンサを屋内・屋外を問わず配置し、既設の通信回線を活用しつつ、十分な量のデータを収集し、解析することを可能とする IoT システムが構築できるようになる。本研究では、IoT に用いられるセンシングデバイスに信号処理機能を埋め込むにあたり、これらのデバイスやソフトウェア技術を効果的に活用して小型化、低消費電力化、および高信頼性を達成するアーキテクチャ、および設計手法を提案した。さらに、提案するアーキテクチャと設計手法を実装し、評価した結果、目的としたセンシングデバイスへ埋め込むための小型、低消費電力、および高信頼性を実現できることを確認した。本論文ではその成果を報告すると共に、さらなる応用の可能性として得られた知見についても述

べる。

本研究により実現した技術は、具体的には、新しく登場したナノブリッジ技術を活用するために、新しい **Processing Element (PE)** のアーキテクチャと、階層化の概念を用いた新しい設計手法を実現するものである。これらを実装し、評価した結果、IoT で多用されるセンサに組み込むことのできる小型・低消費電力で、かつ高信頼性を有するプログラマブルデバイスを実現できることを確認した。技術的には現在の技術で実現されている 3 種類のプログラマブルデバイスである **MCU, FPGA**, および動的再構成プロセッサ (**Dynamically Reconfigurable Processor: DRP**) の利点を、高位合成技術を活用して統合したものである。これら 3 種類のプログラマブルデバイスを統合するに当たっては、克服すべき課題を明確化すべく、数理モデルの見直しにまでさかのぼった。IoT のセンサに組み込むプロセッサが参照すべき数理モデルを策定するに当たっては、外付けメモリ素子を不要とするプロセッサのアーキテクチャを考案し、計算モデルの見直しを行った。このように新しい数理モデルを定義した結果、克服すべき課題が明らかとなり、これらの課題を克服すべく、PE のアーキテクチャと設計手法を新たに提案した。識別した課題は以下の二点である。

- ・外付けメモリ素子を要しないプロセッサエレメントのアーキテクチャの創出
- ・外付けメモリ素子を要しないプロセッサエレメントの設計手法の確立

これらについて具体的には以下の提案と実装評価を行った。

1) 外付けメモリ素子を要しないプロセッサエレメントのアーキテクチャの創出

MCU などのストアードプログラム方式のプロセッサエレメントは演算器と外付けメモリ素子が別々に実装されている。このため、演算器と外付けメモリ素子との間のデータの送受信の効率化が性能向上の鍵であると共に、これがボトルネックとなって実装面積の増大と消費電力の増加を招いている。実装面積の小型化と低消費電力化を目指して演算器と外付けメモリ素子間のデータの送受信の効率を上げる研究は種々行われている。これに対して、外付けメモリ素子を不要とし、演算器と外付けメモリ素子間のデータの転送自体を不要とできれば効果的であることは、専用のシステム LSI などと比較しても明らかである。IoT に用いられるセンシングデバイスに演算器を埋め込むに当たってはこのような小型化と低消費電力化が不可欠である。この外付けメモリ素子を不要とするプロセッサエレメントのアーキテクチャを確立すべく、関数演算器化の概念と整合性のとれた粒度別プロセッサエレメントのアーキテクチャを提案し、信頼性を高めるべく提案した分散化高信頼性アーキテクチャと統合することにより、ジェネリックなプロセッサエレメントのアーキテクチャを提案した。実際にこの **Generic Processing Element (GPE)** を実現するに当たっては、近年実用的になってきた高位合成技術を活用し、高位合成ツールの機能拡張としての関数演算器化機能を活用すべく、必要な要素と結合方法を検討した。

2) 外付けメモリ素子を要しないプロセッサエレメントの設計手法の確立

MCU などのストアードプログラム方式のプロセッサとシステム LSI は一般に対極的に論じられる。すなわち、最も小型で低消費電力を実現するが、開発コストが大きく開発期間が長い専用のシステム LSI と、開発期間が短く、開発コストも安価であるが、サイズと消費電力はシステム LSI に叶わない MCU などのプロセッサ、という構図である。更に、この中間的な存在として FPGA を位置付けるという説明も広く行われている。ナノブリッジ技術の実用化により、LSI 内の金属配線がプログラマブルになったことを活かすためには、この比較指標自体を見直す必要性を識別した。具体的には、評価指標を見直すために、演算処理機能を再整理して粒度別階層化演算モデルを提起し、演算器の構成方法を見直した。この結果、粒度別階層化演算モデルを参照してプロセッサエレメントを設計するために上述の **Generic Processing Element (GPE)** の概念に加え、粗粒度の関数を演算器に対応付ける粗粒度バインディング層の必要性が明らかとなり、これを高位合成ツールの機能と対応させるべく、高位合成／動作合成ツールである **CyberWorkBench (CWB)** の拡張機能である関数演算器化機能に対応させた。

上述した粒度別プロセッサエレメントの概念、関数演算器化機能、および分散化高信頼性アーキテクチャを統合した **Generic Processing Element** アーキテクチャと、機能拡張を施した高位合成／動作合成ツールである **CWB** を用いた粒度別プロセッサエレメントの設計手法を具体化すべく、人工衛星搭載用の赤外線センサをモチーフとした試作評価を行った結果、所期の小型化と低消費電力化が実現できることを確認した。また、**Wire rate processing** とよばれる高速信号処理が達成できたことも確認でき、センシングデバイスに埋め込むことのできるプロセッサエレメントの要件である小型化・低消費電力化・高信頼性化の実現の目途を得て有効性を実証した。これにより **IoT** 向けデバイスコンピューティングアーキテクチャを確立できたものとする。これらの結果について本論文に詳細を述べた。

また、これらの実装評価の結果、他分野への波及効果も得られている。具体的には、この拡張した高位合成／動作合成ツールである **CWB** を用いて畳み込み演算を対象とした詳細解析を行った結果、ナノブリッジを用いた **FPGA** のみならず、従来の方式による **FPGA** でも小型化の効果が顕著に認められたと共に、システム **LSI** の設計にも活用できる目途が得られた。

以上の成果について、提案する粒度別 **Processing Element (PE)** アーキテクチャ、および分散化高信頼性アーキテクチャは国内外で特許が認められており、本研究によるオリジナルのアーキテクチャである。本研究では提案する粒度別 **PE** アーキテクチャに高位合成技術を拡張した **CyberWorkBench** を組み合わせ、**Generic** な **PE** アーキテクチャと粒度別 **PE** 設計手法として纏めた。このアーキテクチャと設計手法に本研究で提案する分散化高信頼性アーキテクチャを融合し、ナノブリッジ **FPGA** を小型化・高信頼性化する粒度別高信頼性設計手法を確立した。更に、**DRP** の技術をこの粒度別高信頼性設計手法により改善

することで小型化・低消費電力化・高信頼性化（分散化）の目途を得、センシングデバイスに埋め込める小型化・低消費電力化・高信頼性化の実現性の目途を得た。この研究成果の今後の研究開発展望について、システム LSI の技術トレンドである **Makimoto's Wave** に基づいて論じると共に、ニューロモルフィック等のアナログ技術を活用した応用拡大などについても論じた。