

審査の結果の要旨

論文提出者氏名 吳 仲詳

本論文は「Power-law Clock Frequency Control Scheme in CMOS On-Chip DC-DC Converter for Wide Current-Range Applications」(和訳：べき乗則周波数制御による広い出力電流範囲に対応した CMOS オンチップ DC-DC コンバータ)と題し、スイッチング周波数をべき乗則制御することにより、広い出力電流にわたって高効率な CMOS DC-DC コンバータを実現できることを論ずるもので、全5章より構成されている。

第1章は「Introduction」(序論)であり、現在の DC-DC コンバータの課題を抽出するとともに、本研究の背景を述べ、目的を明確化している。

第2章は「Clocked Hysteresis Buck Converter with Power-Law Frequency Scaling」(べき乗則周波数制御によるクロック型ヒステリシス・バックコンバータ)と題し、べき乗則周波数制御に関して、その原理を説明し、従来使用されてきた時間連続コンパレータをクロック型コンパレータに置き換え可能なため低消費電力が達成できることを解析などを通じて示している。また、その手法でバックコンバータを 180nm CMOS 技術を用いて集積回路を設計、試作、実測し、その有効性を実証している。

第3章は「Low-Power Wide Current-Range Switched-Capacitor DC-DC Converter」(低消費電力で広い出力電流範囲に対応したスイッチトキャパシタ型 DC-DC コンバータ)と題し、べき乗則周波数制御をスイッチトキャパシタ型 DC-DC コンバータに適応するための設計手法を述べている。また、その手法でバックコンバータを 180nm CMOS 技術を用いて集積回路を設計、試作、実測し、その有効性を実証している。

第4章は「Low-Power Digital Low-Dropout Regulator」(低消費電力デジタル型低ドロップアウト電圧レギュレータ)と題し、べき乗則周波数制御をデジタル型の低ドロップアウト電圧レギュレータに適応するための設計手法を提案し、65nm CMOS 技術を用いて設計を行っている。

第5章は「Conclusions」(結論)であり、本研究の成果を要約し結論を述べている。

以上のように本論文は、スイッチング周波数をべき乗則制御することにより、広い出力電流範囲にわたって高効率な CMOS DC-DC コンバータを実現する方式を提案し、理論的考察を行うとともに、その有効性を集積回路の設計・試作・測定を通じて実証したものであり、電子工学上寄与するところが少なくない。

よって本論文は博士(工学)の学位請求論文として合格と認められる。