

東京大学 大学院新領域創成科学研究科
基盤科学研究系物質系専攻

平成 27 年度

修士論文

インクジェット法を用いた有機半導体結晶薄膜の
p/n 微細パターンニングと CMOS 論理回路

2016年1月26日提出
指導教員 竹谷 純一 教授 印

岸 柁之

目次

1. 序論.....	2
1.1. 有機エレクトロニクス現状.....	2
1.2. 有機トランジスタの動作原理および構造.....	4
1.3. 有機半導体材料の分類および分子設計指針.....	9
1.4. 塗布法による有機半導体膜の作製技術.....	12
1.5. 塗布法による電極の作製技術.....	16
1.6. CMOS 論理回路の動作原理.....	19
1.7. 新規塗布プロセス開発への期待.....	21
1.8. 本研究の目的.....	21
2. 実験方法.....	22
2.1. SAM による基板処理.....	22
2.2. SIJ による有機半導体膜の作製および評価.....	23
2.3. p 型単体トランジスタの作製および評価.....	25
2.4. CMOS インバータの作製および評価.....	25
2.5. 無電解めっきによる電極の作製.....	26
3. 結果と考察.....	28
3.1. SIJ を用いた p 型半導体薄膜作製および特性評価.....	28
3.1.1. 基板処理.....	28
3.1.2. 混合溶媒の吐出性の評価.....	28
3.1.3. 薄膜形成における濃度・速度の影響.....	29
3.1.4. p 型単体単体トランジスタの評価.....	32
3.2. SIJ を用いた CMOS インバータの作製および評価.....	34
3.2.1. n 型半導体薄膜の作製および単体トランジスタ評価.....	34
3.2.2. CMOS インバータの作製および評価.....	35
3.3. SIJ を用いた無電解めっき法での電極作製とトランジスタ評価.....	37
4. 総括.....	39
5. 謝辞.....	40

1. 序論

1.1. 有機エレクトロニクス

日々目覚ましい発展を遂げている現代社会を支える産業のひとつに、エレクトロニクス産業がある。エレクトロニクス産業は無機半導体の研究により大きく進展した。1948年に William Sockley らによって初めてトランジスタが発明されたのを皮切りに、1954年に Gerald Pearson らが結晶シリコン太陽電池を、1960年代には Nick Holonyak らが発光ダイオード、Jack Kilby, Robert Noyce が集積回路を発明し、以後世界中で爆発的に研究が行われてきた。そして近年、精力的に行われてきた半導体の材料研究によって、 π 共役系を持ち半導体の性質を示す有機分子(有機半導体)が大きな注目を集めている。有機半導体は炭素、水素、窒素、硫黄などを主な構成元素とした有機分子で、 π 電子間相互作用や van der Waals 力などの比較的弱い分子間力によって分子が凝集している。このため無機半導体と比べ、(1)軽量、(2)フレキシブル、(3)分子設計により多機能化・高機能化が可能、(4) 200 °C 程度の比較的「低温」で昇華可能、(5)有機溶媒に高い溶解性を示す、などの特長を有している。

(4)で述べた特長により、耐熱性の低いプラスチック基板にデバイスが作製できることが期待されている。また(5)で述べた特長により、塗布法で半導体層が作製可能である。塗布法には大気下かつ 100°C 程度の比較的「低温」でのプロセスという利点があり、高真空かつ数 100°C の高温を要する無機半導体デバイスの作製プロセスと比較して、装置の簡易化や大型化による低コスト化・省エネルギー化の達成、無機半導体ではコストがかかりすぎる大面積デバイスの作製、耐熱性の低いプラスチック基板を用いたフレキシブルデバイスの作製などに期待が寄せられている。なお塗布法の利点を活かすには、半導体層だけではなく、電極や絶縁層なども塗布法で作成する必要があり、プリントドエレクトロニクスとして多くの研究開発が行われている。

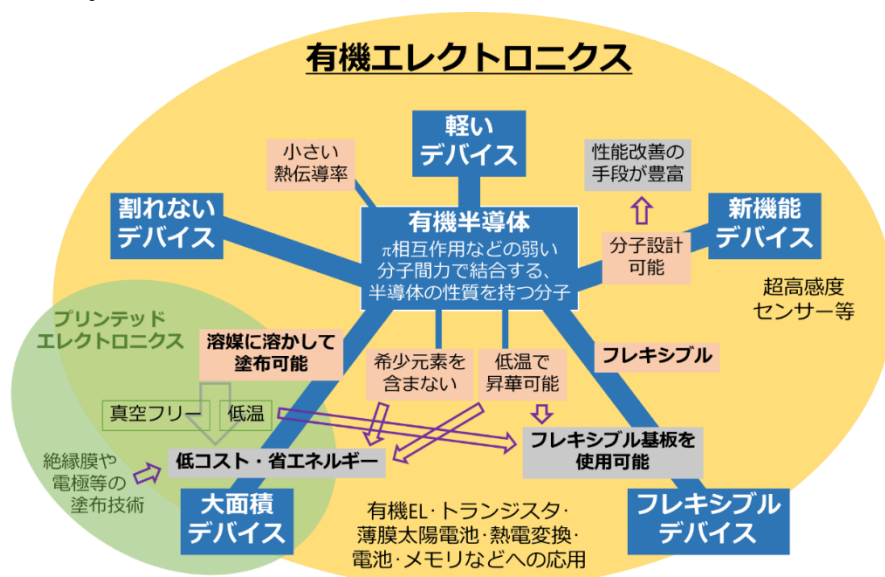


図 1-1 有機エレクトロニクスの利点

以上のような有機半導体の特長を活かし、商用化もされている有機 EL などの様々な有機半導体デバイスが開発されてきた。中でも活発に研究が行われている有機半導体の応用として、本研究のテーマである有機トランジスタがある。トランジスタは集積することでディスプレイの駆動回路や論理回路、メモリなどに用いられ現代の高度情報化社会を大きく支えているが、これに有機半導体を用いることで、フレキシブルなディスプレイや、低価格な RF-ID タグなどが作製できると期待されている。実用的な集積回路に有機半導体を用いるには、移動度と閾値および接触抵抗などが適切な、ばらつきの小さいトランジスタを、微細にパターンニングして集積する必要がある。そのためには材料・プロセス・トランジスタとパターンの構造の最適化が不可欠である。例えば移動度に関しては、 $1 \text{ cm}^2/\text{Vs}$ を超えるとディスプレイの駆動回路に、 $10 \text{ cm}^2/\text{Vs}$ を超えると 13.56 MHz で通信する RF-ID タグの動作に十分であるとされている。また微細化に関しては 326 dpi の iPhone6 のディスプレイでは $26 \mu\text{m}$ 角あたりに 1 個トランジスタが必要であり、基本的な論理回路である CMOS NAND 回路には $1 \mu\text{m}^2$ あたりに 約 10 個ずつ p 型トランジスタと n 型トランジスタが作り分けられている。有機半導体の移動度は 1990 年ごろまでは $0.01 \text{ cm}^2/\text{Vs}$ にとどまっていたが、近年は材料開発の進展や新規製膜プロセスの開発により大きく向上し、塗布法で作製した半導体膜が移動度 $10 \text{ cm}^2/\text{Vs}$ 以上を示すなど、十分に応用可能なレベルになってきた^{1,2}。同様に閾値や接触抵抗、微細化などの課題の克服のための研究も積極的に行われてきており、有機 EL と組み合わせたフレキシブルディスプレイや、 13.56 MHz の信号伝送が可能な RF-ID タグなど、実用化の前段階までできたといえる試作機の発表も行われている(図 1-3)。

すでに実用化されている有機 EL、実用化の一手手前まで開発が進んできた有機トランジスタ、精力的な研究が行われている有機太陽電池や有機熱電変換材料など、社会と生活に大きなインパクトを与える次世代エレクトロニクスとして、有機エレクトロニクスには大きな期待が寄せられている。

有機トランジスタの実用化

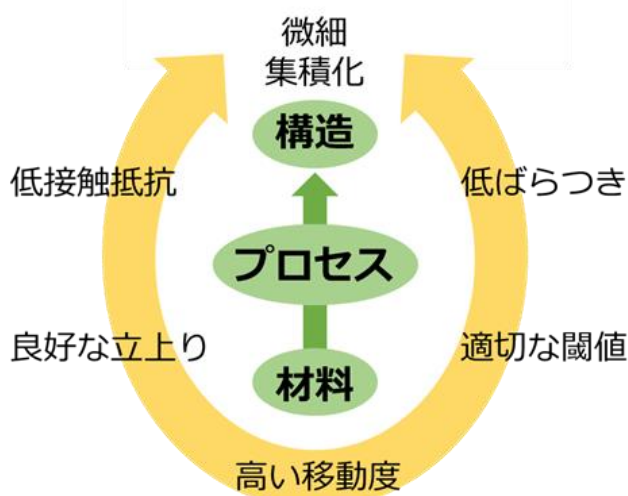


図 1-2 有機トランジスタの実用化に必要な諸特性

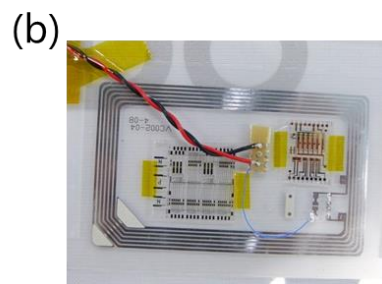
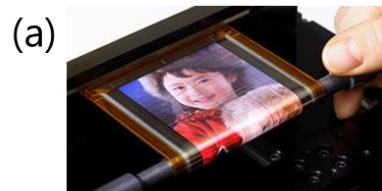


図 1-3 (a)フレキシブルディスプレイ(SONY)と (b)温度センシング RF-ID タグ

1.2. 有機トランジスタの動作原理および構造

有機トランジスタの動作原理

無機トランジスタには動作原理によってさまざまな種類のトランジスタが存在するが、有機トランジスタといえば通常電界効果トランジスタのことを指す。ここでは電界効果トランジスタ動作原理と、トランジスタの構造の特徴について述べる。

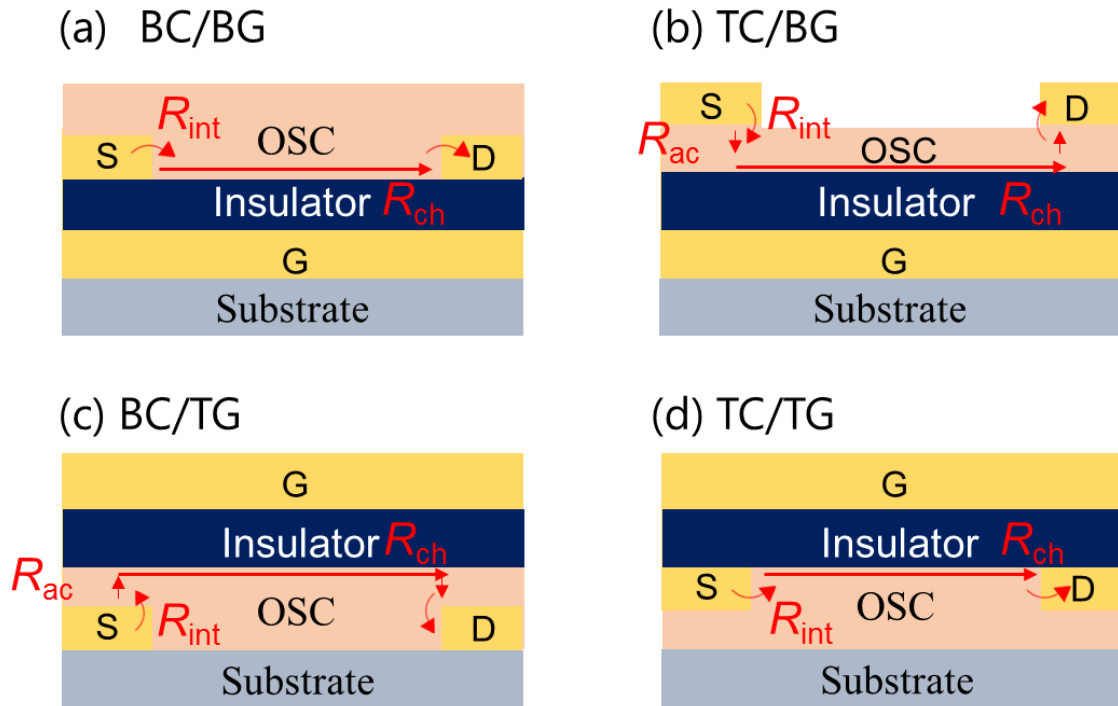


図 1-4 (a)ボトムコンタクト・ボトムゲート、(b)トップコンタクト・ボトムゲート、(c)ボトムコンタクト・トップゲート、(d)トップコンタクト・トップゲートの、4 つの基本的な電界効果トランジスタの構造。 R_{int} 、 R_{ac} 、 R_{ch} はそれぞれ界面抵抗、アクセス抵抗、チャンネル抵抗を表す。

図 1-4 に典型的な有機トランジスタの構造を示す。有機トランジスタは、支持基板、ゲート電極(G 電極)、ゲート絶縁層、有機半導体層、ソース・ドレイン電極(SD 電極)からなる多層構造をとっている。この多層構造における電極の配置の仕方によりトランジスタを分類でき、SD 電極が半導体層の上/下にある構造をトップコンタクト(TC)/ボトムコンタクト(BC)、G 電極が半導体層の上/下にある構造をトップゲート(TG)/ボトムゲート(BG)と呼ぶ。これらを組み合わせた(a)ボトムコンタクト/ボトムゲート(BC/BG)、(b)トップコンタクト/ボトムゲート(TC/BG)、(c)ボトムコンタクト/トップゲート(TC/TG)、(d)トップコンタクト/トップゲート(TC/TG)の 4 つの構造が主に検討されている。

次に TC/BG 構造を例にとり、電界効果トランジスタの動作原理を説明する。有機トランジスタでは S 電極間と G 電極間の電圧 V_g を変化させることで S 電極と D 電極間の電流 I_d を制御することができる。まず $V_g=0$ のときに V_d をかけることを考えると、このとき有機半導体内にはキャリアがほとんど存在しないために $I_d=0$ である。次に V_g を印加した状態で V_d をかけることを考える。 V_g を印加すると S 電極から半導体層にキャリアが注入され、半導体層/ゲ

ト絶縁層にキャリアが蓄積される。このキャリアが蓄積されたところをチャンネルといい、チャンネルが形成されると半導体層に I_d が流れることができるようになる。 V_g を印加した状態は、 V_g の値によりさらに線形領域と飽和領域と分けられる。 $V_d < V_g$ の場合、 V_d を上げていくと蓄積電荷は線形的に増えていき、結果 I_d も線形的に増加する。この領域を線形領域という。

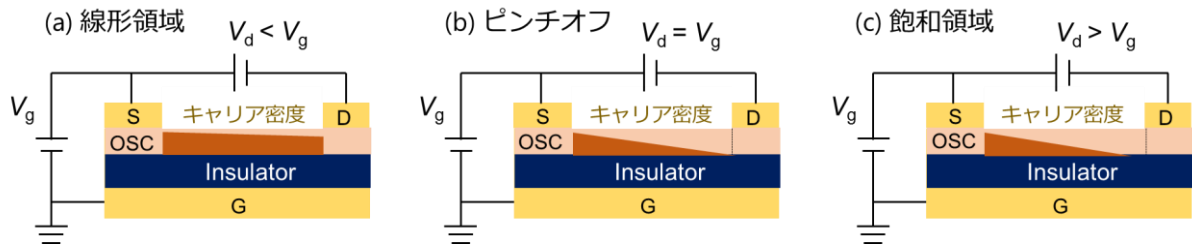


図 1-5 (a)線形領域、(b)ピンチオフ、(c)飽和領域でのチャンネル中のキャリア密度の模式図

$V_d = V_g$ と等しくなったとき、D 電極-G 電極間に電位差がなくなるため、D 電極近傍ではチャンネルが消滅する。これをピンチオフと呼ぶ。さらに $V_d > V_g$ に電圧を上げると、余剰の V_d はさらに空乏領域を広げるのに使われるが、チャンネル長 L が十分に長い場合には実効チャンネル長はわずかしち変化しないため、 I_d はほぼ一定の値をとる。これを飽和領域と呼ぶ。実際のデバイスでは界面のトラップや絶縁体内の電荷の影響で、 V_g が特定の閾値電圧 V_{th} を超えて初めてチャンネルが形成されるため、 V_g の実効値は $V_g - V_{th}$ となる。

以上のことを式で説明することにより、キャリア移動度を求める式を導出できる。絶縁層を位置 x において横切る電界を $F_y(x) = -\frac{dV(x)}{dx}$ 、半導層/絶縁層界面における電位を $V(x)$ 、チャンネルに蓄積された単位面積あたりの電荷を $Q(x)$ とすると、ガウスの法則から次の式が成り立つ。

$$F_y(x) = \frac{Q(x)}{\epsilon_r \epsilon_0} = \frac{V_g - V(x)}{d}$$

よって

$$Q(x) = \epsilon_r \epsilon_0 \frac{V_g - V(x)}{d}$$

ここで ϵ_0 は真空の誘電率、 ϵ_r はゲート絶縁層の比誘電率、 d は膜厚を表す。次に V_g を印加すると、SD 電極間の電界 $F_x(x)$ によって $Q(x)$ がドリフトし I_d となるため、位置 x におけるドレイン電流 $I_d(x)$ は、

$$I_d(x) = Q(x) \mu \frac{dV(x)}{dx} W$$

となる。ここで μ はキャリア移動度、 W はチャンネル幅を表す。さらに $I_d(x)$ は x によらず一定であることから、 $I_d(x)$ を 0 から L まで積分することにより、

$$\int_0^L I_d(x) dx = I_d L$$

2 式と境界条件 $V(0) = 0$ 、 $V(L) = V_d$ から、

$$I_d = \frac{\mu W \epsilon_r \epsilon_0}{L d} V_d (V_g - \frac{V_d}{2})$$

既に述べたとおり、実際は界面順位などの存在により、ある閾値 V_{th} から電流が流れ始めるので、 V_g を実効値 $V_g - V_{th}$ に置き換えて、

$$I_d = \frac{\mu W \epsilon_r \epsilon_0}{L d} V_d (V_g - V_{th} - \frac{V_d}{2})$$

となる。これが線形領域の伝達特性を表す式であり、 I_d を V_g に対してプロットすることにより線形移動度を求めることができる。

また飽和領域では $V_d = V_g - V_{th}$ のときにピンチオフを迎えるので、ドレイン電流は

$$I_d = \frac{\mu W \epsilon_r \epsilon_0}{2 L d} (V_g - V_{th})^2$$

で表される。この式の両辺の平方根をとると

$$\sqrt{I_d} = \sqrt{\frac{\mu W \epsilon_r \epsilon_0}{2 L d}} (V_g - V_{th})$$

$\sqrt{I_d}$ を V_g に対してプロットすることにより飽和移動度を求めることができる。

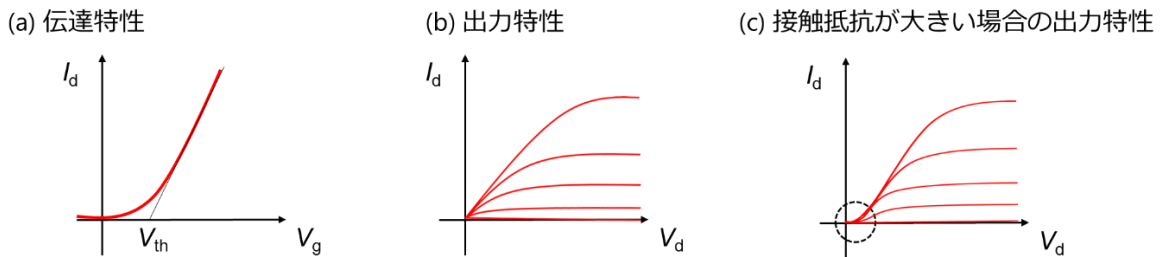


図 1-6 トランジスタの(a)伝達特性、(b)出力特性、(c)接触抵抗が大きいときの出力特性の模式図

また実デバイスの特性を理解するには、測定結果のグラフの形状などから数値に表れないパラメータを読み取ることが必要となる。その代表的なものに、接触抵抗 R_c が挙げられる。 R_c はキャリアが電極からチャネルに達するまでに受ける抵抗のことで、電極/半導体界面の界面抵抗 R_{int} と半導体膜厚分の抵抗 R_{ac} に分けることができる。 R_c がチャネル部の抵抗 R_{ch} よりも十分小さいときは R_c を無視することができるが、 R_c が R_{ch} と同程度のオーダーになったときは、図 1-6(c)のように出力特性の立ち上がりが S 字のカーブを描く。これはドレイン電圧 V_d のうち大部分が接触抵抗にかかってしまい、チャネル部には実効的に十分な電圧がかからないためである。 R_c はトランジスタの特性を大きく悪化させるので小さいほうが好ましく、 R_c の低減のためにさまざまな研究が行われている。 R_{int} を軽減させるアプローチとしては、電極/半導体界面にアクセプターまたはドナーを入れて界面トラップを埋める手法^{3,4}などが報告されており、 R_{ac} を低減させるアプローチとしては後述の BC/BG 構造の採用^{5,6}や半導体層の厚みを 2 層程度のごく薄く作製する試みなどが行われている。

有機トランジスタの構造の特徴

以上の動作原理を踏まえて、電極の配置による長所と短所を以下に述べる。

・ボトムコンタクト

SD 電極を平滑面上に作り、上に半導体層を作る。このため、電極の作製が容易かつ有機半導体にダメージを与えることはない。また電極を化学修飾することで半導体層へのキャリア注入を改善することができる。欠点としては、一般的には有機半導体の電極への密着性が悪いので、界面抵抗 R_{int} が大きくなってしまふことが挙げられる。

・トップコンタクト

半導体層を平滑面上に作り、上に SD 電極を作る。このため、半導体層を均質に作製しやすく、電極と半導体の界面の密着が比較的良好である。欠点としては、半導体表面の濡れ性が悪く印刷法で電極を作製することが困難であること、電極を修飾することができないことが挙げられる。

・ボトムゲート

支持基板上に G 電極、絶縁層を作り、その上に半導体層を作る。このため、絶縁層を作製する際に半導体層へのダメージを与えることはない。また絶縁膜を化学修飾することで濡れ性やトランジスタ特性を制御することができる。欠点としては、G 電極により絶縁層が平滑にならないように注意する必要があることなどが挙げられる。

・トップゲート

半導体層上に絶縁膜、G 電極を作る。このため、濡れ性の悪い絶縁材料を使うことができ、有機半導体層作製時に絶縁層にダメージを与えることはない。欠点としては、絶縁層作製の際に有機半導体にダメージがないように注意する必要があることなどが挙げられる。

また BC/BG、TC/TG 構造はチャンネル部と SD 電極が隣り合っているため、BC/TG、TC/BG 構造に比べて R_{ac} が小さいと考えられている⁷。移動度などの物理量の向上と微細にパターンニングの可能性を考慮に入れて、以上のどの構造にするのかを検討する必要がある。

有機半導体分子構造と結晶性の移動度への影響

これまでトランジスタ中のマクロな電気伝導について説明したので、ここでは微小領域での電気伝導について説明し、移動度を向上させるアプローチには分子設計と製膜プロセスの2つの観点が必要なことを述べる。

有機半導体中の電気伝導は分子から分子にキャリアが流れて起こる現象である。そのためキャリアの動きやすさの指標である移動度は、半導体膜の結晶性と分子間の波動関数の広がり2つの要素に大きく影響される。薄膜の結晶性は一般的にアモルファス、単結晶、多結晶の3種類に分けることができる。アモルファス膜内では分子がランダムに配向しており、一般的にキャリアは分子間を”飛び移り”伝導する(ホッピング伝導)と考えられている⁸(図1-7(a))。このときキャリアは分子間の高いエネルギー障壁を乗り越える必要があるため、移動度は低いことがほとんどである。一方単結晶膜内では分子が規則性を持って配向している。このとき、波動関数が複数の分子にわたって広がっていれば無機半導体と同様なバンド伝導を示し⁹、十分に波動関数が広がっていない場合はホッピング伝導となる⁸。バンド伝導を示す単結晶有機半導体膜は1~10 cm²/Vsの高い移動度を示すことが多く、可能であるならば単結晶を用いることが望ましい(図1-7(b))。最後に多結晶膜では、結晶間ではホッピング伝導、結晶内では波動関数の広がりに応じてホッピング伝導とバンド伝導のどちらかが起こることになる(図1-8(b))。波動関数の広がりには分子設計によってコントロールでき、半導体膜の結晶性は製膜のプロセスによってコントロールできる。そのため、高い移動度を出すためには分子設計・製膜プロセスの2つの観点からアプローチする必要がある。

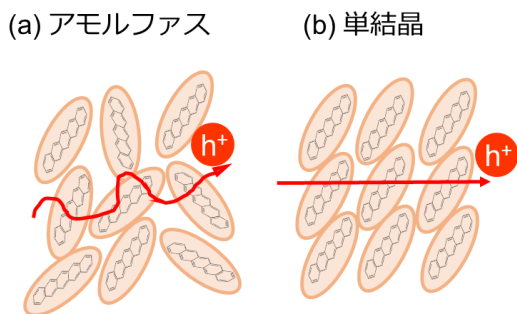


図 1-7 (a)単結晶中、(b)多結晶中のキャリア伝導の模式図

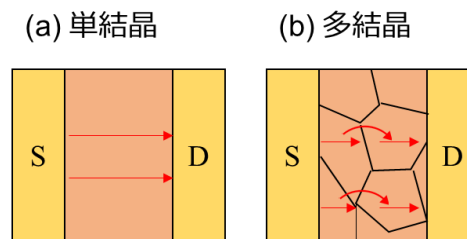


図 1-8 (a)アモルファス中、(b)単結晶中のキャリア伝導の模式図

1.3. 有機半導体材料の分類および分子設計指針

有機半導体材料の分類

有機半導体は拡張 π 電子系と呼ばれる分子系である。これらの有機半導体は一般的にはドーピングしていない、真性状態で用いられる。このときキャリアの注入は電極の仕事関数と無機半導体の価電子帯にあたる Highest Occupied Molecular Orbital (HOMO)、伝導体にあたる Lowest Unoccupied Molecular Orbital (LUMO)によって支配されており、電極の仕事関数が HOMO に近ければホールが注入されて p 型の動作を、LUMO に近ければ電子が注入されて n 型の動作をする。原理的には有機半導体は両極性伝導を示すが、便宜上、ホール輸送をしやすい分子を p 型有機半導体、電子輸送をしやすい分子を n 型半導体と呼ぶことが多い。また有機半導体はその分子量によって低分子有機半導体と高分子有機半導体に分類することもできる。低分子有機半導体は単結晶を作製でき高移動度な材料が多いことなどの特徴があり、高分子有機半導体は結晶粒界の少ない多結晶様の膜を作製できることや耐熱性が高いことなどが主な特徴になる。

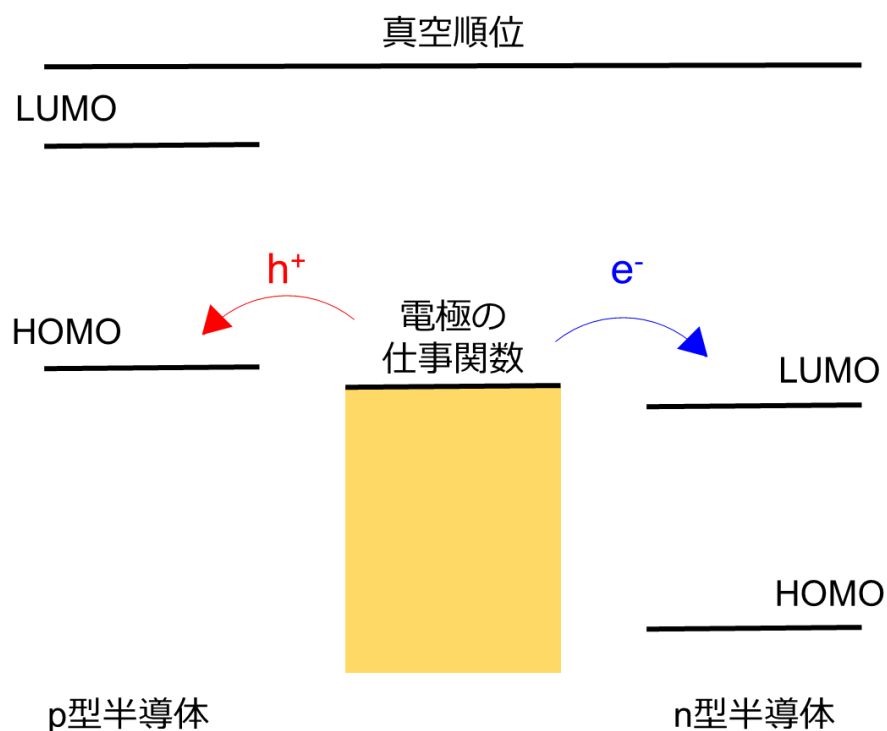


図 1-9 電極から有機半導体へのキャリア注入の模式図

有機半導体材料の分子設計指針

有機トランジスタの実用化のために有機分子には高移動度や低閾値電圧、さらに、大気中での安定動作、高溶解性、高耐熱性があることが望ましい。典型的な有機トランジスタで用いられる有機半導体分子を図 1-10 に示す。ここではそれぞれの項目ごとに主な材料設計指針を述べる。

・高移動度化について

1-3 節で触れたように、分子間に波動関数が大きく広がっている分子ではキャリア移動が起こりやすく、移動度が高くなる。そこで結晶中で分子軌道の重なりが大きくなるように分子を設計する必要がある。そのためには分子軌道が大きく非局在化し、その軌道が重なりやすいように分子がパッキングしなければならない。分子軌道が大きく非局在化するためにはベンゼン環とヘテロ環を組み合わせたヘテロアレーン系材料がよく用いられる。代表的なものが瀧宮らによって報告された[1]benzothieno[3,2-*b*][1]benzothiophene (BTBT)¹⁰ や dinaphtho[2,3-*b*:2',3'-*f*]thieno[3,2-*b*]thiophene (DNTT)¹¹ であり、蒸着法で作製した薄膜は 2 cm²/Vs を超える移動度を示している。また分子のパッキングの制御には分子の側鎖を修飾することが有用であり、例えば BTBT の側鎖にアルキル基を導入した 2,7-dialkyl[1]benzothieno[3,2-*b*][1]benzothiophenes (C_n-BTBT)¹² では、アルキル基同士の相互作用によって分子間距離が縮まっていることが確かめられており、10 cm²/Vs を超える高い移動度が報告されている。

・大気中での安定動作について

有機トランジスタの特性は酸素や水に影響を受けることが知られており、p 型半導体では酸素による酸化でドーピングが行われること¹³、n 型半導体では水や酸素によるトラップで正常に動作しなくなることが報告されている¹⁴。酸化還元順位は分子の HOMO、LUMO の値と相関があり、大気中での安定動作には HOMO、LUMO の値を制御することが必要である。代表的な有機半導体の HOMO、LUMO とそれらの大気安定性について、HOMO としては -5.7 eV ~ -5.0 eV、LUMO としては -4.7 eV ~ -4.0 eV が適していると考えられている¹⁵。

・高溶解性について

高溶解性にはアルキル鎖などの側鎖を導入することが有効であると報告されており、例えば Anthony らによって合成された、ペンタセンの 6 位と 13 位をトリイソプロピルシリルエチニル基 (Tips 基) に置換した 6,13-Bis(triisopropylsilylethynyl)pentacene (Tips ペンタセン)¹⁶ は、室温で 1 wt% 以上の極めて高い溶解性を示した。

・高耐熱性について

有機半導体薄膜の耐熱性には分子の回転運動と分子量が影響しており、岡本らの報告した屈曲型の骨格を持つ dinaphtho[2,3-*b*:2',3'-*d*]thiophene (DNT-V) 誘導体¹⁷ では分子の回転運動が抑制され、150°C を超える高い耐熱性を示した。

・ 閾値について

閾値電圧は電極の仕事関数 W と HOMO または LUMO のエネルギー差 ΔE 、 I_d の流れる経路に存在するトラップ密度によって定まる。チャンネルを移動できるキャリアは、注入障壁 ΔE を超える電圧がかかって注入されたキャリアのうち、伝導を阻害するトラップを埋めた残りである。そのため ΔE が小さければ小さいほど、またトラップ密度が小さければ小さいほど 0 V に近づく¹⁸⁻²⁰。

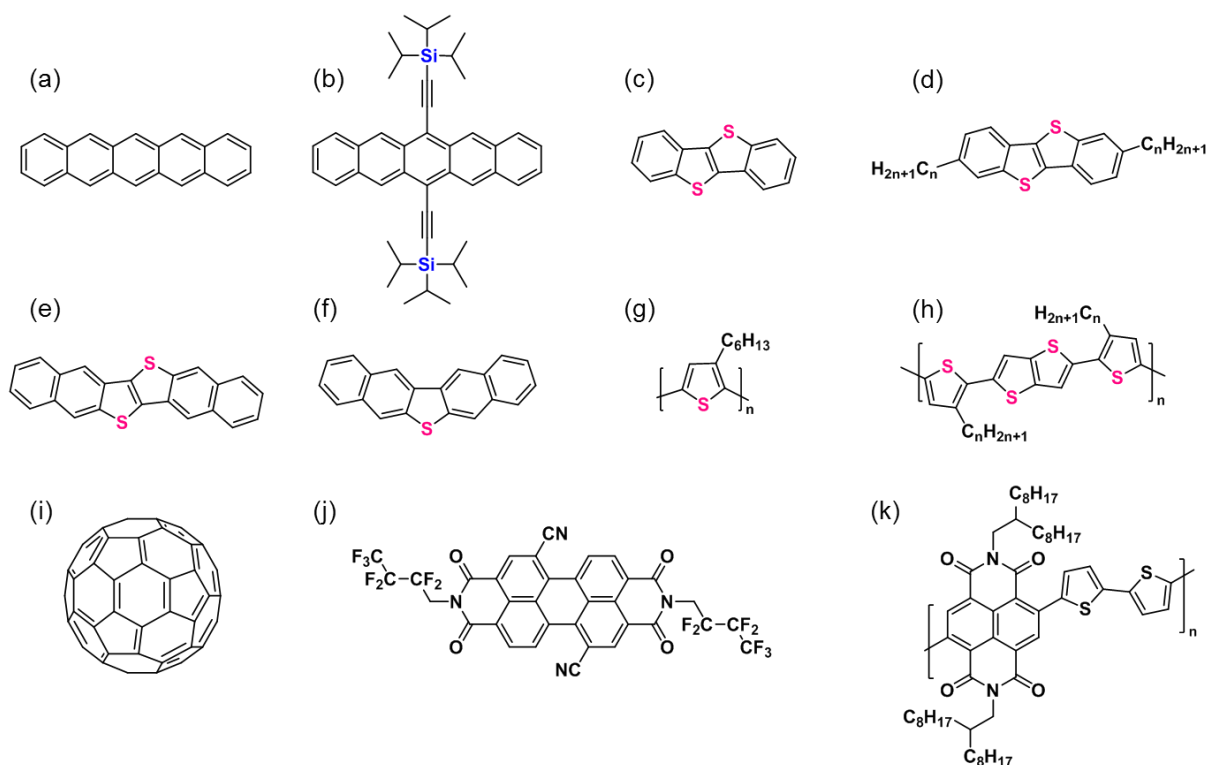


図 1-10 典型的な p 型有機半導体 (a) Pentacene³⁶、(b) 6,13-bis(triisopropylsilyl)ethynylpentacene¹⁶、(c) [1]benzothieno[3,2-b][1]benzothiophene¹⁰、(d) 2,7-dialkyl[1]benzothieno[3,2-b][1]benzothiophenes¹²、(e) dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene¹¹、(f) Dinaphtho[2,3-b :2',3'-d]thiophene¹⁷、(g) Poly(3-hexylthiophene)²¹、(h) Poly(2,5-bis(3-hexadecylthiophen-2-yl)thieno[3,2-b]thiophene)³⁷ と n 型半導体 (i) Fullerene³⁸、(j) *N,N'*-1*H,1H*-perfluorobutyldicyanoperylene-carboxydi-imide³⁹、(k) Naphthalene-bis(dicarboximide) bithiophene copolymers⁴⁰

1.4. 塗布法による有機半導体膜の作製技術

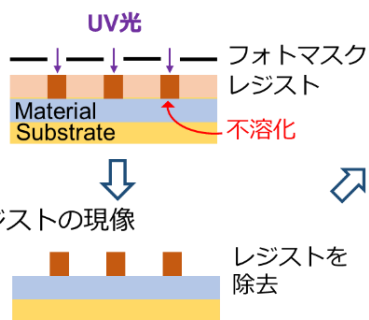
1-1 節で有機半導体の微細パターンニングが必要であること、1-3 節で移動度には有機半導体膜の結晶性が大きな影響を及ぼすことを述べた。ここでは代表的な有機半導体の塗布プロセスに着目し、その特徴、できる薄膜の結晶性、パターンニングの方法を説明する。

パターンニング技術の分類

パターンニング技術は、ドライ/ウェット、サブトラクティブ/アディティブの2つの基準によって、計4種類に分類できる。ここではウェットすなわち塗布法についてのみ触れる。サブトラクティブプロセスはフォトリソグラフィに代表されるプロセスであり、パターンしたい材料を一度前面につけた後、不要な部分を除去してパターンを形成する。アディティブプロセスはインクジェットに代表されるプロセスであり、パターンを作りたいところだけに材料をつけるプロセスである。サブトラクティブプロセスの最大の利点は、数10 nm精度でパターンニングできるフォトリソグラフィ技術が確立されていることである。工程が増えること、材料の無駄が多いこと、下地へのダメージのない材料を使う必要があること、大面積化が困難であることなどの欠点である。アディティブプロセスは材料使用効率が極めてよいこと、下地へのダメージが少ないこと、装置の簡易化により初期投資が大きく削減できることが利点だが、パターンニング精度は発展途中であり、数10 μm の程度の精度が限界である。

フォトリソグラフィによるパターンニング

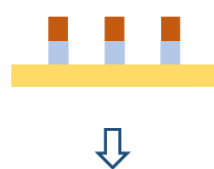
1. レジストの塗布、露光



2. レジストの現像



3. 不要な箇所を除去



4. レジストを除去



インクジェット法によるパターンニング

1. 必要な箇所に材料を塗布

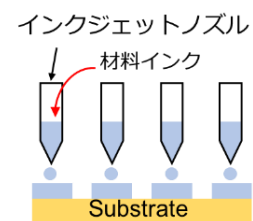


図 1-11 代表的なサブトラクティブプロセスであるフォトリソグラフィと、代表的なアディティブプロセスであるインクジェットによるパターンニングの模式図

有機半導体膜の塗布法とその結晶性

この項では代表的な有機半導体の塗布法とその結晶性について説明する。

・スピノコート法

広く塗布法として用いられている手法の一つがスピノコート法であり、有機半導体溶液を滴下した基板を高速で回転させ、遠心力を利用しながら溶媒を乾燥させることで薄膜を形成する。長所は均質性の高い膜を再現良く簡単に作製できることであるが、溶液の無駄が多いことが欠点である。スピノコート法で作製された DNT-V 誘導体の顕微鏡写真を図 1-12 に示す。形成させる結晶はアモルファスまたは多結晶であり、典型的な移動度は $0.1 \text{ cm}^2/\text{Vs}$ 程度である²¹⁻²⁴。またスピノコートでは基板の全面に薄膜が形成されるためにサブトラクティブプロセスとなる。また p 型半導体と n 型半導体を塗り分けることはできない。

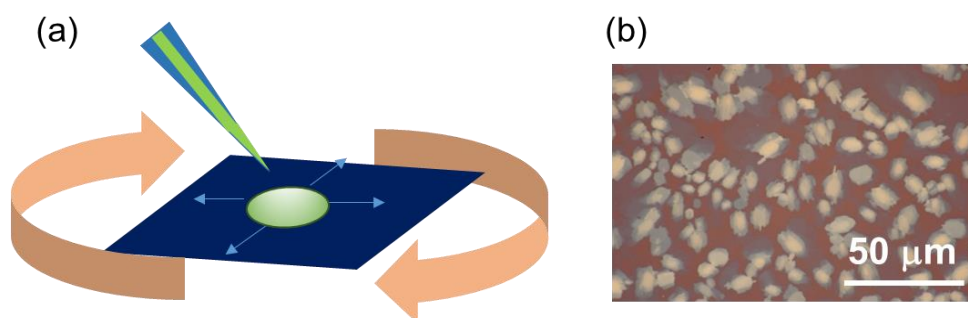


図 1-12 (a)スピノコート法の模式図と(b)スピノコート法で作製された DNT-V 誘導体薄膜の偏光顕微鏡写真

・連続エッジキャスト法

簡便に単結晶膜のデバイスを作製するために当研究室で考案された手法がエッジキャスト法である²⁵。加熱した基板の上にガラスを立て溶液を滴下すると、溶液がガラスに向かって乾燥する。このように乾燥方向を制御して製膜すると、方向が一方向にそろった、一つの結晶が数 $100 \mu\text{m}$ の大きさの多結晶膜を形成できる。チャンネル長とチャンネル幅が小さいときにはチャンネル部分がほぼ単結晶になることが大きな利点で、 $10 \text{ cm}^2/\text{Vs}$ を超える高い移動度を得ることができる。欠点としては基板全体に膜ができるわけではないので、パターニングが困難であることが挙げられる。この欠点を克服するためにエッジキャスト法を発展させたものが連続エッジキャスト法²⁶である。連続エッジキャスト法の基本原理はエッジキャスト法と同様であるが、溶液を連続供給しながら基板を動かす点が異なる。基板を動かすことで成長方向を制御しながら連続的に方向のそろった結晶膜を作製することができる。

溶液の飽和濃度を C_k 、蒸発速度を V_{evap} 、溶液の供給量を V_{sol} 、ガラスの幅を W 、ガラスの移動速度を V_{blade} 、形成される有機膜の厚みを h 、密度を d とする。連続エッジキャストにおいて、溶液は常に平衡状態で濃度と体積が一定になっており、結晶の厚みがすべて均一な理想的な状態を仮定する。体積が常に一定である事から、蒸発量と供給量は等しく、

$$V_{\text{evap}} = V_{\text{sol}}$$

また一定時間に析出する分子の質量を M とすると、 M は蒸発した溶液内に溶けていた分子の質量と考えることができ、

$$M = V_{\text{evap}} C_k = V_{\text{sol}} \cdot C_k$$

また M は形成された膜の密度からも計算できるので、

$$M = WhV_{\text{blade}}d$$

両者を比較することにより

$$h = \frac{C_k V_{\text{sol}}}{V_{\text{blade}} W d}$$

となる。この式から連続エッジキャストの膜厚は、溶液の飽和濃度および供給量に比例し、ガラスの移動速度と幅および半導体の密度に反比例することがわかる。実際の連続エッジキャストでは供給溶液の濃度が飽和濃度よりも薄いために濃度の平衡状態が成り立たない場合があること、膜厚は全面に渡っては均質にならないことに注意が必要である。さらに結晶性の薄膜を得るためには、ある程度ゆっくりと溶液を乾燥させる必要があることにも留意しなければならない。

連続エッジキャスト法で作製された 3,11-didecyldinaphtho[2,3-d:20,30-d0]benzo [1,2-b:4,5-b0]dithiophene (C10-DNBDT-NW) の結晶の偏光顕微鏡写真を図 1-13 に示す。結晶を 45° 回転させると一斉に消光することから結晶方向が一方向に揃っていることがわかる。トランジスタを作製し移動度を測定すると平均移動度は $10 \text{ cm}^2/\text{Vs}$ を超え、ばらつきをあらゆる変動係数は 20% と小さいことが報告されている。

連続エッジキャスト法を用いるパターンニング手法は 2 通りある。一つは大面積に膜を形成してフォトリソグラフィでパターンニングする方法で、この方法はスピコートと同様の欠点がある。もう一つは極細のガラスを使って半導体を必要な箇所にもみ塗布する方法である。この方法は直接パターンニングができるので追加工程が不要で、p 型と n 型の半導体を塗り分けることができる。描画速度が遅い ($\sim 10 \text{ } \mu\text{m/s}$) こと、ガラスの微小化に限界があること ($\sim \text{mm}$) などが課題である。

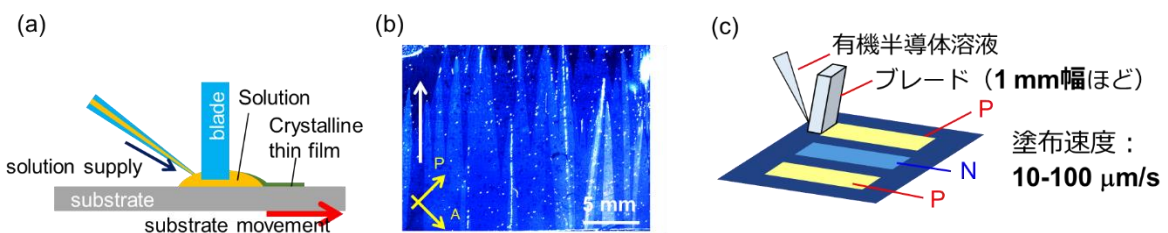


図 1-13 (a)連続エッジキャスト法の模式図と(b)C10-DNBDT-NW の結晶膜の偏光顕微鏡写真および(c)連続エッジキャスト法によるパターンニング

・インクジェット法

インクジェット法は、ノズルに充填された有機半導体溶液を外力によって微小液滴として吐出して塗布する直接パターンを描画する、代表的なアディティブプロセスである。必要なところのみ塗布ができるアディティブプロセスの利点に加え、プログラミングにより容易にパターンを変更可能なので、高価で作製に時間のかかるマスクが不要などの利点がある。外力として圧電素子の変形を用いるピエゾ方式、泡を用いるバブルジェット方式、静電相互作用を用いるスーパーインクジェット(SIJ)方式など、様々な方式が考案されている。

インクジェット法での塗布はトランジスタのチャンネル部に必要量滴下する手法^{2,27-31}と、連続エッジキャストのように連続的に塗布する手法³²の2種類がある。必要量滴下する手法で作製された結晶の写真を図 1-14(a)に示す。できる結晶は多結晶質のものが多く、滴下中心に向かって溶媒が乾いていくので結晶成長の方向が揃っておらず、膜厚も不均質である。このため移動度は $0.1 \text{ cm}^2/\text{Vs}$ 程度にとどまっている。また TIPS-ペンタセンをアニソールに溶解させて連続的に塗布する手法で作製された結晶の写真を図 1-14(b)に示す³²。この方法では、溶媒の沸点が高いため、点描のようにラインを描くことになる。そのため溶媒が塗布方向と垂直に乾いていくことが連続エッジキャストと大きく異なり、電極の幅 W を細くすることができない。

インクジェット法ではアディティブプロセスでチャンネル長 $10 \mu\text{m}$ 、チャンネル幅 $100 \mu\text{m}$ オーダーのパターニングが試みられており、さらに微細に塗布できる手法が望まれている。

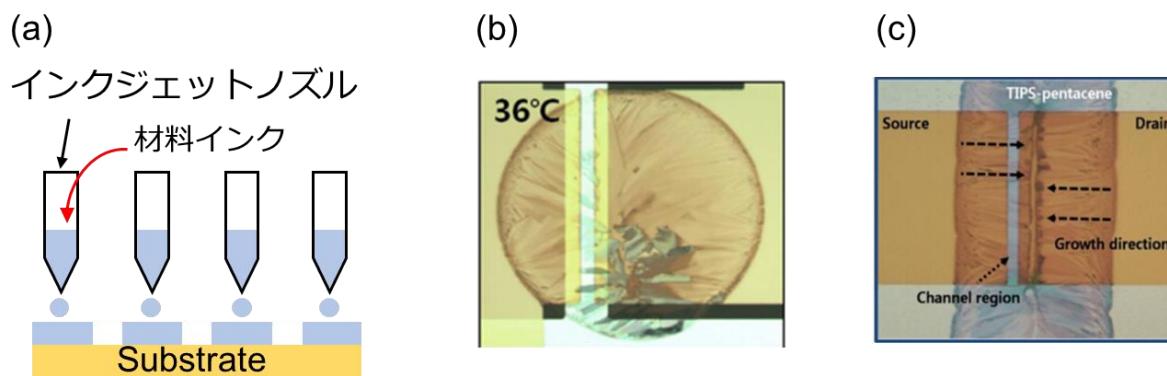


図 1-14 (a)インクジェット法の模式図と、(b)必要な箇所のみインクジェットしたトランジスタの顕微鏡写真および(c)連続的にインクジェットしたトランジスタの顕微鏡写真

1.5. 塗布法による電極の作製技術

1-1 節でも触れたように、プリントエレクトロニクスを目指す低コスト・省エネルギープロセスの確立や大面積デバイスの作製には、半導体層だけではなく電極や絶縁層の塗布プロセスの開発が必要である。この節では代表的な塗布プロセスとしてインクジェット法と無電解めっき法を説明する。

・インクジェット法

1-4 節でも触れたように代表的なアディティブプロセスである。ここではスーパーインクジェット(SIJ)方式を用いた銀電極の作製の例を説明する。(SIJ)方式は静電方式と呼ばれる方式の一つで、その吐出様式を図 1-15(a)に示す。ノズルの中に電極が入っており、基板と電極の間に交流電圧 $V = V_{bias} \pm V_{max}$ を周波数 f で印加すると溶液が帯電する。帯電した溶液のクーロン斥力に基づく静電圧が液体の表面張力に起因する圧力を上回ったときに溶液は微小液滴になり、さらに静電気力で基板に引き寄せられて吐出が行われる。以上のことを式で説明すると、次のようになる。液体の曲率を κ 、表面張力を γ とすると、表面張力に起因する圧力は

$$P_{\gamma} = \gamma\kappa$$

一方クーロン斥力は、表面電場を E 、真空の誘電率を ϵ_0 とすると、静電圧 P_E は、

$$P_E = 0.5\epsilon_0 E^2$$

となる。 $P_{\gamma} = P_E$ となったとき溶液が微小液滴になり、この状態をレイリー極限と呼ぶ。こレイリー極限のときの表面電場は

$$E = \sqrt{\left(\frac{\gamma\kappa}{\epsilon_0}\right)}$$

で表現でき、これ以上の表面電場が溶液にかかったとき、溶液が吐出される。またかける交流電場の周期を f Hz、一滴の体積を V_{drop} とすると、1 秒間あたりの吐出量は fV_{drop} で表すことができる。

SIJ 方式作られる液滴はサブ fL で通常のインクジェット法の液滴の大きさ数 pL の 1/10000 程度と極めて小さい。これは直径にすると 1 μm 程度で、従来のインクジェット法の数 10 μm に比べ大きく微細化できる手法だといえる。また液滴の蒸発が早く、下地へのダメージがより少ないことも特長の一つである。これらの特長を使って有機半導体上にチャンネル長 2 μm の電極を作製している例が報告されている³³(図 1-16)。

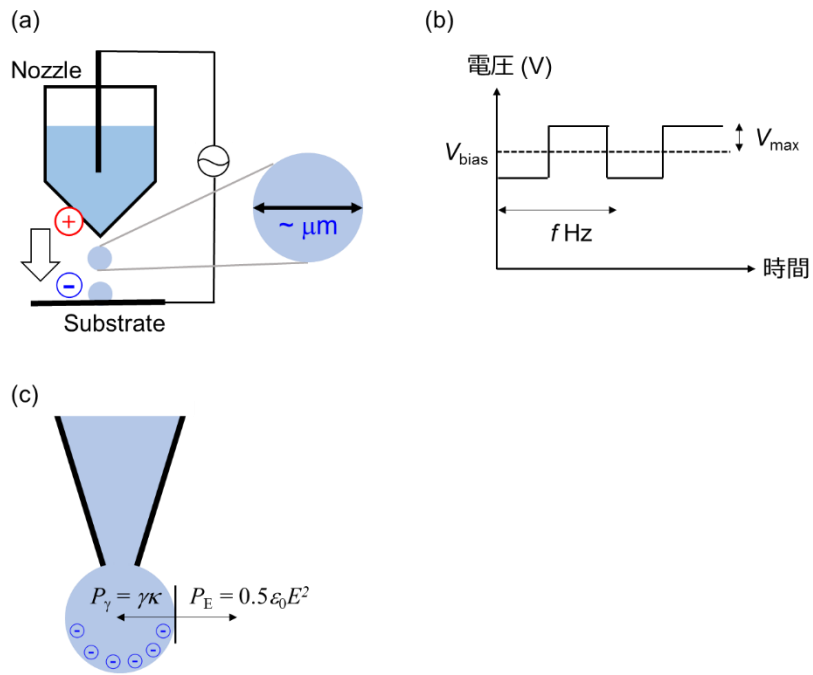


図 1-15 (a)SIJでのインクの吐出原理の模式図と(b)かける交流電圧および(c)微小液滴表面での力のつりあい

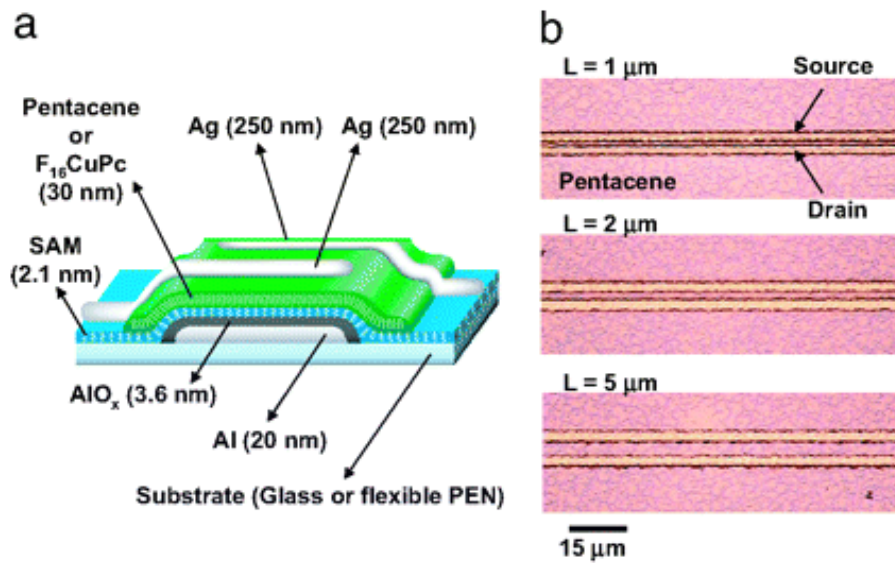


図 1-16 (a)SIJで作製した TC/BG 構造のトランジスタの模式図と(b)電極の顕微鏡写真³³

・無電解めっき法

もうひとつの電極塗布法に無電解めっき法がある。無電解めっき法は、ある金属触媒を付着させた基材を金属コロイドの分散液に浸漬させ、酸化還元反応を通して触媒金属上にコロイドにしていた金属を成長させる手法である。無電解めっきから成長させることのできる金属は金や銀、ニッケルなど多岐にわたり、銀触媒から金電極を成長させ有機トランジスタを作製している例が報告されている³⁴。無電解めっき法を用いる主な利点は二つあり、金/銀ハイブリッド電極を、塗布法の適用が難しい半導体上に作製できることである。p有機半導体のHOMO準位は通常-5~5.5 eVであり、仕事関数が-5eVと金はキャリアの注入に適している。しかし金を溶液中に安定に分散することは困難であり、さらに有機半導体にダメージを与えない金インクの例は少数の例しか存在しない上に、非常に高価である。無電解めっき法を用いると、比較的安価でさまざまな種類のある銀インクから、金を成長させることができる。加えて銀は仕事関数が-4.3 eVとn型半導体への電子の注入に有利であるので、この手法ではp/n両半導体に良好なキャリア注入を行うことができる。また無電解めっき法では、触媒金属が半導体上にまばらに存在すれば、めっき過程で半導体表面を覆うことができる。表面エネルギーが一般的に小さく塗布法が用いにくい有機半導体上でも、まばらに銀インクを塗布することは可能であり、めっきを通して導通をとることができる。電極を形成できる。以前の報告では全面にめっきを行っていたので、サブトラクティブプロセスであったので、材料使用効率が悪いなどの課題があった。

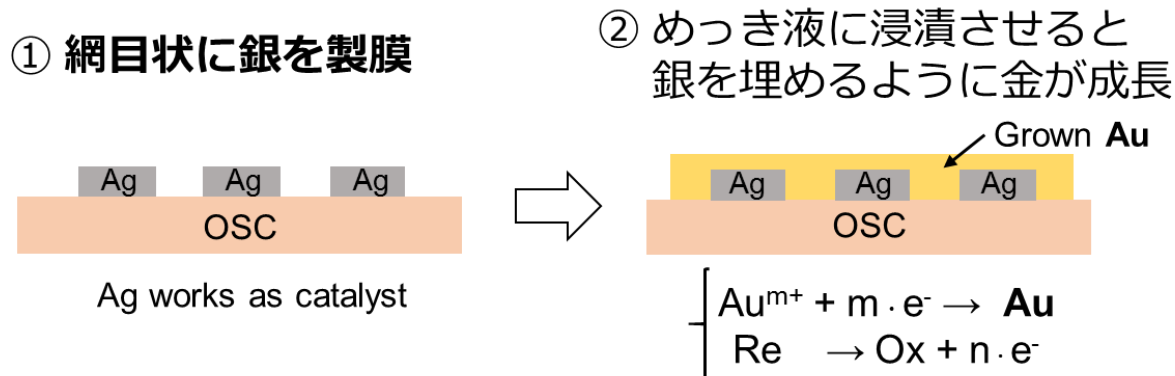


図 1-17 銀から金を成長させる無電解めっき法の模式図

1.6. CMOS 論理回路の動作原理

有機トランジスタの応用先の一つである論理回路では、低消費電力・高集積化を達成するために回路中で p 型トランジスタと n 型トランジスタを組み合わせているものが主流であり、これを Complementary Metal Oxide Semiconductor (CMOS) 論理回路と呼ぶ。NOT 回路、NAND 回路、NOR 回路などの基本的な CMOS 論理回路を数億個集積化させ、コンピューターでの演算が行われている。ここでは最も基本的な CMOS 論理回路である NOT 回路(CMOS インバータ)について述べる。

CMOS インバータは p 型トランジスタの D 電極と n 型トランジスタの D 電極を直列に繋ぎ、さらに G 電極を共通にした構造をしており、図 1-18 (a)のような回路図で書くことができる。G 電圧 V_{in} を入力すると、その値に応じた D 電圧 V_{out} を出力する回路であり、正の駆動電圧 V_{dd} をかけたときの V_{in} と V_{out} の関係を図 1-18 (b)示す。まず $V_{in} = 0 \text{ V}$ のときを考える。このとき p 型トランジスタには V_{dd} によりホールが注入されるが、n 型のトランジスタには電圧がかからないので電子は注入されない。つまり p 型トランジスタは”on”状態であり、n 型トランジスタは”off”状態になっている。このとき CMOS インバータは図 1-18 (c)のような等価回路に置き換えることができるので、 $V_{out} = V_{dd}$ となる。次に $V_{in} = V_{dd}$ のときを考える。先ほどとは逆に、n 型トランジスタには V_{dd} により電子が注入されるが、p 型のトランジスタには電圧がかからないのでホールは注入されない。つまり p 型トランジスタは”off”状態であり、n 型トランジスタは”on”状態になっている。このとき CMOS インバータは図 1-18 (d)のような等価回路に置き換えることができるので、 $V_{out} = 0 \text{ V}$ となる。また p 型、n 型両トランジスタの抵抗が等しくなり出力が反転する電圧を反転電圧 V_{inv} と呼ぶ。 V_{inv} 近傍では p 型、n 型トランジスタはともに飽和領域で動作しているので、p 型半導体を流れる電流 $I_{d,p}$ は、1-2 項より

$$I_{d,p} = \beta_p (V_{dd} - V_{inv} - V_{th,p})^2$$

$$\left(\beta_p = \frac{\mu_p W_p \epsilon_r \epsilon_0}{2L_p d} \right)$$

であり、一方 n 型半導体を流れる電流 $I_{d,n}$ は

$$I_{d,n} = \beta_n (V_{inv} - V_{th,n})^2$$

$$\left(\beta_n = \frac{\mu_n W_n \epsilon_r \epsilon_0}{2L_n d} \right)$$

とかける。ここで $I_{d,p} = I_{d,n}$ とすることで、 V_{inv} を

$$V_{inv} = \frac{V_{dd} - V_{th,p} + V_{th,n} \sqrt{\frac{\beta_n}{\beta_p}}}{1 + \sqrt{\frac{\beta_n}{\beta_p}}}$$

と求めることができる。なお通常は $V_{inv} = \frac{V_{dd}}{2}$ となるようにチャネル長やチャネル幅を調整して論理回路を形成する。

ここで V_{dd} を”1”、 0 V を”0”として以上の結果をまとめたものが図 1-18 (e)であり、CMOS インバータは入力を反転する NOT 回路として機能していることがわかる。CMOS インバー

タの性能を表す指標としてゲインがあり、これは反転電圧 V_{inv} 近傍における出力電圧のドロップの傾きを表している。

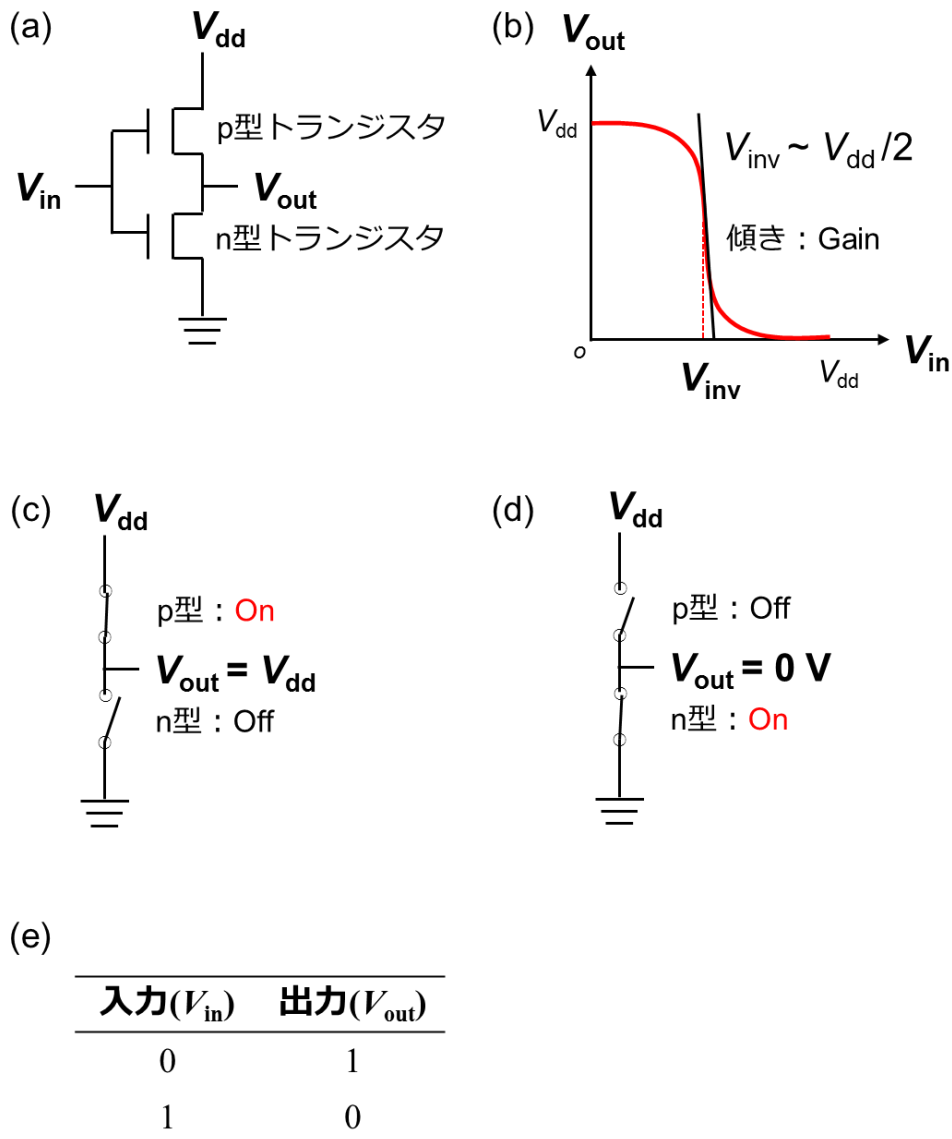


図 1-18 CMOS インバータの(a)回路図と(b)伝達特性、(c) $V_{in} = 0\text{ V}$ のときの等価回路図、(d) $V_{in} = V_{dd}\text{ V}$ のときの等価回路図および(e)真理値表

1.7. 新規塗布プロセス開発への期待

当研究室では有機半導体が塗布可能であることに着目し、無機半導体ではコストがかかりすぎる大面積デバイスや低価格 RF-ID タグの開発などを行っている。半導体塗布法として連続エッジキャスト法を開発し、作製された高移動度の結晶性薄膜は RF-ID の試作機の作製にも使用されてきた。しかしガラスブレードの加工精度から半導体層の幅は数 mm 幅が限界であり、また塗布速度も $\sim 10 \mu\text{m/s}$ にとどまっている。今後更なる高機能化と高生産性を達成するには、単結晶の作製を維持しつつ、微細化と塗布速度の向上を行う必要があり、連続エッジキャストを発展させた新規塗布手法の開発が望まれていた。また電極の作製は全面に無電解めっきを行いフォトリソグラフィでパターンニングをサブトラクティブプロセス行ってきたので、より材料使用効率のよいアディティブプロセスで微細な電極を塗布法で作製する手法の開発も大きく期待されていた。

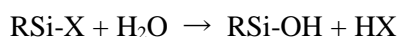
1.8. 本研究の目的

本研究では、微細な塗布が可能である SIJ 法を用いて、結晶性の高い半導体薄膜の作製を高速で微細に塗布すること、アディティブプロセスで微細電極を作製することを目的とした。半導体膜の作製の実験では、有機半導体溶液の表面張力や誘電率、描画速度を最適化する検討を行い、論理回路への応用を見据え p 型半導体と n 型半導体をパターンニングすることで、CMOS インバータの作製および特性評価を行った。さらに塗布プロセスでの微細電極作製法の確立のため、無電解めっきにより電極を作製してトランジスタを作製および評価した。

2. 実験方法

2.1. SAM による基板処理

有機トランジスタを作製する基板には、 SiO_2/Si 基板を用いた。 SiO_2/Si 基板は非常に平滑に作製できること、ボトムゲート構造を作製するときは Si 部をそのまま G 電極として使用できる簡便さから、有機トランジスタの研究で広く用いられている。ただし SiO_2 は表面にダングリングボンドが存在してキャリア伝導を阻害すること、表面の濡れ性が塗布法に適していないという報告があるので、本研究では表面を自己組織化単分子膜(Self-assembled monolayer; SAM)で処理して使用した。 SiO_2 を修飾する SAM に主に用いられる分子は、 $\text{SiR}_n\text{X}_{4-n}$ の構造を持つ有機シランである。X にはアルコキシ基やハロゲン基がよく用いられる。まず基板に O_3 処理を行い、基板のダングリングボンド $\text{Si}\cdot$ を Si-OH に修飾し、次に基板を SAM 分子と反応させる。SAM の形成には少量の水分が必要であり、初めに SAM 分子 RSi-Cl が H_2O と反応して



の加水分解が起こる。次に RSi-OH と Si-H が脱水縮合し、



のシロキサン結合が形成され、SAM となる。

以下本実験での SAM 形成の方法を述べる。比抵抗が $0.1 \Omega \cdot \text{cm}$ 以下になるように高濃度ドーパされた Si 上に 100 nm の SiO_2 製膜された基板(フルウチ化学株式会社)を、超音波装置を用いてアセトン・イソプロパノール(IPA)でそれぞれ 10 分間洗浄した。その後紫外線オゾン洗浄装置(UV253E, Filgen)を用いて 30 分表面を処理し、基板の洗浄とダングリングボンド $\text{Si}\cdot$ の修飾を行った。この基板を図 2-1 (b)のように、 β -phenethyltrimethoxysilane (β -PTS)(Sigma Aldrich)とともにテフロンポットに封入し、オーブンで 120°C 、3 時間反応させることで、 β -PTS の SAM を形成した。SAM の形成後基板をオーブンから取り出し、トルエン、IPA で 10 分間洗浄した後、 120°C に加熱したホットプレートで 5 分間アニールを行った。SAM の形成は自動接触角計(DMs-400KK、協和界面科学株式会社)を用いて確認した。

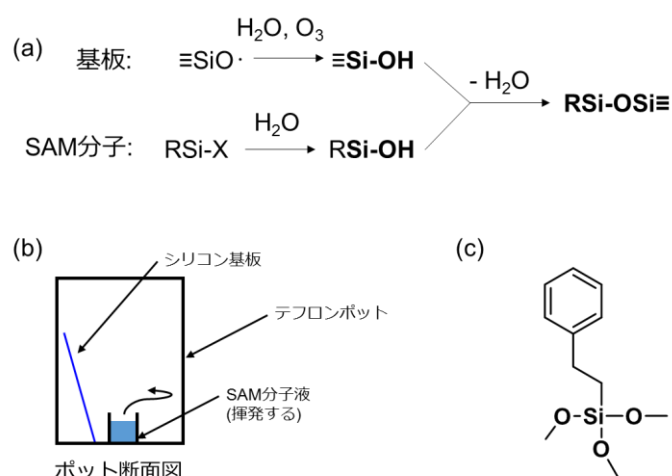


図 2-1 SAM 形成の(a)反応原理と(b)模式図および(c)本実験で用いた β -PTS の分子構造

2.2. SIJ による有機半導体膜の作製および評価

本研究では結晶薄膜を微細なパターンを作製するために、サブフェムトインクジェット加工装置(ST050-ODT、SIJ テクノロジ、以下 SIJ)を用いた。インクジェット法を用いて良好な薄膜を得るためには、(1)十分な溶解性を持つこと、(2)適切な沸点を持つこと、(3)良好な吐出ができることが必要であると考え、インクの最適化を行った。まずは(1)溶解性の目安を概算した。連続エッジキャストと同様に薄膜結晶成長が行われる仮定すると、1-4 項より

$$h = \frac{C_k V_{sol}}{V_{blade} W d}$$

が数 10 nm のオーダーであることが望ましい。SIJ の場合、代表的な値として $W \sim 10 \mu\text{m}$, $d \sim 1 \text{ g/cm}^2$ 、一滴の大きさがサブフェムトリットル、吐出周波数 $f = 1000 \text{ Hz}$ から

$$V_{sol.} = f V_{drop} \sim 100 \text{ fL/s}$$

を代入して、

$$h = \frac{100 C_k}{V_{nozzle}} \text{ nm} \quad [C_k] = [\text{wt}\%], [V_{nozzle}] = [\text{mm/s}]$$

よって V_{nozzle} が 1 mm/s と従来の連続エッジキャストの 100 倍程度になるには、濃度として 0.1 wt% 程度オーダーの溶解性が必要である。また(3)良好な吐出には、1-5 節で触れたように、SIJ の操作でかけた電圧で表面電場がレイリー極限を超える必要がある。表面電場は溶液に蓄積された電荷が多ければ多いほど大きい値をとり、蓄積される電荷量は溶媒の誘電率に比例する。すなわち、誘電率が大きい溶媒が良好な吐出に適している。ここで、有機半導体は極性が小さいものが多く、誘電率の大きい溶媒、すなわち極性溶媒は十分な溶解性を持ちにくい。つまり(1)(3)を単独で満たす溶媒を見つけるのは困難であった。そこで本研究では、低極性で高溶解性を示す溶媒と高極性を示す溶媒を混合しインクを作製することを試みた。

まず吐出に適切な溶媒の混合比を検討した。低極性溶媒としては東京化成工業株式会社から購入して溶媒精製装置に通した *o*-ジクロロベンゼン(ODCB)を、高極性溶媒としては和光純薬工業株式会社から購入したアセトニトリルを用い、インクジェットノズルには直径約 3 μm のガラスノズルを用いた。ODCB と MeCN の特性を表 2-1 に示す。ODCB は C6-DNT-VW の良溶媒であり、室温で 1.5 wt% 程度溶解することができる。また MeCN は比誘電率が 36 と大きいことに加え、表面張力が 29 mN/m と ODCB の表面張力 36.5 mN/m より小さいので混合により表面張力を減少させることができる。また MeCN 沸点は 82 °C と ODCB の沸点よりも大きく小さいので、ODCB よりも早く蒸発し、結晶成長を阻害しないことが期待される。

表 2-1 ODCB と MeCN の物性値

	ODCB	MeCN
室温での溶解性 (wt%)	1.5	—
比誘電率	10	36
表面張力 (mN/m)	36.5	29
沸点 (°C)	180	82

SIJ で良好な吐出を得るためには、15 程度の比誘電率が必要とされるので、誘電率が 15 付近になるように ODCB と MeCN を、質量比 10:1、7:1、5:1 で混合した。混合溶媒の比誘電率 $\epsilon_{r,mix}$ は、構成溶媒単体の比誘電率を $\epsilon_{r,A}$ 、 $\epsilon_{r,B}$ 、混合比を $x:(1-x)$ ($0 \leq x \leq 1$) とすると

$$\epsilon_{r,mix} = x\epsilon_{r,A} + (1-x)\epsilon_{r,B}$$

となることから算出した。また実測値の測定には液体用誘電率計(Model 871、日本ルフト株式会社)を用いた。交流電圧は装置限界の $V = 1000 \pm 1000$ V を 1000 Hz で印加した。

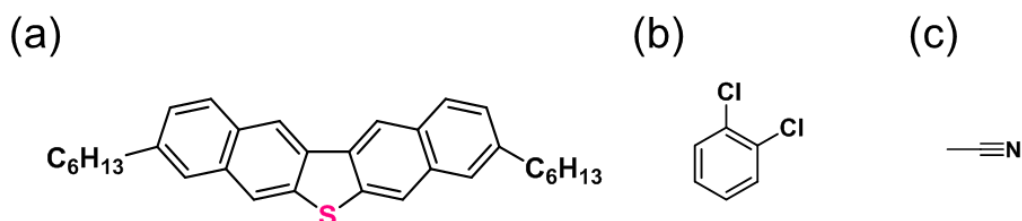


図 2-2 本研究で用いた(a)C6-DNT-VW、(b)ODCB、(c)MeCN の分子構造

次に溶質の濃度と描画速度の薄膜への影響を調べた。有機半導体として、ODCB などの典型的な有機溶媒に高い溶解性を示し、最高移動度 $9.5 \text{ cm}^2/\text{Vs}$ の高い移動度を持つ 3,9-dihexyldinaphtho[2,3-*b*:2',3'-*d*]thiophene (C6-DNT-VW)¹⁷ (図 2-2(a))を用いた。C6-DNT-VW を ODCB:MeCN = 5:1 の混合溶媒に 0.725 wt%、0.400 wt%溶解させ、表 2-2 の条件に従って、 β -PTS で処理した 100 nm SiO_2/Si 基板上に吐出を行った。インクジェットノズルには直径約 3 μm のガラスノズルを用い、吐出中基板は 50°C に加熱した。その後作製した薄膜の膜厚を触針式プロファイリングシステム Dektak(XT-E、Buruker、以下 Dektak)で測定し、結晶性を偏光顕微鏡(LV100POL-HS、Nikon)で観察した。交流電圧は $V = 400 \pm 200$ V を 1000 Hz で印加した。

表 2-2 C6-DNT-VW の濃度と描画速度の条件の一覧

濃度 (wt%)	描画速度 V_{nozzle} (mm/s)
0.725	0.02
0.725	0.1
0.725	0.5
0.725	1.0
0.725	1.5
0.725	2.0
0.400	0.02
0.400	0.3

2.3. p 型単体トランジスタの作製および評価

2-2 節で得られた薄膜の特性を評価するために、トランジスタを作製し評価を行った。真空蒸着器(SVC-7000TM、サンヨー電子株式会社)を用い、シャドーマスクでパターニングしたチャネル長 $L = 20 \mu\text{m}$ と $200 \mu\text{m}$ の電極を作製し、半導体パラメーターアナライザー(4200-SCS、KEITHLEY)を用いて飽和・線形領域の伝達特性と出力特性を測定した。伝達特性の傾きから、

$$\text{線形領域} : I_d = \frac{\mu W \epsilon_r \epsilon_0}{Ld} V_d (V_g - V_{\text{th}} - \frac{V_d}{2})$$

$$\text{飽和領域} : \sqrt{I_d} = \sqrt{\frac{\mu W \epsilon_r \epsilon_0}{2Ld}} (V_g - V_{\text{th}})$$

の式を用いて移動度と閾値を算出した。さら ODCB を用いてエッジキャスト法で作製したトランジスタの出力特性の比較を行った。エッジキャスト法で薄膜作製は、ホットプレートで 75°C に加熱した、 β -PTS で処理を行った $100 \text{ nm SiO}_2/\text{Si}$ 基板の上に、C6-DNT-VW/ODCB の 0.1 wt% 溶液を滴下して作製した。電極の作製と測定は SIJ で作製した薄膜と同様に行った。

2.4. CMOS インバータの作製および評価

論理回路への応用を見据え p 型半導体と n 型半導体をパターニングすることで、基本的な論理回路であるインバータの作製および特性評価を行った。p 型半導体膜の作製には 2-2 節で用いた C6-DNT-VW、ODCB、アセトニトリルを用い、n 型半導体膜の作製には、宇部興産株式会社で新たに開発された n 型半導体 TU-3 と東京化成工業株式会社から購入した 1-メチルナフタレン(1-MN)、2-2 節で用いたアセトニトリルを使用した。はじめに吐出可能な 1-MN と MeCN の混合比を C6-DNT-VW のときと同様に求め、MeCN の混合量が最小の混合比の混合溶媒に TU-3 を 0.05 wt% 溶かして製膜した。膜厚は Dektak で計測した。基板には β -PTS で処理した $100 \text{ nm SiO}_2/\text{Si}$ を用い、吐出中には基板を 50°C に加熱した。次に 2-3 節と同様に真空蒸着法で電極を作製し、半導体パラメーターアナライザーを用いて伝達特性と出力特性を測定することで単体トランジスタの評価を行った。

インバータは、 β -PTS で処理した $100 \text{ nm SiO}_2/\text{Si}$ 基板の上に C6-DNT-VW と TU-3 の薄膜を SIJ

で作製した後に 2-3 節と同じ真空蒸着器で電極を蒸着して作製した。それぞれのチャンネル長 W はインバータの反転電圧 V_{inv} の式

$$V_{inv} = \frac{V_{dd} - V_{th,p} + V_{th,n} \sqrt{\frac{\beta_n}{\beta_p}}}{1 + \sqrt{\frac{\beta_n}{\beta_p}}}$$

を用いて、 $V_{inv} = \frac{V_{dd}}{2}$ となるように調整した。インバータ特性の評価は導体パラメーターアナライザーを用いて伝達特性と測定し、ゲインを求めることで行った。

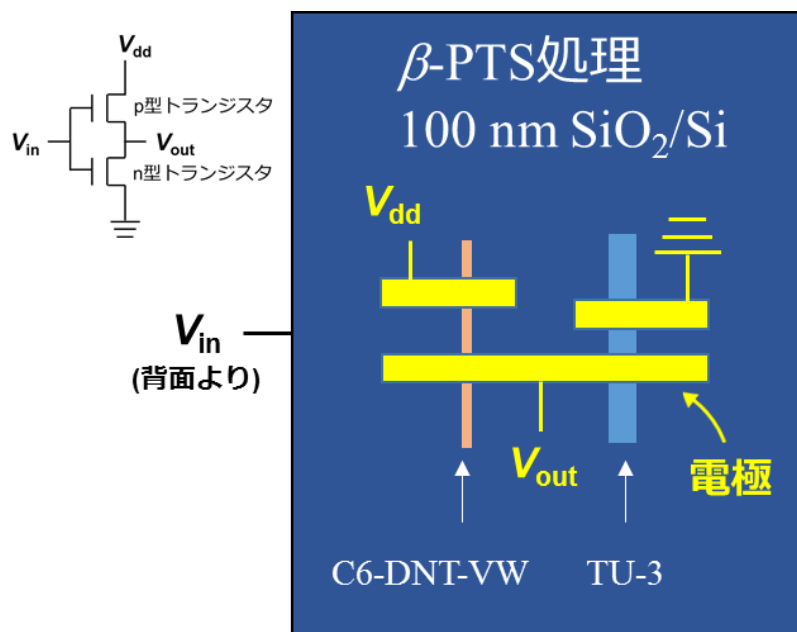


図 2-3 作製した CMOS インバータの模式図

2.5. 無電解めっきによる電極の作製

アディティブプロセスで微細電極を作製するため、銀触媒を SIJ で塗布した後に無電解めっき法により金電極を作製することを試みた。全プロセス中でインクジェットノズルには直径約 $3 \mu\text{m}$ のガラスノズルを用いた。電極作製プロセスを図 2-4 に示す。有機半導体溶液は、ODCB:MeCN = 5:1 の混合溶媒に C6-DNT-VW を 0.725 wt% 溶解させ作製した。SIJ は、 β -PTS で処理した $100 \text{ nm SiO}_2/\text{Si}$ 基板を 50°C に加熱して用い、交流電圧 $V = 400 \pm 200 \text{ V}$ を 1000 Hz で印加し、 1.5 mm/s の描画速度で半導体薄膜を作製した。塗布後に半導体の膜厚を Dektak で測定した。次に C6-DNT-VW 上に電極をパターニングするために、バンクの形成を行った。図 2-5 に示すように、バンクを作製しない場合、有機半導体表面に銀インクがはじかれてしまい、銀インクを塗布できないためである。またこのバンクはめっきプロセス時の半導体保護層にも用いることができる。バンクには有機半導体へのダメージのないフッ素系ポリマー(旭硝子株式会社開発品、以下フッ素系ポリマー)を用い、基板を 50°C に加熱して交流電圧 $V = 600 \pm 100 \text{ V}$ を 1000 Hz で印加し、 1.0 mm/s の描画速度で半導体薄膜上に塗布した。塗布後、膜厚を Dektak で測定した。有機半導体上にバンクを作製後、銀触媒としてハリマ化成株

式会社の NPS-J を、基板を 50 °C に加熱して交流電圧 $V = 1000 \pm 200$ V を 1000 Hz で印加し、0.3 mm/s の描画速度で半導体薄膜上に塗布した。NPS-J の銀インクを分散させるための配位子はメーカー推奨条件では 150 °C の加熱が必要であるが、フッ素系ポリマーのガラス転移温度が 60 °C 付近であり、それ以上加熱すると半導体上で収縮してしまうという問題があった。このため銀インク塗布後は 50 °C に加熱したホットプレートで 1 時間乾燥させた。乾燥後に半導体パラメーターアナライザーで導通を確認した。最後に基板を、日本エレクトロプレイング・エンジニアーズ株式会社(EEJA)のめっき液に、55 °C、10 分間浸漬させて金を成長させ、50 °C に加熱したホットプレートで 1 時間乾燥させることで電極を作製した。電極作製後に半導体パラメーターアナライザーで導通を確認した。トランジスタ特性の評価は 2-2 と同様に半導体パラメーターアナライザーを用いて、伝達特性と出力特性を測定することで行った。

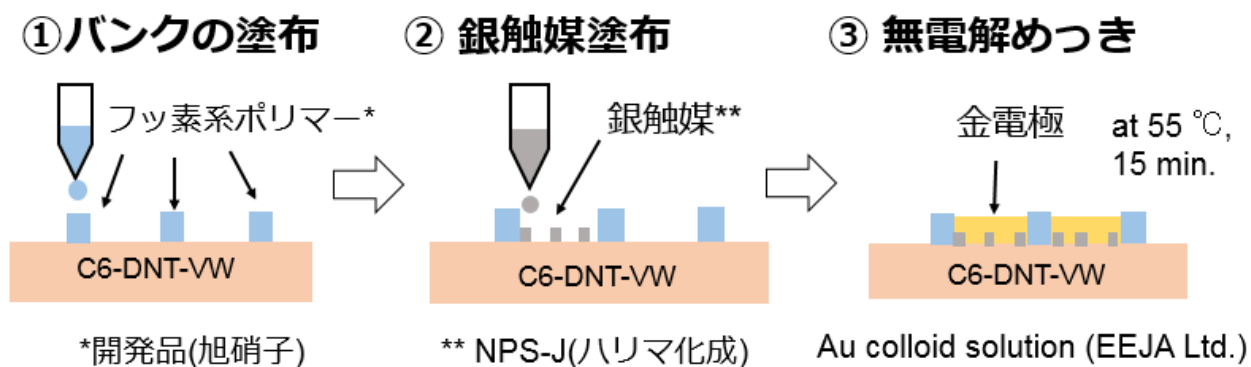


図 2-4 SIJ を用いた無電解めっき法での電極作製プロセス

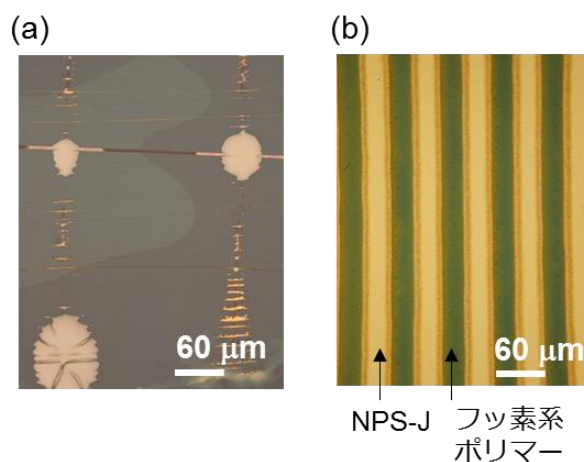


図 2-5 (a)バンクなし、(b)バンクありの状態では銀インクを半導体膜上に塗布した場合の顕微鏡写真

3. 結果と考察

3.1. SIJ を用いた p 型半導体薄膜作製および特性評価

3.1.1. 基板処理

図 3-1 に β -PTS で処理した SiO_2/Si 基板の水に対する接触角の写真を示す。SAM の形成により接触角が大きく向上しており、濡れ性が変わっていることがわかる。接触角 θ は 5 点の平均から $\theta = 79.2 \pm 0.8^\circ$ と、文献値³⁵と同様の値を示したことから、適切に基板が処理できたとみなした。

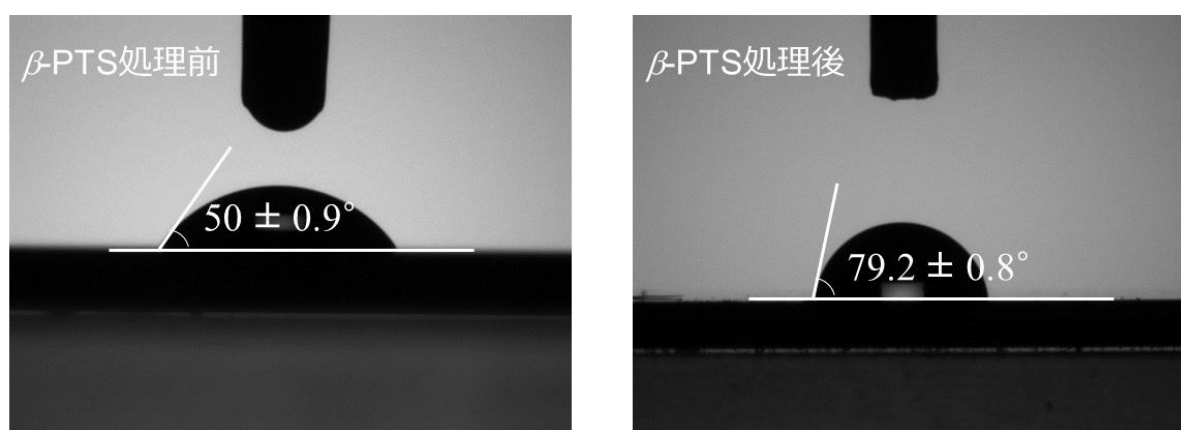


図 3-1 β -PTS 処理(a)前、(b)後の SiO_2/Si 基板の水に対する接触角

3.1.2. 混合溶媒の吐出性の評価

表 3-1 に ODCB、MeCN 単溶媒の比誘電率と、混合溶媒の混合比と比誘電率の計算値および実測値を示す。

表 3-1 低極性溶媒と高極性溶媒の混合比と比誘電率の計算値および実測値

低極性溶媒	高極性溶媒	混合比	$\epsilon_{r,mix}$ 計算値	$\epsilon_{r,mix}$ 実測値
ODCB	-	-	-	10.2
-	MeCN	-	-	36.3
		10:1	12.5	13.1
ODCB	MeCN	7:1	13.43	15.3
		5:1	14.5	17.5

比誘電率の実測値は計算値よりも大きくなる傾向にあるが、おおむね計算値と一致しており、SIJ での吐出が良好な比誘電率 15 程度の混合溶媒を作製することができた。これらの溶媒の吐出の可否を図 3-2 に示す。図 3-2 から混合比 10:1、7:1 ではうまく吐出することができず、5:1 まで混合することにより吐出が可能となった。MeCN は C6-DNT-VW をほとんど溶解させないため、MeCN の混合量は少ない方がよいと考え、以降混合比を 5:1 で実験を行っ

た。



図 3-2 ODCB と MeCN を(a)10:1、(b)7:1、(c)5:1 で混合したときの吐出の様子

3.1.3. 薄膜形成における濃度・速度の影響

表 3-2 に吐出条件を、図 3-3(a)(h)に吐出した結果を、(i)に吐出の様子を示す。

まず薄膜形成への濃度の影響を考察する。条件(a)-(e)より、飽和濃度に近い 0.725 wt% の溶液では速さによらずおおむね連続した結晶薄膜が作製されていることがわかるが、飽和濃度に十分に達していない 0.400 wt% の溶液からは、条件(g)(h)のように不連続な膜しか得られていないことがわかる。これは、SIJ で吐出される液滴の量はサブフェムトリットルとごく微量であるため、濃度が薄すぎると液滴の蒸発が早すぎて十分な結晶成長ができないからだと考えられる。このため SIJ を用いて良好な結晶を得るには、溶液の濃度が飽和濃度に近い方が望ましいことがわかる。

次に薄膜形成への速度の影響を考察する。横軸に描画速度、縦軸に半導体幅をプロットし、薄膜の顕微鏡写真と膜厚、描画速度 1.5 mm/s のときの薄膜の偏光顕微鏡写真を示したものを図 3-5 に示す。半導体線幅は描画速度を早くしていくにつれて細くなり、描画速度 1.5 mm/s を超えたところから 10 μm で飽和した。また薄膜は描画速度が 0.02 mm/s のときは 160 nm、1.0 mm/s のときは 24nm、1.5mm/s のときは 15 nm と薄くなっていることがわかった。これは

$$h = \frac{100 C_k}{V_{\text{nozzle}}} \text{ nm} \quad [C_k] = [\text{wt}\%], [V_{\text{nozzle}}] = [\text{mm/s}]$$

の式と矛盾しない結果である。さらに描画速度が 0.02 mm/s のときは結晶が多結晶であるのに対し、1.5 mm/s のときは、偏光顕微鏡観察下で基板を 45°回転させるといっせいに消光が起こることから単結晶であることがわかる。これにより、従来の連続エッジキャストよりも 100 倍程度高速に塗布することに成功した。一方条件(f)から、描画速度が 2.0 mm/s となると結晶が断続的に描画されてしまうことがわかる。ここで描画速度を V_{nozzle} mm/s、液滴の直径を R μm 、周波数を f Hz とすると、図 3-4 より、

$$V_{\text{nozzle}} > 1000 f R$$

となったとき、液滴同士が重ならず結晶が途切れてしまうことになる。今液滴がサブフェムトリットルであることを考慮し、

$$f = 1000 \text{ Hz}$$

$$R \sim 1 \mu\text{m}$$

とすると、結晶が途切れる限界速度は、

$V_{\text{nozzle}} \sim 1 \text{ mm/s}$

となり、実験で結晶が途切れてしまった描画速度と同じオーダーとなる。このため今回の溶媒系では 2 mm/s で限界速度になったと考えられる。

表 3-2 C6-DNT-VW の SIJ 吐出条件

条件	濃度(wt%)	描画速度 V_{nozzle} (mm/s)
(a)	0.725	0.02
(b)	0.725	0.1
(c)	0.725	0.5
(d)	0.725	1.0
(e)	0.725	1.5
(f)	0.725	2.0
(g)	0.400	0.02
(h)	0.400	0.3

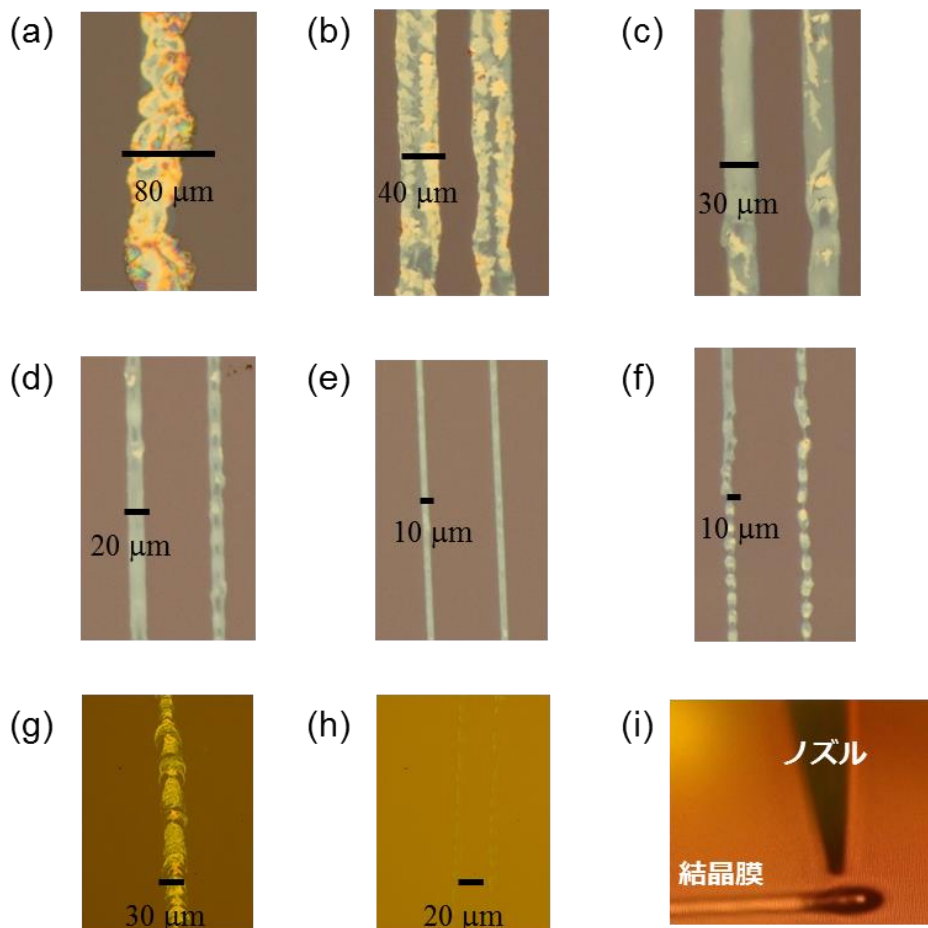


図 3-3 C6-DNT-VW を 0.725 wt%溶解させ、(a)0.02mm/s、(b)0.1 mm/s、(c)0.5 mm/s、(d)1.0 mm/s、(e)1.5 mm/s、(f)2.0 mm/s で描画した薄膜と、0.400 wt%溶解させ、(g)0.02 mm/s、(h)0.3 mm/s で描画した薄膜の顕微鏡写真と、(i)吐出の様子

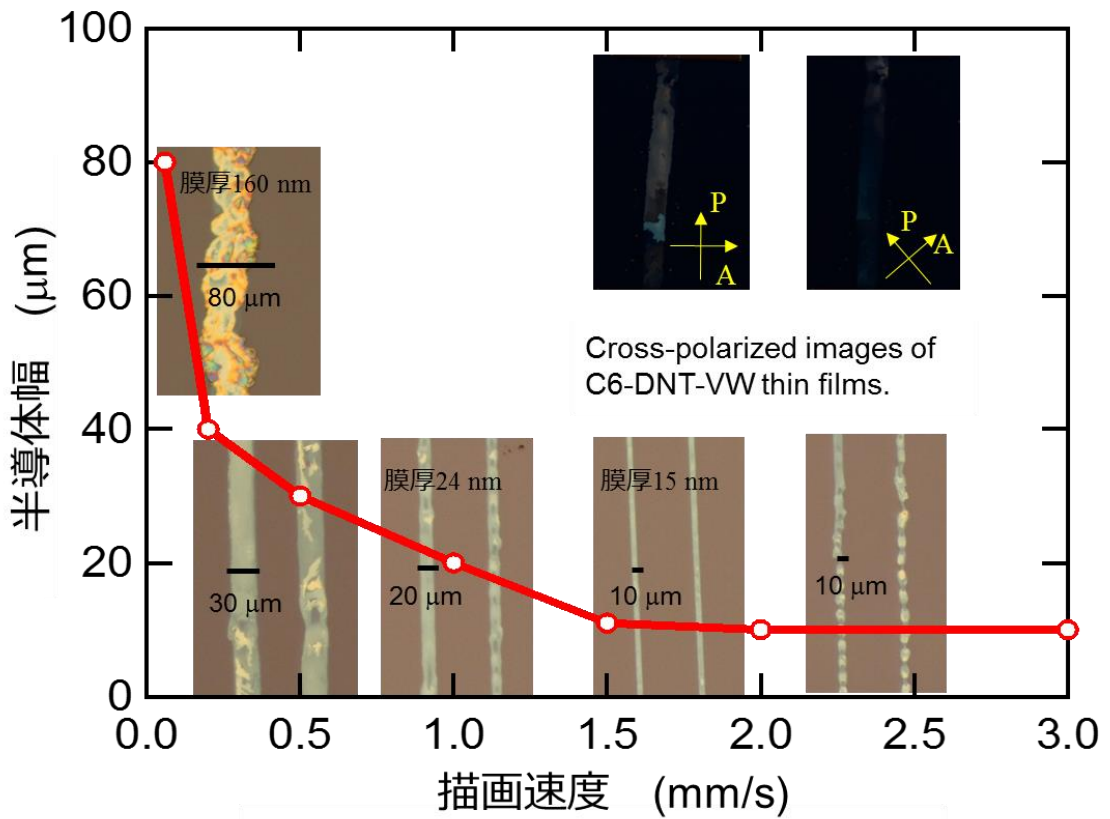


図 3-5 C6-DNT-VW 薄膜の線幅と描画速度の関係(グラフ内に 1.5 mm/s で描画したときの偏光顕微鏡写真を示す)

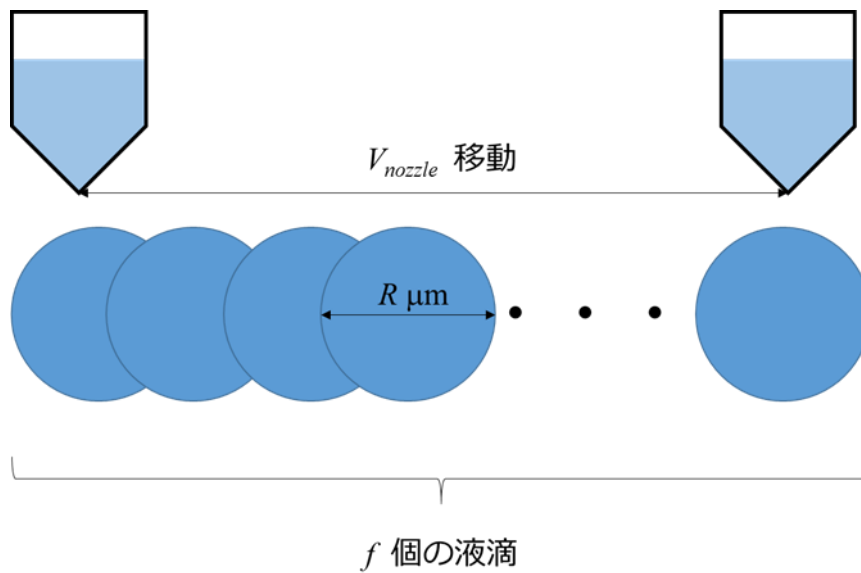


図 3-4 インクジェットの描画速度と液滴の重なり

以上の結果より、描画速度を早くすると細く、薄い結晶膜が形成されるが、今回の系では 2 mm/s を超えると溶液の吐出が描画速度に間に合わなくなり、結晶が途切れてしまうことがわかった。

3.1.4. p型単体単体トランジスタの評価

次に $L = 20 \mu\text{m}$ と $200 \mu\text{m}$ ボトムゲート/トップコンタクト構造のトランジスタをそれぞれ 10 個作製し、その特性を評価した。図 3-6 に作製したトランジスタの構造頭と、 $L = 20 \mu\text{m}$ 、 $200 \mu\text{m}$ のトランジスタの顕微鏡写真と典型的な伝達特性、出力特性を示す。

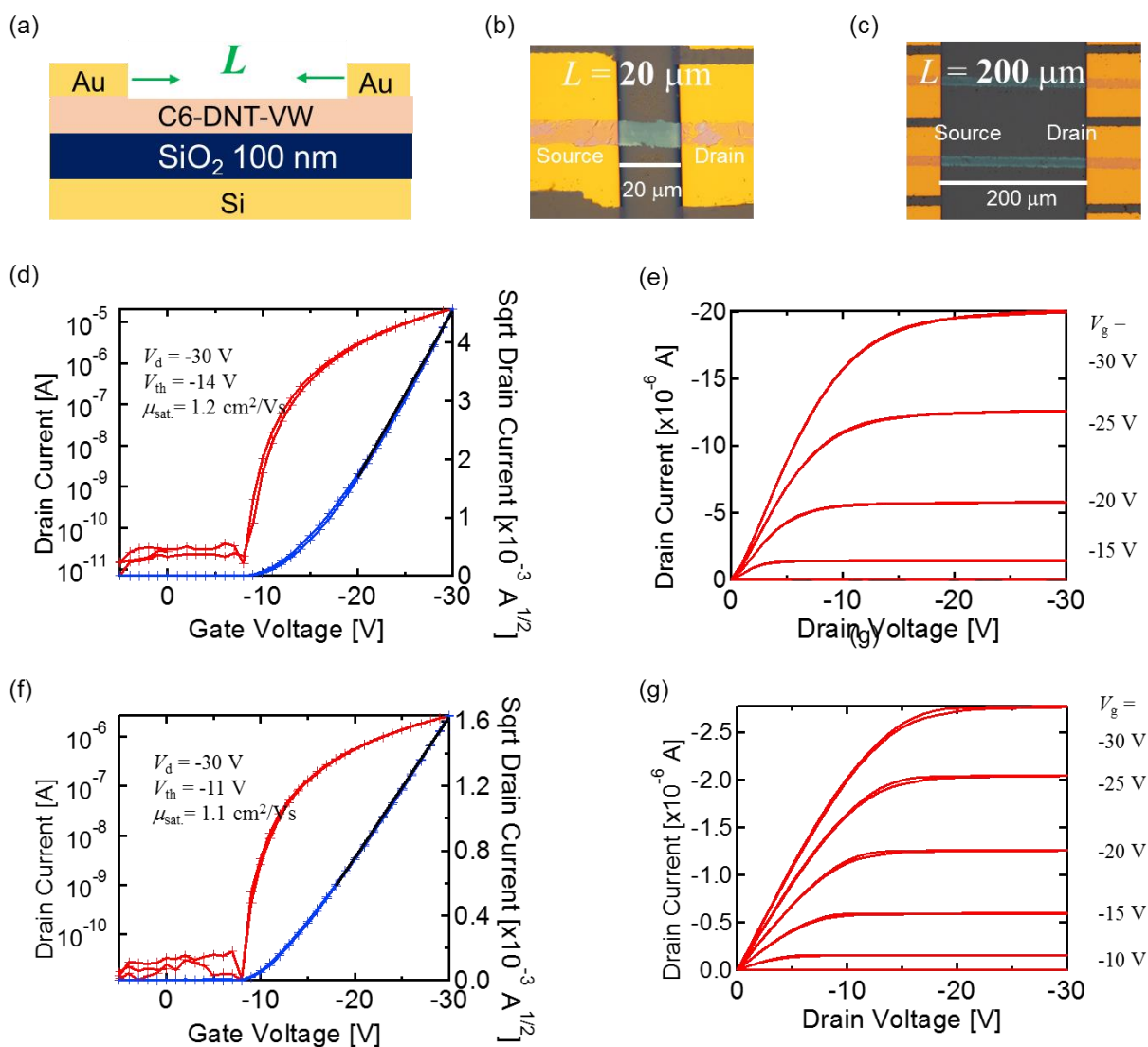


図 3-6 (a)作製した TC/BG 構造のトランジスタの模式図と(b) $L = 20 \mu\text{m}$ 、(c) $L = 200 \mu\text{m}$ のトランジスタの顕微鏡写真および $L = 20 \mu\text{m}$ のトランジスタの(d)伝達特性と(e)出力特性ならびに $L = 200 \mu\text{m}$ のトランジスタの(f)伝達特性と(g)出力特性

作製されたトランジスタはヒステリシスもなく、 $L = 20 \mu\text{m}$ の最高飽和移動度は $1.2 \text{ cm}^2/\text{Vs}$ 、 $200 \mu\text{m}$ の最高飽和移動度は $1.4 \text{ cm}^2/\text{Vs}$ と、インクジェット法で作製されたトランジスタとしては高い移動度を示した。また $L = 20 \mu\text{m}$ 、 $200 \mu\text{m}$ とともに移動度が同程度であるので、チャンネル長によらない均質な薄膜が形成できていることがわかる。さらにインクジェット法で作製されたトランジスタの出力特性とエッジキャスト法で作製されたトランジスタの出力特性を

図 3-7 に比較した。

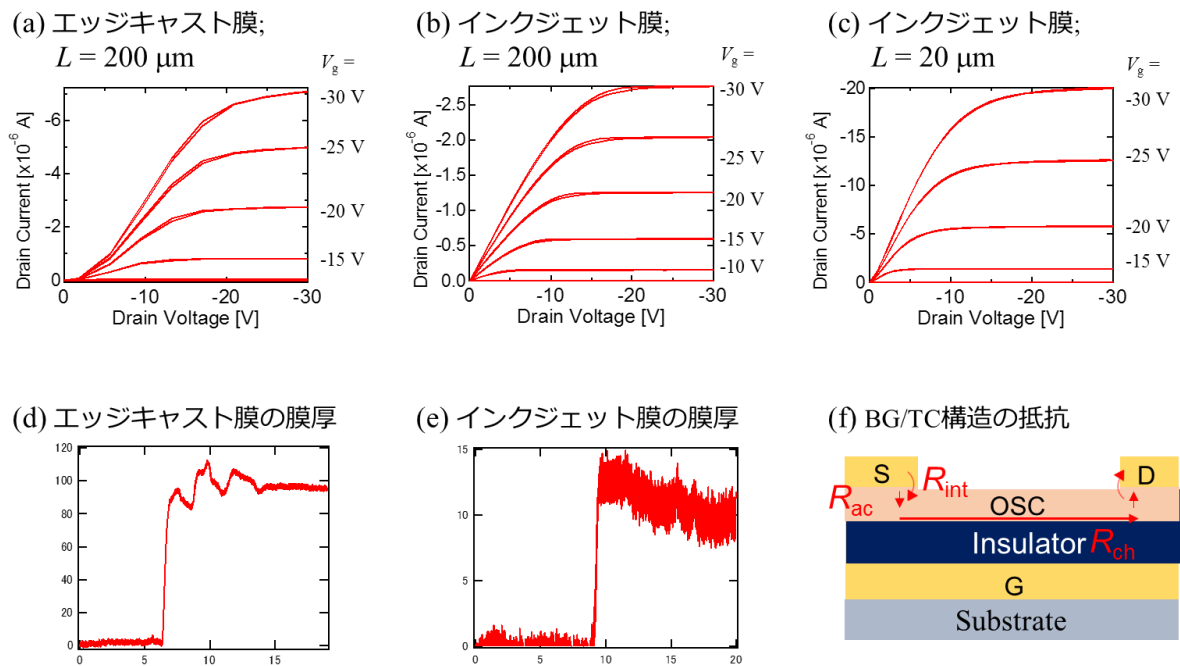


図 3-7 C6-DNT-VW を用いた、(a) $L = 200 \mu\text{m}$ のエッジキャストデバイスと(b) $L = 200 \mu\text{m}$ の SIJ デバイス、(c) $L = 200 \mu\text{m}$ の SIJ デバイスの出力特性および(d)エッジキャスト膜、(e)SIJ 膜の膜厚と(f)TC/BG 構造のチャンネル内の抵抗の模式図

図 3-7 から、エッジキャスト法の薄膜は出力特性の低電圧領域が S 字を描いているのに対し、インクジェット法では線形に立ち上がっていることがわかる。1-2 節で述べたように S 字を描くのは接触抵抗 R_c がチャンネル抵抗 R_{ch} と同程度のオーダーになっていることを意味する。エッジキャスト膜の膜厚とインクジェット膜の膜厚を Dektak で測定した結果を図 3-7(d)(e) に示す。エッジキャスト膜は 95 nm であるのに対し、インクジェット膜は 10 - 15 nm と大幅に薄い値を示した。これはインクジェット法で作製されたトランジスタにおいてアクセス抵抗 R_{ac} が小さくなったことを意味し、結果として出力特性が良好なカーブを描いたことがわかる。また接触抵抗の影響が大きくなりやすい $L = 20 \mu\text{m}$ の短チャンネルでも接触抵抗の影響が見られないことから、今回作製した薄膜が良好なトランジスタ特性に適した薄膜になっているといえる。

3.2. SIJ を用いた CMOS インバータの作製および評価

3.2.1. n 型半導体薄膜の作製および単体トランジスタ評価

3-1 節より混合溶媒が SIJ で薄膜を作製する際に有効であり、濃度を飽和濃度近くにするこ
とが重要であることがわかったので、n 型半導体 TU-3 を塗布する際にもこの点に注意した。
まず C6-DNT-VW のときと同様、1-MN と MeCN を混合したときに吐出できる条件を探した。
1-MN と MeCN の物性を表 3-3 に、10:3 で混合したときの $\epsilon_{r,mix}$ の計算値は 10.5、実測値は 9.2
となった。インクジェットノズルには直径約 $4\mu\text{m}$ のガラスノズルを用い、1-MN の交流電圧
 $V = 1000 \pm 1000\text{ V}$ を 1000 Hz の周波数でかけたところ吐出ができたので、この混合比を用い
た。ODCB と MeCN を混合したときよりも低い誘電率で吐出できたのは、より径の大きいノ
ズルを使ったことと、MeCN の割合が多くなり表面張力が下がったからだと考えられる。

表 3-3 1-MN と MeCN の物性値

	1-MN	MeCN
室温での溶解性 (wt%)	0	—
比誘電率	2.76	36
表面張力 (mN/m)	38.6	29
沸点 ($^{\circ}\text{C}$)	240	82

次に 1-MN:MeCN = 10:3 で混合した溶液に TU-3 を 0.05 wt% 溶かし、 50°C に加熱した β -PTS
で処理した $100\text{ nm SiO}_2/\text{Si}$ 上に、交流電圧 $V = 1000 \pm 1000\text{ V}$ を 1000 Hz の周波数でかけて吐
出し、描画速度 0.02 mm/s で TU-3 の薄膜を作製した。作製した薄膜の偏光顕微鏡写真と膜厚
を図 3-8 に示す。作製した薄膜は線幅 $80\mu\text{m}$ の多結晶質で、膜厚は薄いところで 10 nm 、厚い
ところで 70 nm とばらつきがあった。

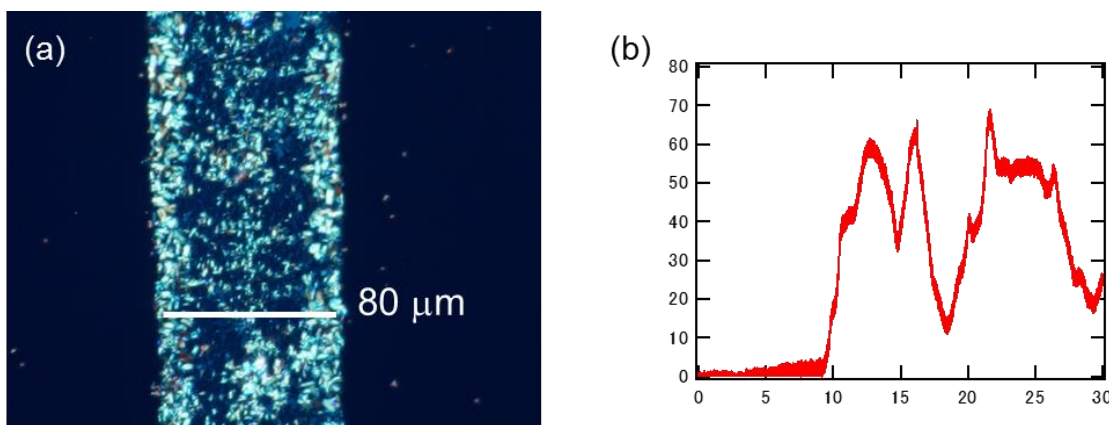


図 3-8 SIJ で作製した TU-3 薄膜の(a)偏光顕微鏡写真と(b)断面プロファイル

真空蒸着法で作製したチャンネル長は $L = 20 \mu\text{m}$ 、 $W = 80 \mu\text{m}$ であった。n 型トランジスタの顕微鏡写真と伝達特性、出力特性を図 3-9 に示す。作製した薄膜は多結晶質であり、結晶間のトラップなどのためにヒステリシスが見られたが、飽和移動度 $\mu_{\text{sat}} = 0.06 \text{ cm}^2/\text{Vs}$ 、 $V_{\text{th}} = -14 \text{ V}$ と n 型半導体としては良好な特性を示した。

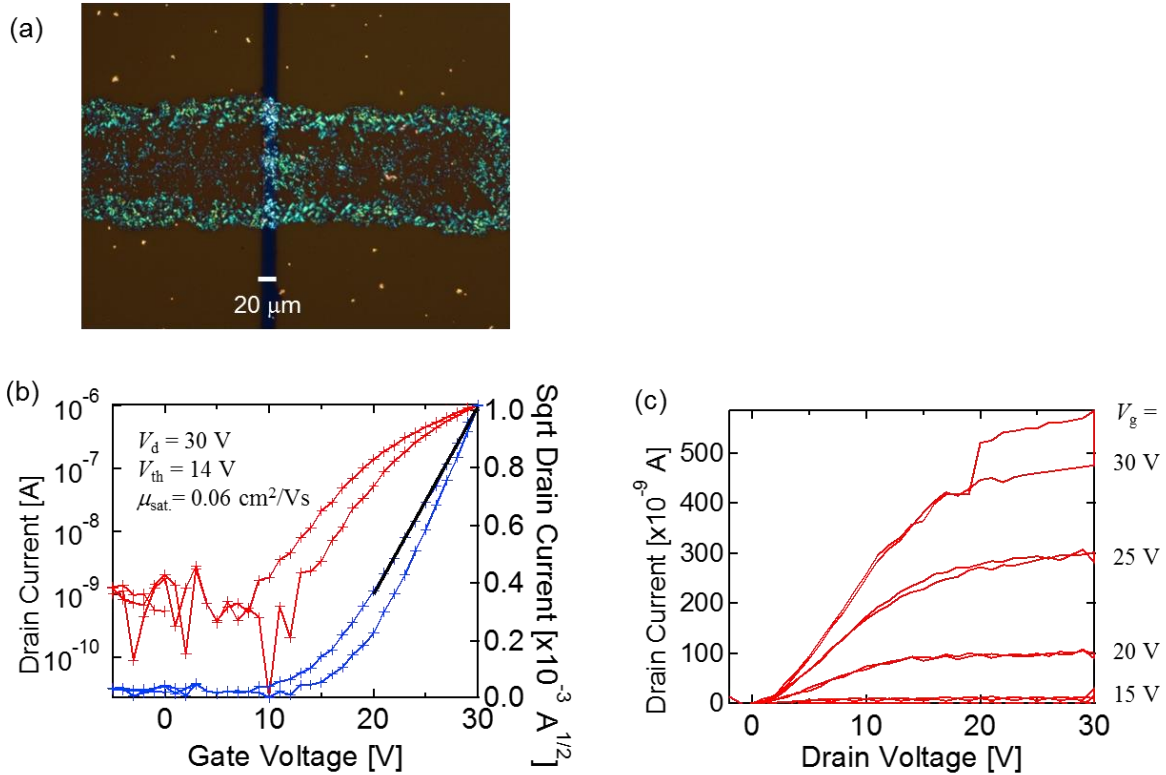


図 3-9 SIJ で作製した TU-3 のトランジスタの(a)顕微鏡写真と(b)伝達特性および(c)出力特性

3.2.2. CMOS インバータの作製および評価

次にインバータの V_{inv} の式

$$V_{\text{inv}} = \frac{V_{\text{dd}} - V_{\text{th,p}} + V_{\text{th,n}} \sqrt{\frac{\beta_{\text{n}}}{\beta_{\text{p}}}}}{1 + \sqrt{\frac{\beta_{\text{n}}}{\beta_{\text{p}}}}}$$

$$\left(\beta_{\text{p}} = \frac{\mu_{\text{p}} W_{\text{p}} \epsilon_{\text{r}} \epsilon_0}{2 L_{\text{p}} d}, \beta_{\text{n}} = \frac{\mu_{\text{n}} W_{\text{n}} \epsilon_{\text{r}} \epsilon_0}{2 L_{\text{n}} d} \right)$$

から、 $V_{\text{inv}} = \frac{V_{\text{dd}}}{2}$ となるように W_{p} 、 L_{p} および L_{n} の値を調整した。今までのトランジスタの作製結果から、

$$\begin{array}{ll} \mu_{\text{p}} = 0.8 \text{ cm}^2/\text{Vs} & \mu_{\text{n}} = 0.06 \text{ cm}^2/\text{Vs} \\ V_{\text{th,p}} = -14 \text{ V} & V_{\text{th,n}} = -14 \text{ V} \\ W_{\text{n}} = 80 \mu\text{m} & L_{\text{n}} = 20 \mu\text{m} \end{array}$$

とすると、

$$V_{inv} = \frac{V_{dd} - 14 + 14 \sqrt{\frac{3L_p}{10W_p}}}{1 + \sqrt{\frac{3L_p}{10W_p}}}$$

となる。よって

$$\frac{L_p}{W_p} = \frac{3}{10}$$

程度であればよいことがわかる。n 型半導体の特性の経時劣化を考慮し、本実験では

$$L_p = 20 \mu\text{m} \quad W_p = 100 \mu\text{m}$$

としてインバータを作製した。作製したインバータの伝達特性とゲインを図 3-9 に示す。

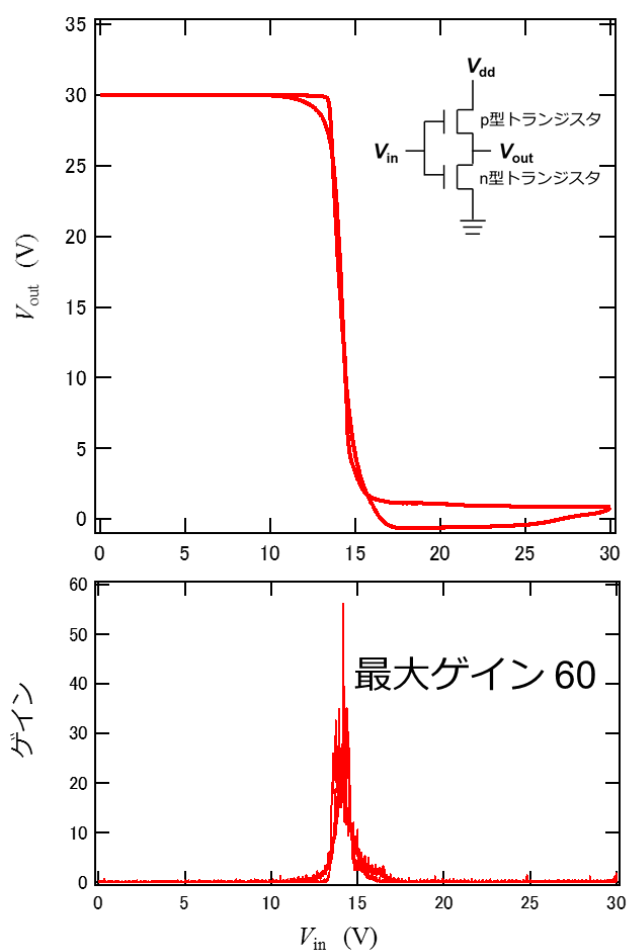


図 3-10 C6-DNT-VW と TU-3 を用いて作製した CMOS インバータの伝達特性とゲイン

インバータはほぼ $V_{inv} = \frac{V_{dd}}{2}$ で反転しており、良好な動作を示した。また最大ゲインは 60 と、インクジェット法で作製されたインバータとしては最高レベルの値を示した。

3.3. SIJ を用いた無電解めっき法での電極作製とトランジスタ評価

無電解めっきの電極作製プロセスと各プロセスでの顕微鏡写真、半導体とバンクの膜厚を図 3-11 に示す。C6-DNT-VW は線幅 11 μm 、膜厚 10-15 nm であり、フッ素系ポリマーは線幅 11 μm 、膜厚 490 - 550 nm であった。半導体層は 3-1 節を再現できていることがわかる。つぎにバンク内に銀インク NPS-J を塗布し、乾燥させた状態の銀インクの導通を半導体パラメータアナライザで行ったところ、電流は流れず導通は取れなかった。このことと図の写真から、銀インクがまばらに塗布されていることがわかる。最後にめっき液に基板を浸漬させたのち、導通を確認したところ、80 Ω の抵抗を示した。このためめっきにより銀の空隙が十分に埋まったことがわかる。チャンネル長は 11 μm とインクジェット法で作製された電極としては小さく、全プロセスを通して最高温度が 55 $^{\circ}\text{C}$ の低温プロセスで、トランジスタを作製することができた。

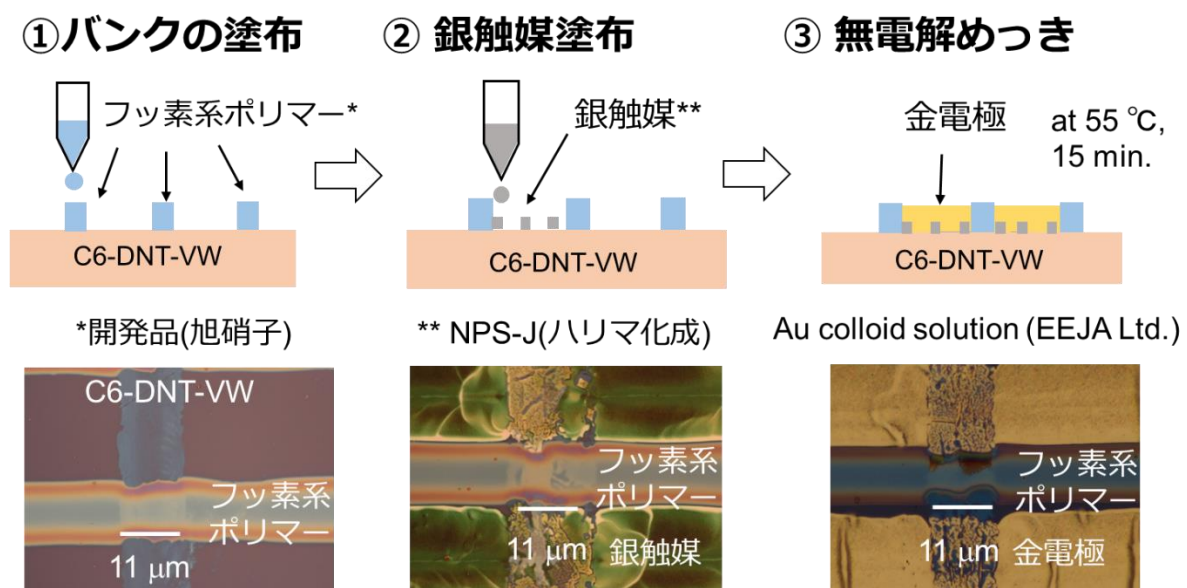


図 3-11 SIJ を用いた無電解めっき法での電極作製プロセスと各ステップでの顕微鏡写真

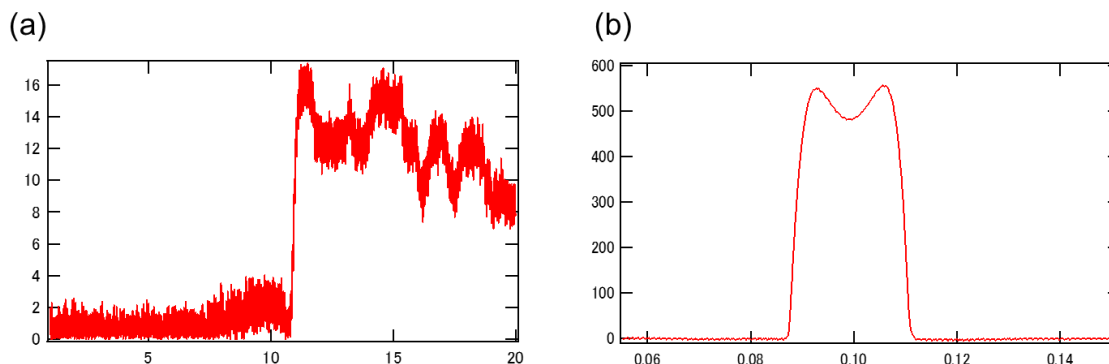


図 3-12 (a)C6-DNT-VW と (b)フッ素系ポリマーの断面プロファイル

作製されたトランジスタの伝達特性と出力特性を図 3-13 に示す。5 デバイスを測定し、飽和移動度 $\mu = 1.1 \pm 0.5 \text{ cm}^2/\text{Vs}$ 、閾値 $V_{\text{th}} = -37 \pm 4 \text{ V}$ の特性を得た。移動度に関しては、真空蒸着法で作製した薄膜と同程度の高い値であり、電極の作製プロセスによってチャネル部にダメージがないことがわかる一方閾値電圧が真空蒸着法での $V_{\text{th}} = -14 \text{ V}$ に比べ大きくなり、また出力特性の低電圧部に S 字カーブが見られた。このため接触抵抗が大きくなったことが推測される。接触抵抗は 1-2 節で述べたように $R_c = R_{\text{int}} + R_{\text{ac}}$ であり、半導体の膜厚は真空蒸着法で作製したデバイスと同程度であることからアクセス抵抗 R_{ac} は変わらないと考ええると、この接触抵抗は界面抵抗 R_{ac} が大きくなってしまったことが原因と考えられる。界面抵抗の由来は電極/半導体界面のトラップであると考えられており、このプロセスで考えられるトラップの原因として、(1)めっき液の浸漬により半導体に導入されたトラップ、(2)銀インクを分散させるために銀粒子に配位している配位子によるトラップの 2 つが考えられる。本研究で用いた銀インクは 50°C でしか加熱していないために配位子が残り、電荷のトラップになってしまったと考えられる。低温にした理由はフッ素系ポリマーのガラス転移温度が低く、温度をかけすぎると半導体上で凝集してしまうためであったので、今後はより低温で焼成できる銀インクや、よりガラス転移温度の高いフッ素系ポリマーによる検討が必要である。

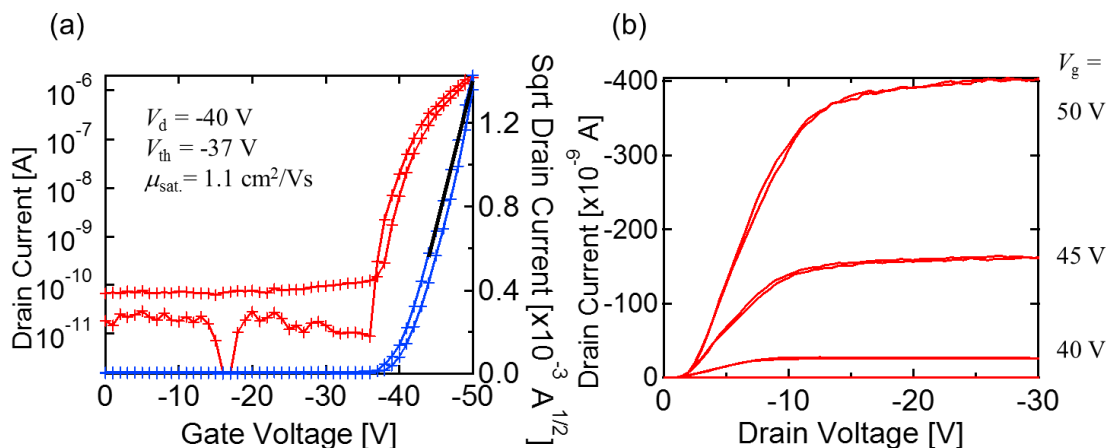


図 3-13 無電解めっき法で電極を作製したトランジスタの(a)伝達特性および(b)出力特性

4. 総括

有機トランジスタの実用化に向けさまざまな研究が行われてきており、材料開発やプロセス技術の発達により有機半導体の移動度は向上し、近年はフレキシブルディスプレイや温度センシングできる RF-ID タグなどの試作機が発表されている。今後更なる高機能化と高生産性を達成するには、高い移動度を維持しつつ、低コストでトランジスタの微細化と製膜速度の向上を行える手法の開発が必要であった。そこで本研究では、従来のインクジェット法に比べて微細な塗布が可能であるスーパーインクジェット(SIJ)法を用いて、結晶性の高い半導体薄膜の作製を高速で微細に塗布すること、アディティブプロセスで微細電極を作製することを目的とした。

半導体膜の作製の実験では、まず SIJ で吐出できるインクの最適化を行った。有機半導体の溶解性の高い溶媒と、誘電率の大きい溶媒の混合比を工夫することでインクの誘電率や表面張力が改善され良好な吐出が可能になり、結晶性の高い結晶薄膜を 1.5 mm/s の高速で、塗布法では世界最高レベルの 10 μm の微細にパターンすることができた。この薄膜は平均移動度 1.0 cm^2/Vs 、最高移動度 1.4 cm^2/Vs と、インクジェット法で作製されたトランジスタとしては高い移動度を示した。

次に、論理回路への応用を見据え、CMOS インバータの作製を行った。基板に p 型半導体と n 型半導体を SIJ で塗布し、それぞれのトランジスタを直列につなぐことで作製したインバータは反転電圧 $V_{\text{inv}} \sim \frac{V_{\text{dd}}}{2}$ で最大ゲイン 60 と、良好な特性を示した。

最後に電極を塗布プロセスで微細にパターンングするため、無電解めっき法での電極の作製を行った。電極のパターンングのためにバンク層を形成してから銀触媒を塗布した後、銀を核にした無電解金めっきにより電極を作製してトランジスタを作製および評価した。最高プロセス温度は 55 $^{\circ}\text{C}$ とフレキシブル基板に十分適用できる低温であり、作製したトランジスタはチャンネル長 11 μm 、チャンネル幅 11 μm と、電極もインクジェット法で作製されたトランジスタとして世界最小レベルで、平均移動度 1.1 cm^2/Vs 、最高移動度 1.6 cm^2/Vs と真空蒸着法で作製したトランジスタと同等の移動度を示した。ただし閾値が -37 V と、真空蒸着法のトランジスタの閾値 -14 V よりも大きくなったので、今後はバンク材料や銀触媒の組み合わせの最適化が必要である。

5. 謝辞

はじめにすばらしい環境で研究する機会を与えて下さり、丁寧かつ熱心なご指導をいただきました竹谷純一教授、岡本敏宏准教授に感謝致します。

松井弘之助教には、実験および発表に当たり親身にご指導いただきました。心より感謝致します。

田中秀幸特任講師には、発表およびデバイス作製に当たり適切なお意見をいただきました。深く感謝致します。

三津井親彦特任助教には、本研究で用いた材料の提供ならびに研究生活でお世話になりました。深くお礼申し上げます。

大阪大学センター・オブ・イノベーション(COI)推進機構特任研究員岸村眞治博士、本研究室OBの添田淳史博士、Roger Häusermann 博士、鶴見淳人氏には、研究の貴重なアドバイスをいただきました。深く感謝致します。

Berger Sibylle 氏には、発表資料の作成にご尽力いただきました。心より感謝致します。

宇部興産株式会社、旭硝子株式会社には、貴重な材料の提供をいただきました。深くお礼申し上げます。

同期の境駿希君、山下侑君、山元明人君とは、日ごろの研究生活をともに過ごし、励ましあってきました。深く感謝致します。

また日々の研究生活を支えてくださった竹谷研究室の後輩や研究員の皆様に、感謝致します。

最後に、研究者としての先輩であるだけでなく、私生活においていつも自分のことを支えてくれる妻の佐々木真理に、感謝を申し上げます。

参考文献

1. Soeda, J. *et al.* Inch-Size Solution-Processed Single-Crystalline Films of High-Mobility Organic Semiconductors. *Appl. Phys. Express* **6**, 076503 (2013).
2. Minemawari, H. *et al.* Inkjet printing of single-crystal films. *Nature* **475**, 364–7 (2011).
3. Méndez, H. *et al.* Doping of organic semiconductors: impact of dopant strength and electronic coupling. *Angew. Chem. Int. Ed. Engl.* **52**, 7751–5 (2013).
4. Darmawan, P. *et al.* Reduction of charge injection barrier by 1-nm contact oxide interlayer in organic field effect transistors. *Appl. Phys. Lett.* **100**, 98–101 (2012).
5. Fukuda, K. *et al.* Printed Organic Transistors with Uniform Electrical Performance and Their Application to Amplifiers in Biosensors. *Adv. Electron. Mater.* n/a–n/a (2015). doi:10.1002/aelm.201400052
6. Darmawan, P. *et al.* Optimal Structure for High-Performance and Low-Contact-Resistance Organic Field-Effect Transistors Using Contact-Doped Coplanar and Pseudo-Staggered Device Architectures. *Adv. Funct. Mater.* **22**, 4577–4583 (2012).
7. Xu, Y. *et al.* Tunable contact resistance in double-gate organic field-effect transistors. *Org. Electron. physics, Mater. Appl.* **13**, 1583–1588 (2012).
8. Karl, N. Charge carrier transport in organic semiconductors. *Synth. Met.* **133-134**, 649–657 (2003).
9. Warta, W. & Karl, N. naphthalene: High, electric-field-dependent. **32**,

- (1985).
10. Takimiya, K. *et al.* Semiconductor for Air-Stable Organic Field-Effect Transistors with Mobilities. *J. Am. Chem. Soc.* **128**, 12604–12605 (2006).
 11. Yamamoto, T. & Takimiya, K. Facile Synthesis of Highly π -Extended Heteroarenes, Dinaphtho[2,3-b:2',3'-f]chalcogenopheno[3,2-b]chalcogenophenes, and Their Application to Field-Effect Transistors. *J. Am. Chem. Soc.* **129**, 2224–2225 (2007).
 12. Ebata, H. *et al.* Highly Soluble [1]Benzothieno[3,2-b]benzothiophene (BTBT) Derivatives for High-Performance, Solution-Processed Organic Field-Effect Transistors. *J. Am. Chem. Soc.* **129**, 15732–15733 (2007).
 13. Zaumseil, J. & Sirringhaus, H. Electron and Ambipolar Transport in Organic Field-Effect Transistors. *Chem. Rev.* **107**, 1296–1323 (2007).
 14. Jones, B. a, Facchetti, A., Wasielewski, M. R. & Marks, T. J. Tuning orbital energetics in arylene diimide semiconductors. materials design for ambient stability of n-type charge transport. *J. Am. Chem. Soc.* **129**, 15259–78 (2007).
 15. Pommerehne, J. *et al.* Efficient two layer leds on a polymer blend basis. *Adv. Mater.* **7**, 551–554 (1995).
 16. Park, S. K., Jackson, T. N., Anthony, J. E. & Mourey, D. a. High mobility solution processed 6,13-bis(triisopropyl-silylethynyl) pentacene organic thin film transistors. *Appl. Phys. Lett.* **91**, 10–13 (2007).
 17. Okamoto, T. *et al.* V-shaped organic semiconductors with solution processability, high mobility, and high thermal durability. *Adv. Mater.* **25**, 6392–7 (2013).

18. Wang, S. D., Minari, T., Miyadera, T., Tsukagoshi, K. & Aoyagi, Y. Contact-metal dependent current injection in pentacene thin-film transistors. *Appl. Phys. Lett.* **91**, 2005–2008 (2007).
19. Dawidczyk, T. J. *et al.* Visualizing and Quantifying Charge Distributions Correlated to Threshold Voltage Shifts in Lateral Organic Transistors. *ACS Nano* (2014). doi:10.1021/nm4064067
20. Celle, C. *et al.* Interface dipole: Effects on threshold voltage and mobility for both amorphous and poly-crystalline organic field effect transistors. *Org. Electron. physics, Mater. Appl.* **15**, 729–737 (2014).
21. Bao, Z., Dodabalapur, a & Lovinger, a J. Soluble and processable regioregular poly(3-hexylthiophene) for thin film field-effect transistor applications with high mobility. *Appl Phys Lett* **69**, 4108–4110 (1996).
22. Chang, C.-C., Pai, C.-L., Chen, W.-C. & Jenekhe, S. a. Spin coating of conjugated polymers for electronic and optoelectronic applications. *Thin Solid Films* **479**, 254–260 (2005).
23. Gsaenger, M. *et al.* High-performance Organic Thin-Film Transistors of J-stacked Squaraine Dyes. *J. Am. Chem. Soc.* (2014). doi:10.1021/ja409496r
24. Bronstein, H. A. & Luscombe, C. K. Externally initiated regioregular P3HT with controlled molecular weight and narrow polydispersity. *J. Am. Chem. Soc.* **131**, 12894–5 (2009).
25. Soeda, J. *et al.* Solution-crystallized organic field-effect transistors with charge-acceptor layers: High-mobility and low-threshold-voltage operation in air. *Adv. Mater.* **23**, 3309–3314 (2011).
26. Soeda, J. *et al.* Inch-Size Solution-Processed Single-Crystalline Films of High-Mobility Organic Semiconductors. **076503**, (1882).

27. Tang, W. *et al.* Inkjet printed fine silver electrodes for all-solution-processed low-voltage organic thin film transistors. *J. Mater. Chem. C* **2**, 1995 (2014).
28. Neophytou, M. *et al.* Inkjet-printed polymer–fullerene blends for organic electronic applications. *Microelectron. Eng.* **95**, 102–106 (2012).
29. Noda, Y. *et al.* Underlying Mechanism of Inkjet Printing of Uniform Organic Semiconductor Films Through Antisolvent Crystallization. *Adv. Funct. Mater.* **25**, 4022–4031 (2015).
30. Kwak, D., Lim, J. A., Kang, B., Lee, W. H. & Cho, K. Self-organization of inkjet-printed organic semiconductor films prepared in inkjet-etched microwells. *Adv. Funct. Mater.* **23**, 5224–5231 (2013).
31. Ng, T. N. *et al.* Electrical stability of inkjet-patterned organic complementary inverters measured in ambient conditions. *Appl. Phys. Lett.* **94**, 233307 (2009).
32. Lee, M. W. *et al.* Control of droplet morphology for inkjet-printed TIPS-pentacene transistors. *Microelectron. Eng.* **95**, 1–4 (2012).
33. Sekitani, T., Noguchi, Y., Zschieschang, U., Klauk, H. & Someya, T. Organic transistors manufactured using inkjet technology with subfemtoliter accuracy. *Proc. Natl. Acad. Sci. U. S. A.* **105**, 4976–80 (2008).
34. Ito, M., Uemura, T., Soeda, J. & Takeya, J. High-performance solution-processed organic transistors with electroless-plated electrodes. *Org. Electron.* **14**, 2144–2147 (2013).
35. Kumaki, D., Yahiro, M., Inoue, Y. & Tokito, S. Air stable, high

- performance pentacene thin-film transistor fabricated on SiO₂ gate insulator treated with β -phenethyltrichlorosilane. *Appl. Phys. Lett.* **90**, 133511 (2007).
36. Knipp, D., Street, R. a., Völkel, a. & Ho, J. Pentacene thin film transistors on inorganic dielectrics: Morphology, structural properties, and electronic transport. *J. Appl. Phys.* **93**, 347 (2003).
 37. McCulloch, I. *et al.* Liquid-crystalline semiconducting polymers with high charge-carrier mobility. *Nat. Mater.* **5**, 328–33 (2006).
 38. Anthopoulos, T. D. *et al.* High performance n -channel organic field-effect transistors and ring oscillators based on C60 fullerene films. *Appl. Phys. Lett.* **89**, 213504 (2006).
 39. Weitz, R. T. *et al.* Organic n-channel transistors based on core-cyanated perylene carboxylic diimide derivatives. *J. Am. Chem. Soc.* **130**, 4637–4645 (2008).
 40. Wang, M., Jakubka, F., Gannott, F., Schweiger, M. & Zaumseil, J. Generalized enhancement of charge injection in bottom contact/top gate polymer field-effect transistors with single-walled carbon nanotubes. *Org. Electron.* **15**, 809–817 (2014).