

審 査 の 結 果 の 要 旨

氏 名 ヌルル イザイラ アリアス

本論文は、「Study on Threshold Voltage Shifts and Reliability in PFETs by High-Voltage ON-State and OFF-State Stress」（オンおよびオフ状態高電圧ストレスによる PFET のしきい値電圧シフトと信頼性に関する研究）と題し、英文で書かれている。本論文は、製造後に高電圧をトランジスタに印加して半導体ランダムスタティックメモリ (SRAM) の安定性を改善させる手法におけるしきい値電圧シフトと信頼性を論じたものであって、全 7 章より構成される。

第 1 章は「Introduction」（序論）であり、トランジスタの微細化に伴い特性ばらつきが増大し、特性ばらつきの原因究明が急務であることを述べ、製造後にばらつきを一括抑制する技術の重要性と問題点を指摘しており、本論文の背景と目的を明確にしている。

第 2 章は、「Operation Principles of SRAM Cell Stability Self-Improvement Scheme」（SRAM 安定性の自己修復手法の動作原理）と題し、製造後に高電圧ストレスを印加して SRAM のばらつきを抑制し安静性を改善させる方法の動作原理について述べている。

第 3 章は、「Variability of $|V_{th}|$ Shift and $|I_{Dlin}|$ Change in pFETs by High Voltage ON-State and OFF-State Stress」（オンおよびオフ状態高電圧ストレスによる pFET の V_{th} シフトとドレイン電流変化のばらつき）と題し、トランジスタに高電圧ストレスを印加した場合のしきい値電圧シフトとそのばらつきに関する実験結果について述べている。

第 4 章は、「Transistor Size Dependence of $|V_{th}|$ Shift and Variability in pFETs by High Voltage ON-State and OFF-State Stress」（オンおよびオフ状態高電圧ストレスによる pFET のしきい値電圧シフトとばらつきのトランジスタサイズ依存性）と題し、高電圧ストレスを印加した場合のしきい値電圧シフトとばらつきのトランジスタサイズ依存性に関する実験結果について述べ、しきい値電圧シフトとそのばらつきが高電圧印加によるランダムな電荷の発生に起因していることを明らかにしている。

第 5 章は、「Recovery of $|V_{th}|$ Shift in pFETs by High Voltage ON-State and OFF-State Stress」（オンおよびオフ状態高電圧ストレスによる pFET のしきい値電圧シフトの回復現象）と題し、トランジスタに高電圧ストレスを印加した後のしきい値電圧シフトの回復現象に関する実験結果について述べ、本手法においてしきい値電圧の回復現象は問題のないレベルであることを明らかにしている。

第 6 章は、「Reliability in pFETs after High Voltage ON-State and OFF-State Stress」（オンおよびオフ状態高電圧ストレスによる pFET の信頼性）と題し、トランジスタに高電圧ストレスを印加した後の NBTI 信頼性に関する実験結果について述べ、本手法において信頼性劣化は問題のないレベルであることを明らかにしている。

第 7 章は、「Conclusions」（結論）であり、本論文の結論を述べている。

以上のように本論文は、製造後に SRAM の安定性を一括して改善させる手法において、高電圧ストレスによるトランジスタのしきい値電圧シフトとそのばらつきを系統的に測定し、しきい値電圧シフトおよびばらつきの特性を明らかにするとともに、特性の回復および信頼性劣化の観点からも本手法が適用可能であることを明らかにしたものであって、電子工学上寄与するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる。