

修士論文

パリレン絶縁膜を用いた有機トランジスタのフリッカー雑音

平成 26 年 2 月 6 日提出

指導教員

染谷隆夫 教授

関谷毅 准教授

東京大学大学院電気系工学専攻

関谷(毅)研究室

学籍番号 37-126454

武直矢

目次

第1章	序章	3
1.1	背景	3
1.2	研究目的	4
第2章	有機薄膜トランジスタ	6
2.1	構造	6
2.2	低電圧動作	7
2.3	有機トランジスタの物理	9
2.3.1	半導体の n.p 型の決定	9
2.3.2	有機トランジスタの抵抗	11
2.3.3	トランジスタの動作原理	12
2.3.4	有機トランジスタのトラップ	14
2.4	ランダムテレグラフシグナル	15
2.5	大気安定性	16
2.6	DC バイアス特性	17
2.7	MOS トランジスタのノイズ	18
2.7.1	サーマルノイズ	18
2.7.2	ショットノイズ	19
2.7.3	フリッカーノイズ	20
2.7.4	ノイズ低減の先行研究	23
第3章	実験材料・測定装置	24
3.1	実験材料	24
3.1.1	DNTT	24
3.1.2	パラキシレン (Parylene)	25
3.2	測定装置	27
3.2.1	フリッカーノイズ測定システム	27
3.2.2	フリッカーノイズ測定の小信号等価回路	28
3.2.3	X 線回折法 (XRD)	29
第4章	有機トランジスタのフリッカーノイズ特性	30
4.1	トランジスタの作製手法	30
4.2	トランジスタ特性	32
4.3	フリッカーノイズ測定の再現性	33
4.4	フリッカーノイズのばらつき	34
4.5	ドレイン電流による変化	35
4.5.1	ゲート電圧依存性	35
4.5.2	ドレイン電圧依存性	37

4.5.3	チャンネル長依存.....	38
4.6	Parylene の厚さ依存性.....	40
4.7	半導体の厚さ依存性.....	41
4.8	フリッカーノイズ特性の 대기安定性.....	43
第 5 章	絶縁膜アニールによるフリッカーノイズの低減.....	45
5.1	アニール処理の手法.....	45
5.2	温度依存性	46
5.3	時間依存性	49
5.4	窒素雰囲気下でのアニール.....	51
第 6 章	絶縁膜アニールに関する考察.....	52
6.1	絶縁膜容量	52
6.2	接触角	54
6.3	DNNT のモフォロジー	56
6.4	Parylene 膜の XRD.....	57
6.5	DC バイアスストレス	59
第 7 章	ハイブリット絶縁膜による低電圧化.....	61
7.1	トランジスタ作製手法.....	61
7.2	トランジスタ特性と絶縁特性.....	62
7.3	フリッカーノイズ特性.....	64
7.4	DC バイアスストレス特性.....	65
第 8 章	まとめ	66
	実績リスト	69
	参考文献	71
	謝辞	77

第1章 序章

1.1 背景

今日、私達は携帯電話、PCなどの様々な情報機器、電化製品に囲まれて生活を送っている。その機器類に欠かせないものとして半導体デバイスがあげられる。半導体は、結晶にドーピングする不純物の種類や量を変更することで抵抗値の値を制御できる素子として、今日の電子デバイスを牽引してきた。半導体 LSI の歴史は、1870 年代に亜酸化銅やセレンを用いた整流器から始まった[1]。整流器の次の世代として、1900 年代には真空管が登場した。トランジスタは、米国 AT&T ベル研究所の Bardeen, Brattain, Shockley らに 1947 年に発明されて以来、18 ヶ月毎に集積度が 2 倍になるというムーアの法則に従い目覚ましい進歩を遂げてきた。

その高速化とは違うかたちで我々の生活に貢献できる可能性があるデバイスとして有機トランジスタが挙げられる。近年では電界効果移動度が $40 \text{ cm}^2/\text{Vs}$ を超えるルブレ単結晶を用いた有機トランジスタ[2]も登場しているが、無機トランジスタと比べ電解効果移動度が桁で低い為、高速動作回路を作製することが難しい。しかし作製プロセスが低温でプラスチック基板の上に作製できることから、フレキシビリティを持っている。実際にそのフレキシビリティを活かし、有機太陽電池[3]、大面積ディスプレイ[4]が作られている。その他に有機トランジスタの活躍が期待できる分野として医療分野が考えられる。フレキシビリティを持ったデバイスを封止膜で覆うことで、非侵襲的に心電図、脳波等の生体内情報を常時モニタリングすることが期待できる。その先駆けとして我々の研究室でも、有機トランジスタを用いた増幅器を用いネズミの心電図 (1.5 mV) を 100 倍に増幅することに成功している[5]。しかし有機トランジスタから構成される増幅器は、無機トランジスタから構成される増幅器に比べ S/N 比や周波数特性が悪い。その理由の 1 つとして、有機トランジスタから発生するノイズが挙げられる。ノイズにより一度 S/N 比は悪くなると、向上することは出来なくなる。その為、生体内から発生する微弱な信号を増幅してモニタリングする為には、低ノイズで S/N 比の高い増幅器の作製が求められる。特に脳波の場合ゲインが $40 \text{ dB @ } 10\text{Hz}$ 、入力換算ノイズが $1.5 \mu\text{V}/\sqrt{\text{Hz}}$ (0.5~100Hz) の性能が求められる[6]。なかでも低周波領域で高いノイズを示すフリッカーノイズにより増幅器のノイズ特性に影響が出る[7]。更に、有機トランジスタの駆動電圧が下がってきている為、より一層有機トランジスタ自身が発生するノイズを抑える必要がある。このフリッカーノイズを減らすために、ノイズの発生しにくいトランジスタを使う方法が考えられる。有機トランジスタを用いたフリッカーノイズ低減方法としては、表面修飾[8]や、半導体成膜[9]の順番を変える等の方法が行われている。詳しくは後述の 2.7.4 ノイズ低減の先行研究で述べる。S/N 比向上の為に、更なる有機トランジスタのノイズ低減手法が求められる。

1.2 研究目的

低周波領域 (脳波、心電図) の微弱信号を高いゲインでとるには、増幅器の S/N 比を向上させる必要がある。S/N 比は式(1)の様に記述できる。

$$\text{SN 比} = 10 \log_{10} \frac{P_S}{P_N} \quad (1)$$

[P_S が信号電力で、 P_N が雑音電力である]

S/N 比を上げるためには、増幅器を構成するトランジスタのノイズ(N)の値を下げなければいけない。ここでいうノイズは計測対象の信号を妨害する信号を指している。トランジスタ周辺で生じるノイズは主に、サーマルノイズ、フリッカーノイズ、ショットノイズである。高性能の増幅器を構成するには利得が高いだけでなく、広い周波数特性を取る必要がある[10]。図 1-1 に示すようにサーマルノイズとショットノイズは周波数依存性を持たないが、フリッカーノイズは、周波数依存性を持っており特に低周波領域で高い値を示す。ショットノイズは他のノイズよりも3桁近くノイズの値が小さい。その為、本研究では低周波で支配的なフリッカーノイズを低減させる為に、パリレン絶縁膜トランジスタから出るフリッカーノイズを解析し、低減させることを第一の目的とする。またパリレン絶縁膜トランジスタは特性バラつきが少ないというメリットがある一方、絶縁膜が厚い為に低電圧に駆動することが難しい。その為、本研究ではアルミニウム絶縁膜とパリレン絶縁膜のハイブリット構造を用いることで、低ノイズで、低駆動電圧の作製を第二の目的とした。

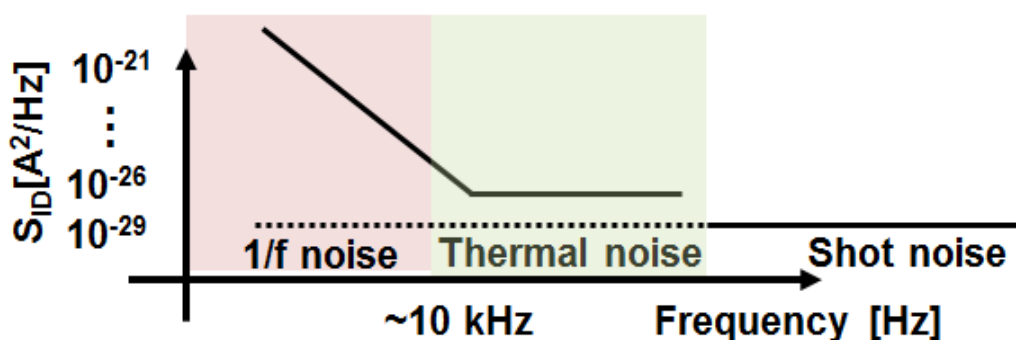


図 1-1 フリッカーノイズ、サーマルノイズ、ショットノイズの周波数依存性 サーマルノイズとショットノイズは周波数依存性がないが、フリッカーノイズは周波数依存性を持つ。

[目的]

1. パリレン絶縁膜トランジスタのフリッカーノイズの特性解析と低減
2. パリレン絶縁膜トランジスタの低電圧化 (3V 駆動)

[本研究により期待されること]

本研究により低ノイズで、低電圧駆動のバラツキの小さい有機トランジスタを作製することが出来た。この有機トランジスタを集積化することにより、S/N 比の高く消費電力の低い増幅器を作製することが期待できる。確かに有機増幅器の S/N 比は無機増幅器に比べると高くはないが、曲げることのできる基板上に作製することが出来る為、複雑な局面や生体などのシグナルを直接増幅出来ると考えられる。

[本論文の構成]

本論文は以下の様に構成されている。

- 第1章 研究背景・研究目的について
- 第2章 有機トランジスタの動作原理について
- 第3章 本研究で用いた実験材料と測定装置について
- 第4章 本研究で用いたトランジスタのフリッカーノイズ特性について
- 第5章 絶縁膜アニール処理によるフリッカーノイズ低減について
- 第6章 絶縁膜アニール処理によるフリッカーノイズ低減の考察
- 第7章 ハイブリッド絶縁膜による低電圧化について
- 第8章 実験のまとめ

第2章 有機薄膜トランジスタ

2.1 構造

有機トランジスタは、基板、ゲート電極、絶縁膜、有機半導体、ソース・ドレイン電極によって構成されている。成膜する順番により、図 2-1 の(a)ボトムゲート・トップコンタクト、(b)トップゲート・トップコンタクト、(c)トップゲート・ボトムコンタクト、(d)ボトムゲート・ボトムコンタクト構造と分類される。ボトムゲート構造はソース・ドレイン電極に対して、ゲート電極が下にあり、トップゲート構造の場合はその逆である。またトップコンタクト構造は、有機半導体がソース・ドレイン電極の下にあり、ボトムコンタクト構造のときはその逆である。各々の構造にはメリットとデメリットがある。トップコンタクト構造のメリットは、有機半導体の下には一層しか存在しない為、有機半導体が均一に成膜しやすい。デメリットは、有機半導体にダメージを与える溶液プロセスが行えないということである。逆にボトムコンタクトの場合のメリットは、ソース・ドレイン電極のパターニングに溶液プロセスが行うことができることである。デメリットは、有機半導体が、二層に接して成膜するので均一に結晶成長がしにくいことである。

本研究では溶液プロセスをもちいておらず、ボトムゲート・トップコンタクト構造を用いてデバイスを作製した。

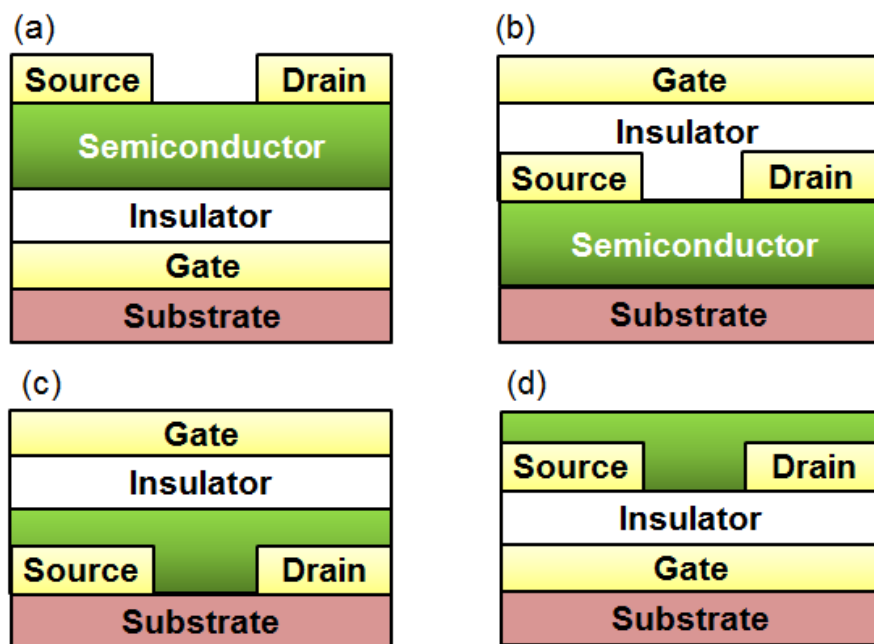


図 2-1 (a)ボトムゲート・トップコンタクト構造 (b)トップゲート・トップコンタクト構造 (c)トップゲート・ボトムコンタクト構造 (d) ボトムゲート・ボトムコンタクト構造

2.2 低電圧動作

有機トランジスタの消費電力を下げるためには駆動電圧を低くする必要がある。低電圧で絶縁膜コンデンサを挟んで蓄積する電荷を大きくするには、絶縁膜のキャパシタンスを大きくする必要がある。単位面積あたりの絶縁膜のキャパシタンスは式(2)の様に書ける。

$$C_{ox} = \frac{\epsilon}{d} \quad (2)$$

[C_{ox} :単位面積あたりの絶縁膜のキャパシタンス ϵ :絶縁膜の誘電率 d :絶縁膜厚]
式(2)から絶縁膜のキャパシタンス容量を上げるためには高誘電率材料を利用するか、絶縁膜厚を薄くする必要がある。

[高誘電体材料]

有機トランジスタで絶縁膜に高誘電材料を用いられている例としては HfO_2 ($\epsilon_r=21.3$) [11, 12], TiO_2 ($\epsilon_r \sim 21.3$) [13], Al_2O_3 ($\epsilon_r=9$) [14–16] SiN_x ($\epsilon_r=6.0$) [17, 18], Ta_2O_5 ($\epsilon_r=20-35$) [19]等が挙げられる。中でも L. Majewski らは TiO_2 を絶縁膜に用いることで、絶縁膜のキャパシタンスが 676 nF/cm^2 、駆動電圧を 1 V 以下に達成している。これらの無機高誘電体材料を成膜する方法は、陽極酸化法、EB 蒸着法、ソルゲル法、スパッタ法、PECVD 法等が用いられている。確かに高誘電体材料を用いると絶縁膜容量を上げることが出来るのだが、移動度が低くなっていくことが A. F. Stassen らによって報告されている[20]。図 2-2 の様にルブレ単結晶と高誘電率絶縁膜を組み合わせた場合、移動度が低くなっていることがわかる。その理由は、高誘電率絶縁膜が分極性を示すことによりキャリアがトラップされるからと考えられている。加えて J. Veres らはゲート絶縁膜が分極性を持つことによりガウス分布上に広がっている状態密度 (DOS: Density of state) がさらに広範囲なエネルギーに渡って広がると主張している。ランダムに配向しているダイポールの方向を揃え分極を小さくするためには、ゲート電極に印加する電圧をさらに高くしなければいけない。

分極を示す高誘電率絶縁膜を用いて高移動度の有機トランジスタを作製するために、自己組織化単分子膜 (SAM :Self-Assembled Monolayer) という単分子膜層と組み合わせたハイブリット絶縁膜構造がよく利用される。この SAM 膜は直下の物質と結合する官能基を 1 つ持ち、それに続く鎖状構造がファンデルワールス力によって密にパッキングする。一般的に違う絶縁膜を直列につなぐハイブリット構造をとると、合成キャパシタンスが減少するため駆動電圧が高くなる。しかし、ハイブリット構造を取ることで、絶縁膜界面が疎水性になり分極性が減り、絶縁特性や移動度等のデバイス特性を向上させることができる。Hagen らは、アルミニウム酸化絶縁膜が 4 nm 程度と薄くても SAM で覆うことで絶縁特性を向上することができ、 3 V 以下で移動度が $0.6 \text{ cm}^2/\text{Vs}$ という性能のトランジスタを作製している[21]。

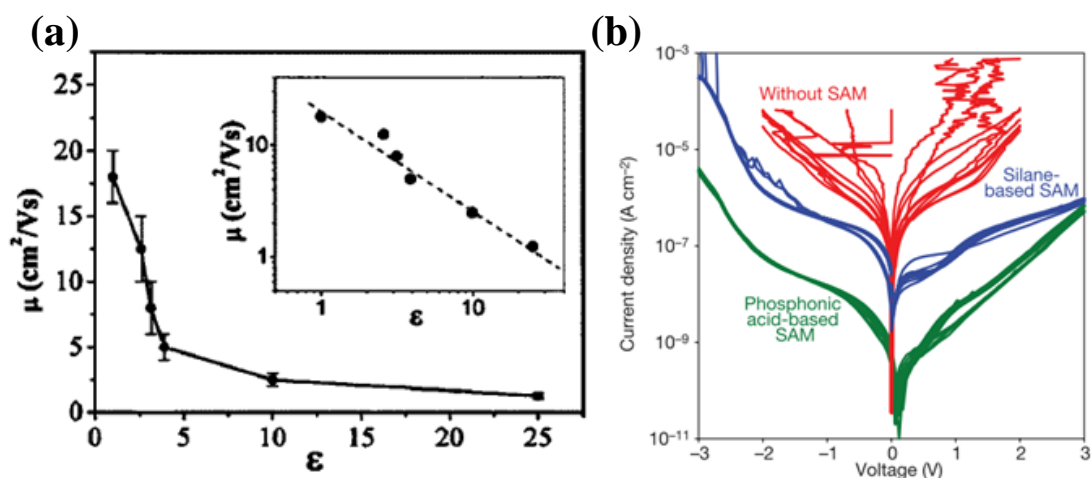


図 2-2 (a)比誘電率の違うゲート絶縁膜を用いたルブレン単結晶の移動度の遷移図。絶縁膜の比誘電率が大きくなるにつれて移動度が下がっている[20]。(b)アルミニウム絶縁膜の上に SAM 膜を形成することで、アルミニウム酸化絶縁膜単体の場合よりも漏れ電流が抑えられている[21]。

[薄膜化]

キャパシタンスの容量を上げる為に、ポリマー絶縁膜の膜厚を薄くする手法が取られている。ポリマー絶縁膜はスピコート法、CVD 法等を用いて容易に成膜できる。しかしポリマー絶縁膜厚を薄くするとピンホールができやすくなり、均一で高絶縁性を示す絶縁膜の成膜が難しくなる。Y. Jang らは絶縁膜に 9 nm の polyvinyl alcohol (PVA) を用いることにより、2 V 以下の駆動電圧で $1.1 \text{ cm}^2/\text{Vs}$ を達成している[22]。また M.H. Yoon らは、20 nm 以下のポリマーブレンド膜 (共有結合架橋ポリマーとイオン伝導性ポリマーを混ぜあわせてできた架橋ポリマー) を用いることで 2 V 駆動する CMOS インバータの作製に成功している[23]。

[電気二重層絶縁膜]

電気二重層は電圧を印加することで絶縁体から導電体に変化する性質を持っている[24]。電気二重層は電解質中のイオンが移動することによって形成され、 $10 \mu\text{F}/\text{cm}^2$ という高いキャパシタンスを超える絶縁膜を作製することができる。小野らは emimFSI を使い電気二重層絶縁膜上に移動度が $9.5 \text{ cm}^2/\text{Vs}$ 、駆動電圧が 0.3 V のルブレン単結晶トランジスタを作製した[25]。電気二重絶縁膜を用いることで低電圧駆動のトランジスタを作製することが可能であるが、イオンが移動して電気二重層を形成するのに時間がかかるため高速動作に向かない等の問題がある。

2.3 有機トランジスタの物理

2.3.1 半導体の n,p 型の決定

有機半導体の Highest Occupied Molecular Orbital (HOMO) と Lowest Unoccupied Molecular Orbital (LUMO) がそれぞれ無機半導体の価電子帯、伝導帯に対応する。有機半導体のバンドギャップは HOMO と LUMO の準位差である。また有機半導体は一般的には、無機半導体のようにドーピングを行わずに真性半導体として機能する。その為、半導体中にある内在キャリアは熱励起キャリアのみになるためキャリア密度は Si 等の無機半導体に比べ低い[26]。真性半導体であるのでフェルミレベル E_F は理論的にはバンドギャップの真ん中に来るが、酸素等がドーピング材料として働くのでフェルミレベルは実際には真ん中にこない。またフェルミレベルの位置はゲート電極の仕事関数によって決定される。例えば図 2-3(a) の様に正の電圧をゲート電極に印加することで、半導体のバンドが全体的に下にさがり弱反転または弱蓄積の状態になる。さらに高い正の電圧を印加するとフェルミレベルが LUMO の方に曲がる。図 2-3(b) の場合 HOMO がソース・ドレイン電極のフェルミレベルに近いので、ソース・ドレイン電極から電子キャリアが半導体の HOMO に流れ込み蓄積状態となり n 型半導体として動作する。その為、ドーピングをしていない有機半導体が n 型か p 型かの型を決める要因は、ソース・ドレイン電極に使われる金属のフェルミレベルと HOMO, LUMO の相対関係によって決定される。

例えば図 2-4 の様に金をソース・ドレイン電極に、有機半導体にペンタセンを用いると、金の仕事関数は約 -5 eV でペンタセンの HOMO が約 -5 eV で有るため、電子よりもホールを注入しやすい[26]。その為、ペンタセンは金との組み合わせでは p 型半導体として動作する。また逆にソース・ドレイン電極にカルシウム (仕事関数: -2.87 eV) を用いることでペンタセンを n 型半導体として動作させることもできる[27]。フラーレンの場合は電子吸引性の為、HOMO, LUMO の準位がペンタセンやルブレンに比べると低く、金の仕事関数とフラーレンの LUMO が比較的近いため、n 型半導体として動作する。ルブレンの HOMO, LUMO はそれぞれ -5.36 eV, -3.15 eV である。そのルブレン単結晶を半導体を用い、ソース・ドレイン電極にカルシウムを用いることでホール移動度、電子移動度がそれぞれ $3.6 \times 10^{-3} \text{ cm}^2/\text{Vs}$, $0.3 \text{ cm}^2/\text{Vs}$ という両極性トランジスタが作製可能である[28]。

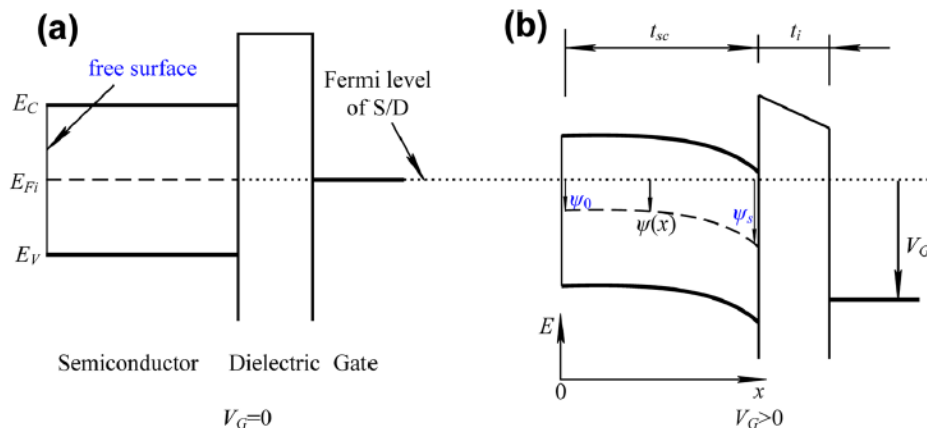


図 2-3(a) 有機半導体のフェルミレベルが HOMO と LUMO の中間に存在している。(b)ゲート電極に正の電圧を印加すると有機半導体のバンドが全体的に下がり、フェルミレベルは絶縁膜の方向に向かって下がる。その為ソース・ドレイン電極のフェルミレベルに近くなり、ソース・ドレイン電極から電子キャリアが流れ込み n 型半導体として動作している。

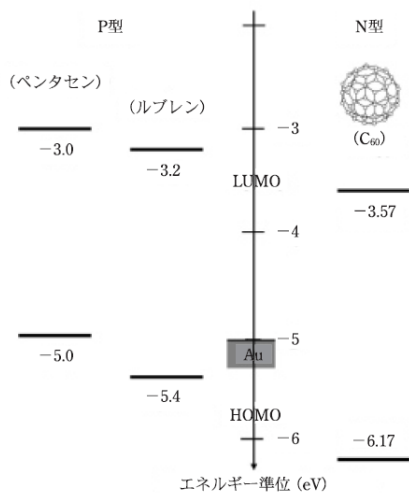


図 2-4 ペンタセンとルブレンの HOMO は金の仕事関数に近い為、通常 p 型半導体として動作する。C₆₀ フラーレンの場合は、金のフェルミレベルが LUMO と近い為、n 型半導体として動作する。[26]

2.3.2 有機トランジスタの抵抗

有機トランジスタの抵抗は主に3つある。1つはソース・ドレイン電極との接触抵抗、2つは半導体バルク抵抗、3つ目はトランジスタのチャネル抵抗である。半導体とソース・ドレイン電極との接触をショットキー接続に変える方法として、半導体とソース・ドレイン電極の界面にドーピングを行う方法（コンタクトドーピング）が挙げられる。ペンタセン半導体の場合、半導体の上に FeCl_3 や F_4TCNQ を蒸着することによりソース・ドレイン電極である金との接続をショットキー接続にすることができる[29, 30]。しかし、ドーピングの深さや密度の制御は難しいという問題点がある。またコンタクトドーピング以外にも有機半導体とドーピング材料を同時に成膜すること（バルクドーピング）で閾値電圧を低下し、移動度を向上させることができる[31, 32]。有機半導体は一般的にドーピングを行ってないので、半導体とソース・ドレイン電極の接触は絶縁膜と金属の接触と同じように半導体バルク中ではトンネル電流を利用して電荷のやりとりを行っている[33]。その為半導体が厚くなると伝導キャリアが通過しないといけなく、障壁が高くなり閾値電圧が高くなる。

また金属と半導体のショットキー接続の障壁はペンタセン半導体の場合、仕事関数の違う金属を用いることで変えることが出来る[34]。図 2-5(b)の様に、仕事関数が約 5.2 eV の金を用いることで、仕事関数が約 4.5 eV の銀の場合よりもホールの注入障壁が下がっている。

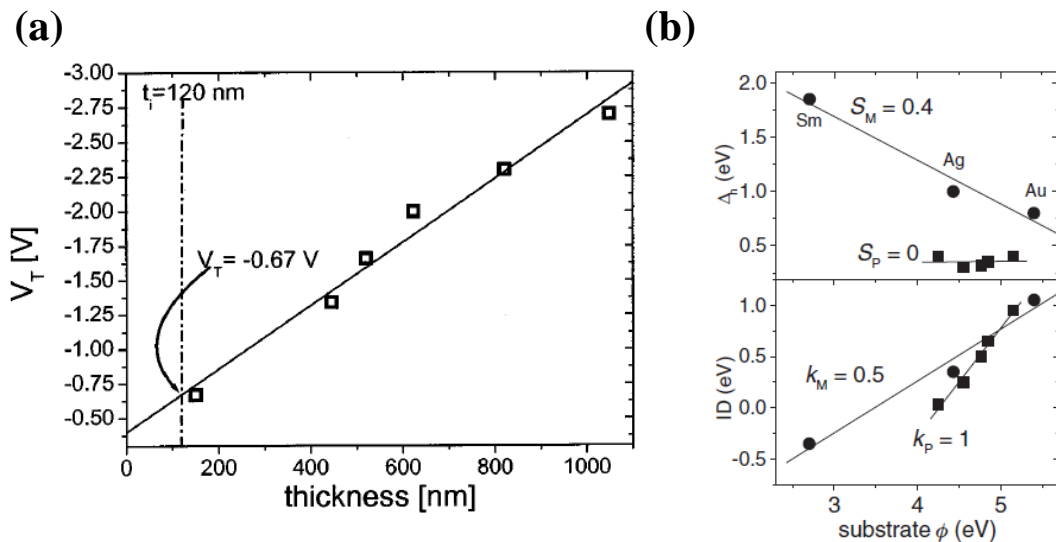


図 2-5 (a)ペンタセン半導体の膜厚を厚くすることにより、閾値電圧が大きくなっている。黒い線は線形近似直線である[33]。(b)仕事関数の違う金属を用いることで、ペンタセンとのショットキー接続の障壁の高さを変化させることが出来る[34]。

2.3.3 トランジスタの動作原理

半導体中の電荷のうち自由に移動できるものをキャリアという。ゲート電極が0Vの場合は、図2-6(a)の様にキャリアが誘起されないのでドレイン電流が流れない。またゲート電極に電圧 (V_{GS}) を印加しても閾値電圧 (V_{TH}) 以下では、キャリアがトラップサイトに捕獲されてしまう。その為、図2-6(b)の様にチャネル間に伝導キャリアが存在しなく、ソース・ドレイン電極間にドレイン電流 (I_{DS}) が流れない。ここでは本研究で用いた p 型動作する有機トランジスタの動作原理について説明する。 $|V_{GS}| > |V_{TH}|$ では、図2-6(c)の様にドレイン電極に電圧 (V_{DS}) を印加するとドレイン電流が流れ、その電流は V_{DS} に依存している (線形領域)。線形領域でのドレイン電流は式(3)の様に書ける。さらに $|V_{DS}|$ を大きくし、 $|V_{DS}| > |V_{GS} - V_{TH}|$ になるとソース・ドレイン電極間のチャネルで $V_{GS} - V_{TH}$ になる点 (ピンチオフ点) が存在する。図2-6(d)の様にピンチオフ点からドレイン電極の間にはキャリアが少なくなり、この時のドレイン電流は式(4)の様に V_{DS} には依存していない (飽和領域)。線形領域と飽和領域に関するグラフが図2-7(b)である。また閾値電圧と電界効果移動度 (以降移動度と呼ぶ) は、縦軸に $-I_{DS}$ の平方根、横軸に V_{GS} をとり、飽和領域において一次回帰曲線を描き、その傾きと X 切片から算出する(図2-7(a))。

$$-I_{DS} = \left[\frac{W}{L} \mu C_{ox} (V_G - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad (\text{線形領域}) \quad (3)$$

$$-I_{DS} = \frac{W}{2L} \mu C_{ox} (V_G - V_{TH})^2 \quad (\text{飽和領域}) \quad (4)$$

[I_{DS} :ドレイン電流 W:チャネル幅 L:チャネル長 C_{ox} :単位面積あたりの絶縁膜容量]

トラップ密度 (N_t) は閾値電圧と単位面積あたりの絶縁膜容量から式(5)の様に記述できる。

$$N_t = \frac{C_{ox} V_{TH}}{q} \quad (5)$$

[q:電気素量]

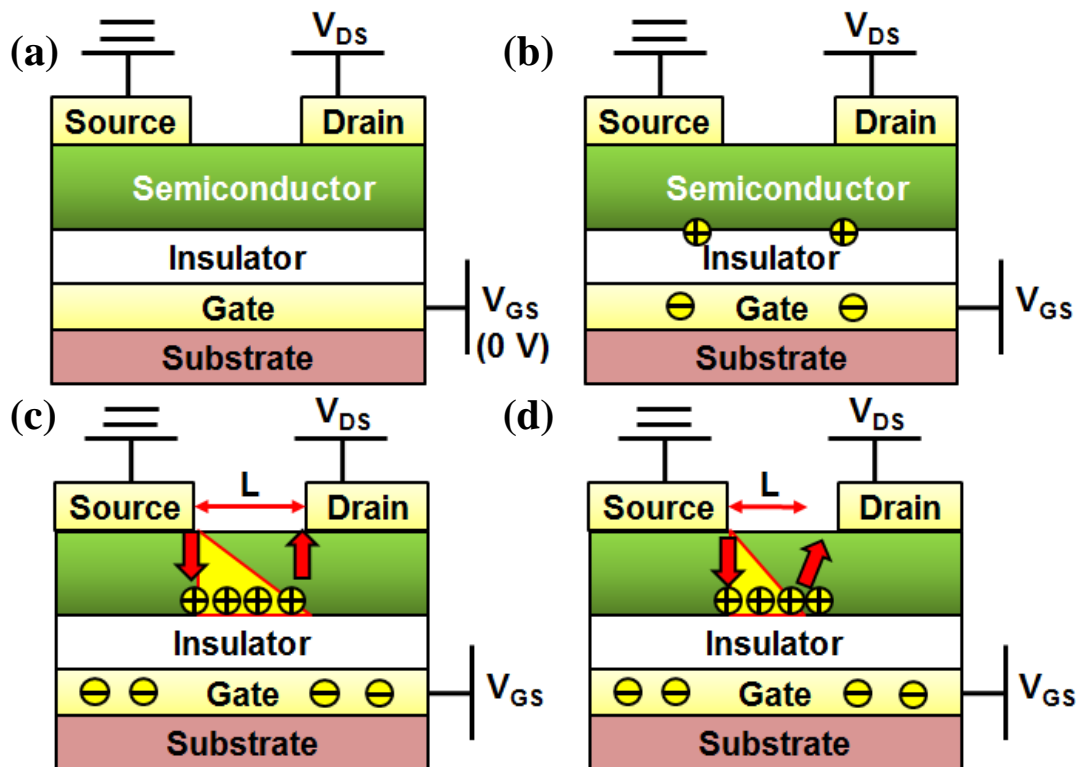


図 2-6 (a) $V_{GS}=0$ の時は、半導体と絶縁膜界面にキャリアは誘起されない。(b) $|V_{GS}| < |V_{TH}|$ の場合は、トラップ準位に誘起されたキャリアが捕獲されるためドレイン電流が流れない。(c) $|V_{GS}| > |V_{TH}|$ の場合は、半導体と絶縁膜界面をキャリアが流れ、ドレイン電流がながれる。(d) $|V_{GS}| > |V_{TH}|$ かつ $|V_{DS}| > |V_{GS} - V_{TH}|$ の場合は、チャンネル長がソース・ドレイン電極間よりも短くなる。

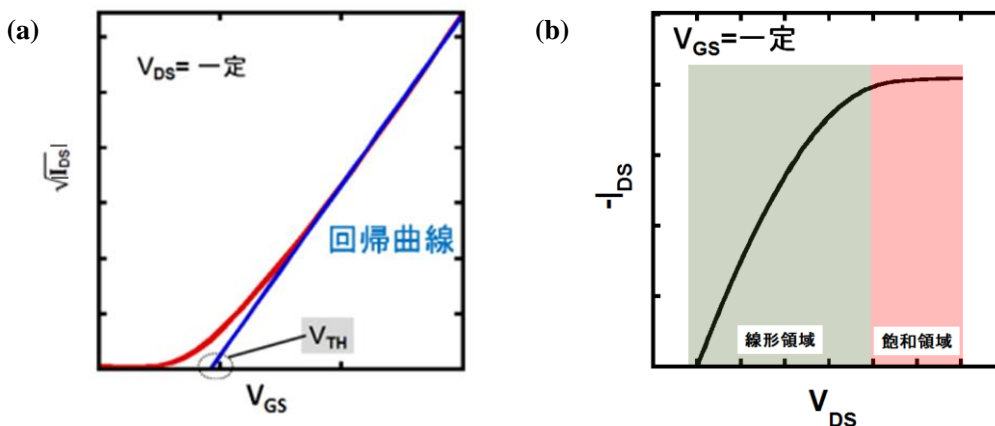


図 2-7(a) ドレイン電流の平方根を縦軸にとり、ゲート電圧を横軸にとったグラフに対して、飽和領域で一次回帰曲線を取る。その曲線と x 軸との交点が閾値電圧である。(b) $|V_{DS}| < |V_{GS} - V_{TH}|$ の範囲が線形領域 (緑色の長方形) で、 $|V_{DS}| > |V_{GS} - V_{TH}|$ の範囲が飽和領域 (赤色の長方形) である。

2.3.4 有機トランジスタのトラップ

有機トランジスタの中には、伝導キャリアを捕獲するトラップサイトが図 2-8(a)の様にバルク半導体中や図 2-8(b)の様に絶縁膜との界面に分布していると考えられている。このトラップサイトに伝導キャリアがトラップされることにより、閾値電圧の増加や移動度の低下等の問題が生じる。伝導キャリアがトラップサイトに捕獲されるまでに進める距離は、10 nm 程度である(半導体:ペンタセン 絶縁膜:parylene-C)[35]。トラップサイトの原因は不純物や外部汚染や格子欠陥と言われている[36]。そのトラップ準位の状態密度は離散的に存在したり、ガウス分布上[37, 38]や指数関数的に存在したりしていると考えられている。またトラップ準位の位置がバンドから離れているものを深いトラップ準位、バンドから数 kT のエネルギーしか離れていない準位を浅い準位という[39]。閾値電圧以下のゲート電圧ではまず深い準位が埋まり、そこからフェルミレベルが曲がることで浅いトラップも埋まる[40]。その後浅いトラップに埋まったキャリアが、熱エネルギーで HOMO に励起されることにより伝導性が向上する。ペンタセン半導体を用いた有機トランジスタのトラップ密度は $10^{11}/\text{cm}^2$ オーダであり[41]、キャリア密度に対して小さい値ではない。

p 型のトランジスタにおいて、アクセプタライクのトラップは閾値電圧に影響を与えないがドレイン電流を増やす傾向がある。アクセプタライクトラップの例としては酸素が挙げられる[42]。ペンタセントランジスタにおいて酸素トラップの DOS を示しているのが図 2-8 (c)である。酸素トラップの DOS は価電子帯から 0.28 eV 離れた所で一番高い値 ($4 \times 10^{18}/\text{cm}^3$) を示す。またドナーライクのトラップも閾値電圧には影響を与えないがドレイン電流を減らす傾向にある[43]。

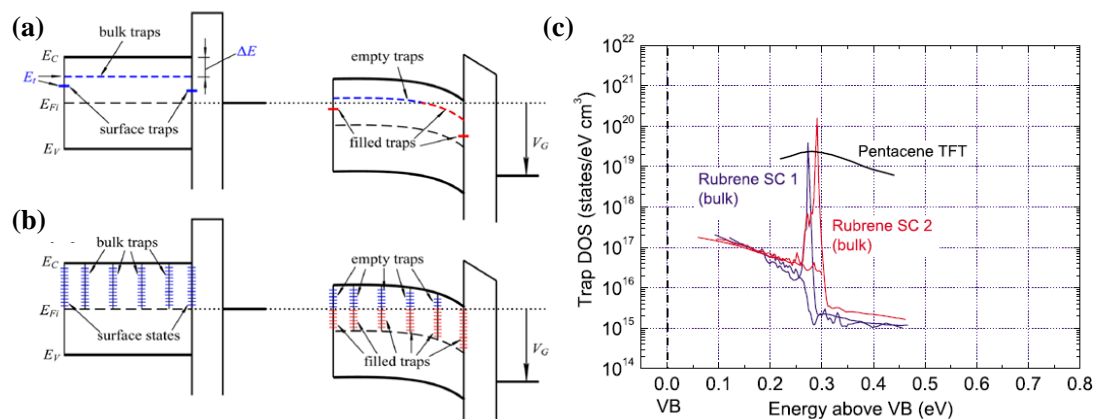


図 2-8 有機トランジスタのトラップ準位(a)トラップがあるエネルギー帯にしか存在しない場合のバンドダイアグラム(b)トラップが様々なエネルギー帯に均等して存在しているバンドダイアグラム どちらの場合もゲート電圧を印加していないとトラップ準位は空である。ゲート電圧を印加すると絶縁膜に接しているバンド端が曲がり、フェルミ準位以下のトラップサイトが埋められる[39]。(c)ペンタセントランジスタのトラップの DOS は価電子帯から 0.28 eV 離れたところをピークに減少していく[36]。

2.4 ランダムテレグラフシグナル

トラップにキャリアが捕獲され、また放出されることによりトランジスタの閾値電圧が変化することが知られている。ランダムテレグラフシグナルは、トラップに電荷が入り出すことにより電気信号が変化することをいう。以下無機トランジスタの図 2-9 を用いて説明する。図 2-9(a)の様にキャリアが捕獲されている τ_c 秒は閾値電圧が低くなり、トラップから放出されている τ_e 秒は閾値電圧が高くなる。 τ_e と τ_c の関係式は式(6)の様記述できる[44]。

$$\frac{\langle \tau_e \rangle}{\langle \tau_c \rangle} = A e^{-\frac{E_t - E_F}{kT}} \quad (6)$$

[A:縮退度 E_t :トラップ準位 E_F :フェルミレベル k :ボルツマン係数 T :絶対温度]

温度が低くなるとキャリアが放出されている時間に対して、トラップされている時間の方が長くなる。また活性化エネルギー $E_a = E_t - E_F$ が大きくなる場合もトラップされている時間の方が長くなる。1つのトラップサイトには捕獲時間、放出時間があるが、トラップサイトごとに捕獲時間、放出時間は変化する。その為、実際のランダムテレグラフシグナルは図 2-9(b)よりも複雑な波形を示す。ランダムテレグラフシグナルはデバイス特性を不安定にし、またデバイスサイズが小さくなると信号に対して無視できなくなるため、できるかぎり抑える必要がある。また閾値電圧の変化(電流変化)のパワースペクトル密度を示しているのが後述のフリッカーノイズである。

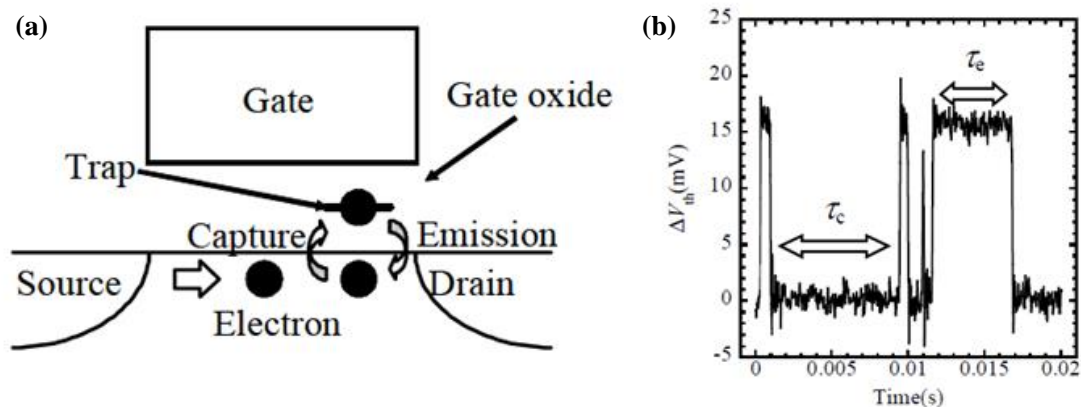


図 2-9 (a) 絶縁膜に伝導キャリアが捕獲され、放出されている様子(b) 絶縁膜にキャリアが捕獲することにより閾値電圧が τ_c 秒間下がり、トラップサイトからキャリアが放出されている τ_e 秒間は元の閾値電圧に戻る[45]。

2.5 大気安定性

有機半導体は大気中にさらされると特性 (閾値電圧、移動度) が変化することが知られている。その理由として考えられているのが、大気中に存在する酸素や水である。これらの大気中の物質が有機半導体を劣化させる。一般的に p 型半導体として動作するペンタセンも大気中で劣化する[46]。中でも n 型半導体は図 2-10 の様に LUMO の絶対値が 4 eV よりも低いと、式(7)の様に水が酸化還元反応を起こすため、p 型半導体に比べてより大気不安定になり易い[47, 48]。酸素も式(8)の様に酸化還元反応を起こすことにより、n 型半導体を劣化させる。大気劣化を防止する方法としては大気安定性の高い半導体を使用する、または有機半導体を封止膜で覆うことが挙げられる。パリレン、金、パリレンの3層封止層を形成することで大気中においても劣化しないデバイスや生理的食塩水に漬けても劣化し難くなるという研究がされている[49, 50]。

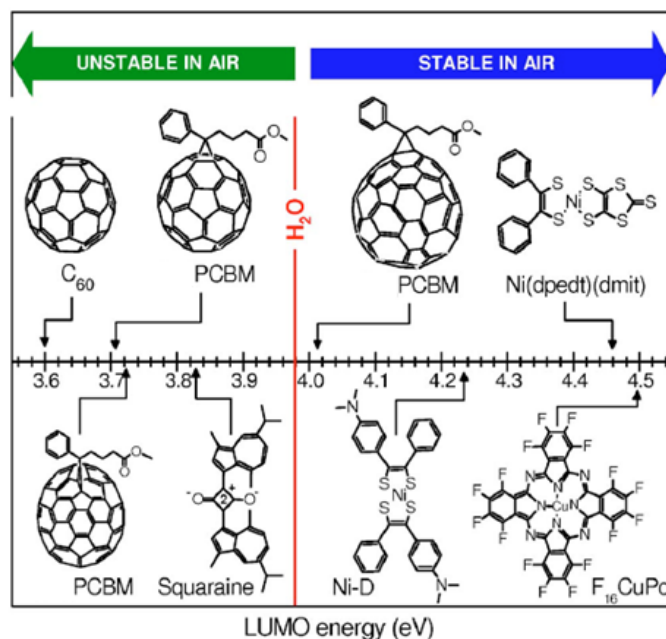


図 2-10 PH=7 の水が電気分解される時の LUMO のエネルギーが 4 eV である(赤い線)。LUMO の準位が 4 eV よりも高いと、水が電気分解されトラップとして働く。その為、フラーレン等は F₁₆CuPc に比べ大気不安定である[48]。

2.6 DC バイアス特性

薄膜トランジスタは、長時間 DC バイアス電圧を印加することで特性 (オン電流、閾値電圧等) が変化することが知られている。トランジスタは長時間動作させても特性が変化しないことが望まれる。変化する原因としてはゲート絶縁膜に、誘起されたキャリアがトラップされることが考えられている n 型半導体として動作するアモルファス Indium-gallium-zinc Oxide (a-IGZO) もゲート電極とドレイン電極に DC 電圧を印加することで、閾値電圧が変化することが知られている[51]。有機薄膜トランジスタ (ペンタセン半導体) においても、DC バイアス電圧を長時間印加することにより特性 (閾値電圧、電界効果移動度) が変化するという報告がされている。その有機薄膜トランジスタは、図 2-11(a) の様にデバイス作製後にアニールを行うことで DC バイアス電圧耐性を向上させることが出来る[52]。また絶縁膜を 2 層のポリマー (Parylene-C と Amorphous fluoropolymer) で形成することにより 48 時間 DC バイアス電圧を印加した後も伝達特性が変化しなく、DC バイアスストレスが改善出来たという報告もされている[53]。

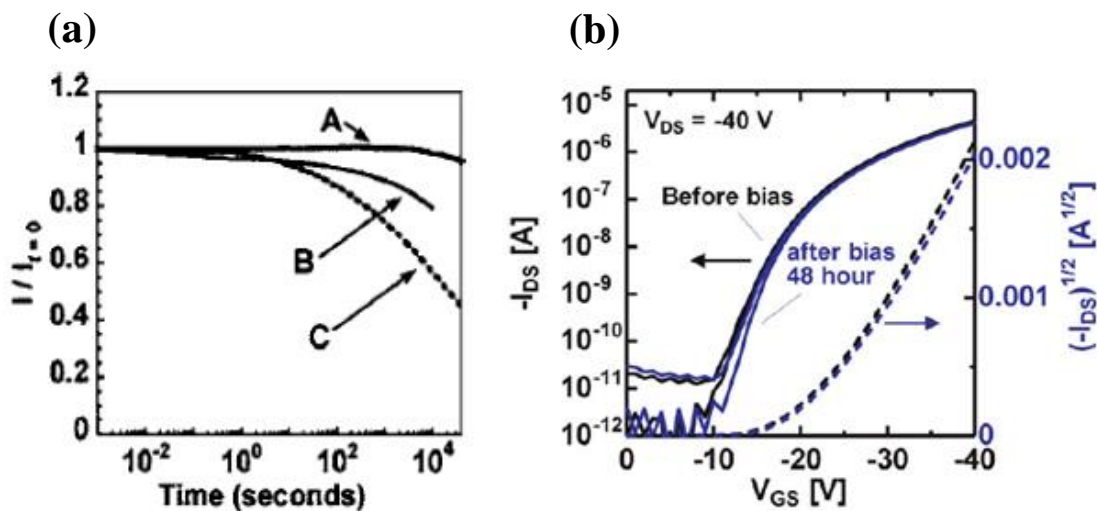


図 2-11 (a)横軸に時間、縦軸に $T=0$ 秒時のドレイン電流で規格化されたドレイン電流を示している。A はポストアニールを行なったポリイミド絶縁膜のデバイスで、B はポストアニールを行ってないポリイミド絶縁膜のデバイスである。C は Si 基板上に作られた SiO_2 絶縁膜のデバイスである。(b)黒い線が DC バイアスストレスをかけるまえの伝達特性である。青い線が DC バイアスストレスを 48 時間印加した後に測定した伝達測定である。

2.7 MOS トランジスタのノイズ

2.7.1 サーマルノイズ

サーマルノイズは熱雑音、または発見した人の名前からジョンソン雑音やナイキスト雑音と言われている。熱雑音の原因は、抵抗体に含まれる電子が熱運動することにより、抵抗帯内に電圧差が生じるからである[54]。熱雑音は時間軸上ではランダム変動しており、その分布はガウス分布を示す[55]。しかし、周波数軸上では雑音電力は式(9)の様に書け、周波数依存性は示さない。

$$I^2 = \int_{f_1}^{f_2} 4kT/Rdf \quad (\text{サーマルノイズ}) \quad (9)$$

[f_1 から f_2 は周波数帯域、 R は抵抗値、 k はボルツマン定数、 T は絶対温度である。]

抵抗が R の場合の熱雑音の等価回路は、図 2-12 の様に描ける。熱雑音は雑音の出さない抵抗と $4kTR\Delta f$ [V^2]の雑音電圧源を直列でつないだ素子か、雑音の出さない抵抗と $4kRT\Delta f/R$ [A^2]の雑音電流源を並列につないだ素子で表される。その為、雑音電圧源を減らすには抵抗値を低くし、雑音電流源を減らすには抵抗値を大きくする必要がある。また 2 つの雑音電圧源 E_1, E_2 [V]がつながっているときは、合成雑音電圧 E_3 は式(10)の様に書ける。よって二乗平均雑音 (雑音エネルギー) は式(11)様に記述できる[56]。

$$\vec{E}_3 = \vec{E}_1 + \vec{E}_2 \quad (10)$$

$$|\vec{E}_3|^2 = |\vec{E}_1|^2 + |\vec{E}_2|^2 + 2\vec{E}_1 \cdot \vec{E}_2 \quad (11)$$

式(11)から雑音電圧源 E_1, E_2 に相関関係が全くなければ、合成雑音電圧の雑音エネルギーは単純に雑音電圧の二乗の和で表せることがわかる。



図 2-12 サーマルノイズの等価回路である。雑音電圧源と雑音のない抵抗 R を直列につないだ素子か、ノートンの定理から雑音電流源と雑音のない抵抗 R を並列につないだ素子で表せる。[57]

2.7.2 ショットノイズ

トランジスタ素子に流れる電流は連続的ではなく、キャリアが単位電荷を運搬することによって生じる離散電気パルスの和である。この電流が pn 接合の様な電位障壁を超える際に、電流が離散的になり生じるノイズをショットノイズという。ショットノイズはトランジスタの中でも主にバイポーラトランジスタで問題になり、エミッタ・ベース接合の障壁を電荷が超える際に生じる[56]。ショットノイズは式(12)のように記述できる。ショットノイズには周波数依存性はなく、ノイズの大きさは周波数帯域を掛けあわせて算出する。MOS トランジスタの場合では漏れ電流 (ゲート電極から絶縁膜を通してソース電極に流れていく電流) が主なショットノイズの原因である。しかし、漏れ電流は 10~100 pA という低い値の為、MOS トランジスタの場合では殆ど問題にならない。

$$I^2 = \int_{f_1}^{f_2} 2qI df \text{ (ショットノイズ)} \quad (12)$$

[f_1 から f_2 は周波数帯域、 q は電気素量、 I は電流である]

2.7.3 フリッカーノイズ

MOS トランジスタにおいてフリッカーノイズは低周波領域 (~1 kHz) において、他のノイズ (熱雑音、ショットノイズ) よりも支配的になる。また雑音電力のスペクトラムが周波数にほぼ反比例することからフリッカーノイズ (1/f 雑音) と呼ばれる[57]。その為、フリッカーノイズが低周波信号に対して大きいと S/N 比が悪くなる。そのフリッカーノイズが発生する原因として主に2つの理論が提唱されている。1つは L. McWhorter らによって提唱されているトラップサイトによるものである。図 2-13(a)の様にソース・ドレイン電極間をキャリアが伝導する際に、一部のキャリアが絶縁膜・半導体界面のトラップ準位に捕獲されるといふものである。またトラップに一部のキャリアが捕獲されることでキャリアの数がゆらぎ、ドレイン電流の値が変動する。L. McWhorter らは、そのゆらぎが周波数依存性をもったフリッカーノイズが現れると主張している[58]。フリッカーノイズがトラップにのみ引き起こされると仮定した場合、フリッカーノイズ(S_{ID})は式(13)の様に記述できる。

$$\frac{S_{ID}}{I_{DS}^2} = \frac{q^2 k T N_{st}}{W L C_{ox}^2 f} \left(\frac{g_m}{I_{DS}} \right)^2 \quad (13)$$

[S_{ID} :フリッカーノイズ I_{DS} :ドレイン電流 q :電気素量 k :ボルツマン定数 T :絶対温度 C_{ox} :ゲート絶縁膜の単位面積あたりの容量 f :周波数 g_m :相互コンダクタンス N_{st} :トラップ密度]

もう1つの理論は F. N. Hooge らによって主張されている、フォノン散乱によるものである[59]。図 2-13(b)の様にフォノン散乱により、ソース・ドレイン電極間にいるキャリアが散乱され移動度が揺らぎ、ドレイン電流の値が変動する。F. N. Hooge らは、その揺らぎが周波数依存性をもったフリッカーノイズとして現れていると主張している。フリッカーノイズがフォノンのみによって生じると仮定した場合フリッカーノイズは式(14)の様に記述できる。

$$\frac{S_{ID}}{I_{DS}^2} = \frac{\alpha q}{W L C_{ox}^2 f (V_{GS} - V_{TH})} \quad (14)$$

[α :Hooge パラメータ V_{GS} :ゲート電圧 V_{TH} :閾値電圧]

Hooge パラメータが小さいほど電気的特性が高いことを示しており、様々な薄膜トランジスタについての Hooge パラメータを示しているのが図 2-13(c)である[60]。バルクシリコンレジスタは幅があるが低い値をしめしており、高くても 4×10^{-4} となっている。アモルファスシリコンの Hooge パラメータは $3 \times 10^{-3} < \alpha < 1.2 \times 10^{-2}$ となっており、有機トランジスタでは低くて 10^{-2} 程度となっている。バルクシリコンレジスタを除けば、他の TFT は比較的同じオーダーの Hooge パラメータを示している。

フリッカーノイズの発生する原因として、トラップとフォノンがあると述べたが、有機トランジスタにおいてフリッカーノイズの原因については意見が分かれている。Necliudov

PV らのグループを始めとして、フリッカーノイズの原因はフォノン散乱によるものという報告がよくされており[9]、トラップによるものという報告は少なかった。しかし、最近では Y. Xu らのグループは SiO_2 絶縁膜に用いペンタセンを有機半導体として利用した有機トランジスタは、トラップサイトによるモデルにより一致すると報告している[61]。

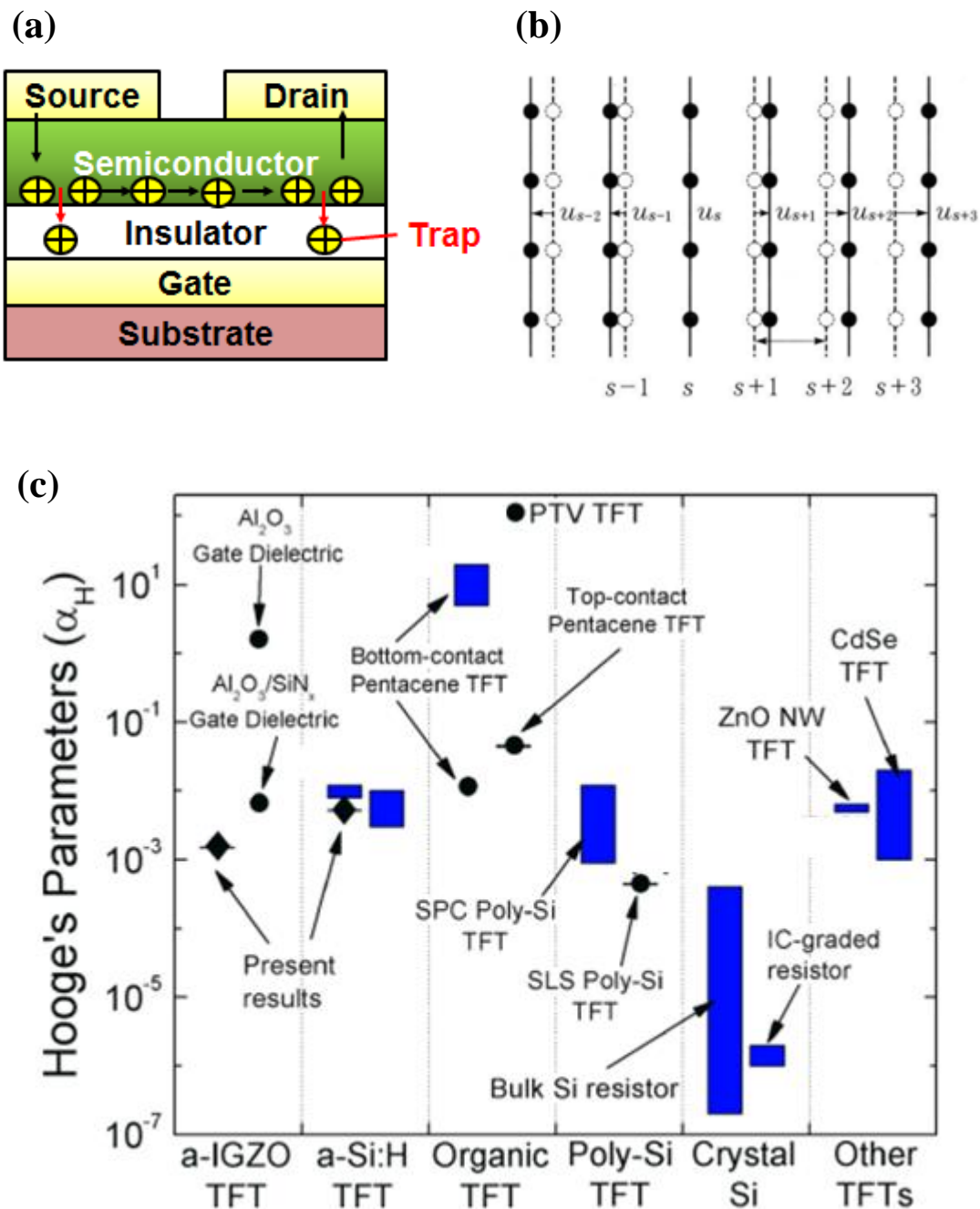


図 2-13 (a)伝導キャリアが絶縁膜によってトラップされる様子 (b)フォノン散乱の様子(c)多様な半導体を用いたトランジスタの Hooge パラメータ[60] 有機トランジスタでは低く 10^2 程度となっている。

2.7.4 ノイズ低減の先行研究

有機トランジスタのフリッカーノイズを低減させる方法として、先行研究では SiO_2 絶縁膜の表面処理を行う方法[8]と半導体とソース・ドレイン電極を成膜する順番を変える方法[9]や有機半導体の成膜する速度を変える方法[62]が行われている。表面処理を行う方法は絶縁膜 SiO_2 の上に自己組織化単分子膜である Octadecyltrichlorosilan (OTS) を成膜するというものである。 SiO_2 はヒドロキシル基と結合することでトラップサイトとして働くことが知られている[63, 64]。OTS 膜を形成することでトラップサイトを減らし、加えて表面エネルギーが変化する。そして、その上に成膜される有機半導体の結晶性が変化するため、フリッカーノイズが減少する。有機半導体の成膜する速度を変える方法は、遅くペンタセン半導体膜を成長させることにより、チャネル間の結晶性を良くするものである。チャネル伝導に寄与する、絶縁膜から6層程度のペンタセン薄膜の結晶性がデバイス特性に影響を与える[65]。また半導体とソース・ドレイン電極を成膜する順番は、半導体が先の場合のほう(トップコンタクト構造)が、フリッカーノイズが小さくなると報告されている。本研究でもトップコンタクト構造を用いた。またチャネル長を長くすることでフリッカーノイズが低減できるが、この手法はスケールリング則に逆行し集積化には向いていない。その為、スケールリング則にそってデバイスの微細化を行っても、フリッカーノイズを下げることの出来る手法が求められる。

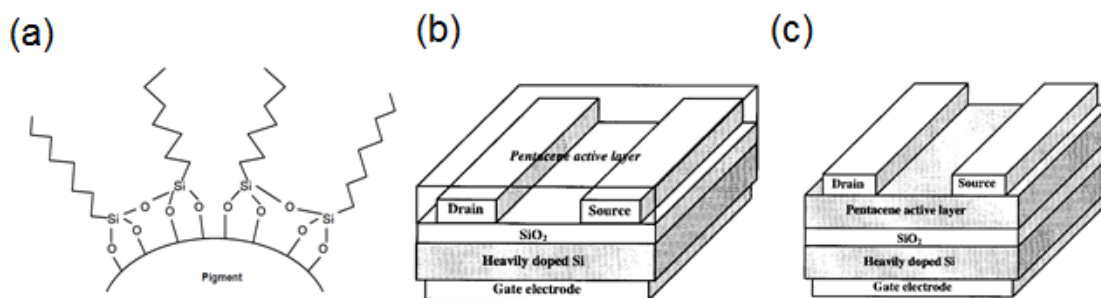


図 2-14 (a) 絶縁膜の上に表面修飾剤である自己組織化単分子膜が形成されている様子 [8] (b)ペンタセン半導体を用いたボトムコンタクト構造 (c)ペンタセン半導体を用いたトップコンタクト構造

第3章 実験材料・測定装置

3.1 実験材料

3.1.1 DNTT

本研究で用いた有機半導体は dinaphtho[2,3-*b*:2',3'-*f*]thieno[3,2-*b*]thiophen (DNTT)[66, 67]である。構造式は図 3-1(a)に示している。DNTT は瀧宮らによって開発された大気安定な有機半導体である。大気安定性を示す理由は HOMO が-5.4 eV と低い位置にあるので、酸化されにくいからである。LUMO の準位は-2.4 eV である[67]。単結晶 DNTT、多結晶 DNTT ではそれぞれ $8 \text{ cm}^2/\text{Vs}$ [68]、 $3 \text{ cm}^2/\text{Vs}$ [69]という高移動度を示している。伝導機構については M. Yamagishi らがホール測定を用いることにより、バンドライクにキャリアを伝導すると報告している[70]。DNTT の結晶構造はヘリングボーン構造という a-b 軸に広がっているシートが c 軸方向 (a-b 面に垂直) に弱いカップリングで繋がってできている。a-b 軸方向へは強く電氣的に繋がっている[71]。a 軸方向への π パッキングにおける転送積分は 81 meV と他の軸方向と比べ高い値になっている。また DNTT の Γ 点 (価電子帯のエッジ) における有効質量は表 3-1 となっている。a 軸方向の有効質量が一番軽い値になっている。Roel S. S らが、これは転送積分のあたいと整合性がとれ、a 方向の移動度は b 方向の移動よりも 1.6 倍高いと報告している。

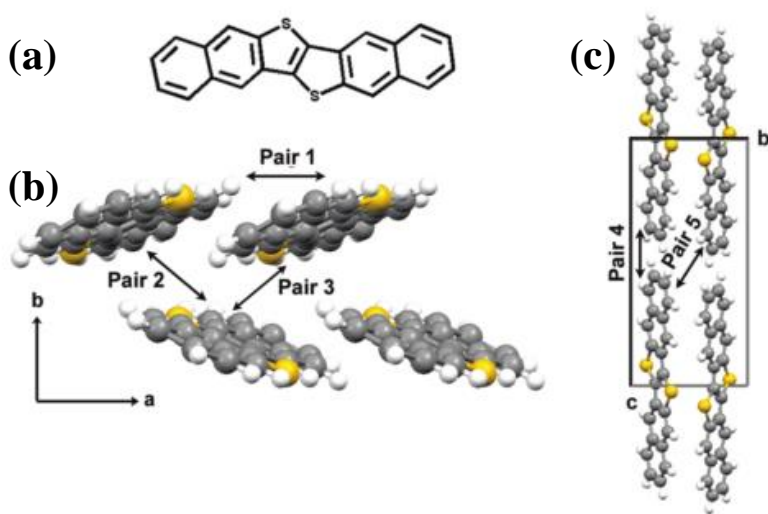


図 3-1(a) DNTT の構造式 (b) DNTT の ab 面の結晶構造 (c) DNTT の bc 面の結晶構造[71]

表 3-1 DNTT の有効質量 (Γ ポイントに価電子帯のエッジが来る)

DNTT	m/m_0	parallel to
holes at Γ	1.89	$a + 0.050c$
	2.73	b
	5.28	$c - 0.046a$

3.1.2 パラキシレン (Parylene)

本研究では Parylene と呼ばれる、ポリマー材料であるパラキシレン樹脂を絶縁膜に用いた。Parylene はトランジスタの絶縁膜に用いられる[72, 73]様に高い絶縁特性を示すだけでなく、保護膜として高い特性を示す。例えば、紫外線は有機半導体のキャリア伝導メカニズムに影響を与えるが[74]、parylene 保護膜を用いることで有機半導体を紫外線から守ることができる[75]。加えて、生体との調和性が高く[76, 77]、電極の周りにコーティングすることにより生体へのダメージを軽減に向けて利用されている[78]。また Parylene は多様な種類があり、側鎖についている原子によって diX-SR, diX-D, diX-N 等様々な種類に分けられる[79]。本研究では特に機械特性、ガスバリア性、電気特性、耐薬品性、耐熱性に優れている diX-SR を用いた。diX-SR の電気的特性は表 3-2 に示すように絶縁特性が高く、比誘電率は 3.3 程度である。diX-SR の構造式は公開されてはいないが、90%以上を diX-C (ダイマーでは Dichloro-di-p-xylylene (図 3-2(a)) で構成されている。diX-C はコーティング材料の段階ではダイマーであるが、成膜後の膜はポリマーである Poly choro-p-xylyene (図 3-2(b))に変化する。Parylene はある閾値温度を超えると粘性等の特性が変わることが知られている。diX-C のガラス転移温度は 90°C程度と言われている[76, 80]。またパリレンを用いた DNTT トランジスタでは、diX-SR の上に自己組織化単分子膜であるトリプチセンで表面修飾することで移動度が $2 \text{ cm}^2/\text{Vs}$ を超えるものが出来ている[81]。実際に 82 nm の diX-SR を積層した絶縁特性を示しているのが図 3-3 である。正バイアス 1.5 MV/cm、負バイアス-1.5 MV/cm 共に印加した時の電流密度は 10^{-8} A/cm^2 未満という良好な絶縁特性を示した。

表 3-2 diX-SR の電気的特性[79]

比誘電率 @1k Hz	誘電正接 @1k Hz	絶縁破壊強さ [kV/mm]	体積抵抗 [Ωcm]	表面固有抵抗 [Ω]
3.34	0.0442	250.0	2.50×10^{16}	1.20×10^{16}

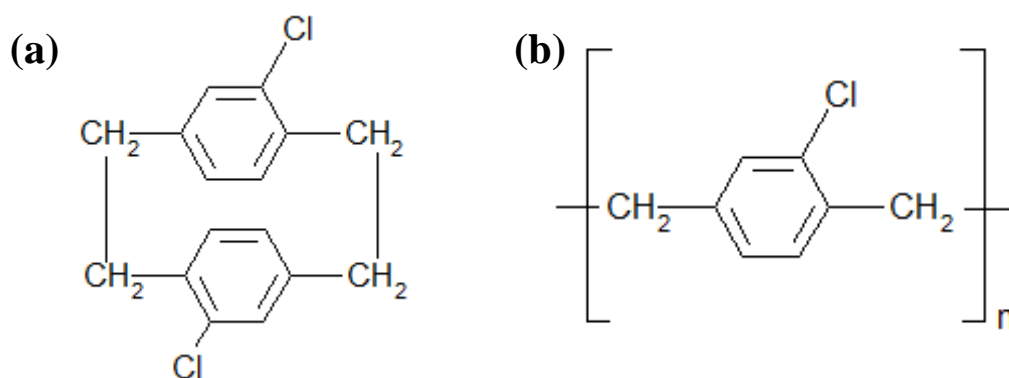


図 3-2 diX-C (a)ダイマーの Dichoro-di-xylylene (b)ポリマーの Poly choro-p-xylyene

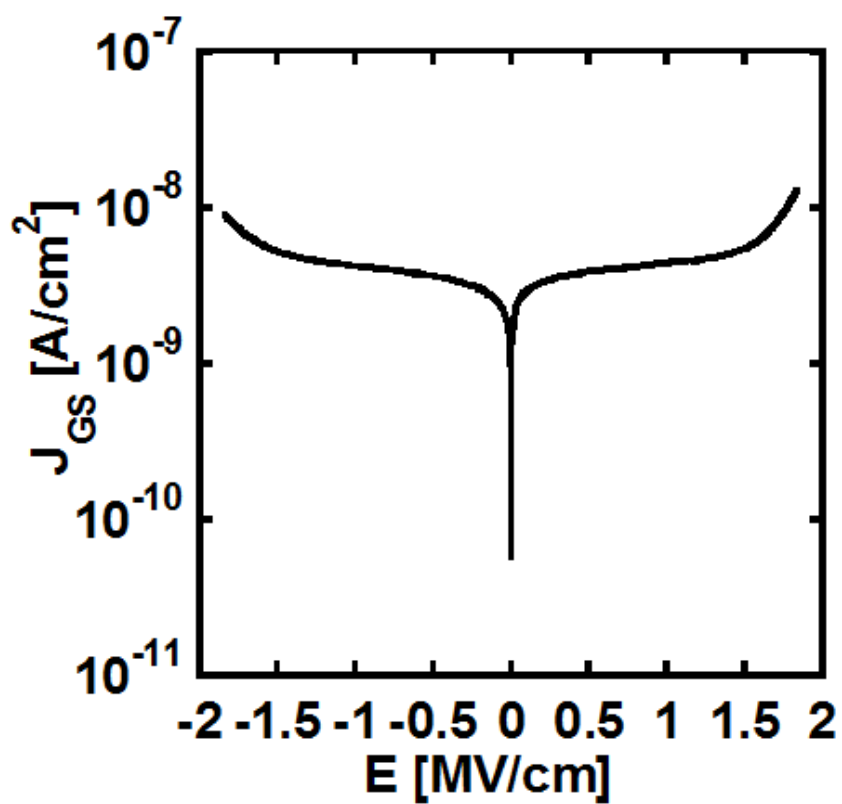


図 3-3 82 nm 積層した diX-SR の絶縁特性である。正バイアス 1.5 MV/cm、負バイアス-1.5 MV/cm 共に印加した時の電流密度は 10^{-8} A/cm² 未満である。

3.2 測定装置

3.2.1 フリッカーノイズ測定システム

本研究で有機トランジスタのフリッカーノイズ特性を測定する際には、図 3-4 に示す測定システムを用いた。最初に Auto prober に測定する有機トランジスタをセッティングする。その後、Agilent 社の半導体パラメータアナライザ 4155C を用いて、電圧をドレイン電極とゲート電極に印加する。有機半導体の基板にはポリイミドを用いているため、基板には電圧を印加しない。トランジスタから流れたドレイン電流は、プリアンプとフィルタを通る。フィルタの LPF 周波数特性では、カットオフ周波数は 0.55 Hz である。その後 Agilent 社のシグナル・ソース・アナライザである E5052B に送られフーリエ変換が行われる。E5052B の周波数範囲は 1 Hz~40 MHz である。またノイズ特性は -167 dBm/H @100kHz である。Control Unit はプリアンプに PC からの制御信号と電源供給の役割がある。プリアンプの電気的特性を示しているのが表 3-3 である。

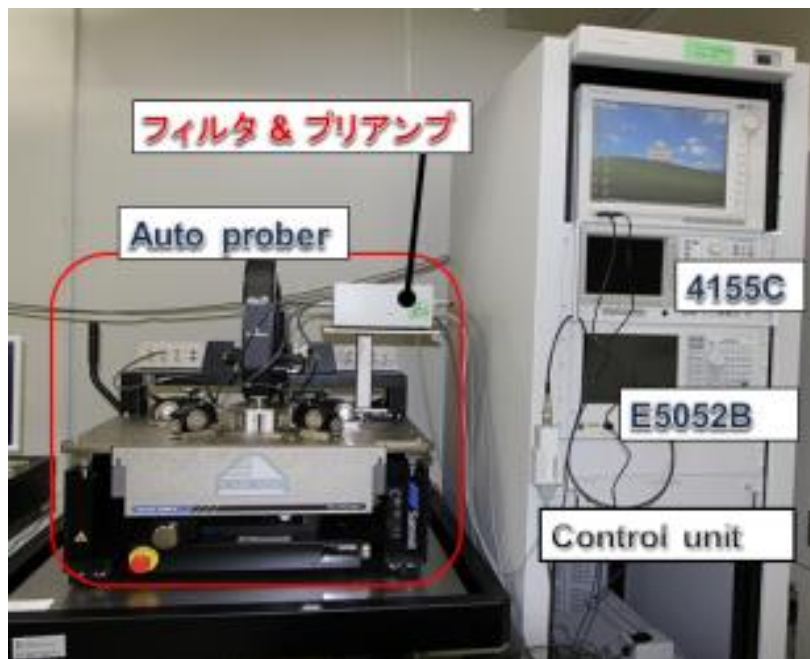


図 3-4 フリッカーノイズ測定のシステム構成である。Auto prober、Control Unit、Agilent 4155C (半導体パラメータアナライザ)、Agilent E5052B (シグナル・ソース・アナライザ)

表 3-3 プリアンプの電気的特性

入力換算雑音電 圧	入力換算雑音電 流	電圧利得	入力インピーダ ンス	出力インピーダ ンス
0.9 nV/ $\sqrt{\text{Hz}}$ @ 100kHz	0.1 pA/ $\sqrt{\text{Hz}}$ @ 1kHz	52 dB @ 1MHz 負荷抵抗 100k Ω	1M Ω ±5% @ 1 kHz	50 Ω ±5% @ 100kHz

3.2.2 フリッカーノイズ測定の小信号等価回路

FETの雑音源を含めた小信号等価回路を示しているのが、図3-5である。FETにおいて、フリッカーノイズはドレイン領域で生じる。フリッカーノイズ S_{ID} を算出するためには、まず式(15)の様にフリッカーノイズ測定装置で測定した出力雑音電圧 $V_{n_{FET}}$ からプリアンプのゲイン G を引いた V_n を導出する必要がある。

$$V_n = V_{n_{FET}} - G \quad [dBV^2/Hz] \quad (15)$$

次に式(16)を用いて V_n のノイズの単位を V/\sqrt{Hz} に変換する

$$V_{ns} = \sqrt{10 \frac{V_n}{10}} \quad [V/\sqrt{Hz}] \quad (16)$$

V_{ns} には出力抵抗の熱雑音を加算されているので式(17)をもちいて除外する。

$$V_{n_{real}} = \sqrt{V_{ns}^2 - 4kT\Delta * rtotx} \quad [V/\sqrt{Hz}] \quad (17)$$

$rtotx$ は熱雑音を発生する R_{LOAD} とプリアンプの入力抵抗($1M\Omega$)の合成抵抗なので式(18)のように書ける。

$$rtotx = \frac{1}{\frac{1}{R_{LOAD}} + \frac{1}{1M}} \quad [\Omega] \quad (18)$$

出力電圧電流 $I_{n_{real}}$ を求めるには式(19)を用いる。

$$I_{n_{real}} = \frac{V_{n_{real}}}{rtot} \quad [A/\sqrt{Hz}] \quad (19)$$

$rtot$ はデバイスの出力からみたトータルの負荷抵抗であるので式(20)の様に記述できる。

$$rtot = \frac{1}{\frac{1}{r_{ds}} + \frac{1}{R_{LOAD}} + \frac{1}{1M}} \quad [\Omega] \quad (20)$$

よって雑音電流密度は式(21)の様に書ける。

$$S_{ID} = I_{n_{real}}^2 \quad [A^2/Hz] \quad (21)$$

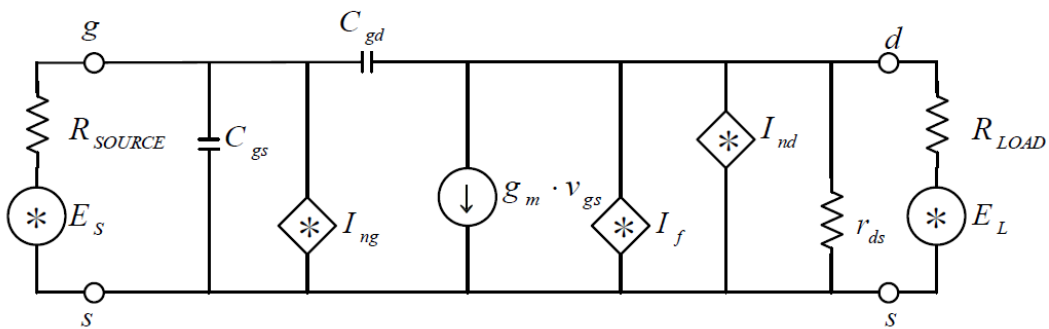


図 3-5 フリッカーノイズ測定の小信号等価回路 I_{ng} :ゲート電流によるショットノイズ I_f :フリッカーノイズ I_{nd} :ドレイン電流のショットノイズ R_{SOURCE} :信号源抵抗 R_{LOAD} :負荷抵抗

3.2.3 X線回折法 (XRD)

XRD は X 線を利用し、物質の構造評価に用いられる手法である。ブラッグ反射条件を満たすとき、X 線の鋭いピークが検出され格子定数等の構造解析に用いられる。XRD 測定にはアウトオブプレーン法、インプレーン法がある。アウトオブプレーン法は、図 3-6(a)に示すように $5\sim 90^\circ$ の範囲で X 線を照射し、試料表面に対して平行な格子面を評価する手法である[82]。この場合、入射する X 線は試料の数 $10\ \mu\text{m}$ という深くまで到達する為、薄膜試料から得られる回折 X 線の信号が弱いと試料薄膜の情報が正確に得られないことがある。インプレーン法は、図 3-6(b)に示すように X 線の入射角を全反射臨界角付近 ($0.2\sim 0.5^\circ$) の微小な角度に固定して試料評価を行う為、入射 X 線は試料の数 $10\ \text{nm}$ 程度しか侵入せず基板の影響を受けにくい。しかし配向性が良くない試料では検出できる X 線の強度が低いという問題点もある。

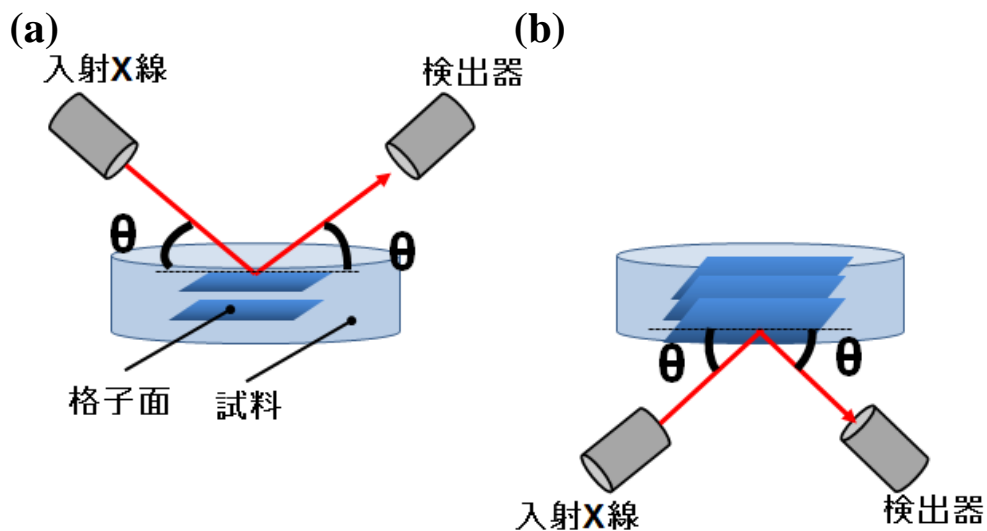


図 3-6 (a)アウトオブプレーン法 (b)インプレーン法

第4章 有機トランジスタのフリッカーノイズ特性

4.1 トランジスタの作製手法

本研究で作製した有機トランジスタの作製手法を以下に示す。

- I. 基板には 75 μm のポリイミドフィルム (宇部興産 Upilex)を用いた。
- II. ゲート電極は、真空蒸着法を用いて 15 nm 程度の金をポリイミド基板上に成膜した。 10^{-5} pa 程度まで減圧して成膜した。パターニングはメタルマスクを用いた。
- III. ゲート絶縁膜には図 4-1(a)に示す diX-SR (第三化成株式会社) を用いた。成膜は図 4-1(b)に示している KISCO 株式会社の SACS-0600V-HL を用いて CVD 法 (Chemical Vapor Deposition) で行った。チャンバー内を 5×10^{-4} pa まで減圧してから成膜を行い、成膜時も 1 Pa 程度の低圧を保った。パターニングは行っておらず、diX-SR のポリマー膜を一面に成膜した。

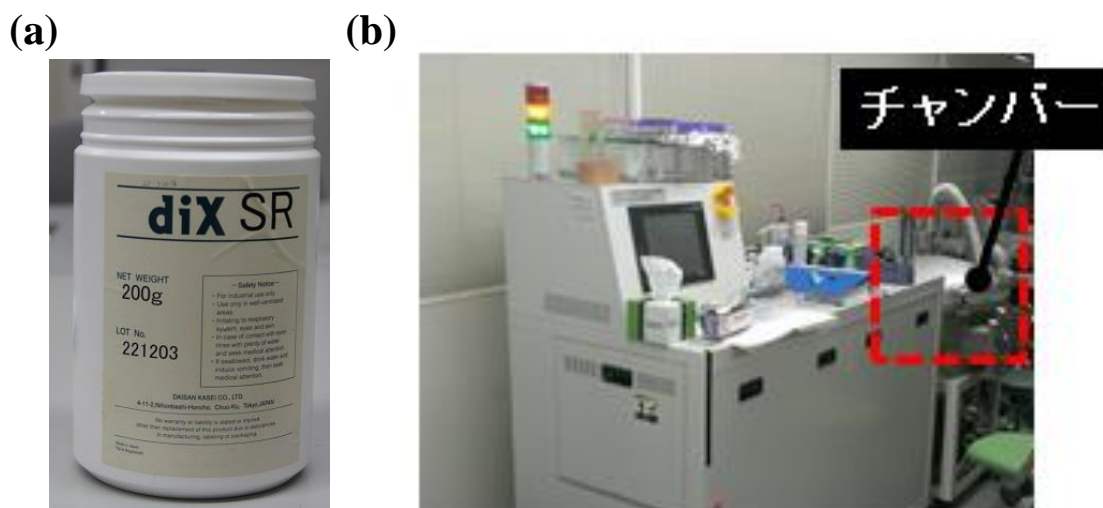
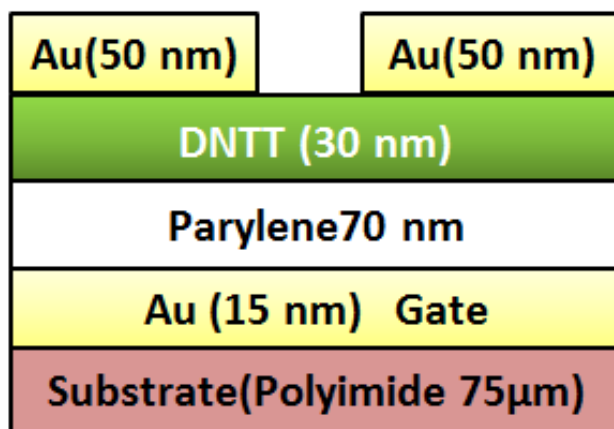


図 4-1(a)diX-SR (第三化成株式会社) (b) SACS-0600V-HL (KISCO 株式会社の CVD 成膜装置)

- IV. 半導体には先述の DNNT を用いた。積層には真空蒸着法を用い、サンプルのあるチャンバー内を 10^{-5} Pa 程度に減圧してから 30 nm の DNNT の成膜を行った。パターニングはゲート絶縁膜成膜後のサンプルの上にメタルマスクを被せることで行った。
- V. ソース・ドレイン電極には金を用いた。積層には真空蒸着法を用い、サンプルのあるチャンバー内を 10^{-5} Pa 程度に減圧してから 50 nm の金の成膜を行った。パターニングは、DNNT 成膜後のサンプルの上にメタルマスクを被せることで行った。作製したデバイスの構造図は、図 4-2(a)であり、光学顕微鏡を用いたデバイス写真は図 4-2(b)である。

(a)



(b)

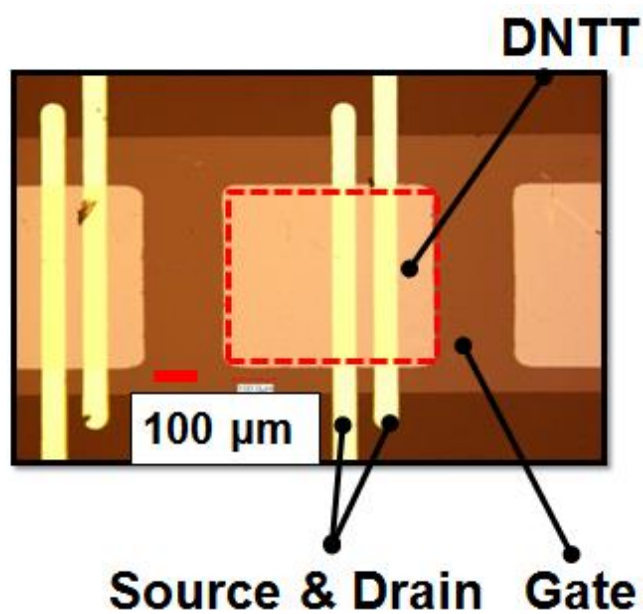


図 4-2(a)作製したデバイスの構造図 (b)光学顕微鏡を用いて撮影したデバイス写真

4.2 トランジスタ特性

[実験]フリッカーノイズを測定する前に、本研究で作製したトランジスタの伝達特性と出力特性の測定を行った。測定には Agilent 株式会社の半導体パラメータアナライザ 4155C を用いた。伝達特性を示しているのが図 4-3(a)である。伝達特性を測定する際は $V_{DS} = -12\text{ V}$ で一定にし、 V_{GS} を 0 V から 12 V まで掃引した。

[結果]同一基板上に作製した 16 個のトランジスタのドレイン電流は赤色のラインであり、ゲートの漏れ電流が青色のラインである。これらのトランジスタの Parylene 絶縁膜の厚さはキャパシタンスの値から計算し、 76 nm である。 $V_{GS} = -12\text{ V}$ の時、1つのトランジスタの漏れ電流が 1 nA を超えている。これは印加電圧が高いためである。フリッカーノイズを測定する際は、絶縁膜の質を劣化されないよう漏れ電流が 1 nA を超えないように測定を行った。トランジスタの平均移動度は $0.34\text{ cm}^2/\text{Vs}$ で、平均閾値電圧は -2.2 V である。式(5)から平均閾値電圧と単位絶縁膜容量 ($36\text{ nF}/\text{cm}^2$)を用いてトラップ密度を計算すると、表 4-1 の様に $4.9 \times 10^{11}/\text{cm}^2$ である。この値はペンタセン半導体を用いた有機トランジスタのトラップ密度に近い値である[41]。出力特性を示しているのが図 4-3(b)である。出力特性を測定する際には、 $V_{GS} = -3, -5, -10\text{ V}$ 其々の場合に対して V_{DS} を 0 V から -12 V まで掃引した。出力特性から $V_{GS} = V_{DS} = -10\text{ V}$ でドレイン電流が飽和している事がわかる。

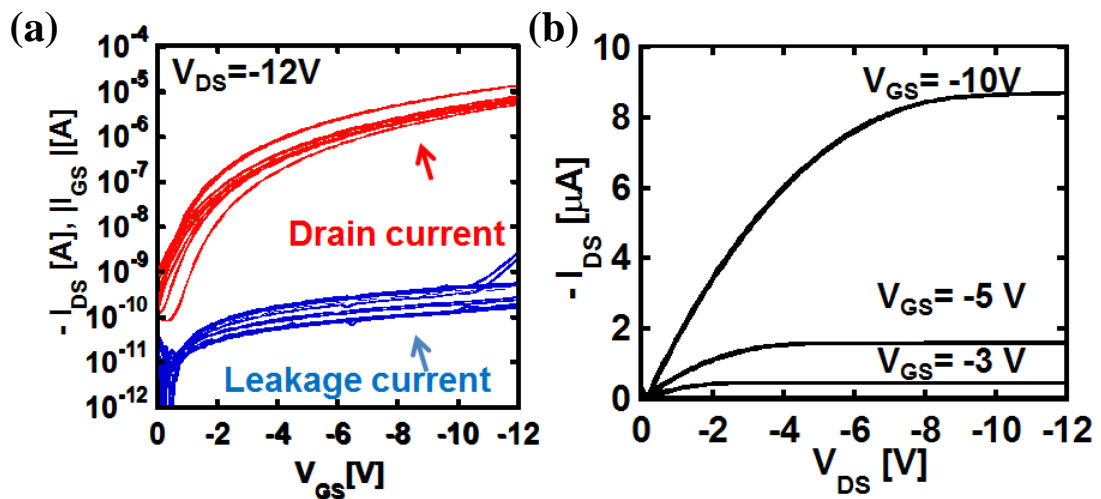


図 4-3 (a)同一基板上に作製した 16 個の有機トランジスタの伝達特性である。赤色のラインがドレイン電流で、青色のラインがゲートの漏れ電流である。(b)出力特性である。 $V_{GS} = V_{DS} = -10\text{ V}$ でドレイン電流が飽和している。

表 4-1 作製した有機トランジスタの電気特性

平均移動度(cm^2/Vs)	平均閾値電圧 (V)	トラップ密度
0.34	-2.2	$4.9 \times 10^{11}/\text{cm}^2$

4.3 フリッカーノイズ測定の再現性

[実験]

同一の有機トランジスタを用いて、フリッカーノイズの測定を複数回行い再現性の確認を行った。その際に伝達特性の測定も行った。測定条件は $V_{DS} = -6\text{ V}$ を一定にし、 V_{GS} を 1 V から -6 V まで掃引した。その後、フリッカーノイズの測定を行った。フリッカーノイズの測定条件は $V_{GS} = V_{DS} = -5\text{ V}$ である。

[結果]

伝達特性の結果は図 4-4(a)に示した。1 回目、30 回目、50 回目の伝達特性はそれぞれ、黒いライン、青いライン、赤いラインである。ON 電流 ($V_{GS} = V_{DS} = -6\text{ V}$) について、1 回目は $5\text{ }\mu\text{A}$ で 50 回目では $4.7\text{ }\mu\text{A}$ と 6%程度しか変化してないことがわかる。また 50 回フリッカーノイズの測定を行った結果を示しているのは、図 4-4(b)である。1 回目、30 回目、50 回目の伝達特性はそれぞれ、黒いライン、青いライン、赤いラインである。100 Hz におけるフリッカーノイズの値は $2.72 \times 10^{-23}\text{ A}^2/\text{Hz}$ (1 回目) , $2.79 \times 10^{-23}\text{ A}^2/\text{Hz}$ (50 回目)と 2.6%のずれになっている。

[考察]

50 回程度の測定を繰り返しても、ノイズの値がおおきく変化しなかった。その為、測定自体がフリッカーノイズに与える影響は少ないと考えられる。つまり測定条件を変えてフリッカーノイズ測定を行ったとしても、前の測定の影響を受けにくく、正確に条件変化による影響を測定出来ると考えられる。

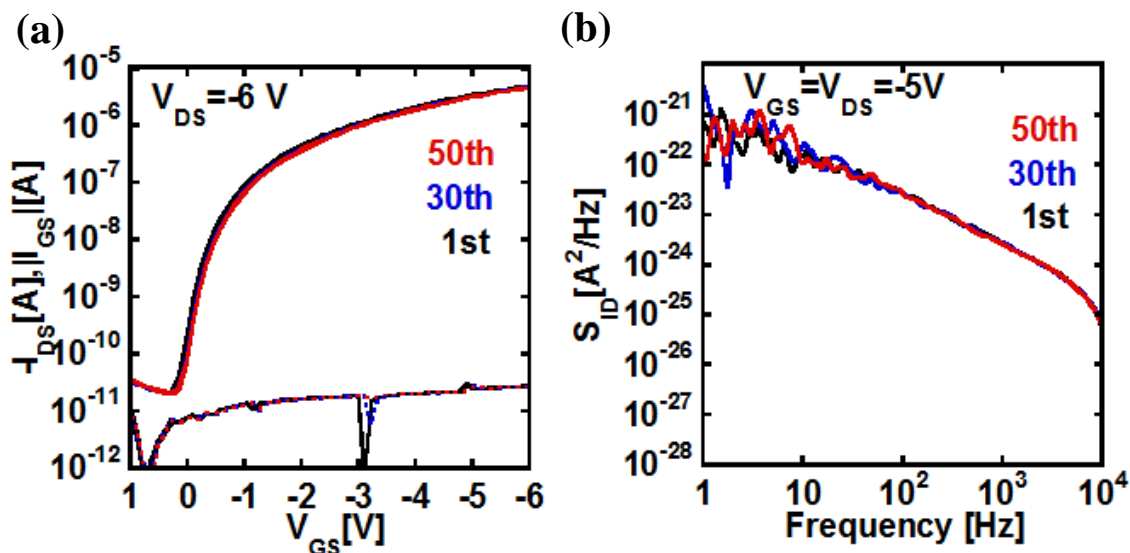


図 4-4 (a)同一の有機トランジスタを用いて繰り返し伝達特性を測定したグラフである。1 回目は黒いラインで、30 回目は青いラインで、50 回目は赤いラインである。(b)同一の有機トランジスタを用いて、フリッカーノイズを測定したグラフである。1 回目は黒いラインで、30 回目は青いラインで、50 回目は赤いラインである。

4.4 フリッカーノイズのばらつき

[実験]

作製条件が同じ時、トランジスタの電気的特性 (伝達特性、フリッカーノイズ) は同じであることが望まれる。その為、同一基板上に作製した 15 個の有機トランジスタのフリッカーノイズのバラつきの測定を行った。測定条件は $V_{GS}=V_{DS}=-10\text{ V}$ である。

[結果]

フリッカーノイズの結果を示しているのが図 4-5(a)である。フリッカーノイズは大きく 2つのグループに分かれた。ノイズの大きさはドレイン電流に大きく依存することが知られている、そこでフリッカーノイズをドレイン電流で規格化したグラフが図 4-5(b)である。規格化の際に用いたドレイン電流は、出力特性のものを用いた。ドレイン電流で規格化することにより 15 個のフリッカーノイズのばらつきが少なくなっていることが分かる。

[考察]

同一基板上に作製したフリッカーノイズのばらつきは少なく、比較的均一なデバイスが作製できたと考えられる。ドレイン電流の値がバラついた理由として考えられるのは、半導体が均一に成膜できなかつたことによる閾値電圧のバラつきである。5 個のキャパシタンスの平均単位面積容量は 36 nF/cm^2 と均一に成膜出来ており、絶縁膜ではなく半導体成膜時にバラつく原因が生じたと考えられる。

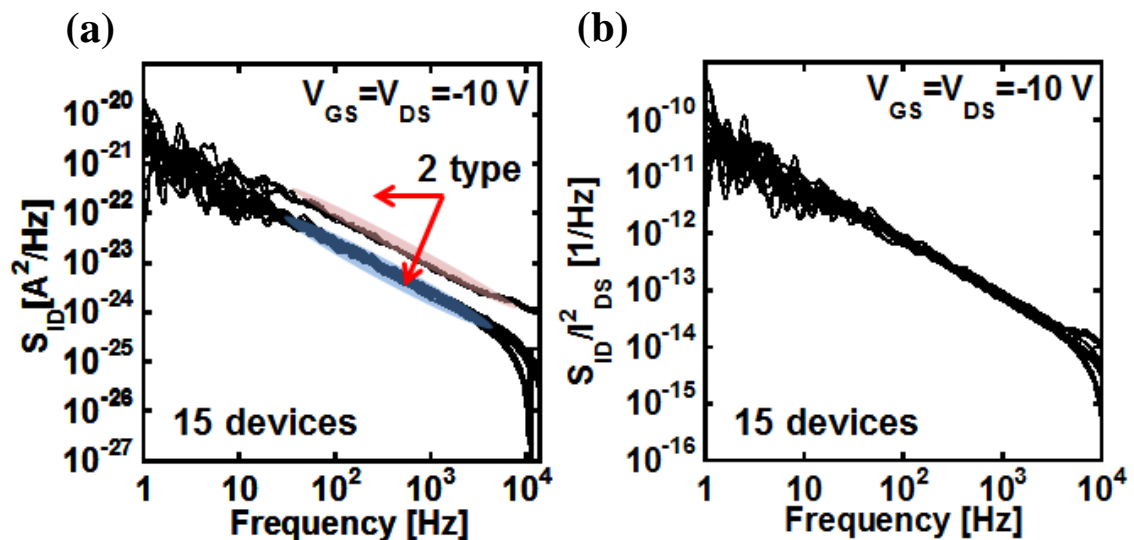


図 4-5 (a)同一基板上に作製した 15 個の有機トランジスタのフリッカーノイズのバラつき 2つのグループに分かれている。(b)ドレイン電流で規格化された 15 個の有機トランジスタのフリッカーノイズのバラつき

4.5 ドレイン電流による変化

4.5.1 ゲート電圧依存性

[実験]

フリッカーノイズはドレイン電流の値に大きく依存する。その為、まず V_{DS} を -10 V に一定にして V_{GS} を -3 V , -5 V , -10 V と変化をさせてドレイン電流を変化させ、フリッカーノイズに与える影響を確認した。測定は飽和領域で行った。

[結果]

図 4-6 にフリッカーノイズの結果を示した。黒いラインが $V_{GS} = -3\text{ V}$ 、青いラインが $V_{GS} = -5\text{ V}$ 、赤いラインが $V_{GS} = -10\text{ V}$ の時のフリッカーノイズである。 $|V_{GS}|$ が小さい時、図 4-6(a) からフリッカーノイズの値が減少していることがわかる。周波数が 30 Hz の時には、フリッカーノイズの値は $3.1 \times 10^{-24}\text{ Hz}$ ($V_{GS} = -3\text{ V}$ の時)、 $1.4 \times 10^{-23}\text{ Hz}$ ($V_{GS} = -5\text{ V}$ の時)、 $3.2 \times 10^{-22}\text{ Hz}$ ($V_{GS} = -10\text{ V}$ の時) となる。 $V_{GS} = -3\text{ V}$ のフリッカーノイズの値は $V_{GS} = -10\text{ V}$ の場合と比べ 100 倍小さくなっている。また図 4-6(b) からわかるように $|V_{GS}|$ が小さくなるとドレイン電流の絶対値が小さくなる。

[考察]

印加電圧を変えることによってフリッカーノイズが代わる主な原因は、ドレイン電流の大きさと考えられる。その為、フリッカーノイズをドレイン電流で規格化した。そのグラフが図 4-6(c) である。フリッカーノイズを規格化すると $V_{GS} = -10\text{ V}$ のノイズの値は $V_{GS} = -3\text{ V}$ の場合より 4.6 倍小さくなっている。規格化前では、 $V_{GS} = -3\text{ V}$ のフリッカーノイズの値は $V_{GS} = -10\text{ V}$ の場合と比べ 100 倍小さくなっていた。その為、フリッカーノイズは規格化することでドレイン電流の影響がちいさくすることが出来ると考えられる。しかし、図 4-6(c) のグラフを見るとドレイン電流でフリッカーノイズを規格化しても、3つのグラフが一致はしていない。 $V_{GS} = -10\text{ V}$ の場合より $V_{GS} = -3\text{ V}$ の場合の方が高い値を示している。 $|V_{GS}|$ が大きくなるとバンド端がより曲がるようになり深い準位のトラップサイトにホールがトラップされると思われる。しかし、それ以上にキャリアの数が $|V_{GS}|$ を増やすと増える為、ドレイン電流で規格化したフリッカーノイズではトラップサイトの影響が受けにくいと考えられる。

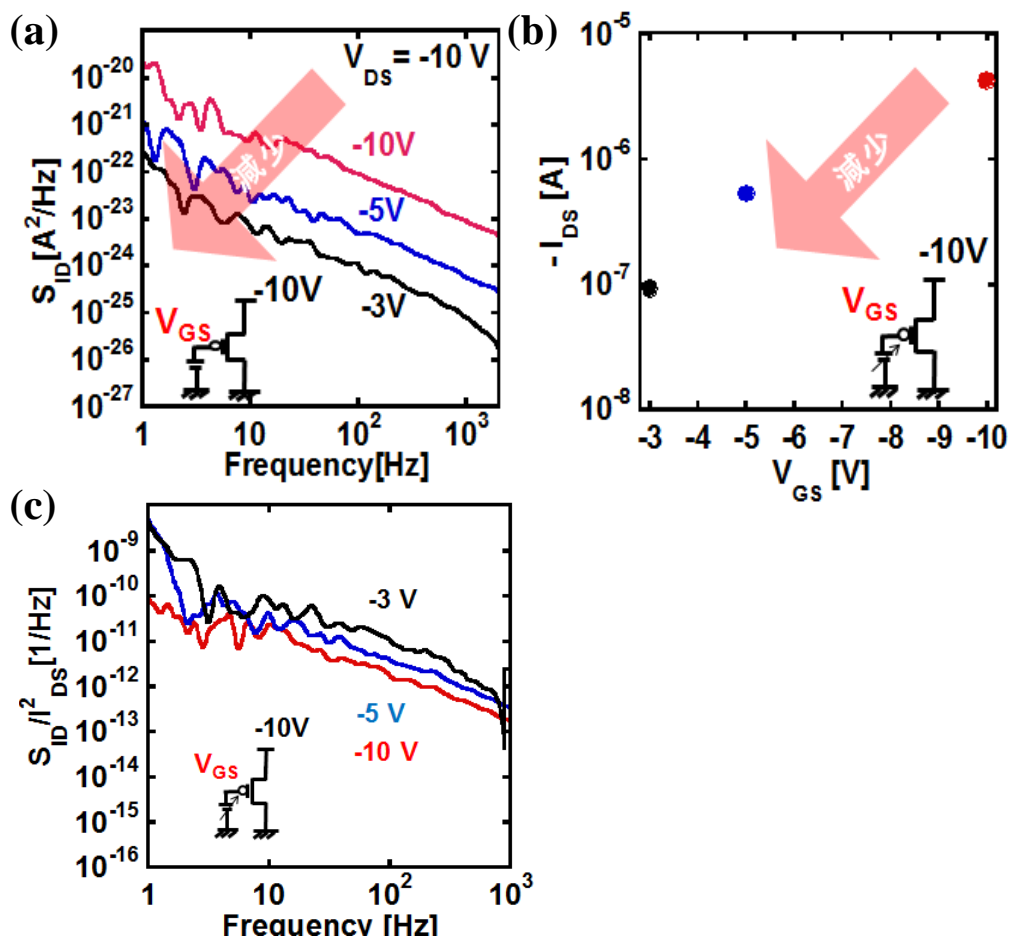


図 4-6 (a)ゲート電圧を変化させた時のフリッカーノイズ特性 $|V_{GS}|$ が小さくなるにつれて、フリッカーノイズの値が小さくなる。(b)ゲート電圧を変化させときのドレイン電流の変化 $|V_{GS}|$ が小さくなるにつれて、ドレイン電流の値が小さくなる。(c)ドレイン電流で規格化したフリッカーノイズ

4.5.2 ドレイン電圧依存性

[実験]

$V_{GS} = -15\text{ V}$ で一定にして、 $V_{DS} = -3\text{ V}, -9\text{ V}, -15\text{ V}$ と変化させてドレイン電流を変え、その時のフリッカーノイズを確認した。

[結果]

V_{DS} を変化させた時のフリッカーノイズの結果が、図 4-7(a)である。黒いライン、青いライン、赤いラインがそれぞれ、 $V_{DS} = -3\text{ V}, -9\text{ V}, -15\text{ V}$ のフリッカーノイズの結果である。 $|V_{DS}|$ が低いほうが、フリッカーノイズが低いことがわかる。 $V_{DS} = -3\text{ V}$ の時のフリッカーノイズにくらべて $V_{DS} = -9\text{ V}, -15\text{ V}$ のフリッカーノイズは $1.4 \times 10^{-22}\text{ A}^2/\text{Hz}$ @30 Hz、 $1.7 \times 10^{-22}\text{ A}^2/\text{Hz}$ @30Hz と近い値である。

[考察]

$V_{DS} = -9\text{ V}, -15\text{ V}$ のフリッカーノイズの値が近い値を示していたのは、ドレイン電流が近い値を示しているからと考えられる。ドレイン電流の値を確認する為に伝達特性の測定を行った。図 4-7(b)がその伝達特性である。 $V_{DS} = -3\text{ V}$ の時は線形状態であるが、 $V_{DS} = -9\text{ V}$ の時に線形状態から飽和状態に変化し、 $V_{DS} = -15\text{ V}$ の時には飽和状態になっている。流れている電流はそれぞれ $-2\text{ }\mu\text{A}, -4.5\text{ }\mu\text{A}, -5\text{ }\mu\text{A}$ である。飽和状態になり、ドレイン電流が変化しなくなるとフリッカーノイズも変化しなくなる。つまり線形状態と飽和状態ではフリッカーノイズの値の変動のし易さがおおきく変わる。また飽和状態では、 V_{DS} ではなく V_{GS} がフリッカーノイズの変数となっていると考えられる。

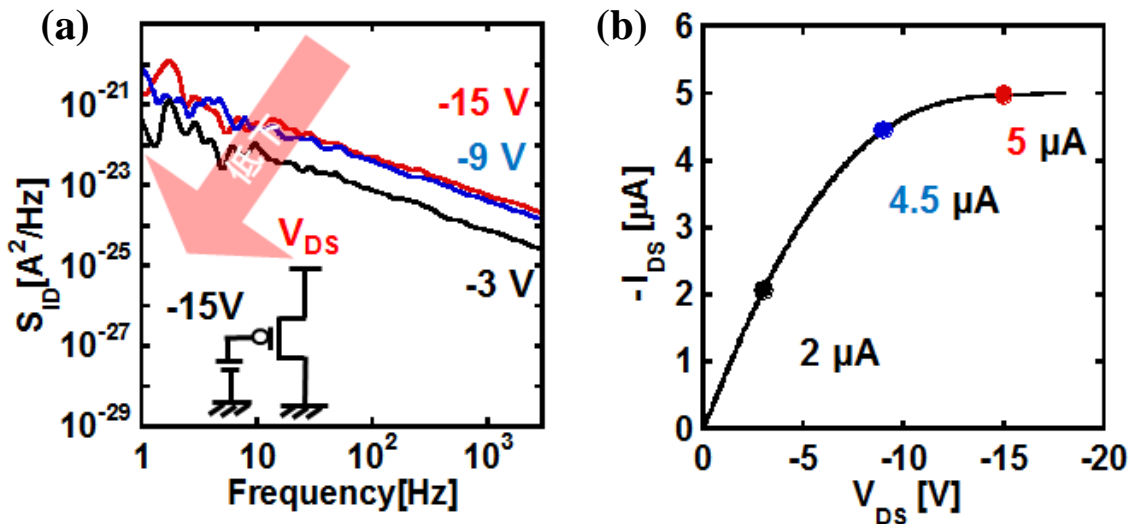


図 4-7(a) $V_{GS} = -15\text{ V}$ 一定にして、 $V_{DS} = -3\text{ V}, -9\text{ V}, -15\text{ V}$ と変化させた時のフリッカーノイズの結果である。 $|V_{DS}|$ が小さい時のほうが、フリッカーノイズが低い。(b) トランジスタの出力特性である。 $V_{DS} = -3\text{ V}, -9\text{ V}, -15\text{ V}$ の時それぞれのドレイン電流は、 $-2\text{ }\mu\text{A}, -4.5\text{ }\mu\text{A}, -5\text{ }\mu\text{A}$ である。 $V_{DS} = -9\text{ V}$ 付近からドレイン電流が飽和しかけている。

4.5.3 チャンネル長依存

[実験]

フリッカーノイズはチャンネル長に依存することが知られている。まずチャンネル長を $34\ \mu\text{m}$, $59\ \mu\text{m}$, $87\ \mu\text{m}$, $100\ \mu\text{m}$ と変化させたときの伝達特性を測定した。測定方法は $V_{\text{DS}} = -6\ \text{V}$ を一定にして、 V_{GS} を $1\ \text{V}$ から $-6\ \text{V}$ まで変化させた。

[結果]

伝達特性の結果は図 4-8(a)に示した。移動度は $34\ \mu\text{m}$, $59\ \mu\text{m}$, $87\ \mu\text{m}$, $100\ \mu\text{m}$ の場合それぞれ $0.46\ \text{cm}^2/\text{Vs}$, $0.40\ \text{cm}^2/\text{Vs}$, $0.45\ \text{cm}^2/\text{Vs}$, $0.52\ \text{cm}^2/\text{Vs}$ となった。ON 電流はチャンネル長が短いほど大きくなっている。またチャンネル長を変えたときの抵抗値の変化を示しているのが図 4-8 (b)である。印加した電圧は $V_{\text{GS}}=V_{\text{DS}}=-5\ \text{V}$ である。黒い点が $34\ \mu\text{m}$, $59\ \mu\text{m}$, $87\ \mu\text{m}$, $100\ \mu\text{m}$ の時の抵抗値で、黒いラインが最小二乗法を用いた近似曲線である。これから接触抵抗は $0.31\ \text{M}\Omega$ と導出できる。チャンネル長が短い時の方が抵抗値における接触抵抗の割合が大きくなることが分かる。

次にドレイン電流で規格化したフリッカーノイズの測定を行った。測定条件は $V_{\text{GS}}=V_{\text{DS}}=-5\ \text{V}$ である。結果は図 4-8(c)に示した。チャンネル長が $34\ \mu\text{m}$ と $59\ \mu\text{m}$ 、 $87\ \mu\text{m}$ と $100\ \mu\text{m}$ の時は近い値を示していることが分かる。 $59\ \mu\text{m}$ を除くと規格化されたフリッカーノイズはチャンネル長が増えるにつれて低くなっていることが分かる。また図 4-8(d)の様にドレイン電流で規格化したフリッカーノイズにチャンネル長をかけ合わせると、 $59\ \mu\text{m}$ のデータ以外は殆ど一致していることがわかる。

[考察]

図 4-8(a)に示している様に ON 電流はチャンネル長が短いほど大きくなっている。これはチャンネル長が短いほど、チャンネルの抵抗が長さ分小さくなるからと考えられる。図 4-8(b)において $59\ \mu\text{m}$ が一番高いノイズの値を示しているのは、移動度が一番低いからだと考えられる。また $100\ \mu\text{m}$ と $87\ \mu\text{m}$ が近い値を示しているのは、 $100\ \mu\text{m}$ が一番高い移動度を示しているからと考えられる。図 4-8(d)において、 $59\ \mu\text{m}$ 以外のグラフは重なっている。これはチャンネルの長さによってフリッカーノイズが制御できるということであるので、フリッカーノイズを下げるためにはチャンネルの長さを大きくする必要がある。しかし、チャンネルの長さを長くすると ON 電流が図 4-8(a)の様に減少するため、チャンネルの長さを変えることなくノイズを減少させる必要があると考えられる。

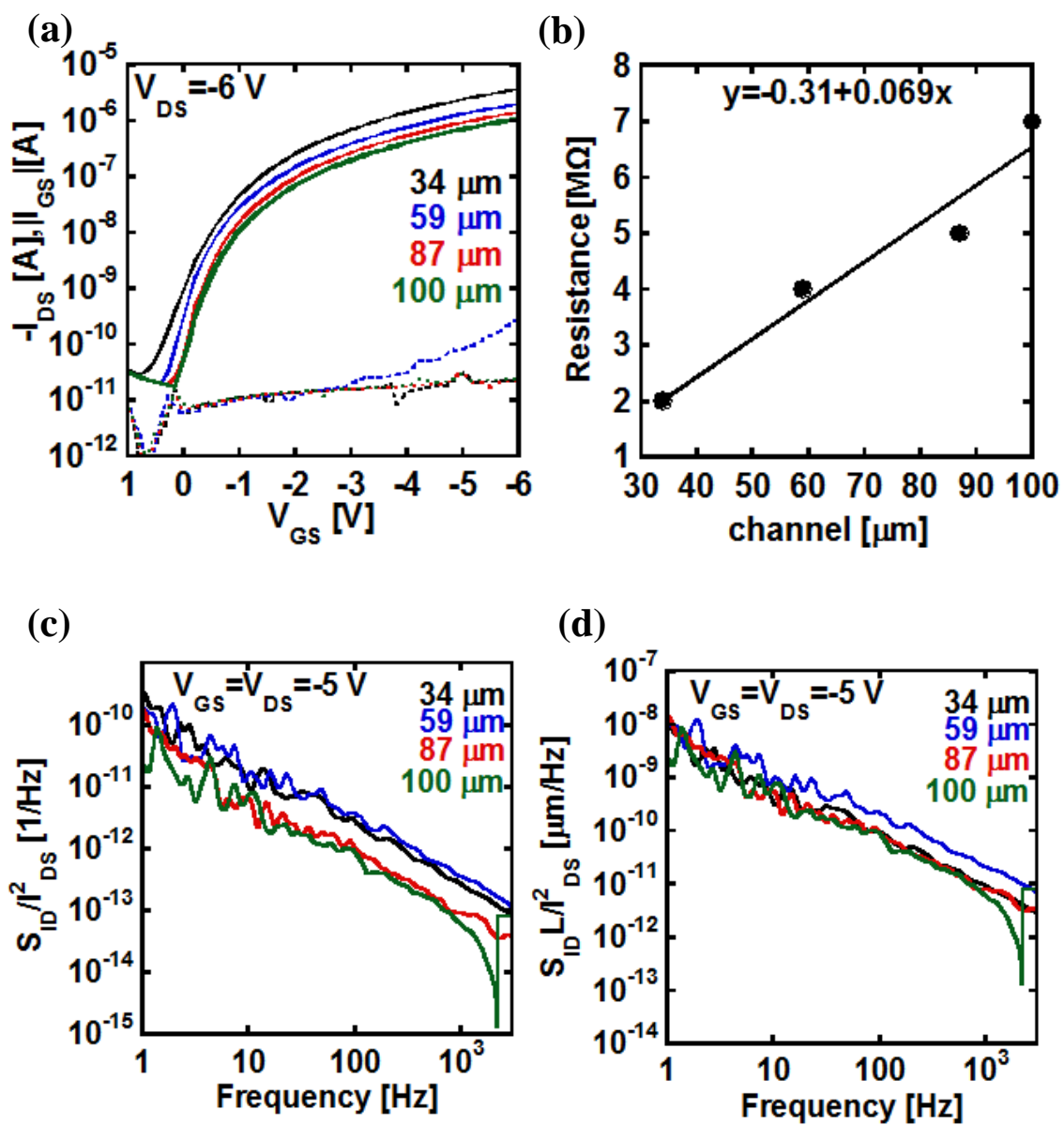


図 4-8 チャンネル長を変化させたときの電気的特性 (a)伝達特性 (b) $V_{GS}=V_{DS}=-5$ V の時の抵抗値の変化 (c)ドレイン電流で規格化したフリッカーノイズ (d)ドレイン電流とチャンネル長で規格化したフリッカーノイズ 59 μm 以外のデータは、殆ど変化が見られない。

4.6 Parylene の厚さ依存性

[実験]

Parylene 絶縁膜がフリッカーノイズに与える影響を調べる為に、Parylene 膜の厚さを変化させたトランジスタを作製した。Parylene 膜を成膜する際に用いた KISCO 株式会社の SACS-0600V-HL は、100 nm 以下の薄膜用として利用していたため、今回は 60 nm と 100 nm を積層した。60 nm 以下になると漏れ電流が大きくなるため、60 nm を下限として選んだ。Parylene 膜の厚さが 60 nm、100 nm の時、測定はそれぞれ $V_{GS}=V_{DS}=-5\text{ V}$ 、 $V_{GS}=V_{DS}=-10\text{ V}$ を用いた。印加電圧が異なる理由は、出来るかぎり流れるドレイン電流を揃える為である。

[結果]

測定したデバイスは、Parylene 膜が 60 nm、100 nm の場合それぞれ、11 個、9 個である。ドレイン電流で規格化されたフリッカーノイズを示しているのが図 4-9 である。赤色のライン、黒色のラインが、それぞれ Parylene 膜が 60 nm, 100 nm の結果である。30 Hz の時の規格化されたフリッカーノイズは 60 nm、100 nm の場合それぞれ $5.6 \times 10^{-12}/\text{Hz}$ 、 $6.3 \times 10^{-12}/\text{Hz}$ となった。60 nm と 100 nm の場合では、大きな変化が見られなかった。

[考察]

今回は 100 nm より厚く成膜していないため、より厚い Parylene 膜ではフリッカーノイズがどのような影響を受けるのかがわからない。しかし 100 nm 以下の場合では殆ど変化が見られない。つまりパリエンの膜厚はフリッカーノイズに影響を与えにくい。その為、駆動電圧を考慮するとより薄膜に成膜する方が良いと思われる。

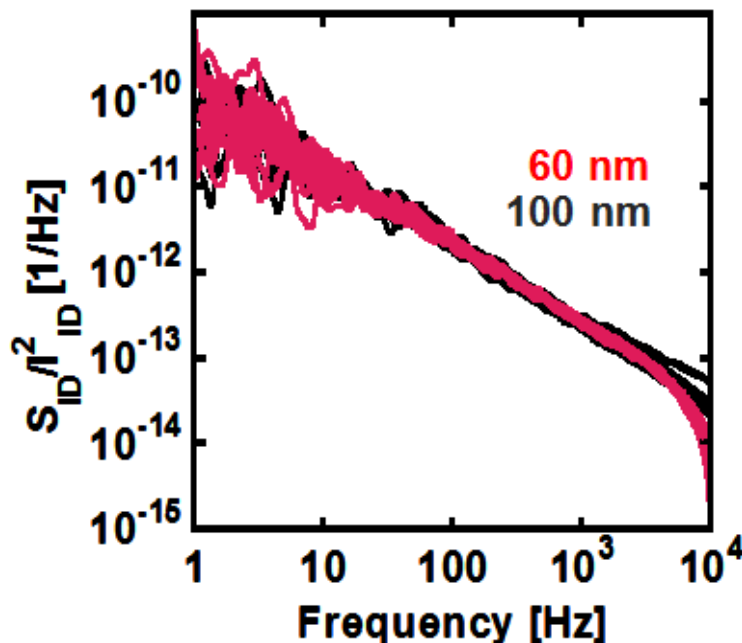


図 4-9 Parylene 絶縁膜の厚さを 60 nm と 100 nm と変化をさせた有機トランジスタのドレイン電流で規格化されたフリッカーノイズである。印加電圧はそれぞれ $V_{GS}=V_{DS}=-5\text{ V}$ 、 $V_{GS}=V_{DS}=-10\text{ V}$ である。赤色のラインが 60 nm の場合で黒色のラインが 100 nm である。

4.7 半導体の厚さ依存性

[実験]

半導体の厚さを変化させることで、半導体バルク中のトラップがフリッカーノイズに与える影響を測定した。Parylene 絶縁膜の厚さは 220 nm である。厚めに成膜した理由は、Parylene 膜をより均一に成膜し、DNNT の厚さの影響を正確に見るためである。

[結果]

DNNT の厚さを 20, 30, 40 nm と変化させた有機トランジスタの伝達特性を示しているのが、図 4-10(a)である。黒色のラインが 20 nm、赤色のラインが 30 nm、青色のラインが 40 nm である。測定は $V_{DS} = -18$ V 一定にして、 V_{GS} を 5 V から -18 V まで掃引して行った。DNNT の厚さが 20 nm の時の ON 電流 ($V_{GS} = V_{DS} = -18$ V) が一番少なく 30 nm が一番高くなっている。

DNNT の厚さを変化させた時の有機トランジスタのドレイン電流で規格化されたフリッカーノイズを示しているのが図 4-10(b)である。黒色のラインが 20 nm の DNNT、赤色のラインが 30 nm、青色のラインが 40 nm である。測定条件は $V_{GS} = V_{DS} = -15$ V である。30 Hz の時の規格化されたフリッカーノイズの平均値は 20 nm, 30 nm, 40 nm の場合それぞれ $2.3 \times 10^{-11}/\text{Hz}$, $5.3 \times 10^{-12}/\text{Hz}$, $6.1 \times 10^{-12}/\text{Hz}$ となっている。DNNT の厚さが 20 nm の時が一番高い値を示しており、30 nm が 40 nm よりもわずかに少なくなっている

[考察]

DNNT の厚さが 20 nm の時、ON 電流が少なくなり、フリッカーノイズが高い値を示している原因として考えられるのは、積層する量が少ないため均一な半導体膜が形成しにくいことである。また 40 nm の時よりも 30 nm の時の方が、ON 電流が高くなり、フリッカーノイズ値が小さくなるのは 2.3.2 有機トランジスタの抵抗で述べたようにチャネル形成に関係のない半導体部分が多くなるからだと考えられる。

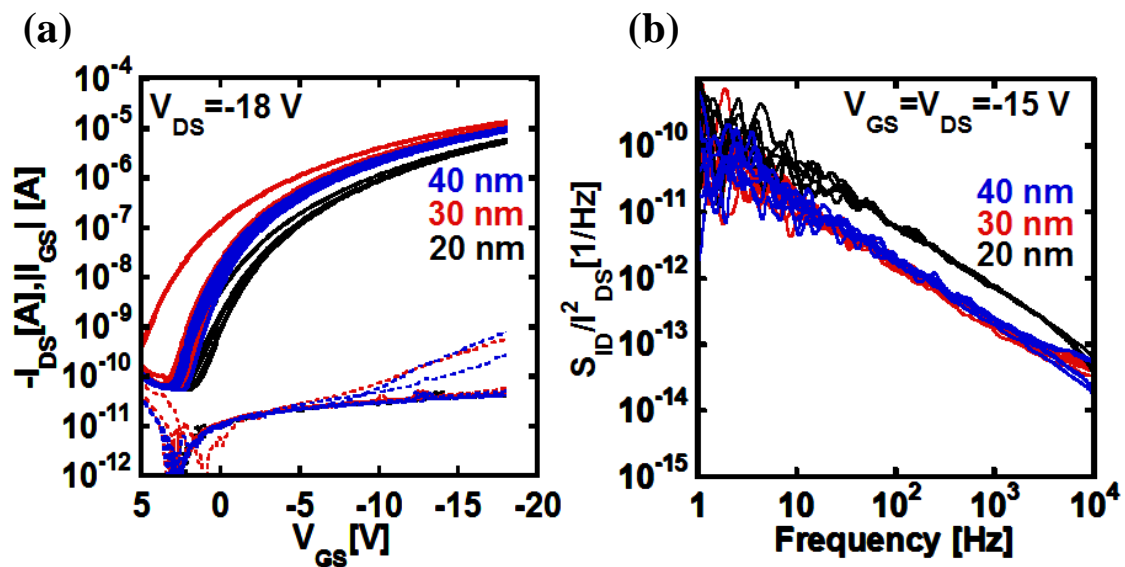


図 4-10 半導体である DNTT の厚さを変化させた時のグラフ(a)伝達特性である。30 nm の時、一番 ON 電流が流れている。(b) ドレイン電流で規格化されたフリッカーノイズである。20 nm の時が一番たかいフリッカーノイズ特性を示しており、30 nm が 40 nm よりわずかに低くなっている。

4.8 フリッカーノイズ特性の大気安定性

[実験]

DNTT が大気中の酸素、水に過剰に触れ、劣化した場合フリッカーノイズ特性に影響を与えられられる。その為、有機トランジスタを大気中に晒していた時、フリッカーノイズ特性はどのように変化するかを測定した。まず伝達測定の測定を行った。測定は $V_{DS} = -12V$ 一定にして、 V_{GS} を $0V$ から $-12V$ まで掃引して行った。その後、フリッカーノイズ測定を行った。測定条件は $V_{GS} = V_{DS} = -10V$ である。

[結果]

作製したトランジスタの伝達特性を示しているのが図 4-11(a)である。デバイス作製 3 日後のデバイスを初期状態として 77 日後まで測定を行った。黒いラインが 3 日後、赤いラインが 35 日後、青いラインが 77 日後である。3 日後と 77 日後の閾値電圧と移動度の変化は其々、 $-0.17V \rightarrow -0.20V$, $0.53 \text{ cm}^2/Vs \rightarrow 0.47 \text{ cm}^2/Vs$ である。ドレイン電流で規格化されたフリッカーノイズのグラフは、図 4-11(b)である。黒いラインが 3 日後、赤いラインが 35 日後、青いラインが 77 日後の規格化されたフリッカーノイズである。30 Hz における規格化されたフリッカーノイズは、 $5.1 \times 10^{-12}/\text{Hz} \rightarrow 5.6 \times 10^{-12}/\text{Hz}$ と 10% の増加が見られた。

[考察]

3 日後と 77 日後の閾値電圧と移動度の変化の増加した原因は、大気にさらしておくことにより半導体層に酸素、水分が過剰に入り混むことによりトラップ密度が増えたと考えられる。実際に閾値電圧も $-0.03V$ 移動している。しかし、封止膜を用いることなく 77 日間大気に晒した状態であったとしても規格化されたフリッカーノイズは 10% しか増加しなかったため、大気劣化に強いデバイスと考えられる。また Parylene 封止膜で覆うことでさらなる抗大気特性が得ることが出来ると考えられる。

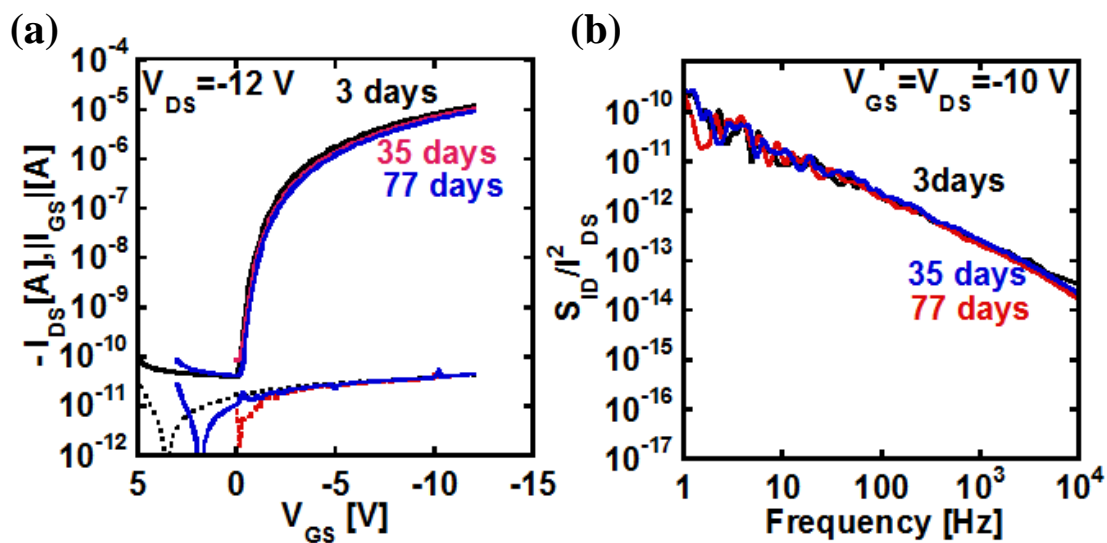


図 4-11 (a)有機トランジスタを作製してから 77 日間大気に晒していた時の伝達特性。黒いラインが 3 日後、赤いラインが 35 日後、青いラインが 77 日後の結果である。3 日後と 77 日後で閾値電圧と移動度はそれぞれ $-0.17 \text{ V} \rightarrow -0.20 \text{ V}$, $0.53 \text{ cm}^2/\text{Vs} \rightarrow 0.47 \text{ cm}^2/\text{Vs}$ と変化した。(b)ドレイン電流で規格化したフリッカーノイズの結果である。黒いラインが 3 日後、赤いラインが 35 日後、青いラインが 77 日後の結果である。30 Hz における規格化されたフリッカーノイズは、 $5.1 \times 10^{-12} / \text{Hz} \rightarrow 5.6 \times 10^{-12} / \text{Hz}$ と 10% 増加した。

第5章 絶縁膜アニールによるフリッカーノイズの低減

5.1 アニール処理の手法

回路応用を考えると、ドレイン電流を変化させる以外にフリッカーノイズを低減することが求められる。そこで本研究では、図 5-1(a)の様に絶縁膜を成膜後にアニールを行うことで有機トランジスタのフリッカーノイズの低減を目指した。アニールを行おうと考えた理由は 3.1.2 パラキシレン (Parylene) で記述した様に、Parylene にはガラス転移温度が存在するからである。ガラス転移温度以上でアニールを行うことにより、Parylene の構造に変化があると期待ができる。具体的な実験手法は 4.1 トランジスタの作製手法Ⅲで絶縁膜を作製した後に、アニールを行いその後、続けてIV以降のプロセスを行った。用いたアニール装置は図 5-1(b)のヤマト科学株式会社の DN4101 のイナートオープンである。

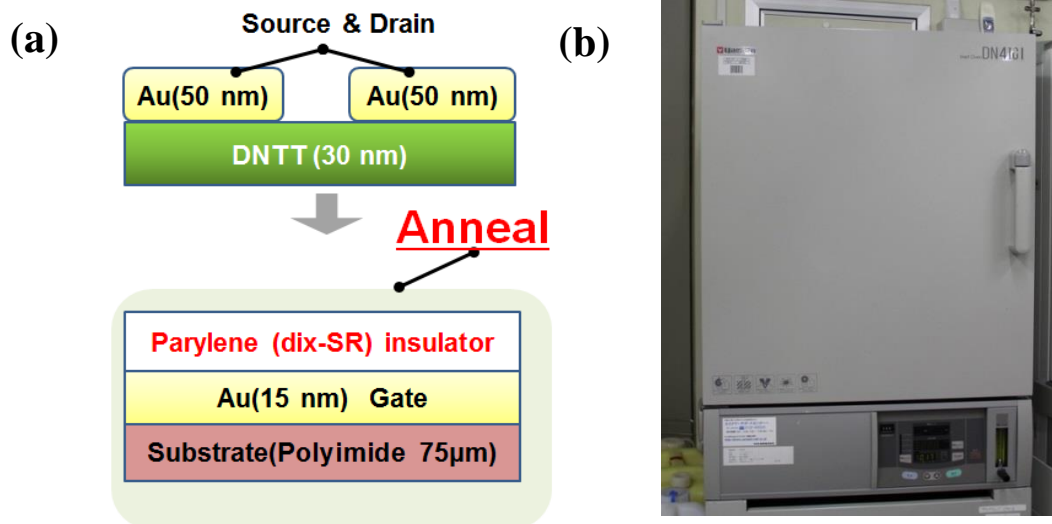


図 5-1 (a)Parylene 絶縁膜をアニール処理を行い、その後 DNTT と金を成膜した有機トランジスタの構造図。(b) ヤマト科学株式会社の DN4101 のイナートオープン

5.2 温度依存性

[実験]

絶縁膜をアニールする温度がフリッカーノイズに与える影響を確認した。アニール処理は一時間温度を一定にして大気中で行った。アニール後、デバイスはすぐにオープンの中から取り出し常温に戻した。

[結果]

アニール処理による伝達特性の結果は図 5-2(a)に示した。黒いラインが 30°C、青いラインが 80°C、赤いラインが 100°C、緑のラインが 120°C である。測定は $V_{DS} = -6\text{ V}$ 一定にして、 V_{GS} を 2 V から -6 V まで掃引して行った。その結果 100°C のアニール条件の時、ドレイン電流が $4.5\ \mu\text{A}$ ($V_{GS} = -6\text{ V}$) と一番高い ON 電流が流れている。30°C の場合に比べ 2.6 倍 ON 電流が高くなっている。120°C は 100°C の場合よりも ON 電流が下がっている。また移動度のアニール温度に対する依存性を示しているのが、図 5-2(b) である。移動度も 100°C のアニール条件の時が一番高くなっていることがわかる。閾値電圧はアニール処理を行うことにより、 $0.7\text{ V} (@30^\circ\text{C アニール}) \rightarrow -0.03\text{ V} (@120^\circ\text{C アニール})$ と変化した。Parylene 絶縁膜アニールは移動度向上に有意であることがわかった。

絶縁膜をアニール処理した場合のフリッカーノイズの結果を示しているのが図 5-3(a) である。測定条件は $V_{GS} = V_{DS} = -5\text{ V}$ である。黒いラインが 30°C、青いラインが 80°C、赤いラインが 100°C である。アニール温度を上昇させることによって、ドレイン電流で規格化されたフリッカーノイズの値が小さくなっている。ドレイン電流の値が大きくなると、4.5 ドレイン電流による変化で述べたようにフリッカーノイズの値が大きくなる。しかし、一番 ON 電流の流れる 100°C のアニール条件の時が、一番フリッカーノイズの値が小さくなっている。また 100°C で一時間アニール処理を行ったデバイスとアニール処理なしのデバイスのフリッカーノイズのドレイン電流依存性を示したグラフが図 5-3(b) である。ドレイン電流の値は V_{DS} を一定にして、 V_{GS} を変化させることでコントロールした。結果どの電流値の場合でもアニール処理を行った場合の方が、フリッカーノイズは低い値を示している。絶縁膜も半導体も同時に作製した為、デバイス作製プロセスの違いはアニール処理の有無だけである。ドレイン電流が $10\ \mu\text{A}$ 流れている場合では、アニール処理を行うことによって 30 Hz におけるフリッカーノイズの値を $9.1 \times 10^{-22}\text{ A}^2/\text{Hz}$ から $2 \times 10^{-22}\text{ A}^2/\text{Hz}$ へ 78% 減少させることができた。

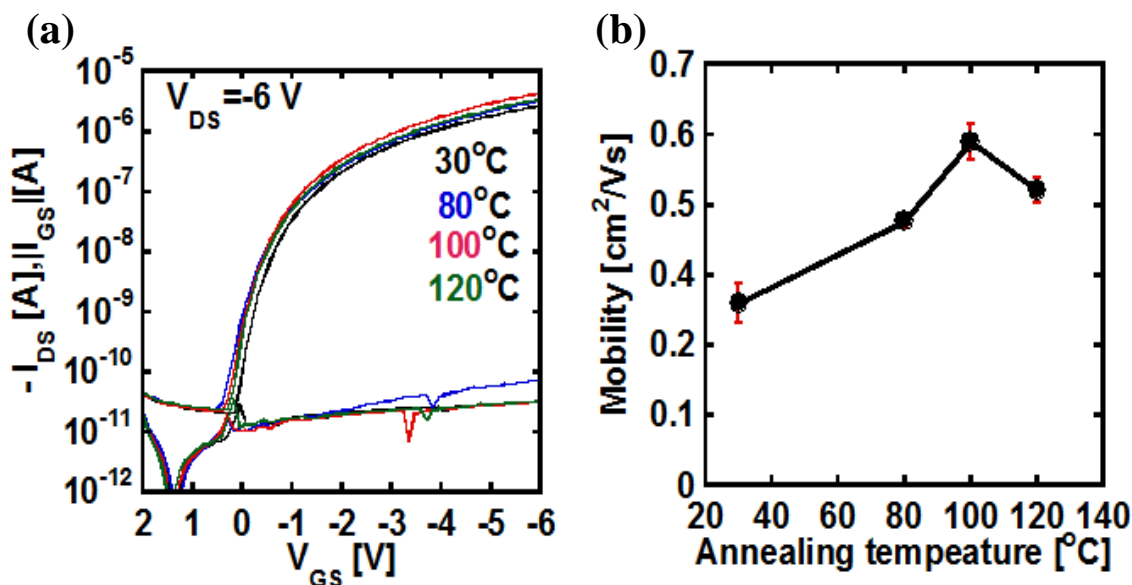


図 5-2(a) 絶縁膜アニールの温度を変化させたときの伝達特性 温度が 100°Cの時が一番高い ON 電流が流れている。(b)絶縁膜アニール温度に対する移動度のグラフである。100°Cの時が一番高い移動度が出ている。

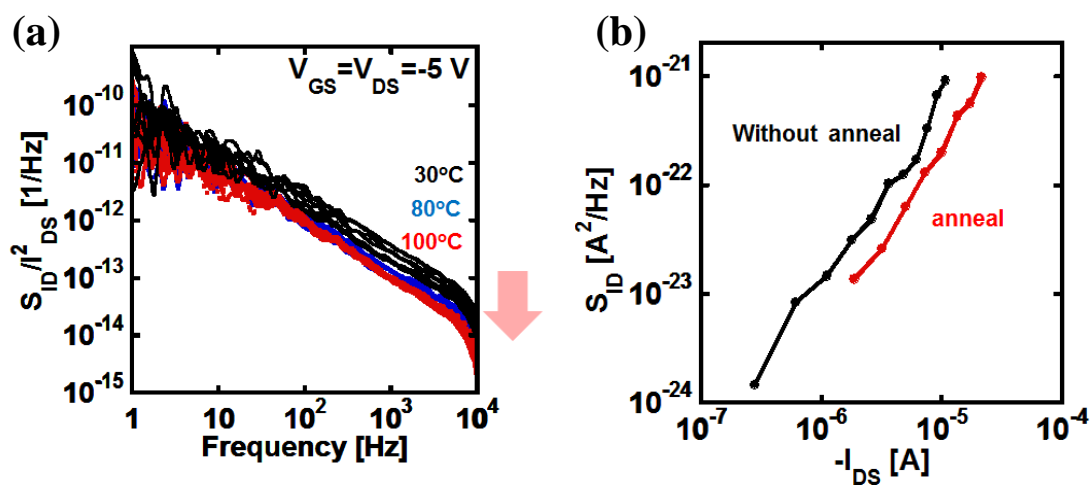


図 5-3 (a)絶縁膜アニール処理を行った時のフリッカーノイズ特性のグラフ 温度が上がるとフリッカーノイズの値は低減し、100°Cの場合が一番低い値を示している。(b)ドレイン電流に対するフリッカーノイズのグラフ アニール処理を行うことで、フリッカーノイズが下がっている。

[考察]

実際に 100°C、一時間でアニール処理をした有機トランジスタを周波数帯域 1~1 kHz で利用することを想定して雑音等価電圧の計算を行った。本来増幅器等ではトランジスタ単体を用いて利用することは少ないが、ここではトランジスタ単体を増幅器と利用した場合、どれほどの雑音等価電圧がのるのかを調べた。印加電圧が $V_{GS}=V_{DS}=-5\text{ V}$ の時の雑音電力 [V^2/Hz]を示しているグラフは図 5-4 である。黒色のラインが雑音電力で、赤色のライン近似曲線である。近似曲線は式(22)で表せる。

$$S_{VG} = Y = 4.28 \times 10^{-10} / X^{0.94} \quad (22)$$

このトランジスタを周波数帯域 1~1 kHz で利用した時の総雑音電力は式(23)の様に記述できる。

$$\text{総雑音電力} = \int_1^{1000} S_{VG} df \quad [V^2] \quad (23)$$

式(22)と式(23)から総雑音電圧は式(24)の様に書ける。

$$\text{雑音等価電圧} = \sqrt{\int_{x=1}^{x=1000} 4.28 \times 10^{-10} / X^{0.94} dx} \quad [V] \quad (24)$$

計算を行うと、雑音等価電圧は 60 μV となる。その為、計算上では 100°C で 1 時間アニールをした有機トランジスタを周波数帯域 1~1 kHz で用いると 60 μV 以上のシグナルなら雑音に紛れずに取ることが出来ると考えられる。実際には、増幅器は複数個のトランジスタを用いるため、更に雑音等価電圧を大きくなると予想される。

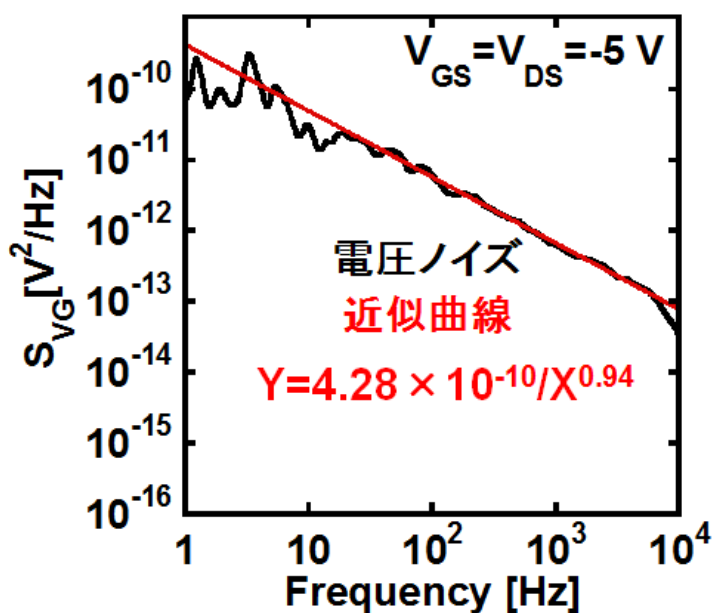


図 5-4 雑音パワー [V^2/Hz] のグラフ 黒いラインが実際に測定した雑音パワーで、赤いラインが近似曲線である。

5.3 時間依存性

[実験]

絶縁膜アニールする時間を変えることによってデバイス特性が変化するか確認を行った。

[結果]

アニール温度を 100°C で一定にして大気中で 0 分間 (アニールなし)、30 分間、60 分間と時間を変え絶縁膜にアニール処理を行った。アニールする時間を変化させた時の伝達特性を示しているのが図 5-5(a) である。測定は、 $V_{\text{DS}} = -6\text{ V}$ 一定にして V_{GS} を 1 V から -6 V まで掃引して行った。黒いラインが 0 分間、青いラインが 30 分間、赤いラインが 60 分間のアニールの結果である。表 5-1 に示した様に 0 分間の場合と比べ、30 分間、60 分間の場合はオンオフ比、ON 電流が向上していることがわかる。またドレイン電流で規格化されたフリッカーノイズを示しているのが図 5-5(b) である。測定条件は $V_{\text{GS}} = V_{\text{DS}} = -5\text{ V}$ である。0 分間において一番ノイズが高いことがわかり、30 分間と 60 分間では差が殆どないことがわかる。

[考察]

30 分間と 60 分間の場合では伝達特性、ドレイン電流で規格化したフリッカーノイズ特性は大きな変化が見られなかった。つまり 30 分間のアニールによりデバイス特性の向上は飽和していると考えられる。30 分間以上はノイズ特性が飽和していると考えられる。つまり 30 分間未満でデバイス特性に変化が起きていると考えられる。そこで同時には作製していないが、 100°C で 10 分間アニールしたデバイスを参照用として作製した。その伝達特性を示しているのが図 5-5(c) である。測定は $V_{\text{DS}} = -12\text{ V}$ を一定にして、 V_{GS} を 0 V から -12 V まで掃引して行った。黒いラインがアニールなしで、赤いラインが 100°C で 10 分間アニールしたデバイスの結果である。アニールすることにより ON 電流が上がっていることが分かった。規格化したフリッカーノイズの結果を示しているのが図 5-5(d) である。黒いラインがアニールなしで、赤いラインが 100°C で 10 分間アニールしたデバイスの結果である。10 分間のアニールでも効果があることがわかった。しかし、10 分未満では時間の調節が難しく実験が行うことが出来なかったが、10 分未満においてデバイス変化が起きていると分かった。

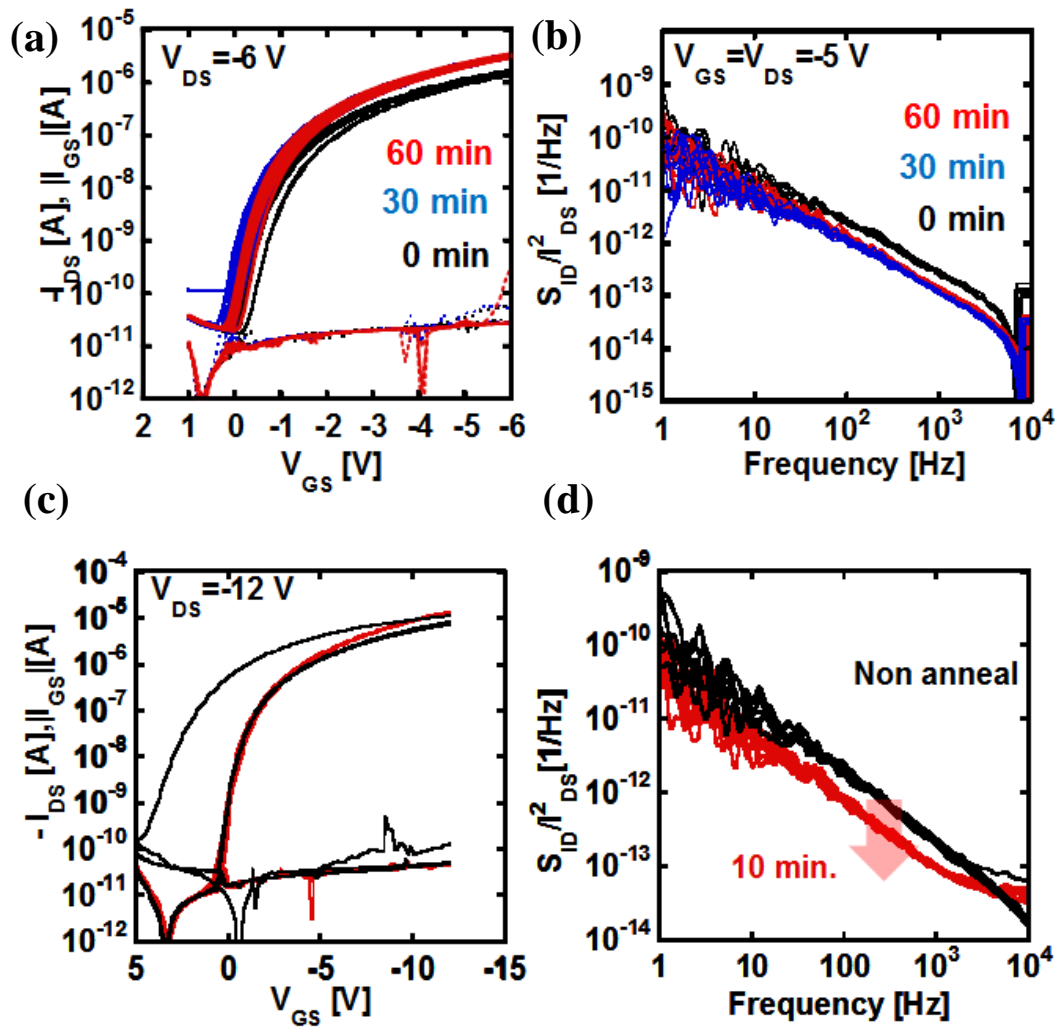


図 5-5 絶縁膜アニール時間を変化させたときのデバイス特性 (a)伝達特性 (b)ドレイン電流で規格化されたフリッカーノイズ特性 (c)10分間100°Cでアニールした時の伝達特性 (d)10分間100°Cでアニールした時の、ドレイン電流で規格化されたフリッカーノイズ特性

表 5-1 アニール時間を変化させたときのデバイス特性変化

	0 分間	30 分間	60 分間
オンオフ比	$0.85 \pm 0.069 \times 10^5$	$1.4 \pm 0.47 \times 10^5$	$1.6 \pm 0.11 \times 10^5$
ON 電流 [μA]	1.7 ± 0.13	3.2 ± 0.15	3.2 ± 0.19
閾値電圧 [V]	0.013 ± 0.3	-0.41 ± 0.19	-0.56 ± 0.18
S_{ID}/I_{DS}^2 [1/Hz]	$7.9 \pm 0.99 \times 10^{-12}$	$3.5 \pm 0.57 \times 10^{-12}$	$3.9 \pm 6.1 \times 10^{-12}$

5.4 窒素雰囲気下でのアニール

[実験]

本節では絶縁膜アニールを行う環境がフリッカーノイズに与える影響を調べた。Parylene絶縁膜作製後に窒素雰囲気下または大気に晒した状態でアニールを行った。アニール条件は100°Cで一時間である。伝達特性は $V_{DS}=-12\text{ V}$ 一定にして、 V_{GS} を3 Vから-15Vまで掃引して測定した。フリッカーノイズの測定条件は $V_{GS}=V_{DS}=-10\text{ V}$ である。

[結果]

作製したデバイスの伝達特性を示しているのが図5-6(a)である。窒素雰囲気下の平均の移動度は $0.58\text{ cm}^2/\text{Vs}$ (9個のサンプル) で大気雰囲気化での移動度は $0.57\text{ cm}^2/\text{Vs}$ (8個のサンプル) と1.7%のズレであり大きな変化はなかった。また窒素雰囲気下と大気下で絶縁膜アニールしたデバイスのドレイン電流で規格化されたフリッカーノイズのグラフが図5-6(b)である。30 Hz における規格化された平均のフリッカーノイズの値は、窒素雰囲気下で $3.9 \times 10^{-12}/\text{Hz}$ で、大気雰囲気下で $3.8 \times 10^{-12}/\text{Hz}$ と3.2%の小さいズレになった。

[考察]

窒素雰囲気下で絶縁膜をアニールしても、特性変化がなかった。この原因として考えられるのは、Paryleneは100°Cでアニールしても、酸素と反応はしないことである。100°Cでは変化がなくても、アニール温度を高くすると酸素と反応をして特性が変化する可能性は考えられる。

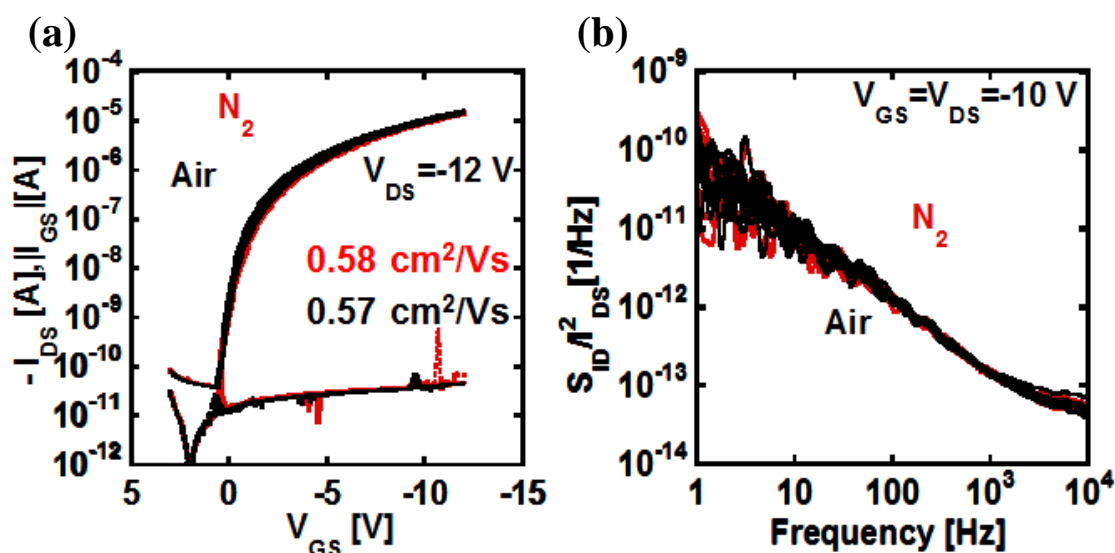


図 5-6 (a)窒素雰囲気下と大気下でアニールした際の伝達特性 移動度の平均値はそれぞれ $0.58\text{ cm}^2/\text{Vs}$ 、 $0.57\text{ cm}^2/\text{Vs}$ であった。(b)窒素雰囲気下と大気下でアニールした際のドレイン電流で規格化されてフリッカーノイズ 測定条件は $V_{GS}=V_{DS}=-10\text{ V}$ である。

第6章 絶縁膜アニールに関する考察

6.1 絶縁膜容量

[実験]

第5章絶縁膜アニール処理によるフリッカーノイズ低減について述べたように、絶縁膜アニールを行うことによって移動度やフリッカーノイズ特性が向上した。その理由を探るために、まずアニールによって Parylene 絶縁膜の絶縁膜容量が変化するかどうかが測定を行った。ボトムゲート電極である金 15 nm とトップゲート電極である金 75 nm の間に Parylene 絶縁膜が囲まれているキャパシタンスを測定に用いた。測定方法は図 6-1(a)の様に、30°Cでキャパシタンス測定を行い、その後オープンにいたるデバイスを 60°Cで一時間アニール処理を行った。アニール後にオープンからデバイスを取り出し室温でキャパシタンス測定を行った。このプロセスを 30°Cから 120°Cまで繰り返した。

[結果]

作製したキャパシタンスの光学顕微鏡写真は図 6-1(b)である。実際に温度かえて 1 kHz におけるキャパシタンスの測定を行った結果が図 6-2 である。黒い点がキャパシタンスの平均値で赤い線がエラーバーである。温度をかえることによってキャパシタンスの値は 30°Cと 120°Cの時では $13.6 \text{ nF/cm}^2 \rightarrow 13.8 \text{ nF/cm}^2$ と変化した。変化量は 1.4%と殆ど変化が見られなかった。

[考察]

絶縁膜アニールによってキャパシタンスが変わらないことがわかった。つまり絶縁膜アニールによってデバイス特性が向上したのは、キャパシタンス特性によらないと考えられる。キャパシタンス特性が変わらないということは比誘電率、絶縁膜厚はアニールの影響を受けないと思われる。

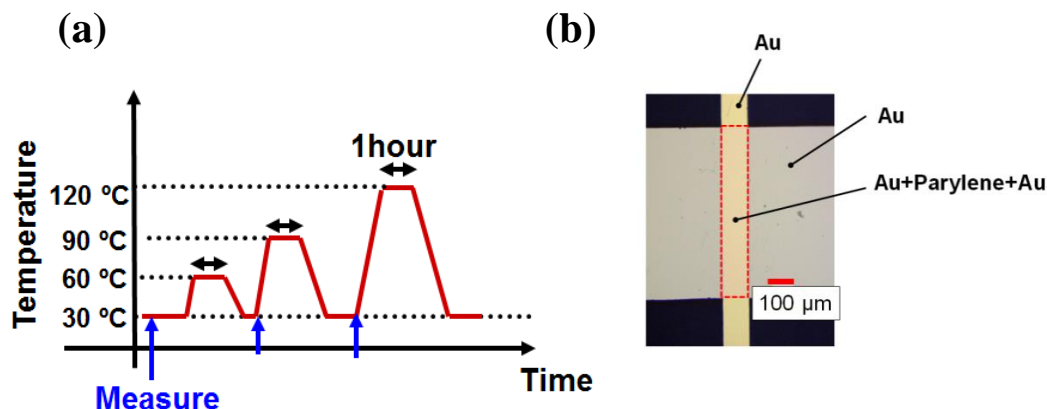


図 6-1(a)絶縁膜アニールの手法 RT(30°C)で初めに測定を行ってから、60°Cまで温度をあげ 1 時間アニールを行う。その後室温まで下げ測定を行う。このプロセスを 120°Cまで繰り返した。(b)作製したキャパシタンスの光学顕微鏡による写真

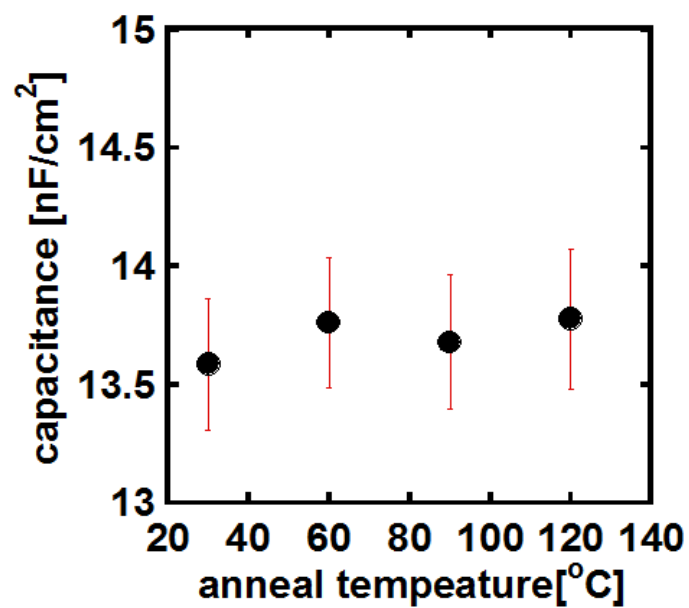


図 6-2 絶縁膜アニール温度に対する絶縁膜容量のグラフ RT(30°C)から120°Cまで30°Cずつ変化させたが、値は大きく変わらなかった。黒い点がキャパシタンスの平均値で赤い線がエラーバーである。

6.2 接触角

[実験]

絶縁膜に対する水の接触角はデバイスの特性に影響を与えるため、重要なパラメータである。絶縁膜に対する水の接触角が大きいと疎水性を示し、その上に成膜される有機半導体の集合に影響を与える。その為、本節では Parylene 膜をアニールすることにより水の接触角が変化するのかどうかを調べた。用いたデバイスはシリコン基板の上に Parylene を 1 μm 成膜した物である。1つのサンプルはシリコン基板上に Parylene 膜を成膜後、大気中で 100°C、一時間アニール処理を行った。もう一つのサンプルは Parylene 膜成膜アニール処理を行わなかった。測定は、図 6-3(a)に図示するデバイスの上に脱イオン水を、ピペットを用い 1 μl 垂らした際の接触角を測定して行った。接触角の測定は図 6-3(b)に示す $\theta/2\theta$ 法を用いた。 $\theta/2\theta$ 法はまず水滴の高さ h と水滴の半径 r から θ を式(25)から求める。その後、式(26)から接触角を計算で求める。

$$\theta = \arctan \frac{h}{r} \quad (25)$$

$$\theta_1 = 2\theta \quad (26)$$

[h:水滴の高さ r:水滴の半径 θ_1 :接触角]

[結果]

実際にアニールした Parylene 絶縁膜上の水滴の写真を示しているのが図 6-3(c)である。その時の接触角は、 $\theta/2\theta$ 法から 81°と算出された。一方でアニール処理なしの Parylene 絶縁膜上の水滴の写真を示しているのが図 6-3(d)である。その時の接触角は、 $\theta/2\theta$ 法から 81°と算出された。絶縁膜をアニールすることによっての水の接触角の変化が見られなかった。

[考察]

アニールによって Parylene の表面張力に変化がなかったと考えられる。その為、Parylene アニールによって上に成膜される有機半導体には影響は少ないと考えられる。

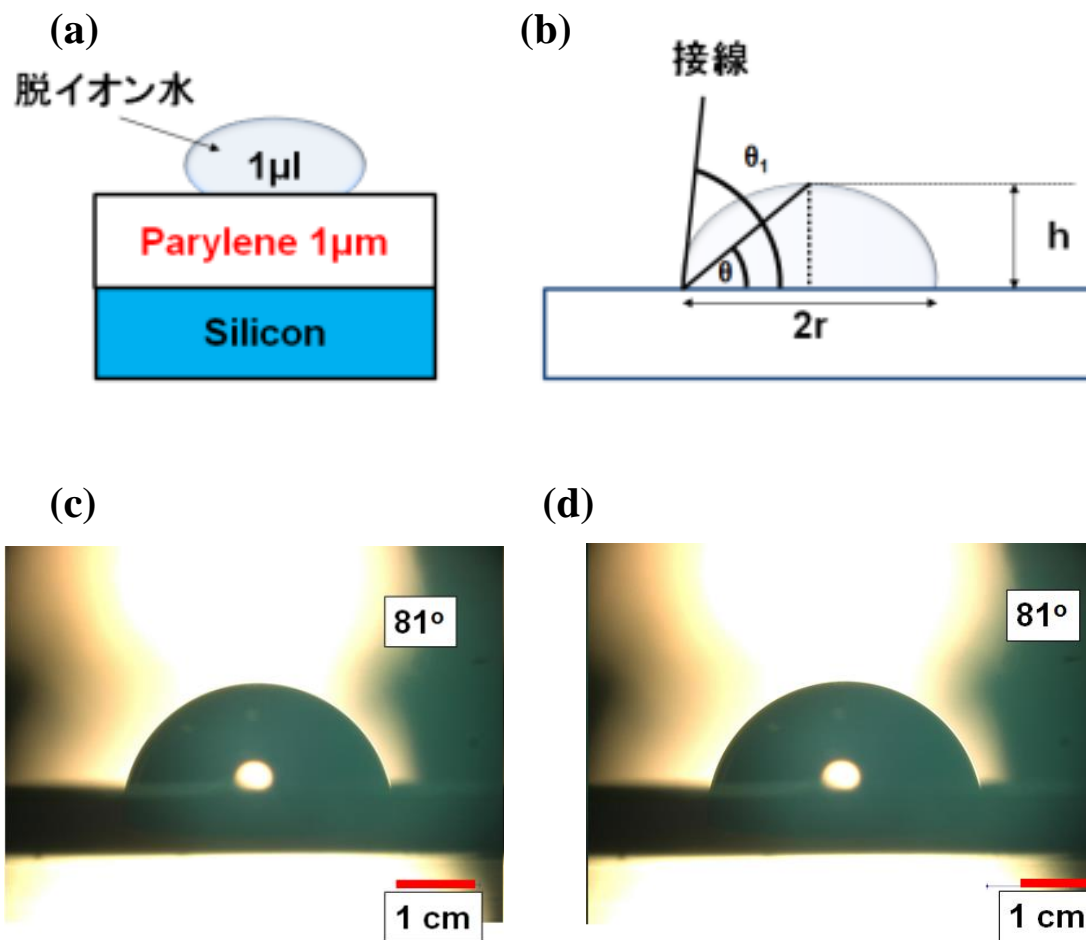


図 6-3(a)Parylene 膜に対する水の接触角の測定にもちいたデバイスの構成図 (b)接触角の測定に用いた $\theta/2\theta$ 法の図 接触角である θ_1 を幾何的に求める手法である。(c)Parylene 膜を 100°C で 1 時間アニール処理した後に対する脱イオン水の接触角 (d)アニール処理なしの Parylene 膜に対する脱イオン水の接触角

6.3 DNTT のモフォロジー

[実験]

絶縁膜アニールを行うことによって、その上に成膜される DNTT のモフォロジーが変わるかどうか AFM (Atomic Force Microscope) で測定した。DNTT のモフォロジーの変化が、絶縁膜アニール後の移動度向上に寄与しているかどうかを確認する為である。本研究で用いた AFM のカンチレバーは Si であり、AFM の種類はコンタクト方式である NanoScope IV MultiMode 日本ピーコ株式会社である。スキャン範囲は $5\ \mu\text{m} \times 5\ \mu\text{m}$ でスキャンスピードは 0.5 Hz である。

[結果]

Parylene 絶縁膜アニール後に成膜した DNTT のモフォロジーは図 6-4(a)、Parylene 絶縁膜成膜後アニール処理を行わなかった際の DNTT のモフォロジーは図 6-4(b)である。モフォロジーの図を見比べると、グレインサイズやグレインの数に大きな変化がなかった。

[考察]

グレインサイズやグレインの数はアニール処理により影響を受けなかった。つまり絶縁膜アニールはその上に成膜される DNTT のモフォロジーに影響を与えないと考えられる。観察した DNTT のモフォロジーは、実際にチャンネルが形成されている DNTT 部分ではなく、その上に形成されている DNTT である。しかし、今観察している DNTT もチャンネル部分の DNTT に影響をうけて成長するため、チャンネル部分のモフォロジーも近い図であると考えられる。つまり絶縁膜アニールによりトランジスタの移動度が向上し、フリッカーノイズが低減したのは DNTT による影響ではないと判断できる。

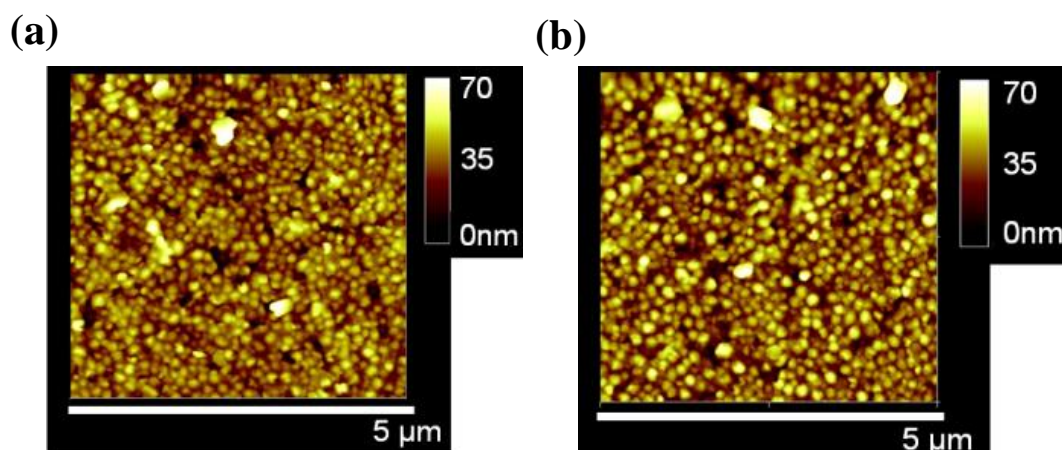


図 6-4 (a)Parylene 絶縁膜アニール後に成膜した DNTT のモフォロジー (b)Parylene 絶縁膜アニール処理を行わずに成膜した DNTT のモフォロジー 両者にはグレインサイズ、グレインの数ともに大きな差が見られない。

6.4 Parylene 膜の XRD

[実験]

Parylene 絶縁膜をアニールすることによって Parylene の構造に変化があるかどうか図 6-5(a)の XRD 装置 (Smartlab-GIXD (株)リガク製) を用いて調べた。X 線の波長は 0.154 nm である。用いたサンプルは図 6-5(b)に示す様に、スライドガラスの上に Parylene 膜を 5 μm 成膜したものである。今回は基板の影響を少なくするため 5 μm という厚さで Parylene を成膜しているが、実際にトランジスタで用いている絶縁膜厚は 70 nm 程度である。測定には アウトオブプレーンを用いた。測定する手順は、図 6-1(a)の様にサンプルを 30°C で測定してから 60°C まで上げ 30 分間待ち、その後ヒータを切り 30°C になってから測定行った。この操作を 30°C から 150°C まで繰り返して行った。

[結果]

実際に Parylene をアニールした際の XRD パターンの変化を示しているのが図 6-5(c)である。Parylene をアニールする温度をあげるにつれて XRD パターンのピークが大きくなっていることがわかる。30°C の結果が一番小さく、150°C の結果が一番大きいピークを示している。またアニールする温度を変化させた時の積分強度を示しているのが図 6-5(d)である。積分強度は、アニール温度が 60°C の時に一番低い値を示し、温度を上げていくにつれて上昇していっていることがわかる。

[考察]

アニールする温度をあげるにつれて XRD パターンのピークが大きくなっているということは、アニール処理によって Parylene の結晶性がよくなったと考えられる。積分強度が温度を上げるにつれて大きくなっているということは、単位面積あたりの結晶性がよくなったと思われる。結晶性がよくなった理由は、Parylene のガラス転移温度を超えたからと考えられる。ガラス転移温度を超えることでアモルファス状だった Parylene 膜の一部が結晶化したと考えられる。その結果、XRD の積分強度が高くなったと考えられる。また本研究でもちいた Parylene は diX-SR であるが、構造式は公表されていない。しかし、90%以上は Dichloro-di-p-xylylene (diX-C のダイマー)で構成されている。diX-C を用いたサンプルの XRD のピークは $2\theta=14.5^\circ$ の時に出ており、アニールする温度をあげることによってピーク値 (格子面は(020))も高くなっていることがわかっている[83]。14.5°というあたいは diX-SR の 14°と近い値を示している。その為、図 6-5(c)の XRD パターンのピーク値を示す 2θ は diX-C の (020) によるものと考えられる。

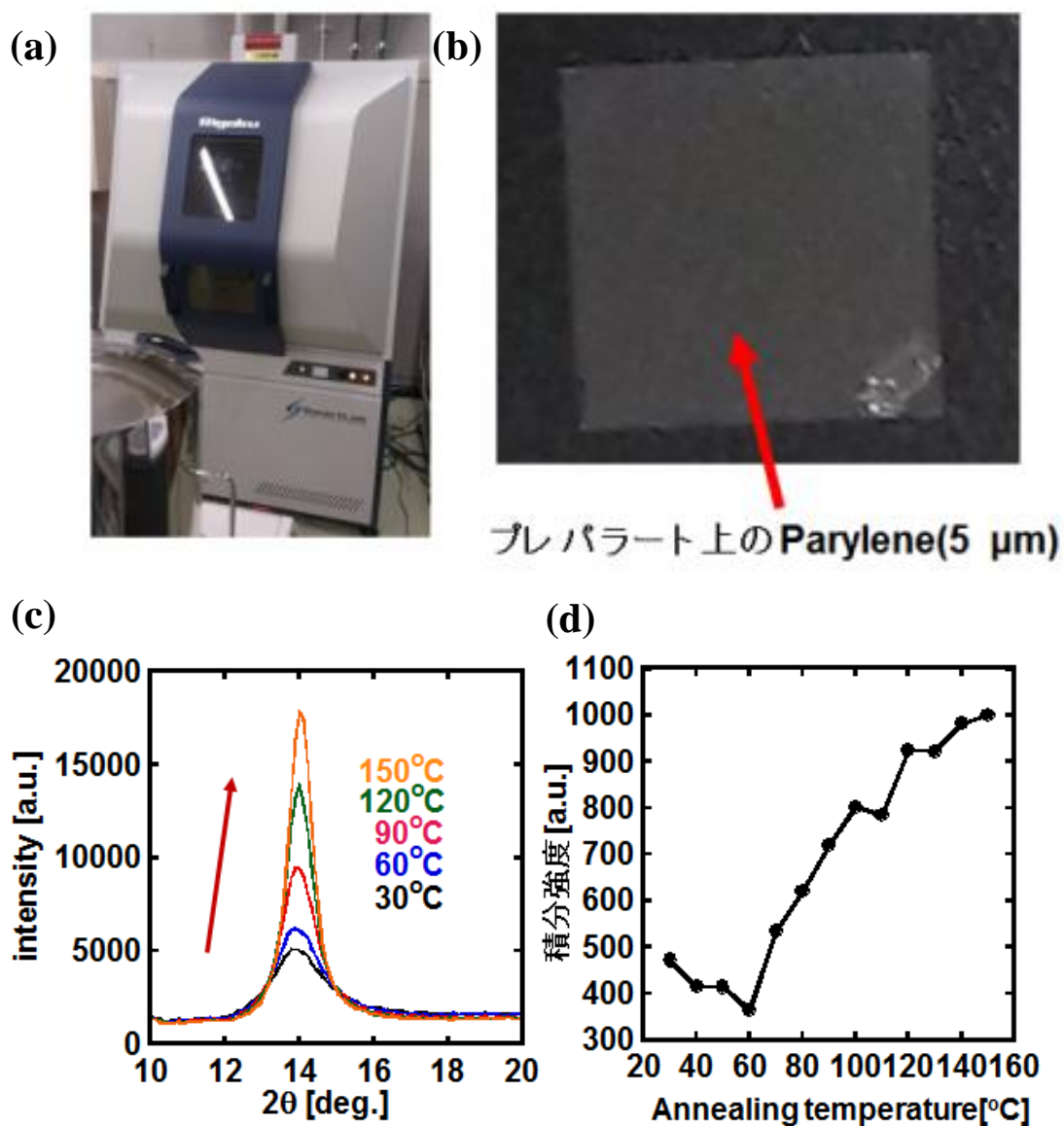


図 6-5 (a)XRD 装置 (b)プレパラート上に成膜した 5μm の Parylene 膜 (c)Parylene をアニールする温度を変化させた時の XRD のパターン (d)Parylene をアニールする温度を変化させた時の XRD の積分強度

6.5 DC バイアスストレス

[実験]

2.6 DC バイアス特性で記述したように、長時間トランジスタを動作させることにより電荷がトラップされデバイス特性が変化することが知られている。本節では、絶縁膜である Parylene 膜をアニール処理することによって DC バイアスストレスの耐性の有無の確認を行った。最初に $V_{DS}=V_{GS}=-20\text{ V}$ を印加し続けた状態でドレイン電流が初期状態（印加して 1 秒後）に対してどのくらい変化するか測定を行った。

[結果]

DC バイアスストレスの結果を示しているのが図 6-6(a)である。Parylene 膜をアニールする温度を高くするにつれて、ドレイン電流ピークが右側に移動していているのが確認できる。参照用に作製した SiO_2 絶縁膜の場合ではすぐにドレイン電流値が低下している。

次に一時間の DC バイアスストレスをかける前後で伝達特性が変化するかどうかを調べた。用いたデバイスは 120°C で一時間絶縁膜アニール処理を行ったものである。測定は $V_{DS}=-20\text{ V}$ 一定で $V_{GS}=5\text{ V}$ から -20 V まで掃引して行った。図 6-6(b)にその結果を示した。黒いラインが DC バイアスストレス印加前の伝達特性である。赤いラインが DC バイアスストレス印加後の伝達特性である。DC バイアスストレス印加前後での、ON 電流、移動度はそれぞれ $9.5\ \mu\text{A} \rightarrow 9.4\ \mu\text{A}$, $0.28\ \text{cm}^2/\text{Vs} \rightarrow 0.28\ \text{cm}^2/\text{Vs}$ と殆ど変化がなかった。

[考察]

DC バイアスストレス印加でドレイン電流が低下するという事は、伝導キャリアがトラップされ閾値電圧がマイナス側に移動していると考えられる。その為より高い V_{GS} を印加しなければホールを誘起することが難しくなる。アニールの温度が常温の時よりも、 90°C 、 120°C と高くすることによってトラップ密度が減少したと考えられる。

図 6-6(b)において DC バイアスストレス印加前後で伝達特性の変化が殆ど見られなかった。DC バイアスストレス印加直後に伝達特性を測定したので、トラップされていたキャリアは短時間で放出されたと考えられる。パリレンをアニール処理することによって DC バイアスストレスをかけても影響の受けにくいデバイスができた。DC バイアスストレスにつよい、つまりトラップ密度の少ないデバイスを作製したことによって、フリッカーノイズを低減することができたと考えられる。

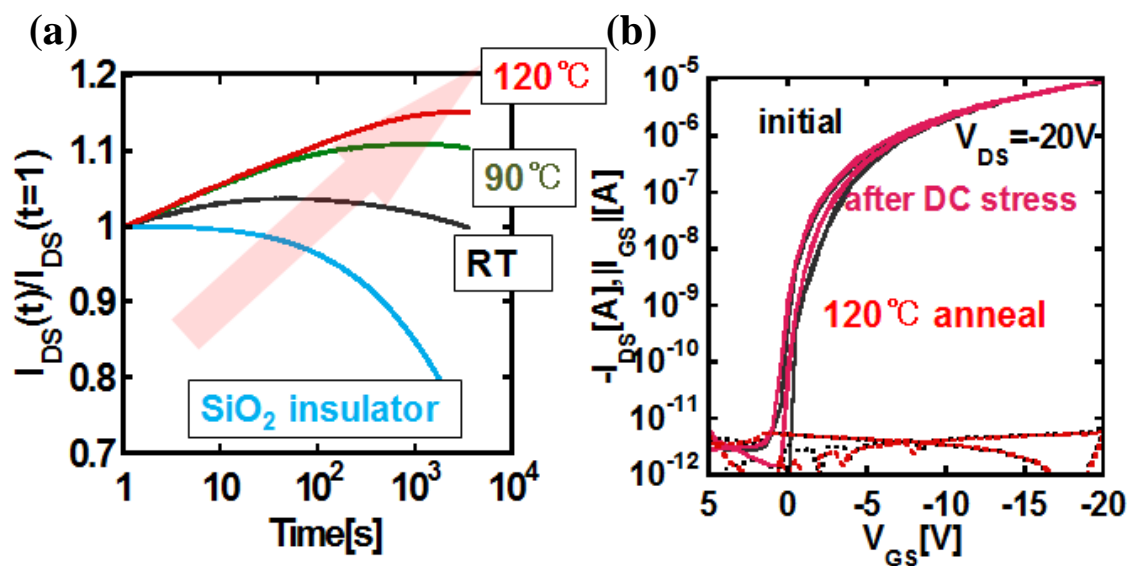


図 6-6(a) $V_{DS}=V_{GS}=-20$ V 印加し続けた時のドレイン電流の変化 アニールする温度が高くなるにつれてドレイン電流のピークが大きくなっている。(b) $V_{DS}=V_{GS}=-20$ V 印加する前の伝達特性が黒いラインで、 $V_{DS}=V_{GS}=-20$ V 印加した後の伝達特性が赤いラインである。絶縁膜を 120°C で一時間アニールすることによって DC バイアスストレスに対して強くなった。

第7章 ハイブリット絶縁膜による低電圧化

7.1 トランジスタ作製手法

Parylene 絶縁膜をもちいることで、フリッカーノイズバラツキの少ない有機トランジスタを作製することができた。しかし、Parylene 絶縁膜が厚いことから駆動電圧が 5 V 以下にすることが難しい。そこで高誘電体の AlO_x と薄膜の Parylene を組み合わせることで低電圧化を目指した。作製手法は基本的に 4.1 トランジスタの作製手法に準ずる。変更した部分は、ゲート電極と絶縁膜である。ゲート電極は、真空蒸着法を用いて 15 nm 程度のアルミニウムを 75 μm のポリイミド基板上に成膜した。10⁻⁵pa 程度まで減圧して成膜した。パターンニングはメタルマスクを用いた。絶縁膜は初めに、SAMCO 株式会社の O_2 プラズマドライクリーナー (pc-300) を使い 4 nm 程度の AlO_x を成膜した。アッシングの際の条件は 300 W で 5 分間である。その後、KISCO 株式会社の SACS-0600V-HL を用いて CVD 法で薄膜の Parylene 膜 (diX-SR) を成膜し、アニール処理を 100°C で一時間行った。半導体以降は、4.1 トランジスタの作製手法の通りに行った。作製した有機トランジスタの構造図と光学顕微鏡で撮影した写真はそれぞれ図 7-1(a),(b)である。

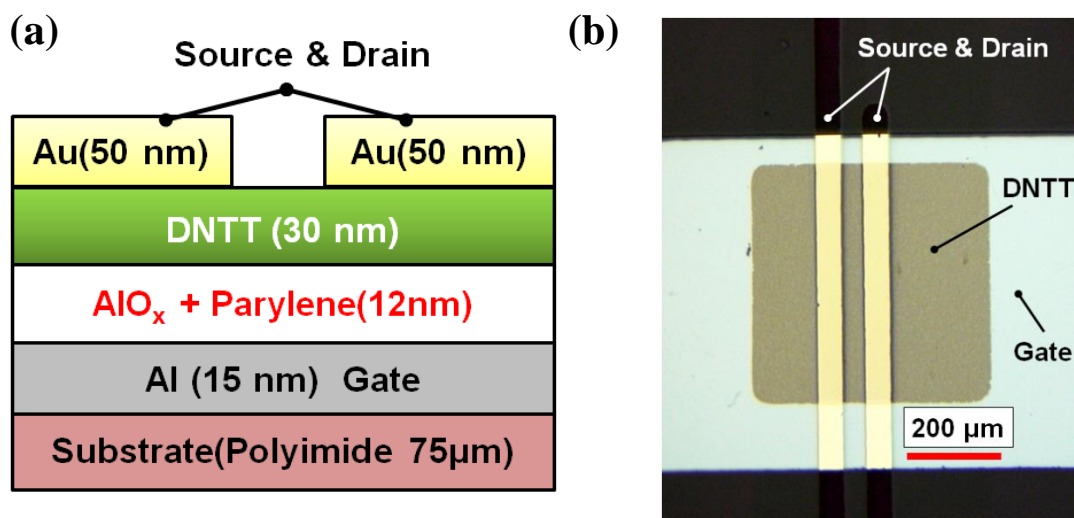


図 7-1 AlO_x と Parylene 膜のハイブリット絶縁膜を用いた有機トランジスタ (a)構造図 (b)光学顕微鏡で撮影した写真

7.2 トランジスタ特性と絶縁特性

[結果]

作製したハイブリット絶縁膜の伝達特性のグラフは図 7-2(a)である。測定は $V_{DS} = -3 \text{ V}$ 一定にして、 V_{GS} を 0 V から -3 V まで掃引して行った。同一基板上に作製したデバイス 18 個の平均移動度、平均閾値電圧はそれぞれ $0.52 \text{ cm}^2/\text{Vs}$ 、 -1.2 V となった。18 個それぞれの移動度と閾値電圧を示しているグラフが図 7-2(b)である。移動度と閾値電圧のバラつきが少しあることがわかる。駆動電圧が 3 V でも平均の移動度が $0.5 \text{ cm}^2/\text{Vs}$ を超えている為、期待していた低電圧化に成功することができた。また溶液プロセスを用いていないので容易に均一な性能のデバイスが作製することが出来たと考えられる。また出力特性を示しているのが図 7-2(c)である。測定は $V_{GS} = -2, -3 \text{ V}$ と一定にして V_{DS} を 0 V から 4 V まで掃引して行った。 $V_{GS} = -2, -3 \text{ V}$ の場合ともに $V_{DS} = 2 \text{ V}$ ではドレイン電流が飽和していることが分かる。線形領域の形の崩れていなく良好な出力特性が得ることができた。

次にハイブリット絶縁膜の絶縁特性を調べた。上下を金電極に挟まれたハイブリット絶縁膜の電圧を変えた時の漏れ電流密度を示したグラフが図 7-2(d)である。 $\pm 3 \text{ V}$ の電圧をハイブリット絶縁膜に印加しても漏れ電流密度が 10^{-8} A/cm^2 未満という良好な絶縁特性が得られた。絶縁膜容量を LCR メーターで測定したところ 51 nF/cm^2 であった。SAMCO のアッシング装置を用いてアルミニウムゲート電極をアッシングすると約 4 nm の AlO_x が形成される。その絶縁容量は 1100 nF/cm^2 であるため、式(27)に示す合成キャパシタンスから Parylene 膜の絶縁容量が求められる。実際 Parylene 膜の厚さを計算すると 12 nm となった。

$$C_{\text{Parylene}} = (C_{\text{AlO}_x} - C_{\text{合成}}) / C_{\text{合成}} C_{\text{AlO}_x} \quad (27)$$

[C_{Parylene} :Parylene 膜だけの絶縁容量 C_{AlO_x} : AlO_x だけの絶縁容量 $C_{\text{合成}}$:Parylene 膜と AlO_x 膜を直列につないで出来たキャパシタンスの合成絶縁容量]

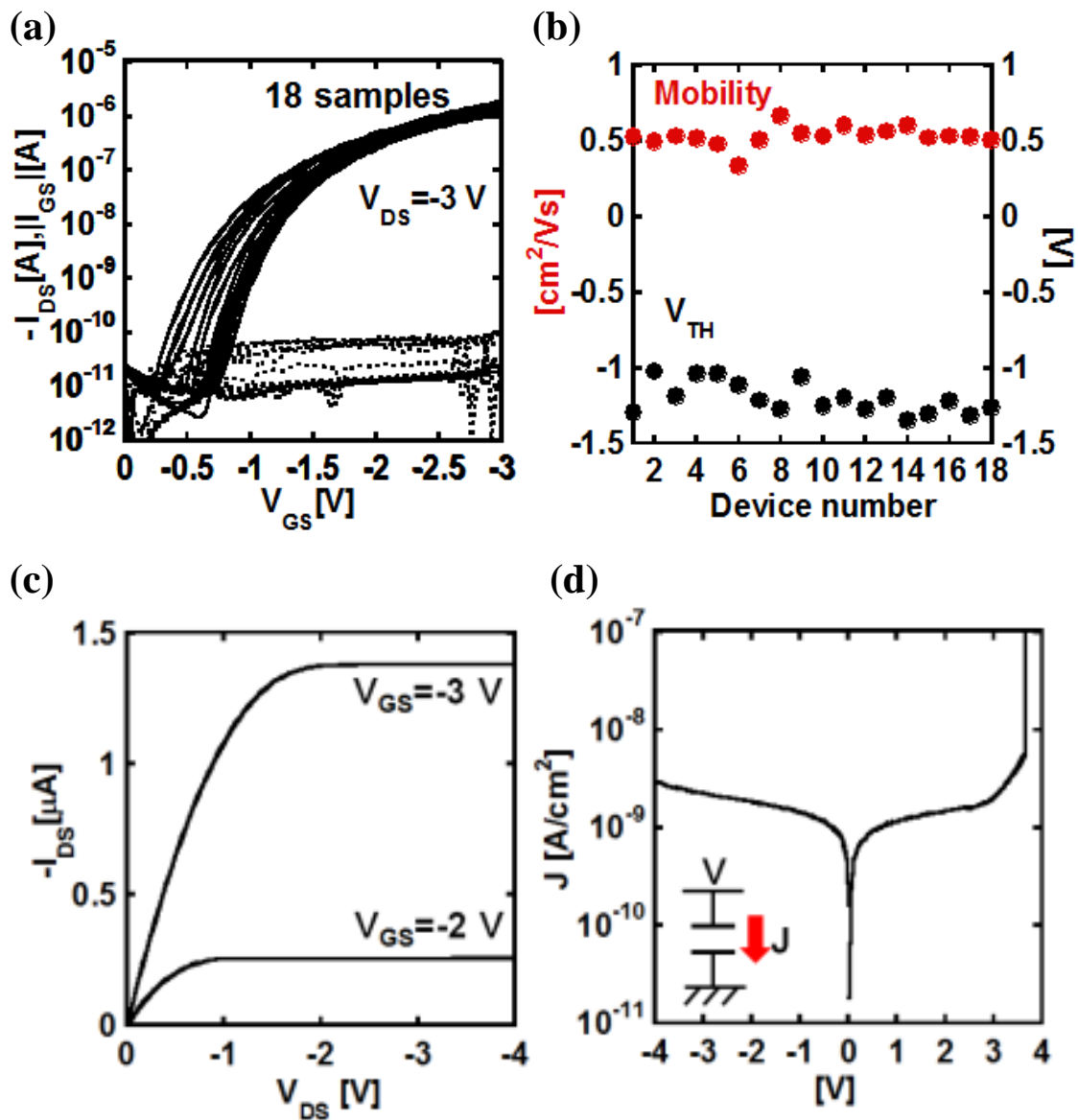


図 7-2 AlO_x と Parylene 膜を用いたハイブリット絶縁膜 (a)同一基板に作製した 18 個のトランジスタの伝達特性(b)移動度と閾値電圧のバラつき (c) $V_{GS} = -2\text{V}$, $V_{GS} = -3\text{V}$ の時の出力特性である。両方の場合とも $V_{DS} = -2$ V を超えるとドレイン電流が飽和した。(d)絶縁特性のグラフである。 ± 3 V の電圧をハイブリット絶縁膜に印加しても漏れ電流密度が 10^{-8} A/cm^2 未満であった。

7.3 フリッカーノイズ特性

[実験]

Parylene と AlO_x を用いたハイブリット絶縁膜のフリッカーノイズ特性の測定を行った。測定は $V_{DS}=V_{GS}=-2.5\text{ V}$ で行った。

[結果]

ドレイン電流で規格化した 18 個のトランジスタのフリッカーノイズの結果を示しているのが図 7-3(a)である。Parylene 絶縁膜の場合ののみに比べ、バラつきが大きくなっていることがわかる。またドレイン電流に対するフリッカーノイズを示しているのが図 7-3(b)である。青いラインがハイブリット絶縁膜の結果で、赤いラインが Parylene 絶縁膜のみの結果である。両者を比較するとドレイン電流の絶対値が $1\ \mu\text{A}$ よりも小さい場合は、殆ど変化がない。つまりフリッカーノイズの大きさは変わらない。一方 $1\ \mu\text{A}$ よりも大きくなると Parylene 絶縁膜のみの場合の方が小さくなる。

[考察]

図 7-3(a)においてドレイン電流で規格化されたフリッカーノイズのバラ付きが大きくなっている理由は AlO_x 膜を均一に成膜するのが難しいからだと考えられる。また図 7-3(b)において $1\ \mu\text{A}$ よりも大きくなると Parylene 絶縁膜のみの場合の方がハイブリット絶縁膜より小さい原因を考察する。これはゲート電圧が大きくなるとこによってバンドが曲がることにより、深いトラップ準位にもキャリアが捕獲されやすくなる。深い準位のトラップ密度が、ハイブリット絶縁膜の方が高いからだと考えられる。18 個のトランジスタの平均トラップ密度は式(5)から $3.8 \times 10^{11}\text{ cm}^2/\text{Vs}$ と計算できた。しかし、バラつきは大きいが高ブリット絶縁膜を用いることで駆動電圧が $3\ \text{V}$ と低く、Parylene 絶縁膜の場合と同等のフリッカーノイズ特性が得られた。

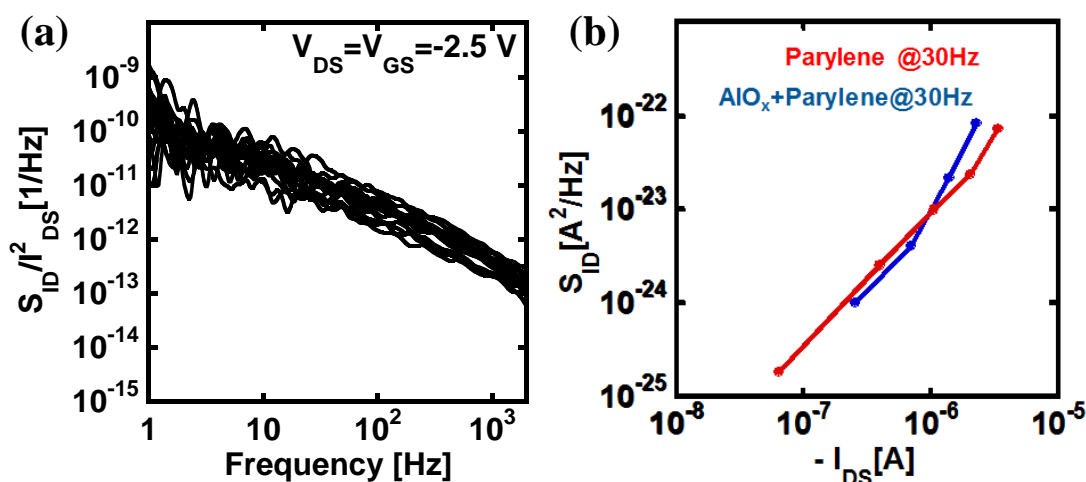


図 7-3 (a)ハイブリット絶縁膜のドレイン電流で規格化されたフリッカーノイズ (b)ドレイン電流に対するフリッカーノイズのグラフ 青いラインがハイブリット絶縁膜の結果で、赤いラインが Parylene 絶縁膜のみの結果である。

7.4 DC バイアスストレス特性

[実験]

ハイブリッド絶縁膜を用いた有機トランジスタの DC バイアスストレス特性の測定を行った。V_{GS}=V_{DS}= -3 V を 5011 秒印加し続けて、伝達特性が変化するかどうかを調べた。

[結果]

DC バイアスストレス前後での伝達特性のグラフを示しているのが図 7-4(a)である。ストレス前とストレス後のグラフはそれぞれ、黒いラインと赤いラインである。測定方法は V_{DS}= -3 V 一定にして V_{GS} を 0 V から 3 V まで掃引した。DC バイアスストレス前後で閾値電圧、移動度はそれぞれ 0.36 cm²/Vs→0.35 cm²/Vs, -1 V→-1.3 V と変化した。移動度は殆ど変化がなく、閾値電圧は 30% のズレであった。トラップ密度は式 (5) から 1.3×10¹²/cm²→1.7×10¹²/cm² と算出できた。また DC バイアスストレス印加時のドレイン電流の時間変化を示しているのが図 7-4(b)である。初めは上昇し、100 秒を前後からドレイン電流の値が減少していることがわかる。

[考察]

図 7-4(a)において、DC バイアスストレス印加後に閾値電圧は 30% した。その原因は、パリレンだけの場合に比べ、AIO_x 中の格子欠陥にキャリアがトラップされやすく、閾値電圧が移動しやすくなったと考えられる。図 7-4(b)において電流が減少するという事は閾値電圧がマイナス側に移動したと考えられる。その為、DC バイアスストレスを 100 秒以上印加することでキャリアがトラップされていると考えられる。実際トラップ密度は 0.4×10¹²/cm² 上昇した。

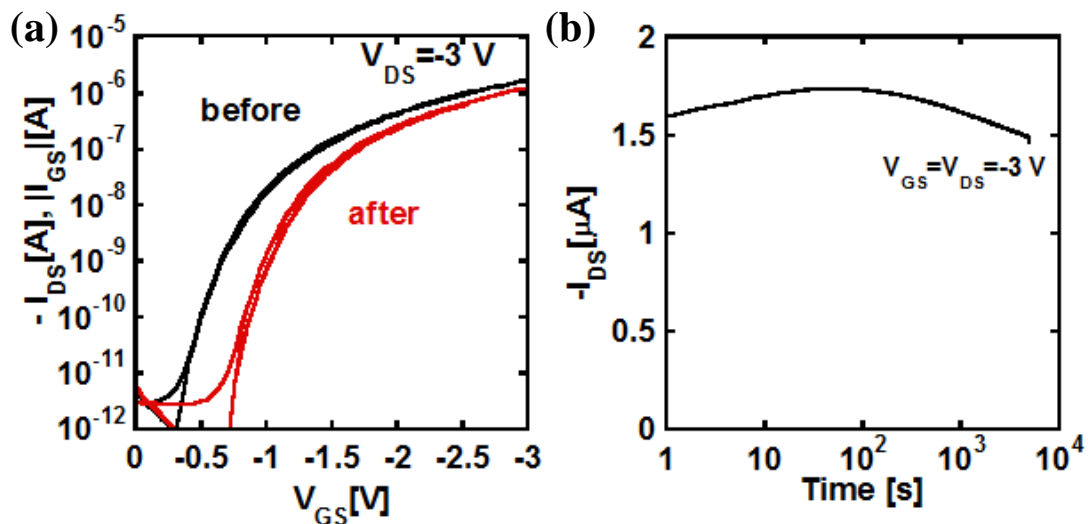


図 7-4 (a) DC バイアスストレス前後での伝達特性 黒いラインがストレス前で、赤いラインがストレス後である。DC バイアスストレス印加前後で閾値電圧、移動度はそれぞれ 0.36 cm²/Vs→0.35 cm²/Vs, -1 V→-1.3 V と変化した。(b) DC バイアスストレス印加時のドレイン電流の変化

第8章 まとめ

- ドレイン電流依存性

V_{DS} を一定にして $|V_{GS}|$ を大きくすることによって、フリッカーノイズの値が増加した。また V_{GS} を一定にして $|V_{DS}|$ を大きくすると、線形領域の場合はノイズの値が増加するが、飽和領域に入ると一定になった。チャンネル長においては、短くするとノイズの値が増加した。

- Parylene 膜依存性

Parylene 絶縁膜の厚さを 60, 100 nm と変化させて有機トランジスタを作製した。30 Hz の時のドレイン電流で規格化されたフリッカーノイズは 60 nm、100 nm の場合それぞれ $5.6 \times 10^{-12}/\text{Hz}$ 、 $6.3 \times 10^{-12}/\text{Hz}$ となった。60 nm と 100 nm の場合では、大きな変化が見られなかった。駆動電圧を考えると 60 nm の方が、より高い絶縁容量を得ることができるので有利である。

- 半導体膜厚依存性

DNTT の膜厚を 20, 30, 40 nm と変化させて有機トランジスタを作製した。30 nm の場合、一番 ON 電流が流れ良好な特性が得られた。また 30 Hz の時のドレイン電流で規格化されたフリッカーノイズの平均値は 20 nm, 30 nm, 40 nm の場合それぞれ $2.3 \times 10^{-11}/\text{Hz}$ 、 $5.3 \times 10^{-12}/\text{Hz}$ 、 $6.1 \times 10^{-12}/\text{Hz}$ となった。フリッカーノイズにおいても DNTT の厚さが 30 nm の時一番良い特性が得られた。

- 大気安定性

作製 3 日後と大気中に 77 日間おいた時のトランジスタの閾値電圧と移動度は $-0.17 \text{ V} \rightarrow -0.20 \text{ V}$ 、 $0.53 \text{ cm}^2/\text{Vs} \rightarrow 0.47 \text{ cm}^2/\text{Vs}$ と変化した。大気に晒した時間のドレイン電流で規格化されたフリッカーノイズのグラフは、30 Hz における規格化されたフリッカーノイズは、 $5.1 \times 10^{-12}/\text{Hz}$ (3 日後) $\rightarrow 5.6 \times 10^{-12}/\text{Hz}$ (77 日後) と 10% の変化となった。

- 絶縁膜アニールによるフリッカーノイズ低減

Parylene 絶縁膜を 100°C でアニールすることによって 30 Hz におけるフリッカーノイズを $9.1 \times 10^{-22} \text{ A}^2/\text{Hz}$ から $2 \times 10^{-22} \text{ A}^2/\text{Hz}$ へ 78% 減少させることができた (ドレイン電流が $10 \mu\text{A}$ の場合)。また DC バイアスストレスにも強い特性が得られた。アニールする時間は 30 分以上の場合は殆ど変化が見られなく、また窒素雰囲気下、大気雰囲気下でも大きな変化が見られなかった。Parylene 絶縁膜アニールによって変化したのは Parylene 膜の XRD パターンであった。温度を 30°C から 150°C にあげるにつれて、ピークが大きくなった、DNTT のモルフォロジー、接触角、絶縁膜容量にはアニール前後で変化が見られなかった。

- ハイブリッド絶縁膜による低電圧化

Parylene よりも比誘電率の高い AlO_x と Parylene を組み合わせることによって 3 V 以下の低電圧化に成功することが出来た。同一基板上に作製した 18 個の有機トランジスタの移動度も $0.52 \text{ cm}^2/\text{Vs}$ と良好な特性が得られた。DC バイアス電圧を $V_{\text{GS}}=V_{\text{DS}}=-3 \text{ V}$ の条件で 5011 秒間印加すると印加前後で、閾値電圧、移動度はそれぞれ $0.36 \text{ cm}^2/\text{Vs} \rightarrow 0.35 \text{ cm}^2/\text{Vs}$, $-1 \text{ V} \rightarrow -1.3 \text{ V}$ と変化した。フリッカーノイズ特性もアニール処理を行った Parylene 絶縁膜とトランジスタと同等の結果が得られた。

以上から Parylene アニールを行うことによって、フリッカーノイズを減少させることができた。現段階では 1~1 kHz の周波数帯域で、作製したトランジスタを単体で利用した場合、理論上 $60 \mu\text{V}$ の入力換算雑音電圧が生じる。有機トランジスタを利用した増幅器として利用される擬 CMOS 回路では、4 つの PMOS 有機トランジスタが利用される。このケースにおいて、4 つの有機トランジスタのノイズが独立と仮定すると $120 \mu\text{V}$ の入力換算雑音電圧が生じる。つまり、心電図の様な 1 mV の微弱なシグナルはノイズに埋もれることなく測定することが出来ると考えられる。

[今後の展望]

本研究で作製した有機トランジスタのフリッカーノイズは、Parylene 膜をアニールすることによって減少させることができた。フリッカーノイズを更に減少させる方法としては、以下の 3 つ考えられる。

1. 半導体自体の種類を変える。
2. ハイブリッド絶縁膜構造の AlO_x を別の強誘電体に置き換える。
3. チャネル幅を長くする。

1 つめの方法は、今回用いた有機半導体の DNNT 以外を使うというものである。DNNT は 4.7 半導体の厚さ依存性で示した様に、厚さによってフリッカーノイズが変わるということがわかった。つまり半導体層もフリッカーノイズに影響を与えているということである。有機トランジスタは半導体層だけを変えることによっても動作するため、DNNT 以外の別の結晶性の良い半導体を利用することによりフリッカーノイズを低減することが出来ると考えられる。また半導体成膜中に基板を加熱することにより、より結晶性のよい半導体層を成膜しフリッカーノイズを低減する手法も考えられる。

2 つめの方法はハイブリッド絶縁膜構造の AlO_x を別の強誘電体に変えるという方法である。本来イオンの価数からアルミニウム絶縁膜は Al_2O_3 になる必要があるが、本研究で作製したアルミニウム絶縁膜は過剰に酸素やアルミニウムが存在することにより、アモルファス状になっていると考えられる。その為、その過剰な酸素またはアルミニウムがトラップサイトとして働き、フリッカーノイズを発生させると考えられる。アモルファス上のアルミニウム酸化膜から、結晶性の高い他の強誘電体を用いることでフリッカーノイズを更

に低減することが出来ると考えられる。また AlO_x 自体も作製方法を陽極酸化法、ALD 法と本研究と別のアプローチを行うことによって結晶性をあげ、フリッカーノイズを低減することが出来ると考えられる。

3つ目の手法はチャンネル幅を広くする方法である。スケーリング則とは反するが、式(13)、(14)に示すようにフリッカーノイズを下げる事が期待できる。

以上3つのアプローチからフリッカーノイズを更に低減することが期待できる。

実績リスト

投稿論文(主著以外)

1. T. Yokota, T. Sekitani, T. Tokuhara, N. Take, and U. Zschieschang, "Sheet-Type Flexible Organic Active Matrix Amplifier System Using Pseudo-CMOS Circuits With," *IEEE TRANSACTIONS ON ELECTRON DEVICES*,, vol. 59, no. 12, pp. 3434-3441, 2012.

国際学会(主著)

1. (Poster) N. Take, T. Hayashi, T. Yokota, T. Sekitani and T. Someya, JSAP- MRS Joint Symposia, "Flicker noise of flexible organic transistors with a parylene gate dielectric layer," Kyoto ,2013.09.18

国際学会(主著以外)

1. (Oral) Tomoyuki Yokota, T. Sekitani, T. Nakagawa, T. Tokuhara, N. Take, U. Zschieschang, H. Klauk, T. Yamamoto, K. Takimiya, M. Ikeda, H. Kuwabara, T. Someya, 'Reducing the device variation in 2-V operational organic pseudo-CMOS inverters using floating gate structure', Material Research Society (MRS) Spring Meeting, Symposium K, "Advanced Materials and Processes for "Systems-on-Plastic", Moscone West Convention Center,, Moscone West Convention Center, San Francisco, U.S.A, Apr.10, 2012
2. (Poster) Tomoyuki Yokota, Takashi Nakagawa, Naoya Take, Ute Zschieschang, Hagen Klauk, Tsuyoshi Sekitani, and Takao Someya, 'Low-voltage operated NOR-type organic Flash memory matrix ', The 2012 International Conference on Flexible and Printed Electronics, The University of Tokyo, Tokyo, Japan, September 6-8, 2012
3. (Poster) T. Hayashi, N. Take, H. Tamura, k. Muraki, T. Sekitani and T. Someya, "Admittance Study of Lateral Transport in DNNT-Based MIS Capacitors", International Thin-Film Transistor Conference 2013 (ITC2013), 2013.03.01
4. T. Hayashi, N. Take, K. Muraki, T. Sekitani , and T. Someya,"DC bias stress in DNNT-based metal-insulator-semiconductor capacitors", International Thin-Film Transistor Conference 2014 (ITC2014), 2013.01.24

国内学会(主著以外)

1. (Oral) 林稔晶, 武直矢, 村木康二, 関谷毅, 染谷隆夫, 'DNTT をベースとした MIS キャパシタの交流アドミッタンス', 2012 年秋季第 73 回応用物理学会学術講演会, 愛媛大学・松山大学, 2012.09.12
2. (Poster) 徳原健富、横田知之、武直矢、Martin Kaltenbrunner、松久直司、関谷毅、染谷隆夫, 'パリレン絶縁膜を用いた有機トランジスタの閾値電圧制御', 2012 年 秋季 第 73 回応用物理学会学術講演会, 愛媛大学城北地区、松山大学文京キャンパス, Sep. 11-14, 2012

参考文献

- [1] 岡本信克, 「半導体の LSI ができるまで」 (2001).
- [2] J. Takeya, M. Yamagishi, Y. Tominari, R. Hirahara, Y. Nakazawa, T. Nishikawa, T. Kawase, T. Shimoda, and S. Ogawa, "Very high-mobility organic single-crystal transistors with in-crystal conduction channels", *Appl. Phys. Lett.*, **90**, 102120 (2007).
- [3] M. Kaltenbrunner, M. S. White, E. D. Głowacki, T. Sekitani, T. Someya, N. S. Sariciftci, and S. Bauer, "Ultrathin and lightweight organic solar cells with high flexibility.", *Nat. Commun.*, **3**, 770 (2012).
- [4] T. Sekitani, H. Nakajima, H. Maeda, T. Fukushima, T. Aida, K. Hata, and T. Someya, "Stretchable active-matrix organic light-emitting diode display using printable elastic conductors.", *Nat. Mater.*, **8**, 494–9 (2009).
- [5] 横田知之, "有機薄膜トランジスタの微細化と高周波増幅器への応用", 東京大学大学院物理工学専攻博士論文 (2013).
- [6] T. Denison, K. Consoer, A. Kelly, A. Hachenburg, and W. Santa, "ISSCC 2007 / SESSION 8 / BIOMEDICAL DEVICES / 8.6 Instrumentation Amplifier for EEG Detection in", 162–164 (2007).
- [7] S. Martin, A. Dodabalapur, Z. Bao, B. Crone, H. E. Katz, W. Li, and A. Passner, "Flicker noise properties of organic thin-film transistors", *J. Appl. Phys.*, **3381** (2012).
- [8] L. Ke, S. Bin Dolmanan, L. Shen, C. Vijila, and S. Jin, "Impact of self-assembled monolayer on low frequency noise of organic thin film transistors", **153507**, 1–4 (2012).
- [9] P. V Necliudov, S. L. Rumyantsev, M. S. Shur, D. J. Gundlach, and T. N. Jackson, "1 / f noise in pentacene organic thin film transistors", *J. Appl. Phys.*, **88**, 5395 (2000).
- [10] 廣瀬明, 「電気電子計測」初版第 8 刷 ed., 数理工学社 (2009).
- [11] J. Tardy, M. Erouel, a. L. Deman, a. Gagnaire, V. Teodorescu, M. G. Blanchin, B. Canut, a. Barau, and M. Zaharescu, "Organic thin film transistors with HfO₂ high-k gate dielectric grown by anodic oxidation or deposited by sol-gel", *Microelectron. Reliab.*, **47**, 372–377 (2007).
- [12] O. Transistors, B. O. Acton, G. G. Ting, P. J. Shamberger, F. S. Ohuchi, H. Ma, and A. K. Jen, "Dielectric Surface-Controlled Low-Voltage Organic Transistors via", *Mater. Sci.*, **2**, 511–520 (2010).
- [13] L. a. Majewski, R. Schroeder, and M. Grell, "Low-Voltage, High-Performance Organic Field-Effect Transistors with an Ultra-Thin TiO₂ Layer as Gate Insulator", *Adv. Funct. Mater.*, **15**, 1017–1022 (2005).
- [14] L. a. Majewski, M. Grell, S. D. Ogier, and J. Veres, "A novel gate insulator for flexible electronics", *Org. Electron.*, **4**, 27–32 (2003).

- [15] W. Kalb, P. Lang, M. Mottaghi, H. Aubin, G. Horowitz, and M. Wuttig, "Structure–performance relationship in pentacene/Al₂O₃ thin-film transistors", *Synth. Met.*, **146**, 279–282 (2004).
- [16] S. Goettling, J. Brill, N. Fruehauf, J. Pflaum, and E. Margallo-Balbás, "Pentacene Organic Thin Film Transistors with Anodized Gate Dielectric", *SPIE Conf. Proc.*, **5940**, 594010–594010–9 (2005).
- [17] D. Knipp, R. a. Street, a. Völkel, and J. Ho, "Pentacene thin film transistors on inorganic dielectrics: Morphology, structural properties, and electronic transport", *J. Appl. Phys.*, **93**, 347 (2003).
- [18] F. M. Li, A. Nathan, Y. Wu, and B. S. Ong, "Organic thin-film transistor integration using silicon nitride gate dielectric", *Appl. Phys. Lett.*, **90**, 133514 (2007).
- [19] C. Bartic, H. Jansen, A. Campitelli, and S. Borghs, "Ta₂O₅ as gate dielectric material for low-voltage organic thin-film transistors", **3**, 65–72 (2002).
- [20] a. F. Stassen, R. W. I. de Boer, N. N. Iosad, and a. F. Morpurgo, "Influence of the gate dielectric on the mobility of rubrene single-crystal field-effect transistors", *Appl. Phys. Lett.*, **85**, 3899 (2004).
- [21] H. Klauk, U. Zschieschang, J. Pflaum, and M. Halik, "Ultralow-power organic complementary circuits", *Nature*, **445**, 745–748 (2007).
- [22] Y. Jang, D. H. Kim, Y. D. Park, J. H. Cho, M. Hwang, and K. Cho, "Low-voltage and high-field-effect mobility organic transistors with a polymer insulator", *Appl. Phys. Lett.*, **88**, 072101 (2006).
- [23] M.-H. Yoon, H. Yan, A. Facchetti, and T. J. Marks, "Low-voltage organic field-effect transistors and inverters enabled by ultrathin cross-linked polymers as gate dielectrics.", *J. Am. Chem. Soc.*, **127**, 10388–95 (2005).
- [24] H. Shimotani, H. Asanuma, A. Tsukazaki, A. Ohtomo, M. Kawasaki, and Y. Iwasa, "Insulator-to-metal transition in ZnO by electric double layer gating", *Appl. Phys. Lett.*, **91**, 082106 (2007).
- [25] S. Ono, K. Miwa, S. Seki, and J. Takeya, "A comparative study of organic single-crystal transistors gated with various ionic-liquid electrolytes A comparative study of organic single-crystal transistors gated with various ionic-liquid electrolytes", **063301**, 1–4 (2012).
- [26] 岩佐義宏・竹延大志, "基礎講座 <有機分子エレクトロニクスの基礎と応用> 有機トランジスタ 基礎編". 応用物理, 432, 2008.
- [27] T. Yasuda, T. Goto, K. Fujita, and T. Tsutsui, "Ambipolar pentacene field-effect transistors with calcium source-drain electrodes", *Appl. Phys. Lett.*, **85**, 2098 (2004).
- [28] T. Takenobu, T. Takahashi, J. Takeya, and Y. Iwasa, "Effect of metal electrodes on rubrene single-crystal transistors", *Appl. Phys. Lett.*, **90**, 013507 (2007).

- [29] R. Schroeder, L. A. Majewski, and M. Grell, "Improving organic transistor performance with Schottky contacts Improving organic transistor performance with Schottky contacts", *Appl. Phys. Lett.*, **1004**, 1–4 (2004).
- [30] T. Minari, T. Miyadera, K. Tsukagoshi, Y. Aoyagi, and H. Ito, "Charge injection process in organic field-effect transistors", *Appl. Phys. Lett.*, **91**, 053508 (2007).
- [31] S. Olthof, S. Singh, S. K. Mohapatra, S. Barlow, S. R. Marder, B. Kippelen, and A. Kahn, "Passivation of trap states in unpurified and purified C60 and the influence on organic field-effect transistor performance", *Appl. Phys. Lett.*, **101**, 253303 (2012).
- [32] L. Ma, W. H. Lee, Y. D. Park, J. S. Kim, H. S. Lee, and K. Cho, "High performance polythiophene thin-film transistors doped with very small amounts of an electron acceptor", *Appl. Phys. Lett.*, **92**, 063310 (2008).
- [33] R. Schroeder, L. a. Majewski, and M. Grell, "A study of the threshold voltage in pentacene organic field-effect transistors", *Appl. Phys. Lett.*, **83**, 3201 (2003).
- [34] N. Koch, a. Elschner, J. P. Rabe, and R. L. Johnson, "Work Function Independent Hole-Injection Barriers Between Pentacene and Conducting Polymers", *Adv. Mater.*, **17**, 330–335 (2005).
- [35] H. Matsui, T. Hasegawa, Y. Tokura, M. Hiraoka, and T. Yamada, "Polaron Motional Narrowing of Electron Spin Resonance in Organic Field-Effect Transistors", *Phys. Rev. Lett.*, **100**, 126601 (2008).
- [36] W. L. Kalb, S. Haas, C. Krellner, T. Mathis, and B. Batlogg, "Trap density of states in small-molecule organic semiconductors: A quantitative comparison of thin-film transistors with single crystals", *Phys. Rev. B*, **81**, 155315 (2010).
- [37] R. a. Street, D. Knipp, and a. R. Völkel, "Hole transport in polycrystalline pentacene transistors", *Appl. Phys. Lett.*, **80**, 1658 (2002).
- [38] L. Li, M. Debucquoy, J. Genoe, and P. Heremans, "A compact model for polycrystalline pentacene thin-film transistor", *J. Appl. Phys.*, **107**, 024519 (2010).
- [39] Y. Xu, T. Minari, K. Tsukagoshi, R. Gwoziecki, R. Coppard, M. Benwadih, J. Chroboczek, F. Balestra, and G. Ghibaudo, "Modeling of static electrical properties in organic field-effect transistors", *J. Appl. Phys.*, **110**, 014510 (2011).
- [40] V. Podzorov, E. Menard, a. Borissov, V. Kiryukhin, J. a. Rogers, and M. E. Gershenson, "Intrinsic Charge Transport on the Surface of Organic Semiconductors", *Phys. Rev. Lett.*, **93**, 086602 (2004).
- [41] M. Fiebig, D. Beckmeier, and B. Nickel, "Thickness-dependent in situ studies of trap states in pentacene thin film transistors", *Appl. Phys. Lett.*, **96**, 083304 (2010).
- [42] R. J. Chesterfield, "Variable temperature film and contact resistance measurements on operating n-channel organic thin film transistors", *J. Appl. Phys.*, **95**, 6396 (2004).

- [43] S. Scheinert, K. P. Pernstich, B. Batlogg, and G. Paasch, "Determination of trap distributions from current characteristics of pentacene field-effect transistors with surface modified gate oxide", *J. Appl. Phys.*, **102**, 104503 (2007).
- [44] K. M. J. U. M. J, S. Collins, M. Schultz, A. Karmann, and K. Scheffer, "Individual defects at the Si : SiO₂ interface", *Semicond. Sci. Technol.*, **4**, 1116–1126 (1989).
- [45] N. Tega, H. Miki, T. Osabe, A. Kotabe, K. Otsuga, H. Kurata, S. Kamohara, K. Tokami, Y. Ikeda, and R. Yamada, "Anomalously Large Threshold Voltage Fluctuation by Complex Random Telegraph Signal in Floating Gate Flash Memory", *2006 Int. Electron Devices Meet.*, 1–4 (2006).
- [46] A. Maliakal, K. Raghavachari, H. Katz, E. Chandross, and T. Siegrist, "Photochemical Stability of Pentacene and a Substituted Pentacene in Solution and in Thin Films", **1**, 4980–4986 (2009).
- [47] D. M. De Leeuw, M. M. J. Simenon, A. R. Brown, and R. E. F. Einerhand, "Stability of n-type doped conducting polymers and consequences for polymeric microelectronic devices", *Synth. Met.*, **87**, 53–59 (1997).
- [48] T. D. Anthopoulos, G. C. Anyfantis, G. C. Papavassiliou, and D. M. De Leeuw, "Air-stable ambipolar organic transistors Air-stable ambipolar organic transistors", **122105** (2007).
- [49] T. Sekitani and T. Someya, "Air-Stable Operation of Organic Field-Effect Transistors on Plastic Films Using Organic / Metallic Hybrid Passivation Layers", *Jpn. J. Appl. Phys.*, **46**, 4300–4306 (2007).
- [50] 三浦淳, "体内埋め込み時における有機トランジスタ封止膜の信頼性評価", 東京大学大学院電気系工学専攻修士論文 (2013).
- [51] T. Chen, T. Chang, T. Hsieh, W. Lu, and F. Jian, "Investigating the degradation behavior caused by charge trapping effect under DC and AC gate-bias stress for InGaZnO thin film transistor Investigating the degradation behavior caused by charge trapping effect under DC and AC gate-bias stress for InGaZnO ", **022104**, 2011–2014 (2011).
- [52] T. Sekitani, S. Iba, Y. Kato, Y. Noguchi, and T. Someya, "Suppression of DC bias stress-induced degradation of organic field-effect transistors using postannealing effects", *Appl. Phys. Lett.*, 6951–6953 (2005).
- [53] K. Fukuda, T. Suzuki, T. Kobayashi, D. Kumaki, and S. Tokito, "Suppression of threshold voltage shifts in organic thin-film transistors with bilayer gate dielectrics", *Phys. status solidi*, **844**, 839–844 (2013).
- [54] J. B. Johnson, "Thermal Agitation of Electricity in Conductors", *Phys. Rev.*, **32**, 97 (1928).
- [55] 松澤昭, 「基礎電子回路工学」初版 1 刷 ed., 電気学会 (2009).
- [56] 斉藤正男, 「低雑音電子回路の設計」, 近代科学社 (1977).
- [57] "株式会社 Agilent Technologies 1/f ノイズ測定装置のマニュアル(Agilent E4725A)".

- [58] A. L. McWhorter, "1/f noise and germanium surface properties", *Semicond. Surf. Phys.*, 207–228 (1957).
- [59] F. N. Hooge, "1 / f Noise Sources", *IEEE Trans. ELECTRON DEVICES*, **41**, 1926–1935 (1994).
- [60] T.-C. Fung, G. Baek, and J. Kanicki, "Low frequency noise in long channel amorphous In–Ga–Zn–O thin film transistors", *J. Appl. Phys.*, **108**, 074518 (2010).
- [61] Y. Xu, T. Minari, K. Tsukagoshi, J. Chroboczek, F. Balestra, and G. Ghibaudo, "Solid-State Electronics Origin of low-frequency noise in pentacene field-effect transistors", *Solid State Electron.*, **61**, 106–110 (2011).
- [62] B. R. Conrad, W. G. Cullen, W. Yan, and E. D. Williams, "Percolative effects on noise in pentacene transistors", *Appl. Phys. Lett.*, **91**, 242110 (2007).
- [63] T. Takahashi, T. Takenobu, J. Takeya, and Y. Iwasa, "Ambipolar organic field-effect transistors based on rubrene single crystals", *Appl. Phys. Lett.*, **88**, 033505 (2006).
- [64] L. Chua, J. Zaumseil, J. Chang, and E. C. Ou, "General observation of n-type field-effect behaviour in organic semiconductors", **434**, 194–199 (2005).
- [65] R. Ruiz, a. Papadimitratos, a. C. Mayer, and G. G. Malliaras, "Thickness Dependence of Mobility in Pentacene Thin-Film Transistors", *Adv. Mater.*, **17**, 1795–1798 (2005).
- [66] K. Takimiya, T. Yamamoto, H. Ebata, and T. Izawa, "Design strategy for air-stable organic semiconductors applicable to high-performance field-effect transistors", *Sci. Technol. Adv. Mater.*, **8**, 273–276 (2007).
- [67] T. Yamamoto and K. Takimiya, "Facile Synthesis of Highly π -Extended Heteroarenes , Application to Field-Effect Transistors", 2224–2225 (2007).
- [68] S. Haas, Y. Takahashi, K. Takimiya, and T. Hasegawa, "High-performance dinaphtho-thieno-thiophene single crystal field-effect transistors", *Appl. Phys. Lett.*, **95**, 022111 (2009).
- [69] M. Kaltenbrunner, T. Sekitani, J. Reeder, T. Yokota, K. Kuribara, T. Tokuhara, M. Drack, R. Schwödiauer, I. Graz, S. Bauer-Gogonea, S. Bauer, and T. Someya, "An ultra-lightweight design for imperceptible plastic electronics.", *Nature*, **499**, 458–63 (2013).
- [70] M. Yamagishi, J. Soeda, T. Uemura, Y. Okada, Y. Takatsuki, T. Nishikawa, Y. Nakazawa, I. Doi, and K. Takimiya, "Free-electron-like Hall effect in high-mobility organic thin-film transistors", *Phys. Rev. B*, 1–4 (2010).
- [71] R. S. Sa, S. Atahan, and J. Schrier, "Theoretical Characterization of the Air-Stable , High-Mobility Dinaphtho [2 , 3-b : 2 ' 3 ' -f] thieno [3 , 2-b] -thiophene Organic Semiconductor", *Society*, 2334–2340 (2010).
- [72] V. Podzorov, V. M. Pudalov, and M. E. Gershenson, "Field-effect transistors on rubrene single crystals with parylene gate insulator", *Appl. Phys. Lett.*, **82**, 1739 (2003).

- [73] Z. Jia, S. Member, and I. Meric, "Doping and Illumination Dependence of $1/f$ Noise in Pentacene Thin-Film Transistors", **31**, 1050–1052 (2010).
- [74] K. Kim, Y. K. Yoon, M. Mun, S. P. Park, S. S. Kim, S. Im, and J. H. Kim, "Optical Properties of Solid Pentacene", **15**, 595–598 (2002).
- [75] D. Feili, M. Schuettler, T. Doerge, S. Kammer, K. P. Hoffmann, and T. Stieglitz, "Flexible organic field effect transistors for biomedical microimplants using polyimide and parylene C as substrate and insulator layers", *J. Micromechanics Microengineering*, **16**, 1555–1561 (2006).
- [76] T. Goda, T. Konno, M. Takai, and K. Ishihara, "Photoinduced phospholipid polymer grafting on Parylene film: advanced lubrication and antibiofouling properties.", *Colloids Surf. B. Biointerfaces*, **54**, 67–73 (2007).
- [77] U. Westedt, M. Wittmar, M. Hellwig, P. Hanefeld, A. Greiner, A. K. Schaper, and T. Kissel, "Paclitaxel releasing films consisting of poly(vinyl alcohol)-graft-poly(lactide-co-glycolide) and their potential as biodegradable stent coatings.", *J. Control. Release*, **111**, 235–46 (2006).
- [78] J.-M. Hsu, L. Rieth, R. a Normann, P. Tathireddy, and F. Solzbacher, "Encapsulation of an integrated neural interface device with Parylene C.", *IEEE Trans. Biomed. Eng.*, **56**, 23–9 (2009).
- [79] KISCO(キスコ)株式会社 ホームページ <http://www.kisco-net.com/dix/index.html>.
- [80] S.-W. Youn, H. Goto, S. Oyama, M. Takahashi, and R. Maeda, "Control of Parameters Influencing the Thermal Imprint of Parylene/Silicon", *Jpn. J. Appl. Phys.*, **46**, 6363–6369 (2007).
- [81] 徳原建富, "パリレン絶縁膜を用いた高性能有機薄膜トランジスタの低電圧駆動と閾値電圧制御", 東京大学大学院電気系工学専攻修士論文 (2013).
- [82] 鈴木克典・大山浩永・佐々木弘次, "富士電気技報", **80**, 186–191 (2007).
- [83] K. Fukuda, T. Suzuki, D. Kumaki, and S. Tokito, "Reverse DC bias stress shifts in organic thin-film transistors with gate dielectrics using parylene-C", *Phys. Status Solidi*, **209**, 2073–2077 (2012).

謝辞

本研究を行うにおいて、様々な方からご支援またはアドバイスを頂きました。この場をお借りして感謝の意を述べさせて頂きたいと思います。

染谷隆夫教授にはミーティングの際にわかりやすく人に説明する大切さや、その手段を学ばせて頂きました。この技術は社会人になってからも存分に活かすことができると信じています。また学会発表や輪講発表前に、発表資料を迅速に添削していただきありがとうございます。研究室の公式の言語が英語だったので、英語能力 (特にスピーキングとリスニング) がうなぎ登りでした。本当に有難うございました。

指導教員の関谷毅准教授にはミーティングの後に実験に関するアドバイスを頂き、計画的に実験を進めることが出来ました。また忙しい中、貴重な時間を割いて頂きフリッカーノイズに関するディスカッション等をさせていただけたことで、詰めの甘い部分を洗い出すことが出来ました。心から感謝を申し上げます。

共同研究者である NTT 物性科学基礎研究所の林稔晶氏には、何度も NTT 基礎研究所に呼んでいただきノイズや DC バイアスストレス効果に関する議論をさせて頂きました。時には遠くから東大まで足を運んで頂きました。議論をするうちに、自分の考えをまとめることが出来ました。本当にありがとうございました。

研究室の先輩である、横田知之氏、栗原一徳氏、平田郁恵氏、加藤裕氏、徳原健富氏、三浦淳氏には、論文の検索方法から始まり、実験結果の分析方法まで懇切丁寧に教えていただけました。また私の席が通路の近くなので、そばを通る際に気軽に声をかけて頂き楽しく研究生生活を送ることが出来ました。毎週有志の人たちが私のパソコンの壁紙を変更していたので、次はどんな壁紙になっているのかと胸を踊らせて学校に登校していました。なかでも横田知之氏と栗原一徳氏とは、共通の趣味があり研究室の外でもハーフマラソンやカラオケや創作など課外活動を行うことが出来ました。毎週私の家でテレビ番組をみながら話し、時には研究室で駅伝に参加して3位入賞したのもいい思い出です。(5チームしか参加してなかったですが...)。この様な一生色褪せることのない思い出を作ることができ、非常に感謝しております。ハーフマラソン今度は負けません。さらに磨きをかけて帰ってきます。また魅了的なレースがあれば紹介してください。有難うございました。

研究室の同期である松久直司氏、伊藤篤義氏、寺川雄貴氏とは、些細な疑問点でも聞き合えたり、色んな話を赤裸々に話したりすることが出来ました。特に松久直司氏には、「いっしょに染谷研究室はいろうや!!」の囁きのお陰で、染谷研究室に入ろうと決心したので大変感謝しております。就職活動が円滑に行うことが出来たのも、お互いにエントリーシートを遠慮無く添削できたからです。就職活動が終わり、髪の毛を皆で信号機色に染めたのもいい思い出です。これから各々の道に進みますが、皆でまた会えることを楽しみにしています。

研究室の後輩の北之迫浩輝氏、依田玲央奈氏、志立錬氏、李元領氏、甚野裕明氏、山本

直人氏、ルアンプラサート・ピリッダー氏、平井宏光氏、Cheng Dongkai 氏、Suksmandhira Harimurti 氏、Pollawat Prisawong 氏は、大変研究に対して熱心で、自分自身も負けてられないなという思いを感じました。中でもルアンプラサート・ピリッダー氏とノイズ測定器の席取り合戦をしたのは、印象に残っています。小中高と大阪市営地下鉄の朝のラッシュ時の、席取り合戦で鍛えあげられた私でもなかなか勝てませんでした。それだけ熱心に実験に取り組んでたいたということだと思います。本当に努力家だと思いました。また甚野裕明氏とは、よく好きな曲を語りあったりして大変楽しかったです。趣味のあう後輩を持つことがこんなにいいこととは思いませんでした。優秀な後輩達から学ぶことは大変多かったです、本当にありがとうございました。

外国人研究員の Zhao Yiyang さん、Li Zili 氏、Martin Kaltenbrunner 氏、Sungwon Lee 氏、Trifunovic Miki 氏、Darren Alvares 氏、Amir Reuveny 氏、Jonathan Reeder 氏、Chloe Bois さんには、たくさんの異文化情報を英語又は中国語で教えていただき貴重な知識を得ることが出来ました。私の拙い中国語でも、気さくに英語で返して頂いてありがとうございました。本当に感謝しています。Jonathan Reeder 氏とはよく一緒に日本の野球を見に行ったりして私の好きな野球について語りあうことができ楽しかったです。ダルビッシュ活躍すごいですね。

技術補佐員の雪田和歌子さん、小泉真里さん、立花勇太郎さんとは楽しく実験について話すことができ楽しかったです。ありがとうございました。

研究室秘書の鷹野玲美さん、松岡一代さん、田代陽子さん、山崎祥子さん、今林文枝さん、酒井真理さん、三浦真帆さん、千葉めぐみさんのサポートのお陰で、快適な研究生活を送ることができました。感謝を申し上げます。

東京に行きたいという私のわがままを快く聞いてくれ、大学院を卒業するまで育ててくれた家族、心が挫けそうになったときにやさしい歌声で癒してくれた近藤奈々さん、有難うございました。なかでも”suddenly~巡りあえて~”は 400 回以上聴き込みました。あのアップテンポな曲はやる気を出すのには本当に最適でした。またしんみりした気分になりたいときは”深愛”を聞かせて頂きました(ITunes の履歴によると 340 回以上聴いたみたいです。自分でもさすがに聴きすぎかなと思います)。心から感謝を申し上げます。

謝辞を書いていると沢山の思い出が走馬灯の様に映しだされ、この狭い紙面から溢れそうになってしまいます。今まで一緒にいた研究室の方々と別れてしまうということは、感慨深いと共に寂しい気分になります。しかし皆様との関係はここで終わりではなく、これからも末永く仲良くさせていただきたいと思います。また東京に遊びに来たいと思いますのでその際はよろしく願い申し上げます。

最後になりましたが、本研究をすすめるにあたってお世話になった方々へ深く感謝を申し上げます。本当に有難うございました。

2014 年 2 月の慌ただしい研究室にて
武直矢