

## 審査の結果の要旨

氏名 金 関 洸

本論文は、Study on Tunneling Field-Effect Transistors with Ge/Si Heterojunctions (和訳：Ge/Si ヘテロ接合を用いたトンネルFETに関する研究)と題し、将来の極低消費電力ロジック LSI のための素子として期待されているトンネルFETとして、Si 及びひずみ Si チャネルに対し Ge をソースに用いる新しい構造と素子作製方法を提案し、Ge ソース形成技術やゲートスタック構造形成技術などを開発して、トンネルFETとしての電気特性を実証すると共に、その動作特性について実験的に調べた研究成果を纏めたものであり、全文5章よりなり、英文で書かれている。

第1章は、序論であり、本研究の背景について議論すると共に本論文の目的と構成について述べている。

第2章は、「Fabrication of Ge/Si Hetero-Junction TFET」と題し、極薄 SOI 基板上に Ge 層をエピタキシャル成長し、ソース領域以外の Ge をエッチングすることにより Ge/SOI ヘテロ構造をソース領域にもつトンネルFETを作製する方法を提案し、高性能の素子実現のための作製条件を調べた結果について述べている。ドレイン領域形成のためのリンのイオン注入条件、ソースとなる Ge 層形成のための分子線エピタキシーによる Ge エピタキシャル層形成条件と不純物となるボロン・ドーピング条件、原子層堆積法による Al<sub>2</sub>O<sub>3</sub> ゲート絶縁膜堆積と Ge MOS 界面特性向上のためのプラズマ後酸化条件などを適切に選ぶことにより、トンネルFET動作を実現すると共に、Sファクターとして 161 mV/dec、10<sup>6</sup> のオンオフ比を示すトンネルFET特性が実現できることを述べている。

第3章は、「Interface State Improvement by Post Metallization Annealing」と題し、ゲート電極形成後の熱処理が、トンネルFET特性と Si 及び Ge MOS 界面に及ぼす効果について述べている。400°Cの熱処理により、Sファクターの最小値として 58 mV/dec という低い値をもつトンネルFETが実現できることを述べている。またこの熱処理により、Si MOS 界面の界面準位が大幅に低下することから、Si チャネルの界面準位の低減がトンネルFET特性の向上につながっていることを明らかにしている。

第4章は、「Channel Engineering for Ge/Si Hetero-Junction TFETs: Strained-Si Channel」と題し、本論文で提案している、チャネルとしてひずみ SOI 構造を用い、かつ Ge/ひずみ Si ヘテロ界面をソース領域に有するトンネルFETの試作結果とその電気特性について述べている。ひずみ量 0.8%および 1.1%のチャネルに対して、Sファクターの最小値として 44 mV/dec および 29 mV/dec という低い値と 10<sup>7</sup> のオンオフ比を示すトンネルFET特性が実現できること、基板バイアスの印加により Sファクターの向上が可能であることを述べている。

第5章は、結論と今後の展望を述べている。

以上要するに本論文は、将来の極低消費電力ロジック LSI 用のデバイスとして期待されているトンネルMOSFETにおいて、Ge ソースとひずみ Si チャネルを組み合わせた新しい素子構造と素子作製手法を提案・実証し、極めて低いSファクターと大きな電流オンオフ比を同時に実現すると共に、素子構造と素子の電気特性の関係を明らかにしたものであり、電子工学上、寄与するところが少なくない。

よって本論文は博士（工学）の学位請求論文として合格と認められる