

修士論文

トリプチセン誘導体による
有機トランジスタ絶縁膜の表面改質効果

Dielectric modification for
organic transistors
using novel triptycene derivatives

平成27年2月5日 提出

指導教員

染谷 隆夫 教授

東京大学 大学院 工学系研究科

電気系工学専攻 染谷研究室

37-136460 志立 鎌

目次

1 章 序論.....	4
1.1. 研究背景.....	4
1.1.1. エレクトロニクス的发展とトランジスタ	4
1.1.2. 薄膜トランジスタ的发展	4
1.2. 研究目的.....	5
2 章 原理.....	6
2.1. 薄膜トランジスタと半導体材料	6
2.1.1. a-Si:H	6
2.1.2. 酸化物半導体.....	6
2.1.3. 有機半導体.....	7
2.2. 有機薄膜トランジスタの構造	7
2.3. 物質のエネルギー準位	8
2.3.1. 紫外電子分光法(UPS).....	9
2.3.2. X線電子分光 (XPS).....	11
2.3.3. 逆光電子分光 (IPES)	11
2.4. 有機トランジスタと界面修飾	12
2.4.1. 自己組織化単分子膜.....	13
2.5. フリッカーノイズ	13
2.5.1. McWhorter のチャージトラップモデル	13
2.5.2. Hooge モデル.....	14
3 章 実験.....	15
3.1. 用いたパリレン絶縁膜の表面修飾剤.....	15
3.2. トリプチセンのエネルギー準位評価	16
3.2.1. 基板.....	16
3.2.2. Trip-C12/DNTT の成膜.....	16
3.2.3. UPS、XPS、IPES	17
3.3. 有機トランジスタの作製プロセス.....	17
3.3.1. 基板材料.....	17
3.3.2. ゲート電極.....	17
3.3.3. ゲート絶縁膜.....	17
3.3.4. 表面修飾剤.....	17
3.3.5. 有機半導体.....	17
3.3.6. ソース、ドレイン電極	18
4 章 結果.....	19

4.1.	Trip-C12 のエネルギー準位.....	19
4.1.1.	UPS と IPES.....	19
4.1.2.	DNTT の XPS	20
4.1.3.	Trip-C12 の XPS	21
4.1.4.	DNTT/Trip-C12 の XPS.....	22
4.1.5.	エネルギー準位に関するまとめと、DNTT/Trip-C12 の界面準位	24
4.2.	パリレントランジスタの特性	25
4.3.	トリプチセン誘導体による表面修飾効果.....	26
4.4.	トリプチセン修飾デバイスの熱安定性.....	30
4.5.	トリプチセン誘導体修飾デバイスの DC 安定性	34
4.6.	Trip-C12me のばらつき	37
4.7.	トランジスタのフリッカーノイズ評価.....	40
4.7.1.	パリレントランジスタのフリッカーノイズ	40
4.7.2.	Trip-C12me によるトランジスタのフリッカーノイズの変化.....	43
5 章	考察.....	44
5.1.	Trip-C12me の優位性.....	44
5.2.	リングオシレータ.....	44
まとめ	45
5.3.	まとめ	45
5.4.	今後の展望.....	45
謝辞	46
参考文献	48

1章 序論

1.1. 研究背景

1.1.1. エレクトロニクス的发展とトランジスタ

近年のエレクトロニクスの発展、特にスマートフォンを始めとする電子機器の発展に大きく寄与したのが metal-oxide-semiconductor field-effect transistor (MOSFET) を代表とするトランジスタである。トランジスタは電圧、電流の増幅から、論理回路の設計まで、近年必要とされるありとあらゆる回路に用いられている。

トランジスタが登場する以前の増幅回路には真空管がこのトランジスタの代わりに用いられてきた。1907年に Lee De Forest が三極管の開発に成功 [1]して以降、多くの増幅回路にこの三極管が用いられてきた。今でもオーディオアンプの用途として一部で真空管は用いられている。真空管はその後、初期のコンピュータの回路にも用いられるようになる。しかし、定期的にフィラメントの交換が必要のため、大量の真空管を並べたコンピュータの真空管の維持にはかなり無理があった。また真空管は構造上微細化が困難な点、真空管は事前にフィラメントを暖める必要がある点など、多くの点で現在のトランジスタに劣っていた。

一方、これらの問題を解決しようと真空管以外の増幅素子の開発が1907年以降盛んに研究されてきた。1925年に Julius Edgar Lilienfeld が世界初めてと思われる電界効果トランジスタについて特許を出願したが [2]、半導体素子の性能が当時あまりにも悪かったため、広く使われるに至らなかった。現在のトランジスタの原型と理論は John Bardeen と Walter Brattain そして William Shockley によって開発された。はじめ John Bardeen と Walter Brattain は Ge に対して金電極を用いることで、電流の増幅作用があることを発見した。これに注目した William Shockley が研究を更に進め、1947年、3人は点接触型のトランジスタの開発に至る。この功績は後に1956年のノーベル物理学賞に選ばれる。3人が開発したトランジスタは Ge を半導体としてお用いていたが、その後安価な Si が半導体の主流になっていく。その後バイポーラトランジスタ、MOSFET が立て続けに開発されていく。はじめは、その増幅率の高さからバイポーラトランジスタがトランジスタの主力となっていたが、MOSFET の微細化による消費電力の低下、増幅率の改善、駆動電圧の低下により次第にトランジスタの主力は MOSFET に移っていく。特に論理回路において用いられるトランジスタのほとんどが MOSFET である。

近年のエレクトロニクスを支える MOSFET であるが、その発展は MOSFET の微細化によってなされてきた。MOSFET は微細化することで計算速度、集積度、一個あたりの消費電力が増えるスケールリング則 [3]が知られおり、よって多くの MOSFET の研究はいかに MOSFET 微細化するかに重点が置かれてきた。現在 Intel 社の発売するトランジスタには 14 nm プロセスが用いられている。

1.1.2. 薄膜トランジスタの発展

MOSFET が微細化を中心とした発展を遂げる一方、MOSFET は Si を始めとする無機半導体基板上にしか作製できないという制約があった。とくにディスプレイの分野でこの制約は問題となった。

トランジスタが発展してくると、次にこれをディスプレイの駆動回路として用いる研究が行われる用になった。このとき、問題となったのが、MOSFET は基本不透明な Si 基板上にしか作製できないという点だ。これを解決したのがアモルファス Si を用いた薄膜トランジスタであり、ガラス基板上に作製できるこのトランジスタはディスプレイ駆動回路として広く使われるようになった。

この薄膜トランジスタは半導体層が形成できれば、自由に基板を選べる点から MOSFET とは別にディスプレイを中心に別の発展をたどっていく。

一方、ここ 20 年有機半導体を用いたデバイスの研究が進んできた。有機半導体はプラスチックフィルムやガラス上に成膜ができるためデバイスそのものに柔軟性を持たせることができ、また Si と比べ大きな基板上にデバイスを作ることができる。有機半導体を用いたデバイスで早くに実用化を実現したものに有機 EL(OLED)ディスプレイが挙げられる。

有機トランジスタは登場当初、その高い駆動電圧、低い移動度、大気安定性の悪さがデバイスの可能性を大きく制約していた。しかし研究者による新しい有機半導体の研究や構造の改善などにより駆動電圧は 2 V 以下まで達し、移動度は $10 \text{ cm}^2/\text{Vs}$ を超えたデバイスが多く発表されている [2-4]。このおかげで有機トランジスタを用いたアクティブマトリクス回路を組むことで大面積センサなどの大面積デバイスへの応用が進んだ [4](Fig. 1a)。もともと大面積への相性が良い有機半導体材料と大面積センサの配線を軽減するアクティブマトリクスは相性が良かった。

最近では、この有機半導体を用いたデバイスを生体応用しようとする研究が活発になってきている。柔らかい素材上にセンサを敷き詰めることができれば、複雑な生体表面に密着した状態で信号を検出できる [5](Fig. 1b)。有機トランジスタはその低い移動度から高い周波数信号の検出には向かないが、生体信号は周波数も低いため大きな制約にはならない。一方、有機トランジスタは低周波域で大きなノイズが発生するという課題が存在する。

1.2. 研究目的

近年の有機トランジスタの最大の課題は移動度、安定性そして歩留まりである。様々な有機トランジスタの報告がある中、移動度が高く、それでいて熱や電圧に対して安定で、なおかつ歩留まりよく作製できる有機トランジスタはほとんど報告されていない。今後、有機トランジスタがより多くの素子数を必要とする回路で用いられていくには、歩留まりよく性能のよいトランジスタを作製できることが不可欠である。

そこで本研究ではこの安定性と歩留りに着目して、ポリマー材料を用いた有機薄膜トランジスタの作製を行う。ここでポリマー材料の表面修飾によって移動度 $1.0 \text{ cm}^2/\text{Vs}$ のトランジスタを高い歩留りで作製することを目的とする。以下に本研究の目的を箇条書きでまとめる。

1. ポリマー絶縁膜による安定性の高い有機薄膜トランジスタの実現
2. ポリマー絶縁膜の表面修飾方法の確立

以上をポリマー絶縁膜の表面修飾で実現する。

2章 原理

2.1. 薄膜トランジスタと半導体材料

薄膜トランジスタ(Thin Film Transistor: TFT)とは、一般的に、キャリアが流れるチャンネルを形成する活性層をスパッタリング、化学気相成長(Cheical Vapor Deposition: CVD)、真空蒸着法、原子層堆積(Atomic Layer Deposition: ALD)、パルスレーザ堆積法(Pulse Laser Deposition: PLD)などの堆積法を用いて、基板上に数百 nm 以下の膜厚になるように堆積して成膜する。歴史的にははじめは液晶の駆動回路用に研究されていたため、基板には主にガラスが用いられてきた。Si-MOSFETのように純度の高い単結晶基板を使用せず、原理的にはどのような材料の基板上でも成長できるのが特徴である。

TFT に用いられる半導体材料として代表的なものが水素化アモルファスシリコン(a-Si:H)、有機半導体、酸化物半導体などがある。

2.1.1. a-Si:H

通常、MOSFET に用いられる単結晶 Si は、Si 元素が隣り合う 4 つの Si 元素と共有結合をすることで長距離秩序がある物質である。一方、アモルファスシリコン(a-Si)は Si がランダムな結晶構造を作るので短距離秩序はあるものの、長距離秩序のない非晶質な状態である。この a-Si はいくつかのダングリングボンドを持つため、一般的に不安定な物質である。この a-Si に水素を用いてこのダングリングボンドのほとんどを結合させて安定化させたものを a-Si:H である。

a-Si:H を用いた TFT は通常ディスプレイなど、広く使われている。一方、移動度が高くて $1.5 \text{ cm}^2/\text{Vs}$ 程度な点 [4]、未結合のまま残っているダングリングボンドによるキャリアの再結合で長時間駆動の安定性などの問題を抱えている [5]。

2.1.2. 酸化物半導体

酸化物半導体を用いた TFT は 1968 年の時点ですでに報告があった [6]。近年この細野秀雄らの研究グループが In-Ga-Zn-O (IGZO) の酸化物半導体として結晶状態とアモルファス状態ではほとんど変わらない移動度を示したからである [7,8]。彼らは、PET フィルム上に TFT を作製し、電界効果移動度で $8.3 \text{ cm}^2/\text{Vs}$ (最大 $9 \text{ cm}^2/\text{Vs}$) のデバイスの作製に成功している。

酸化物半導体においては、構成材料の選択が重要になってくる。Si 半導体においては、Si の sp^3 の結合軌道と反結合軌道が価電子帯と伝導帯の由来となっているが、IGZO などの酸化物半導体においては、金属の最低非占有軌道が s 軌道であり、O の 2p 軌道に近いように材料設計をする。これにより、O の 2p 反結合性軌道が価電子帯、金属の最低非占有軌道が伝導帯となるようになる。s 軌道は方向性を持たない電子分布を持つので、金属の s 軌道同士の重なりが大きくなり、結果電子キャリアの有効質量が小さくなる。結果、酸化物半導体の多くが n 型の良好な特性を示す [9]。

この s 軌道が伝導帯であることは、アモルファス酸化物の移動度が高い要因でもある。a-Si では伝導帯に方向性があるので、結合間の電子の移動度に偏りがある。そのため、電子キャリアのパスが一部に集中してしまい、単結晶 Si と比較して移動度が下がってしまう (通常 10^{-1} 以下)。一方、酸化

物半導体の結合性軌道は方向性を持たないので、電子キャリアのパスに変化が起きにくくアモルファス酸化物半導体は良好な移動度を保つことができる [9,10]。

2.1.3. 有機半導体

有機半導体は a-Si、酸化物半導体と並んで TFT に用いられる半導体材料である。有機半導体は a-Si、酸化物半導体と比較して、材料の多様性、プロセスの低温性、印刷性において優れている。a-Si、酸化物半導体と比較して有機半導体は多様な材料が用いられるのが特徴である。有機半導体の多くは材料の結合の数を変える、側鎖の構造を変えるなどすることで、様々な特性を持った材料を作ることができる。例えば polythiophene は溶媒に溶けず、また成膜が困難な半導体材料だが、これに側鎖をつけた poly(3-hexylthiophene) (P3HT)は様々な溶媒に溶ける半導体材料となる。

有機半導体の優れているもう一つの点は、プロセス中にデバイスを高温にせず済む点である。プロセスが低温であることで基板として熱に弱い紙 [11,12]など、基板の選択肢が広がる。一方 a-Si は最低でも 400°C [13]、酸化物半導体でも溶液プロセス [14]では 230°C のプロセス温度が必要になる。

OTFT の大きな課題は他の材料、特に酸化物と比較して移動度が低い点、安定性が低い点である。特に n 型材料はこれらの改善が難しく、開発が p 型材料と比べ遅れている。また安定性についても、大気 (特に O₂)、熱、紫外安定性の問題がある。今後、OTFT の活用範囲を広げるには、これらの問題に対して、材料以外に、デバイス構造、回路の観点からの工夫が必要である。

2.2. 有機薄膜トランジスタの構造

TFT はゲート、ソース、ドレイン 3 つの電極、絶縁膜、半導体によって構成される。各層の順番によって Fig. 1 のように 4 つの構造が考えられる。どの構造においても、ゲート・ソース間、ソース・ドレイン間に電圧を書けることで、ソースから電流が半導体に流れ込んで電流が流れる仕組みは同じである。はじめにゲート電極を積層してから、絶縁膜を成膜する構造をボトムゲート、ゲート電極を絶縁膜のあとに積層する構造をトップゲートと呼ぶ。ソース・ドレインが半導体層の後に積層されるものをトップコンタクト、前に積層されるものをボトムコンタクトと呼ぶ。

ボトムゲート構造は Alなどを先に成膜して、Alを酸化させることで簡単に絶縁膜を得られる。また、はじめにゲート電極を成膜するので、成膜時半導体層を侵食する心配がない。そのため、強い溶媒を用いた印刷プロセス、有機半導体にダメージを与えやすいスパッタリング等使用できるメリットがある。一方トップコンタクトは一般的に半導体層の後に絶縁膜を成膜しなければならないので、下の半導体層にダメージを与えないようプロセスが限られるという問題がある。

トップコンタクトは一般的に半導体層が均一な絶縁膜層のう上に成膜されるため、おなじ材料を用いたボトムコンタクトと比べ半導体層の膜質がよくなる傾向がある。そのため、トップコンタクトのほうが同じチャネル長さでは移動度が高い。一方、ボトムコンタクトはソース・ドレインのパターニングにフォトリソグラフィを使用できるので、短チャネルデバイスの作製が容易である。トップコンタクトの場合、パターニングには一般的にシャドーマスクを用いる。

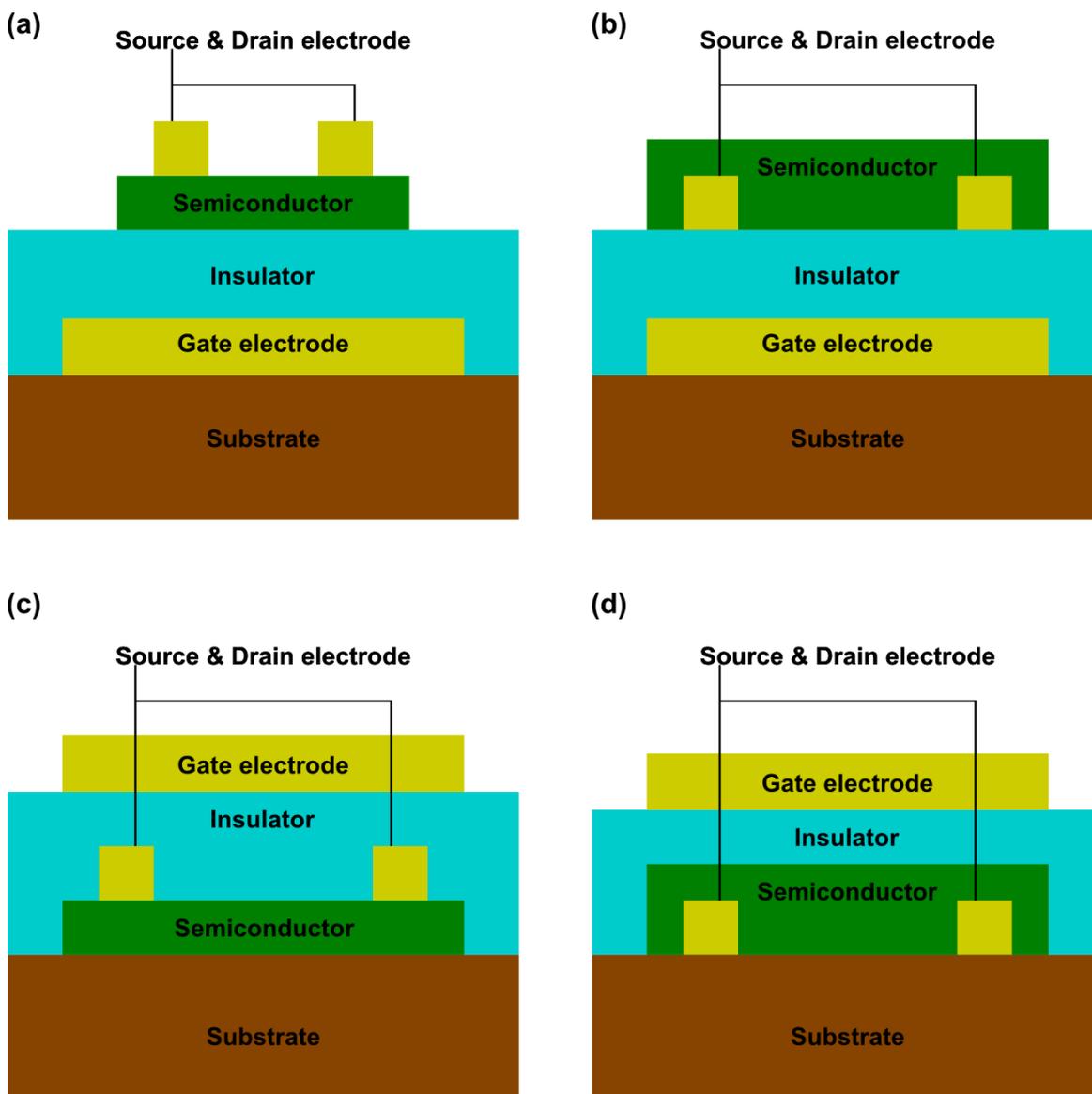


Fig. 1 Four designs for TFT. (a) Bottom gate & top contact structure (b) Bottom gate & bottom contact structure. (c) Top gate & top contact structure (d) Top gate & bottom gate structure

2.3. 物質のエネルギー準位

有機半導体の多数キャリアはドーピングではなく、電極と有機半導体のイオン化ポテンシャルの深さで決まる。よって有機半導体において材料のイオン化ポテンシャルはトランジスタのキャリアを決定する重要なパラメータである。有機半導体のイオン化ポテンシャルを測定するに光電子分光法とケルビンプローブ方の2つの方法が用いられる。光電子分光法はサンプル表面全体のイオン化ポテンシャルを測定するのに対し、ケルビンプローブ方はサンプル表面のイオン化ポテンシャル分布がわかるという特徴がある。

光電子分光法は、物質の光電子効果を利用した測定方法で、物質内部のエネルギー準位を測る

のに古くから用いられる手法である。サンプルに光を入射することで、光電効果により光電子が発生する。この光電子の運動エネルギーを測定することで、サンプル中電子の状態密度を知ることができる。

一般的に物質中の電子は様々なエネルギー準位に存在している。この各エネルギー準位に存在する電子の密度を電子の状態密度という。この状態密度の最高値を HOMO 準位という。いま、物質に光が入射すると、物質中の電子は光からエネルギーをもらってより高いエネルギー準位に励起される。このとき、電子のエネルギーが、物質が電子を拘束するエネルギーを上回ると、電子は物質の束縛を逃れ、自由電子となる。この現象を光電効果という。このとき光電子の持つ運動エネルギー E_k は光子の持つエネルギー $h\nu$ とイオン化ポテンシャル ϕ_z を用いて

$$E_k = h\nu - \phi_s - E_b \quad \text{i)}$$

となる。各 E_k に対する電子の数を数えることで、有機半導体中の状態密度を求めることができる。光電子分光法には光源別に紫外線を用いる紫外光電子分光法 (UPS) と X 線を用いる X 線電子分光法 (XPS) の二種類に分けることができる。紫外光電子分光法は HOMO 付近のエネルギー状態を測定することができ、イオン化エネルギーを求めるのに使われる。X 線電子分光法は元素中の電子状態を知ることができ、分子の構成元素を求めるとき等に用いられる

2.3.1. 紫外電子分光法(UPS)

光電子分光法のうち光源に紫外光線を用いたものを紫外光電子分光法(Ultraviolet Photoelectron Spectroscopy: UPS)と呼ぶ。その測定方法についてより詳しく述べる。Fig. 2に金属サンプルのUPSエネルギーバンドの仕組みを示す。金属はフェルミ端と LUMO のエネルギー準位が一致しているのが特徴だ。サンプルに紫外光を当てると LUMO 以下ある電子がエネルギー $h\nu$ 励起される。励起される電子のうち、一番高い運動エネルギーを持つ電子の E_k は

$$E_k = h\nu - \phi_s \quad (1)$$

に対応する。これをフェルミ端(Fermi edge)と呼ぶ。分子の拘束を逃れる電子は紫外光によって直接励起されて、その後一切散乱を受けない一次電子と、途中散乱されエネルギーを失った二次電子がある。この二次電子は真空準位付近に多く存在し、そのうち測定される最低運動エネルギー準位を二次端(Secondary Edge)と呼ぶ。

さて、これらの電子を実際測定すると、どのように計測されるだろうか。チャンネルトロンは一般的に測定するサンプルより小さな仕事関数(ϕ_a)を一般的に持つ。このチャンネルトロンを使って測定すると、電子の運動エネルギーはチャンネルトロンとサンプルとの仕事関数の差の分($\phi_s - \phi_a$)加速される。よって測定される運動エネルギーは

$$E_k = h\nu - \phi_s - E_b + \phi_s - \phi_a = h\nu - E_b - \phi_a \quad (2)$$

となる。ここで、注目して欲しいのは、サンプルの仕事関数が測定される運動エネルギーに影響を与えないことである。言い換えれば、フェルミ準位にある電子に対応する一次電子の運動エネルギーは金属サンプルによらず同じ測定値になるのだ。このフェルミ端の電子のエネルギーを $h\nu$ とすると二次端は ϕ_s となる。このように、測定される運動エネルギーのどこがフェルミ端に対応するかを合わせる作業を UPS のキャリブレーションと呼ぶ。

次に、有機半導体の場合を見てみる。有機サンプルはフェルミ準位と LUMO の位置がずれている。よって、測定される一番エネルギー準位は $h\nu - E_{\text{ion}}$ となる (E_{ion} はイオン化エネルギー)。有機半導体の UPS データ単体ではイオン化エネルギーしかわからないが、これを先の金属サンプルと比較することで、有機半導体の仕事関数、LUMO 準位を求めることができる。先に述べたように、フェルミ準位に対応するフェルミ端は測定上は必ず同じエネルギー準位に来る。つまり、有機半導体のフェルミ準位も測定上は同じ準位に来るはずなのだ。これと実際に測定される最高エネルギーを比較することで LUMO がフェルミ準位からどれほど深い位置にあるか計算することができる。また、金属同様にフェルミ端を $h\nu$ とすることで、二次端が ϕ_s に対応することになる。二次電子はフェルミ準位にかぎらず多様なエネルギーを持つ一次電子が産卵されることで形成されるので半導体でも同様に計測することができる。

さて、ここまで二次電子はサンプルから励起された後散乱される電子のみとして議論を進めてきたが、実際の測定ではもうひとつ二次電子が発生する。それは、一次電子が分子にぶつかって電子をさらに励起させる場合である。この場合計測される二次電子はほとんどチャネルトロン自身に電子があたり励起される電子である。この二次電子はチャネルトロンの真空準位付近に分布するので、場合によってはサンプルの二次端を隠してしまう。これを回避するために、実際の UPS 測定ではサンプルに負電圧をかけることで二次端の分離しておく。サンプルに負電圧をかけると、励起される電子はチャネルトロンに対し加速することになる。エネルギー準位で行けばより高いエネルギーにシフトする。これによって、サンプル由来の二次端が上にシフトし、チャネルトロン由来の二次端から分離されるのである。一般的に加速には -5V がよく用いられる。

紫外光の光源には He ランプ等が用いられ、発生する光子のもつエネルギーは 22 eV 前後になる。実際の測定ではまず、測定系で仕事関数のわかっている金属 (Au, Pt 等) を測定し、フェルミ端の位置を決める。この測定結果から求められる金属の仕事関数に誤りがないことを確認して、次に有機半導体を測定する。最後に簡単なデータの比較で HOMO の深さがわかる。

放出された光電子の運動量はチャネルトロンと呼ばれる装置で測定される。これは、運動する電子に磁界を印加すると、電子の運動量に応じて電子の軌道が変わることを利用した装置である。

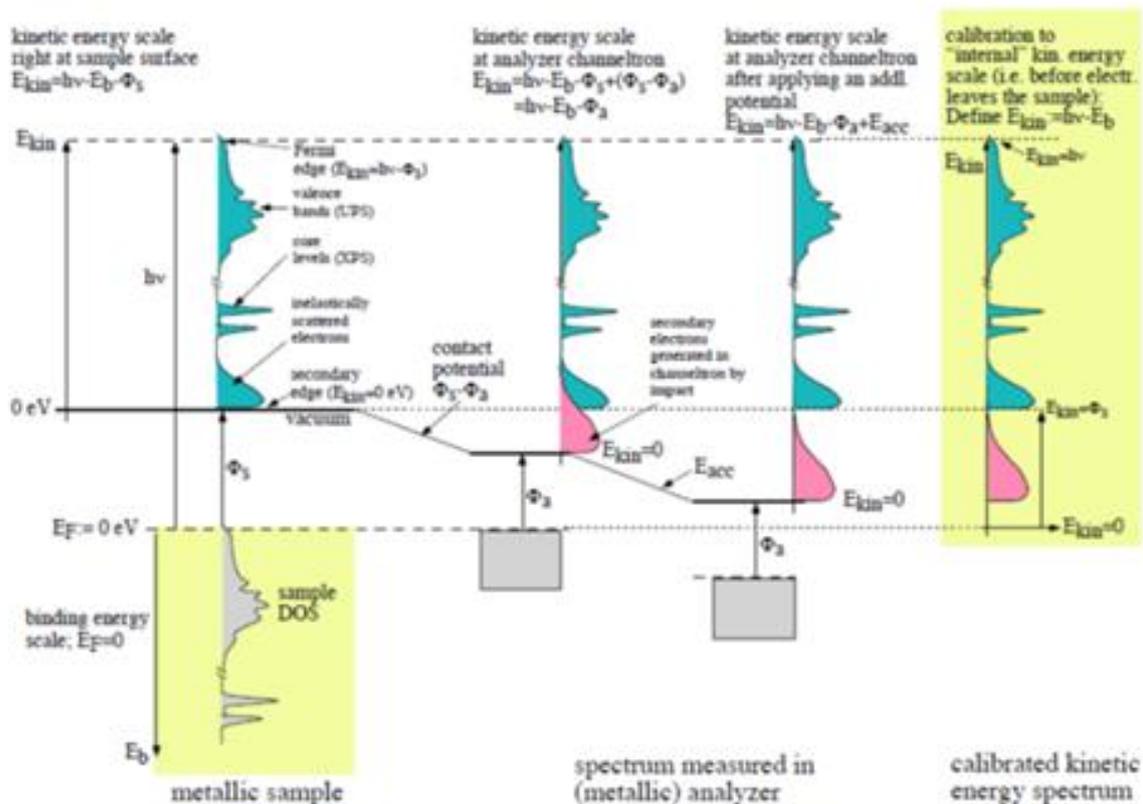


Fig. 2 Energy level diagram of metal material under UPS measurement. [37]

2.3.2. X線電子分光 (XPS)

XPSの仕組みは基本的にUPSと同じであり、用いる光源を紫外線からX線に変更したものである。X線光源を用いることでUPSの10倍深いエネルギー準位の電子分布がわかる。XPSより深い準位の電子分布を観ることで、C1s軌道やSi2p軌道中の電子軌道がスペクトラムとしてみる事ができる。これらの軌道は準位間に間があるのでピークの形で観測される。このピーク的位置からどのような元素が物質中に存在しているか解析することができる。さらに、構成元素がわかっている場合、ひとつのピークを結合の違い(C-HとC-O、あるいはC-C π 結合)によって細かく分離することが可能となる。また、ピークの面積から各元素の含まれる比率がわかるが、軌道によって電子の飛び出しやすさが異なるため、まず面積をその電子の飛び出しやすさで補正してから比較する必要がある。

2.3.3. 逆光電子分光 (IPES)

UPS、XPSは電子の含まれるエネルギー準位を求める手法であったが、IPESは逆に電子の入っていない、空準位の位置を測定する方法である。仕組みはUPSの逆を用い、電子線をデバイスに当てた際、電子が吸収されることで発生する電磁波の波長から、エネルギー準位の位置を特定する方法である。

測定の際は、光波長フィルタを用い、特定波長の光強度を測るようにし、電子線のエネルギーを変えることで各エネルギー準位の位置をスキャンする。

2.4. 有機トランジスタと界面修飾

有機デバイスにおいて、界面修飾は大変重要な手法である。OTFT を始めとする有機デバイスは各層を縦に積層することで作製されるが、この各層の界面に薄く材料を塗ることで、絶縁膜の表面エネルギーの減少、電極の接触抵抗の抑制など、様々な効果を期待できる。

Fig. 3 に代表的な界面修飾剤を載せる。Octyltrichlorosilane (OTS)、phosphonicacid、hexamethyldisilazane (HMDS)は絶縁膜界面に用いられる自己組織化単分子膜 (self-assembled monolayer: SAM) と呼ばれる種類の界面修飾剤である。これについては後に詳しく述べる。Pentafluorobenzenethio (PFBT) は金電極表面に用いられる表面修飾剤であり、近電極と有機半導体のコンタクト抵抗を下げる効果がある。これを用いることで、ボトムコンタクト型 OTFT の移動度が向上することが報告されている [15]。Polyethylenimine ethoxylated (PEIE) はポリマー型の表面修飾剤で、これを金電極表面に塗ると金電極の仕事関数が低くなることが知られている [16]。有機太陽電池においては、アノード・カソードの表面にこれを塗ることで効率が上がることが報告されている [17,18]。

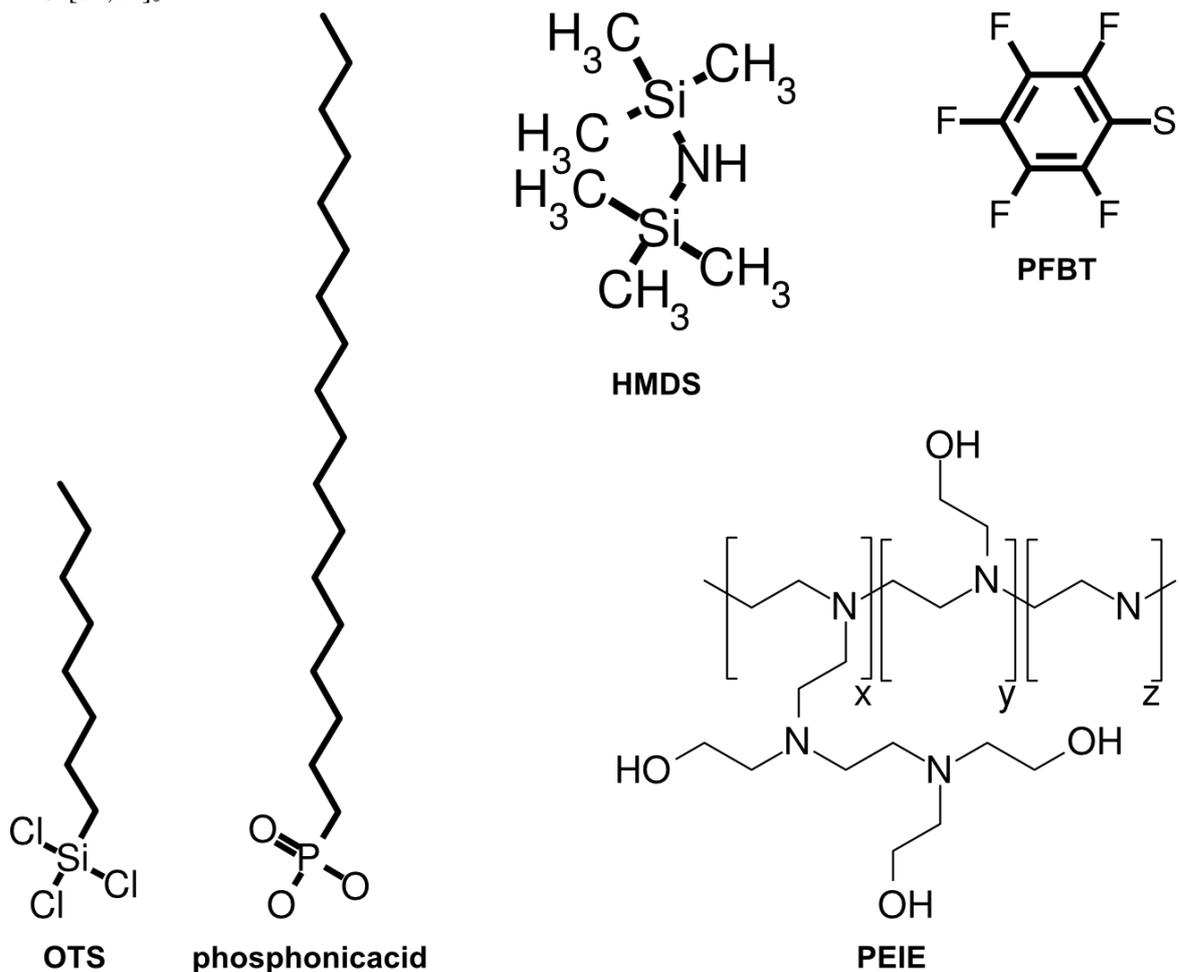


Fig. 3 Various surface modifier used in OTFTs.

2.4.1. 自己組織化単分子膜

OTFT に用いられる表面修飾剤の種類として代表的なものが自己組織化単分子膜 (SAM) である。これは、ある材料表面に塗ることで、プリカーサーが化学結合を生成することで、その材料表面に単分子膜を形成するというものである。OTS は OTFT において代表的な SAM 材料であり、先端のシランが、SiO₂ 表面に結合することで単分子膜を形成する。ボトムゲート構造の OTFT において、OTS を SiO₂ (絶縁膜) 表面に塗ることで OTFT の移動度が向上することが知られている [19,20]。他に SiO₂ 上に成膜できる SAM として代表的なものが HMDS である [19,21]。この SAM 技術を他の金属酸化膜に応用するために用いられる SAM 材料で代表的なものが phosphonic acid である [22]。

Table. 1 Transistor performance with SAM treated gate insulator

	Hiroshima Univ [23]	Hiroshima Univ [23]	MPI [24]
Organic Semiconductor	DNTT	DNTT	DNTT
Insulator	SiO ₂ + HMDS	SiO ₂ + OTS	AlO _x + n-tetradecylphosphonic acid
Mobility (cm²/Vs)	1.3	2.9	2.1
W/L (μm/μm)	30	30	100/50
ON/OFF ratio	10 ⁷	10 ⁷	10 ⁸

2.5. フリッカーノイズ

電子デバイス、特にトランジスタは複数のノイズを持っていることが知られている。トランジスタが発生させるノイズの中で特に問題になるのが熱雑音、ショットノイズ、フリッカーノイズで3つである。

熱雑音は、別名 Johnson-Nyquist ノイズと呼ばれ、Johnson によって発見され、Nyquist が理論付けをした [25,26]。熱雑音は電子やホール熱運動を起源に持ちノイズ強度が温度に比例する。熱雑音はノイズ強度が周波数に対して一定である。このようなノイズはホワイトノイズと呼ばれる。熱雑音は室温環境で比較的高周波の信号を扱う際特に影響が大きくなる。

ショットノイズは電子の量子ゆらぎによって発生するノイズである。こちらのノイズも周波数に対して強度が一定であるが、熱雑音と違い温度依存性も無いことで知られる。熱雑音の影響が小さい低温下ではショットノイズがトランジスタのノイズを律速する。

フリッカーノイズはノイズ強度が周波数に反比例するノイズ全般を指す。これはトランジスタを始めとする電子デバイスで見られることが知られているが、起源についてはいくつかのモデルが提案されるにとどまっている。トランジスタにおけるフリッカーノイズは周波数 f に対して $1/f$ で増加することが知られ、室温環境ではある周波数以下では熱雑音より支配的になる。有機トランジスタの場合 $f = 1$ kHz 程度以下の領域で支配的になる。

2.5.1. McWhorter のチャージトラップモデル

トランジスタにおけるフリッカーノイズのモデルははじめ McWhorter らが自身の著書で述べてい

る [27]。彼らによれば、トランジスタの絶縁膜中のチャージトラップにキャリアがトラップされ、それがまたキャリアとして再び励起されるプロセスによって起こるノイズの特性が $1/f$ の特性をもつとしている。これを一般的に McWhoerter のモデル (あるいはチャージトラップモデル) といい、MOSFET の分野においては一般的なフリッカーノイズの解釈とされている。McWhorter らによればこの時のノイズの特性は式(3)で表せられる。

$$\frac{S_{I_d}}{I_d^2} = \frac{q^2 k T N_{st}}{WLC_{ox}^2 f} \left(\frac{g_m}{I_d} \right)^2 \quad (3)$$

2.5.2. Hooge モデル

このチャージトラップモデルに対して異議を唱えたのが Hooge である。Hooge は 1969 年にそれまでのフリッカーノイズに関する研究データを集めて、モデルを当てはめた結果、チャージトラップモデルが実際に計測されるフリッカーノイズのデータと一致しないことを述べた。更にこの論文の中で、ブラウン運動に $1/f$ 項が付くことで、このフリッカーノイズを説明できる可能性を示唆した。彼らはフリッカーノイズの実験結果から次の Hooge モデルと呼ばれる式を提唱した。

$$\frac{S_{I_d}}{I_d^2} = \frac{q \alpha_H}{WLC_{ox} (V_g - V_{th}) f} \quad (4)$$

こちらは実験式のため、後にいくつかの物理的解釈が提案されたが、未だに統一された見解は存在していない。

3章 実験

3.1. 用いたパリレン絶縁膜の表面修飾剤

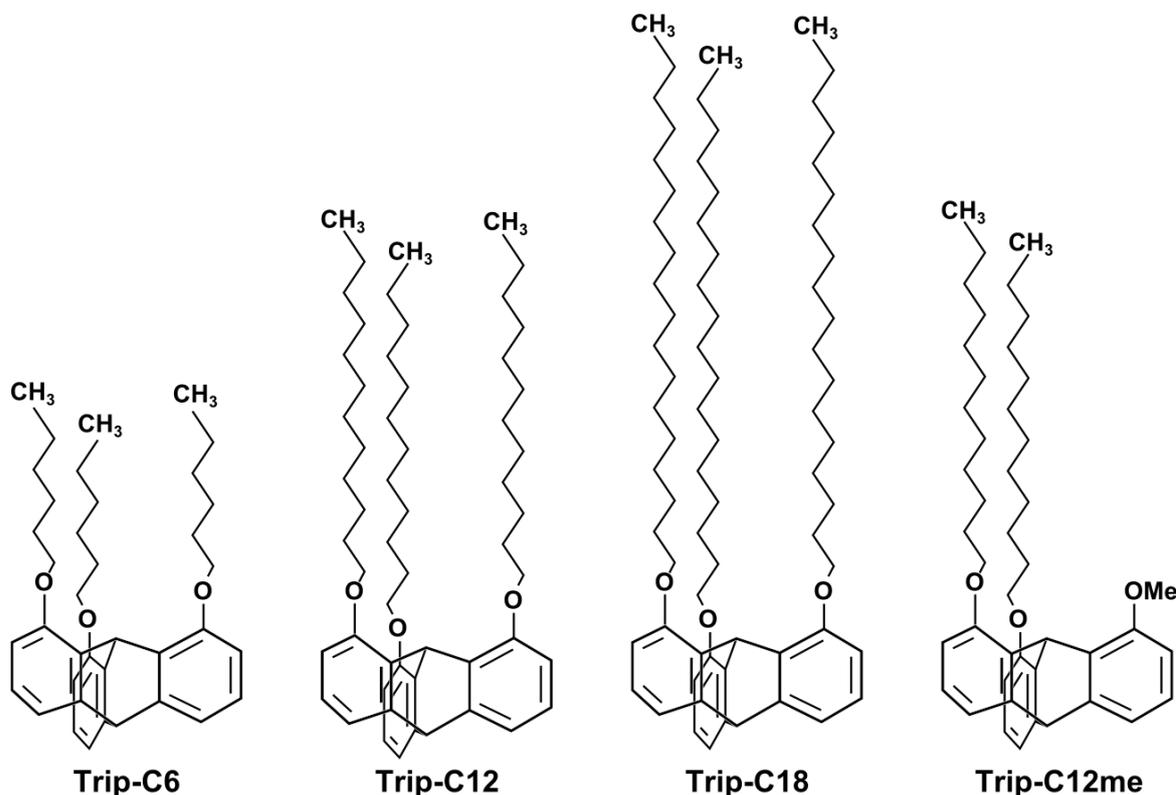


Fig. 4 Chemical structures of various triptycene derivatives.

今回、パリレン絶縁膜の修飾材料として注目したのが Fig. 4 に示す Trip-C6, Trip-C12, Trip-C18, Trip-C12me の 4 種類のトリプチセン誘導体である。トリプチセンとはベンゼン環が 3 つ 3 次元構造に結合している有機化合物である。今回は注目した誘導体はトリプチセンにアルキル鎖を導入したものである。なおすべてのトリプチセン誘導体は福島研究室にて開発されたものである [28]。

これらのトリプチセン誘導体は Si やプラスチックを始め様々な基板上で垂直に配向することが偏光光学顕微鏡や微小角 X 線解説測定 (Grazing-incidence X-ray Diffraction: GIXD) の結果からわかっている [29]。また、これらのトリプチセン誘導体が垂直に配向するには 2 種類の集積が考えられる。まずは隣り合うトリプチセン同士が同じ向きを向いているパラレル型、もう一つが逆を向いているアンチパラレル型である。Fig. 5 にその模式図を示す。これらのトリプチセン誘導体がどちらの構造をとっているかはまだわからないが、Trip-CF₃ を Si 基板上に成膜したのに対し飛行時間型原子散乱表面分析を行ったところ、Trip-CF₃ はパラレル型に集積していることがわかっている [29]。もし、仮に他のトリプチセン誘導体も同じパラレル型に集積しているとすれば、SAM と非常に似た表面状態を実現できると期待される。

Trip-C12 を用いたパリレン絶縁膜の修飾はすでに成功が報告されており、移動度 2.0 cm²/Vs まで

改善している [30]。しかし、Trip-C12 による修飾はトランジスタの DC 安定性と熱安定性を損なうという問題点も報告されている。また、この報告では Trip-C12 を塗布成膜しており、溶媒としてメシチレンを用いているがメシチレンパリレン膜へのダメージがある。今回は様々なトリプチセン誘導体をすべて蒸着プロセスによって成膜しその表面修飾効果をより詳しく検証した。

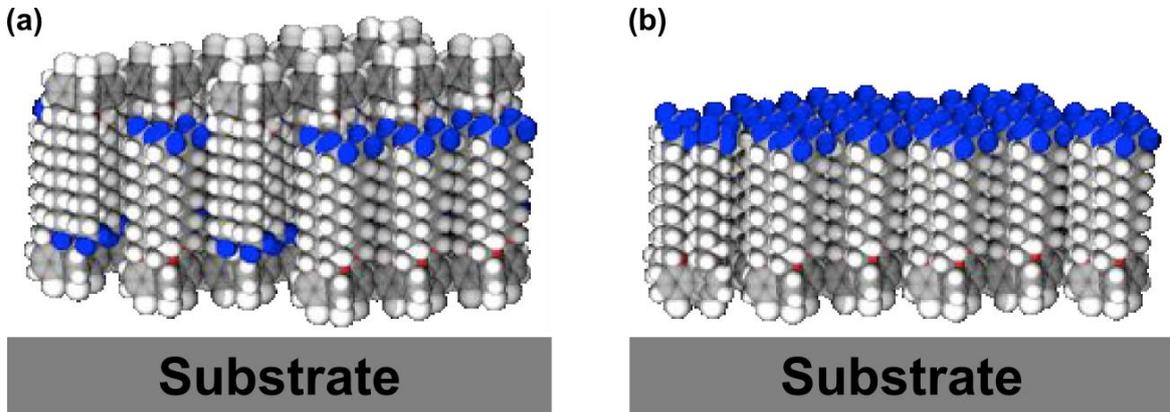


Fig. 5 (a) Parallel and (b) anti-parallel packing structure

3.2. トリプチセンのエネルギー準位評価

2.3 項で述べたように、OTFT において材料のエネルギー準位は大変重要である。今回はプリンストン大学の Kahn 教授の研究室にて Trip-C12 のエネルギー準位の解析を行ってきた。エネルギー準位の測定方法として今回は UPS、XPS、IPES により Trip-C12 の基本エネルギー準位、DNNT/Trip-C12 間のエネルギーギャップの評価を行った。実験は Kahn 教授の研究室生である James Endres 氏の協力の元行った。

3.2.1. 基板

今回基板として p ドープされた Si を用いた。Si を用いた理由は、表面の平坦性が確保でき、不純物を最小限に抑えられ、さらに Si の UPS 結果はわかっているため、Trip-C12 の信号から分離しやすいからである。ドープド Si を用いた理由は測定の際デバイスにバイアス電圧をかけるため、導電性の基板が必要であったためである。Si 基板は RCA クリーニング法によって表面の無機、有機不純物と SiO₂ 膜を除去した状態で行った。Si は RCA クリーニング後すぐに真空チャンバーの中に入れた。以降のプロセスは真空を破らずに行った。

これとは別に、SiO₂ 膜を残した状態の Si も用意した。

3.2.2. Trip-C12/DNNT の成膜

3.2.1 で作製した上に Trip-C12 を熱蒸着によって成膜した。TRIP-C12 単体のエネルギー準位を見る際は 8 nm トリプチセンを蒸着した。また、このサンプルとは別に DNNT を 20 nm 蒸着したサンプルも用意した。これは、後に DNNT/TRIP-C12 界面を見る比較用である。

これとは別に SiO₂ 膜のあるデバイスの上にトリプチセン 6 nm と DNNT 2 nm を成膜した。薄膜の DNNT を作製することにより、DNNT 界面のエネルギー準位を見るためである。

3.2.3. UPS、XPS、IPES

準備したサンプルの真空を破ることなく測定チャンバーに移動に、UPS、XPS、IPES を行った。測定はサンプルへのダメージがより少ない UPS より行い、最後に最もサンプルへのダメージが大きい IPES を行った。UV 光源として He ランプの、He 1 α (21.22 eV、UPS1)、He 2 α (40.81 eV、UPS2) の 2 種類を用いた。2 種類の光源を用いることで、測定結果の整合性や浅い原子軌道の確認をおこなうことができる。

3.3. 有機トランジスタの作製プロセス

本実験では Fig. 6(a) に示したボトムゲート、トップコンタクト構造の OTFT を用いて実験を行った。各層のプロセスをいかに示す。

3.3.1. 基板材料

本実験ではすべての OTFT を 75 μm 厚のポリイミドフィルム (UPILEX®) 上に作製した。ポリイミドはプラスチックとして平坦性、耐熱性が高い材料であるため、デバイスの作製が容易かつ耐熱試験にも持ちることができる基板である。

3.3.2. ゲート電極

すべての OTFT のゲート電極に Au を用いた。10⁻⁴ Pa 程度 (10⁻³ Pa 以下) の真空において熱蒸着することで金を積層した。パターニングにはシャドーマスクを用い、特に断りがない場合はメタルシャドーマスクを用いた。

3.3.3. ゲート絶縁膜

ゲート絶縁膜としてはパリレン (dix-SR) を用いた。CVD 法により成膜し、その後、窒素雰囲気気化炉下で 100°C、1 時間アニールを行った。アニール後デバイスは冷めるまで窒素雰囲気下におかれた。パリレンの成膜は KISCO LTD. の U-dix Coating Machine, DACS-0600V-HI を用いた。分解炉の温度は TODO

パリレンの膜厚はキャパシタンスから

$$C = \frac{\epsilon_0 \epsilon_r S}{d}$$

より計算した。ここで、 ϵ_r とは dix-SR の比誘電率で値は 3.04 である。 ϵ_0 は真空誘電率、S はキャパシタの面積、d はパリレンの膜厚である。簡易的な方法であるが、これによって得られる膜厚は分光エリプソメリー法によって得られる膜厚と一致することがわかっている。

3.3.4. 表面修飾剤

パリレンを成膜した後、デバイス全体にトリプチセン誘導体を成膜した。過去の報告では溶液プロセスが用いられていたが、今回はパリレン膜へのダメージの少ない真空蒸着法によって成膜した。厚さは 5 nm、パターニングは行わずデバイス全体に成膜した。トリプチセン誘導体の成膜後はすみやかに窒素ボックスに入れ、窒素雰囲気気下で 120°C、1 時間アニールを行った。

3.3.5. 有機半導体

本実験では有機半導体として、dinaphtho[2,3-*b*:2',3'-*f*] thieno[3,2-*b*] thiophene (DNNT) を使用した。

移動度が高く、大気安定性の高い半導体である。これを真空蒸着によって成膜した。パターニングにはシャードマスクを用いた

3.3.6. ソース、ドレイン電極

Au を最後に真空蒸着によって成膜した。こちらもパターニングにシャードマスクを用いた。

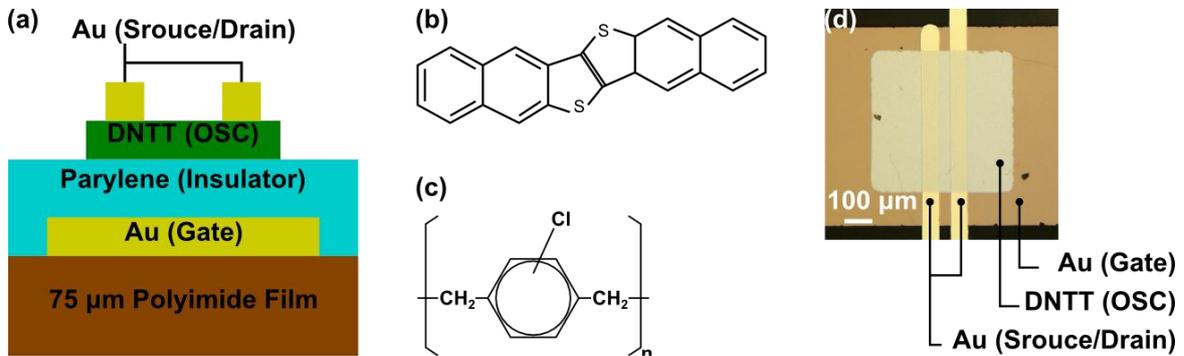


Fig. 6 (a) Cross-section view of our OTFT. (b) Chemical structure of DNTT (c) Parylene chemical structure (d) Picture of our OTFT.

4章 結果

本章では前章で述べた手法で作製された OTFT の基本特性の評価を行い、トリプチセン誘導体による表面修飾の有用性について検証する。

4.1. Trip-C12 のエネルギー準位

4.1.1. UPS と IPES

Fig. 7 は TRIP-C12、DNNT、TRIP-C12/DNNT 界面の UPS1 と IPES の測定結果である。図の左側の実践が UPS による測定結果、右側の点でプロットした部分が IPES の測定結果である。まず、仕事関数と HOMO 準位を計算するために最高準位と最小準位の近接線から励起された電子の修飾エネルギー点を求める。この値と、予め測定されていた金属の励起準位を比較することで、フェルミ準位と HOMO 準位を求める。LUMO 準位も IPES に関して同様の操作を行うことで求めることが可能だが、IPES は UPS と比べ信号強度が弱く、また有機サンプルを劣化させるので、収束点の候補が2つある結果となった。今回は2つの点の LUMO 準位を計算して、本当の LUMO 準位はこの2つの間にあるとした。

DNNT のフェルミ準位は 4.16 eV、HOMO 準位 5.10 eV、LUMO 準位は 1.81 eV にあり、バンドギャップは 3.3 eV であることがわかった。これは、過去の報告とも一致しており、今回の測定に問題がないことが確認された。

TRIP-C12 の HOMO 準位は 6.20 eV と深い値であることがわかった。一方 LUMO 準位は 0.46 eV から 1.98 eV の間にあり、非常に浅い準位にある可能性が分かった。バンドギャップは 4.22 eV と high-k 材料ほどではないが、絶縁膜としては十分な値であった。

Fig. 8 は UPS2 の測定結果を表している。計算される HOMO 準位は UPS1 の結果とよく一致している。TRIP-C12 に関してはアルキル鎖由来のスペクトラムも見られ、ここから計算されるアルキル鎖の HOMO 準位が -4.20 eV であることも計算できる。DNNT の UPS2 スペクトラムにおいて 6 eV、7.7 eV、8.5 eV 付近に見られるピークはそれぞれ S3pz、S3p、C2p のピークである。これらのピークの準位は絶対値として特定するのは困難であるが、お互いのピーク位置の関係性から求めることができる。このピークを TRIP-C12/DNNT サンプルのスペクトラムからみつけると全体に 0.2 eV フェルミ準位に近くなっているのがわかる。これは DNNT と TRIP-C12/DNNT の仕事関数の差 0.21 eV 由来のズレと考えられる。

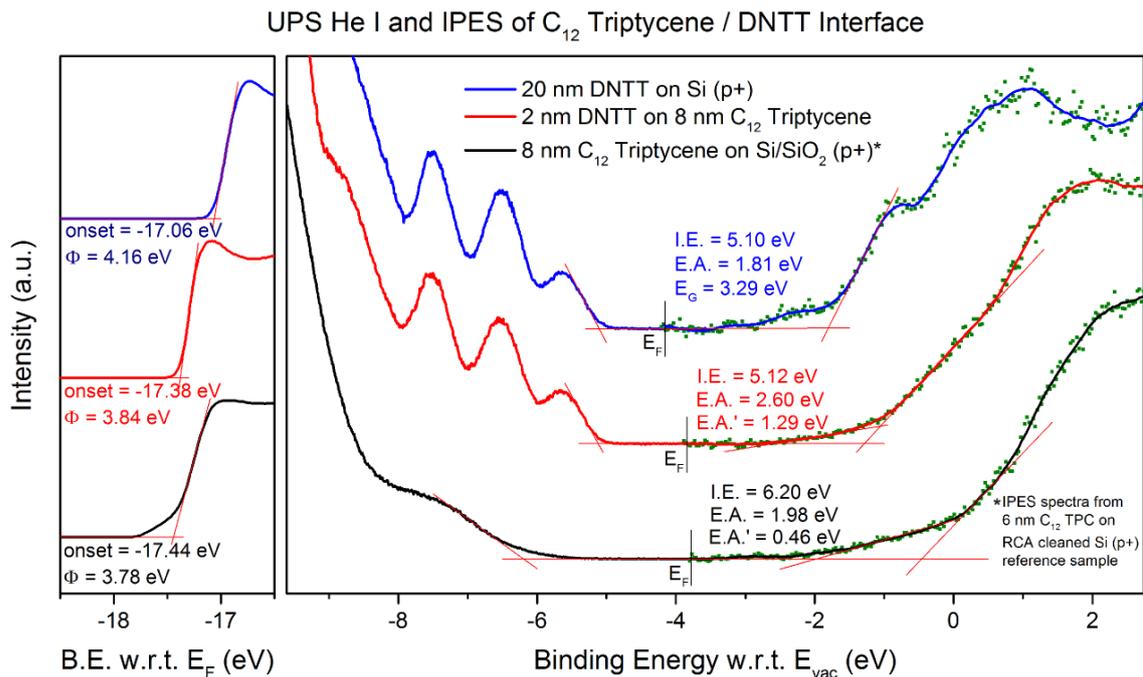


Fig. 7 UPS1 and IEPS result of triptycene, DNTT and DNTT on triptycene

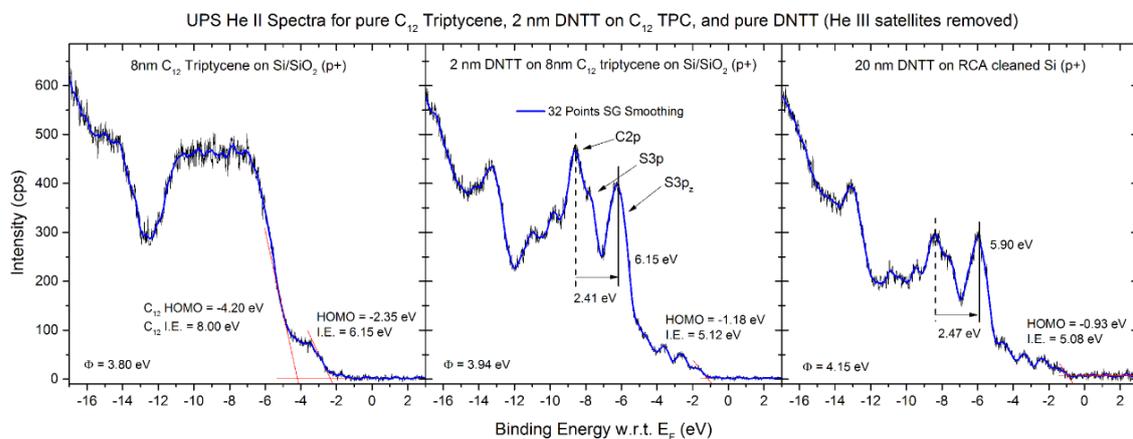


Fig. 8 UPS2 result of C₁₂-triptycene

4.1.2. DNTT の XPS

次に XPS の結果を見ていく。まず DNTT の XPS 結果を見ながら XPS スペクトラムのフィッティングについて述べる。XPS は UPS 同様ディテクタとサンプルのエネルギー準位の差が測定値として観測される。この測定値を既知のエネルギー準位を持つ金属（今回は Pt）を用いてキャリブレーションを行う。次に、測定したいサンプルの XPS 結果と元素表を照らしあわせ、必要なピーク（DNTT ならば C1s や S2p など）が見えていることを確認し、次にその元素に特徴的なピークの詳細スキャンを取る。Fig. 9 に RCA 処理した Si 上に成膜した DNTT の C1s と S2p の詳細スキャンのデータを示す。黒線が実際に測定されたピークであるが、ピークの前後の電子密度に段差があるのがわか

る。これはバックグラウンドノイズと呼ばれるもので、DNTT 由来のものではないため、まずこのバックグラウンドノイズを除きながら、各ピークをガウシアンフィッティングしていく必要がある。

まず C1s に関しては C-C π 結合をと C-S 結合をなしているものがある。C1s のエネルギー準位は結合によって微小に変化するので、このピークは 2 つのピークの合成ということになる。そのピークを分離するため、C-C π 結合と C-S 結合の数の比率から 2 つのガウス分布の面積比を決めてフィッティングした結果がピンクと緑の線で示したものである。

次に、S2p 結合と C-S 結合の強度比について見ていく。DNTT 中の S はすべて同じ状態の C と結合しているので、S2p ピークはバックグラウンドノイズを除けばそのままガウシアンフィットすることができる。DNTT 中の C-S 結合と S2p の数の比は 2:1 である。この比率と実際の C-S 結合と S2p のピーク強度比から S2p が C-S 結合に対し 1.74 倍の強度で測定されていることがわかる。この数字は後ほど Trip-C12/DNTT 界面の XPS フィッティングで用いる。

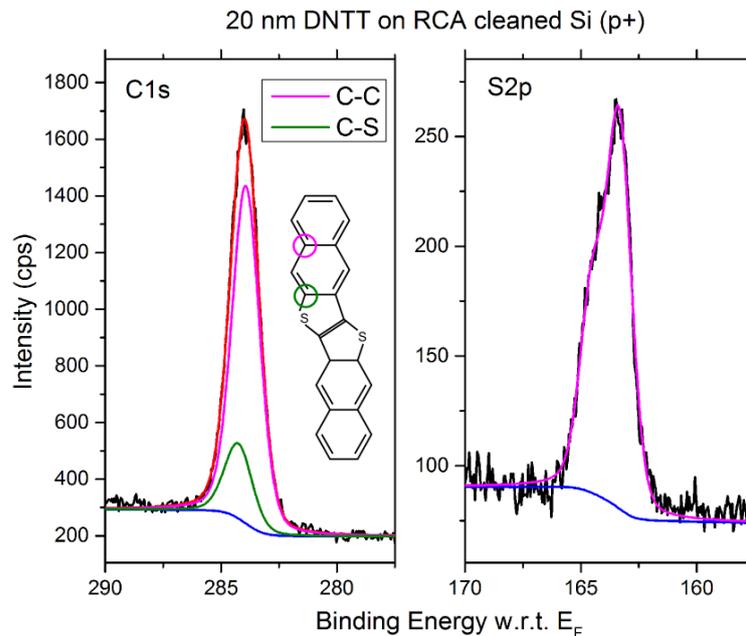


Fig. 9 C1s and S2p peaks and its fitting from XPS spectrum

4.1.3. Trip-C12 の XPS

Fig. 10 は RCA 処理をした Si 上に Trip-C12 を 8 nm 成膜したサンプルの O1s、Si2p、C1s ピークスペクトラムを示している。これも DNTT 同様、バックグラウンドノイズとガウス分布でフィッティングを行っていく。まず、O1s と C のピーク強度比が 2.93 であることを算出した。次に、C1s のピークを C-C π 結合、C-C 結合 (アルキル鎖) C-O 結合の 3 つを結合の数の比からフィッティングしていく。結果、Fig. 10 に示す位置に各結合ピークがあることがわかった。

次に SiO₂/Si (p+) 上に Trip-C12 を 8 nm 成膜したサンプルの XPS ピークのフィッティングを行う。Fig. 11 はそれぞれ C1s、O1s、Si2p のピークスペクトラムである。C1s に関してまず Fig. 10 と同様に 3 つのスペクトラムに分離する。次に C1s と O1s の強度比 2.93 から O1s のピークを Trip-C12 由来のものとして分離できる。残りのピークが SiO₂ 由来の O1s ピークだとわかる。Si2p のピ

ークは Fig. 10 と比較することで容易に Si (p+) と SiO₂ 由来のものに分離できる。この結果から SiO₂ の O1s ピークと Si2p ピークの強度比と相対的ピーク位置がわかる。これは次の DNNT/Trip-C12 のピーク分離で用いる。

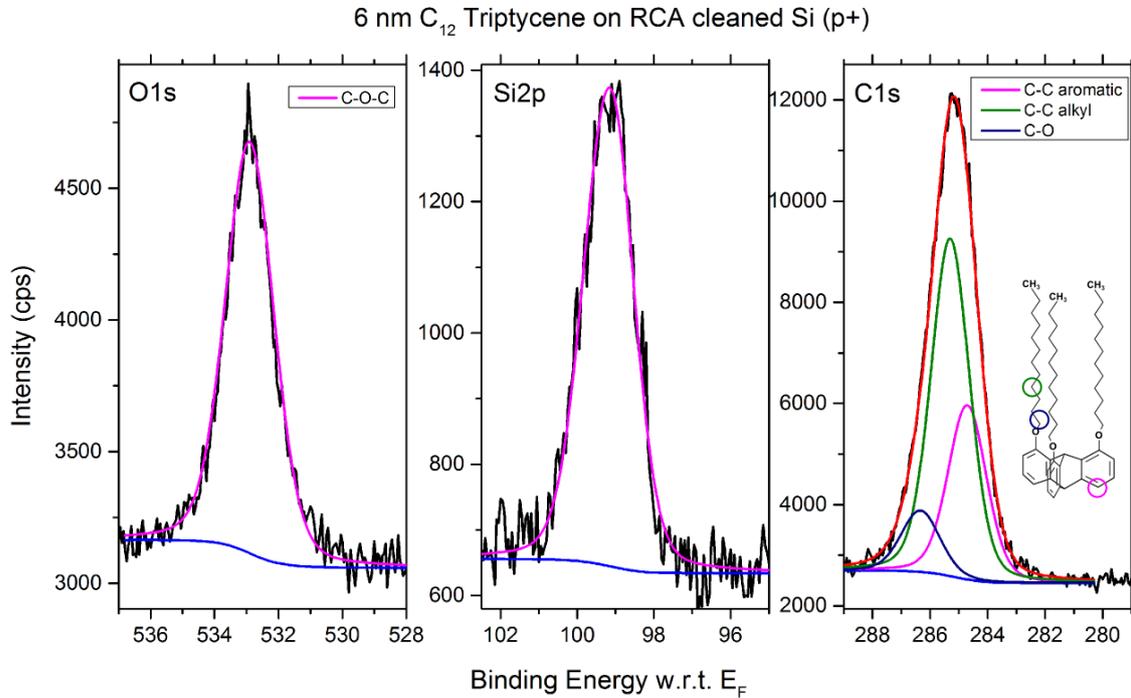


Fig. 10 XPS spectrum of C12-triptycene on RCA etched Si (p+)

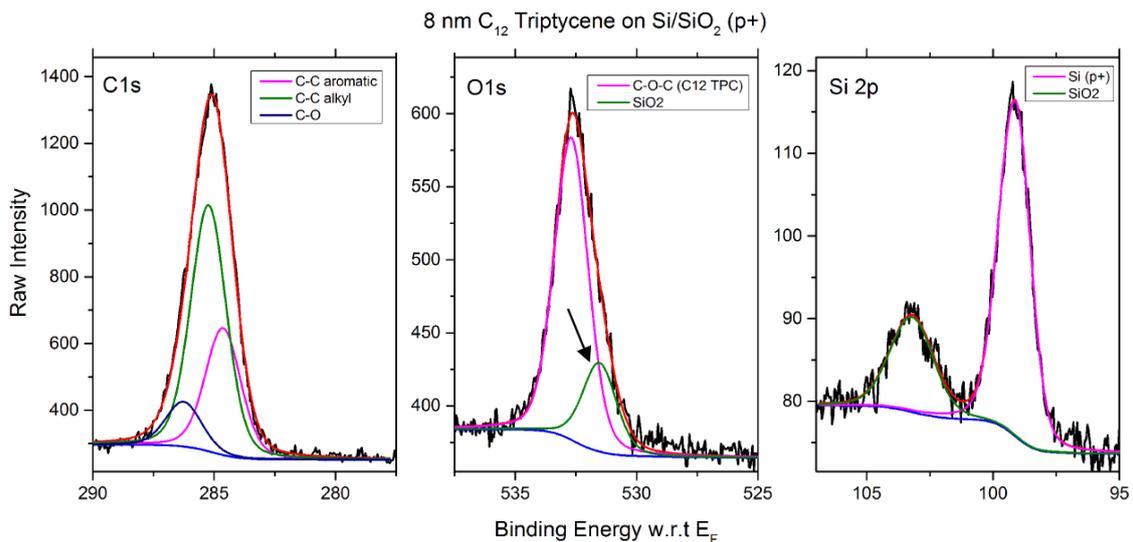


Fig. 11 XPS spectrum from Trip-C12 on SiO₂/Si (p+)

4.1.4. DNNT/Trip-C12 の XPS

最後に 6 nm の Trip-C12 上に 2 nm DNNT を成膜したサンプルの XPS 解析を行った。Fig. 12 に C1s, O1s, S2p, Si2p かくピーク付近のスペクトラムを示す。SiO₂ Si2p ピークの面積と位置から O1s

中の SiO₂ 由来のピークフィッティングを行い、残りを Trip-C12 由来とする。C1s のピークは 4.1.2 と 4.1.3 で求めた RCA 処理済みの Si 基板上のピーク位置の相対的關係を保ちつつ、S2p (DNNT) と O1s (Trip-C12) との強度比を考慮しながらフィッティングを行った。結果、正確な各ピーク位置をもとまった。

DNNT/Trip-C12 界面のバンド曲がりを求めるために、Si (p+) 上の Trip-C12 と上に DNNT の成膜された Trip-C12 のピーク比較を Fig. 13 に示す。Trip-C12 の O1s ピークを比較すると、DNNT が上に成膜された状態でのピーク位置が元と比べ 0.32 eV 浅い準位にシフトしているのがわかる。同様に C1s ピークのうち C-O 結合由来のピークも DNNT が上に成膜されていると 0.32 eV 浅い準位にシフトしている。これらはすべて DNNT/Trip-C12 界面で真空準位の不一致、あるいは曲がりが出てくることを示唆している。

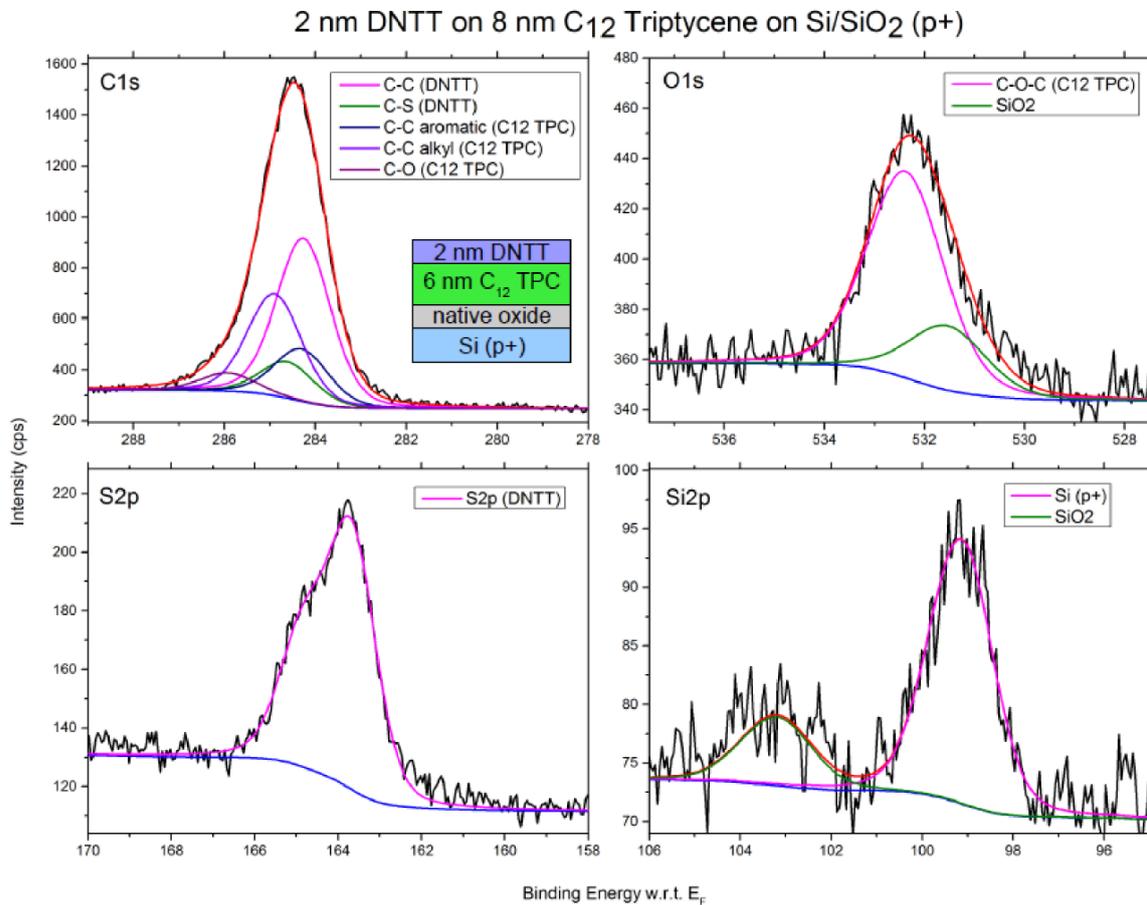


Fig. 12 XPS spectrum from 2 nm of DNNT on top of 6 nm of Trip-C12.

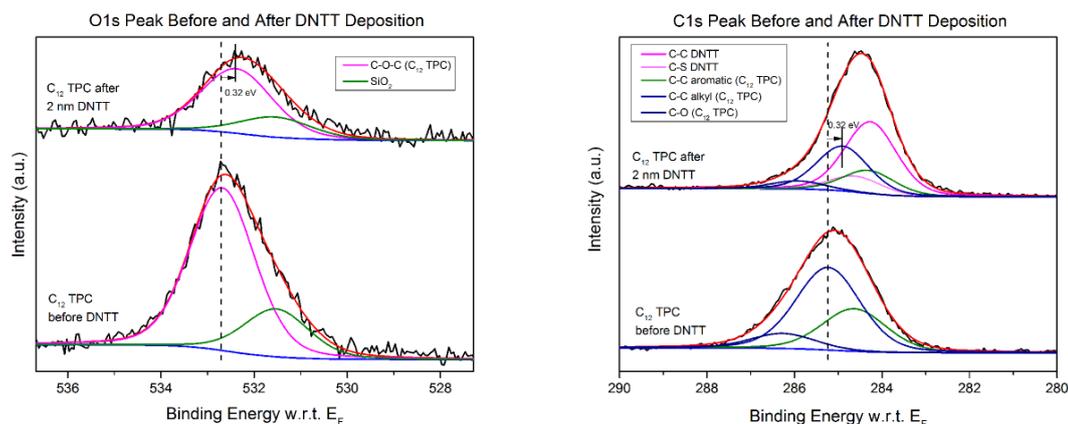


Fig. 13 Comparison between O1s and C1s peaks between DNTT and C12-triptycene/DNTT

4.1.5. エネルギー準位に関するまとめと、DNTT/Trip-C12 の界面準位

Table. 2 にここまでのエネルギー準位のまとめを載せる。XPS のピークがすべて-0.32 eV シフトしている点と DNTT のフェルミ準位が+0.06 eV シフトしていることを考慮すると、DNTT 界面に真空準位に 0.28 eV のずれがあることがわかる。

Table. 2 Summary of work function and peak binding energy of Trip-C12 and DNTT

Peak binding energy	8 nm	2 nm	ΔE	20 nm	ΔE
	Trip-C12 on SiO ₂ /Si (p+)	DNTT on 8 nm Trip-C12		DNTT on RCA Si (p+)	
Work function	3.78 eV	3.84 eV	+0.06 eV	4.16 eV	+0.32 eV
DNTT HOMO	-	1.28 eV	-	0.94 eV	-0.34 eV
DNTT I.E.	-	5.12 eV	-	5.10 eV	-0.02 eV
Si2p	98.97 eV	98.98 eV	+0.01 eV	-	-
C1s (Trip-C12 alkyl chain)	285.23 eV	284.90 eV	-0.33 eV	-	-
C1s (DNTT C-C)	-	284.26 eV	-	283.93 eV	-0.33 eV
O1s (Trip-C12 C-O-C)	532.69 eV	532.38 eV	-0.31 eV	-	-
S2p (DNTT)	-	163.67 eV	-	163.34 eV	-0.33 eV

4.2. パリレントランジスタの特性

まず、トリプチセン誘導体による表面修飾を行わない OTFT のトランジスタ特性を評価した。評価は Agilent の半導体パラメータアナライザー(B1500、4155C)を用いて、大気中、暗室で測定した。測定は hold time を 1.0 sec、delay time 50 msec、積分平均は、伝達特性測定するとき Medium、出力測定るときは Short の設定で測定した。

まず、同時に作製した5つのキャパシタ ($W=100\ \mu\text{m}$, $L=700\ \mu\text{m}$) を測定したところ、キャパシタンスは平均で $30.5\ \text{pF}$ 、面積あたりキャパシタンスで $43.6\ \text{nF/cm}^2$ だった。パリレン dix-SR の比誘電率 3.04 を用いてこのパリレンの膜厚は $62.2\ \text{nm}$ と計算される。

次に Fig. 14 に作製したトランジスタの伝達特性と出力特性を示す。レーザー顕微鏡で測ったところ W/L が $500\ \mu\text{m}/38.6\ \mu\text{m}$ のトランジスタだった (Fig. 6 (d) 参照)。移動度は10個のデバイスを測った平均で $0.61\ \text{cm}^2/\text{Vs}$ であった。この OTFT の特性は過去に報告のあるパリレンを用いたトランジスタともよく一致する [30]。

ここまでで、パリレンを絶縁膜に用いた基本的 OTFT の作製に成功した。次にパリレン表面を各トリプチセン誘導体で修飾したのを見ていく。

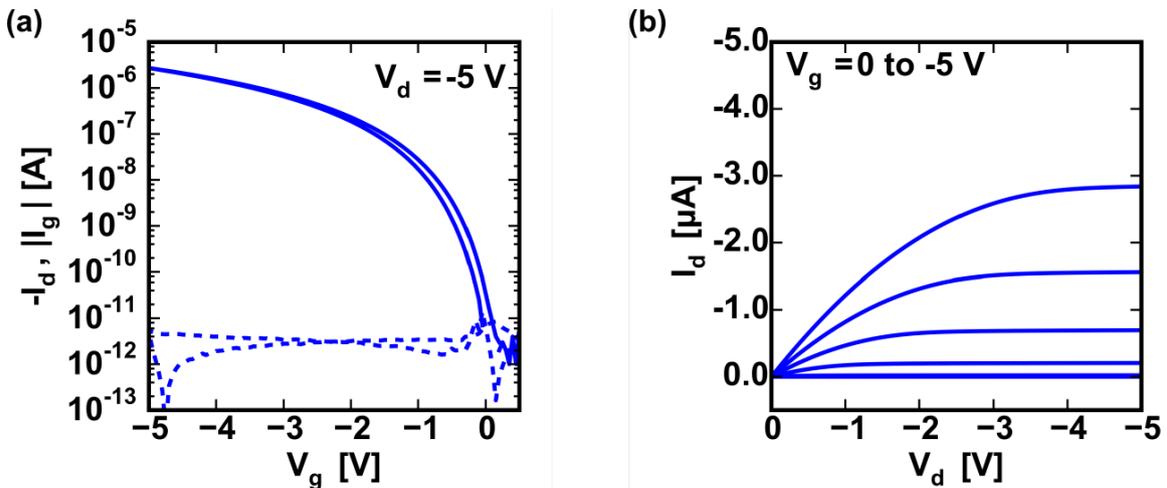


Fig. 14 (a) Transfer curve of parylene dielectric OTFT. $W/L = 500\ \mu\text{m} / 38.6\ \mu\text{m}$

(b) Output curve of parylene dielectric OTFT

4.3.トリプチセン誘導体による表面修飾効果

次にパリレン絶縁膜の上にトリプチセン誘導体 4 種を 5 nm (膜厚計の読み) 蒸着してその上に DNTT、Au を成膜した OTFT の特性を見ていく。なおトリプチセン誘導体による修飾を行わなかったデバイスを含め 5 種類すべてのデバイスの Au 蒸着、パリレン CVD、パリレンアニール、DNTT 蒸着を同時に行った。

まず、トリプチセン誘導体による修飾によるキャパシタンスの変化を調べる。パリレンのみのキャパシタンスが 43.6 nF/cm^2 だったのに対し、Trip-C6 のキャパシタンス 36.2 nF/cm^2 、Trip-C12 が 40.2 nF/cm^2 、Trip-C18 が 36.3 nF/cm^2 、Trip-C12me が 36.9 nF/cm^2 であった。今回用いたトリプチセンの正確な誘電率は分からないが、構造上大きな分極を持たない有機化合物なので仮に比誘電率を 3.0 として計算するとそれぞれトリプチセン誘導体層の厚みはそれぞれ、Trip-C6 が 12.5 nm、Trip-C12 が、5.09 nm、Trip-C18 が 12.3 nm、Trip-C12me が 11.1 nm である。このことから、今回のすべてのデバイスにトリプチセン誘導体による修飾が行われていることがわかる。一方、蒸着中の膜厚計による厚さはすべて 5 nm であったのに対し、だいたい 2 倍程度の厚さで蒸着されたことになる。

次にトリプチセン誘導体修飾によるトランジスタの特性変化について見ていく。Fig. 15、Fig. 16 (a) (b) に各トリプチセン誘導体によって修飾されたデバイスの伝達特性と出力特性を示した。黒の線はトリプチセン誘導体による修飾を行っていない、パリレン絶縁膜のみのデバイスの伝達特性と出力特性である。すべてのトリプチセンデバイスで伝達特性の変化が見られ、トリプチセン誘導体の修飾にデバイスの特性に変化が生じていることがわかる。Trip-C18 と Trip-C12me はトランジスタの移動度が $0.61 \text{ cm}^2/\text{Vs}$ からそれぞれ $0.84 \text{ cm}^2/\text{Vs}$ 、 $1.35 \text{ cm}^2/\text{Vs}$ と向上した。C6 に関しては、しきい値が 0.7 V マイナス側にシフトした一方で移動度の向上は見られなかった。Trip-C12 に関しては今回移動度の向上はみられず、僅かなしきい値変化にとどまった。ここまでの結果を Table. 3 にまとめた。

Trip-C12 の修飾に関しては過去の報告 [30]とも一致しないので追実験を行ったところ今度は Trip-C12 移動度の向上が観測された。今回の Trip-C12 で移動度の向上が見られなかった原因は分からないが、Trip-C12 による表面修飾は歩留まりが悪いとされているので、今回のデバイスがなんらかの不良デバイスであったためと考えられる。

次に各トリプチセンデバイスの動作電圧を変化させた時に求まる移動度としきい値電圧の変化を Fig. 16 (c) (d)にまとめた。ここで、動作電圧とはゲート電圧をドレイン電圧に同じ値を用いたときの電圧のことを指すものとする。パリレン絶縁膜トランジスタの移動度は動作電圧が高い程高く見えることがわかる。これは過去にアニールしたパリレン絶縁膜の報告と一致している [30]。一方、トリプチセン誘導体による修飾の行われたデバイスは動作電圧によらず移動度は一定に計算されることがわかった。しきい値電圧を見るとパリレントランジスタは動作電圧が高いほどしきい値電圧が負側にシフトして見えることがわかる。これも、過去の報告と一致している [30]。Trip-C6 による修飾では同様の傾向が見られた。一方 Trip-C12、Trip-C18、Trip-C12me に関してはしきい値電圧が正側に

シフトしていく様子がわかる。これはパリレンデバイスとは逆の特性である。

今回の結果で C12me による移動度向上がもっとも顕著であり、もとのデバイスの 2 倍以上の移動度を示したことになる。一方、同じ側鎖の長さを持つ Trip-C12 とくらべてこれだけ移動度が高い原因はまだ分からないが、一つ考えられるのは Trip-C12 と Trip-C12me の結晶性の違いである。Trip-C12me は XRD や GXID の結果から Trip-C12 より高い結晶性を持つことがわかっている。これは Trip-C12 は集積する際アルキル鎖が隙間なく密集しているのに対し Trip-C12me はアルキル鎖がひとつ少ないため、より密に分子同士が密集できるからであると考えられている。

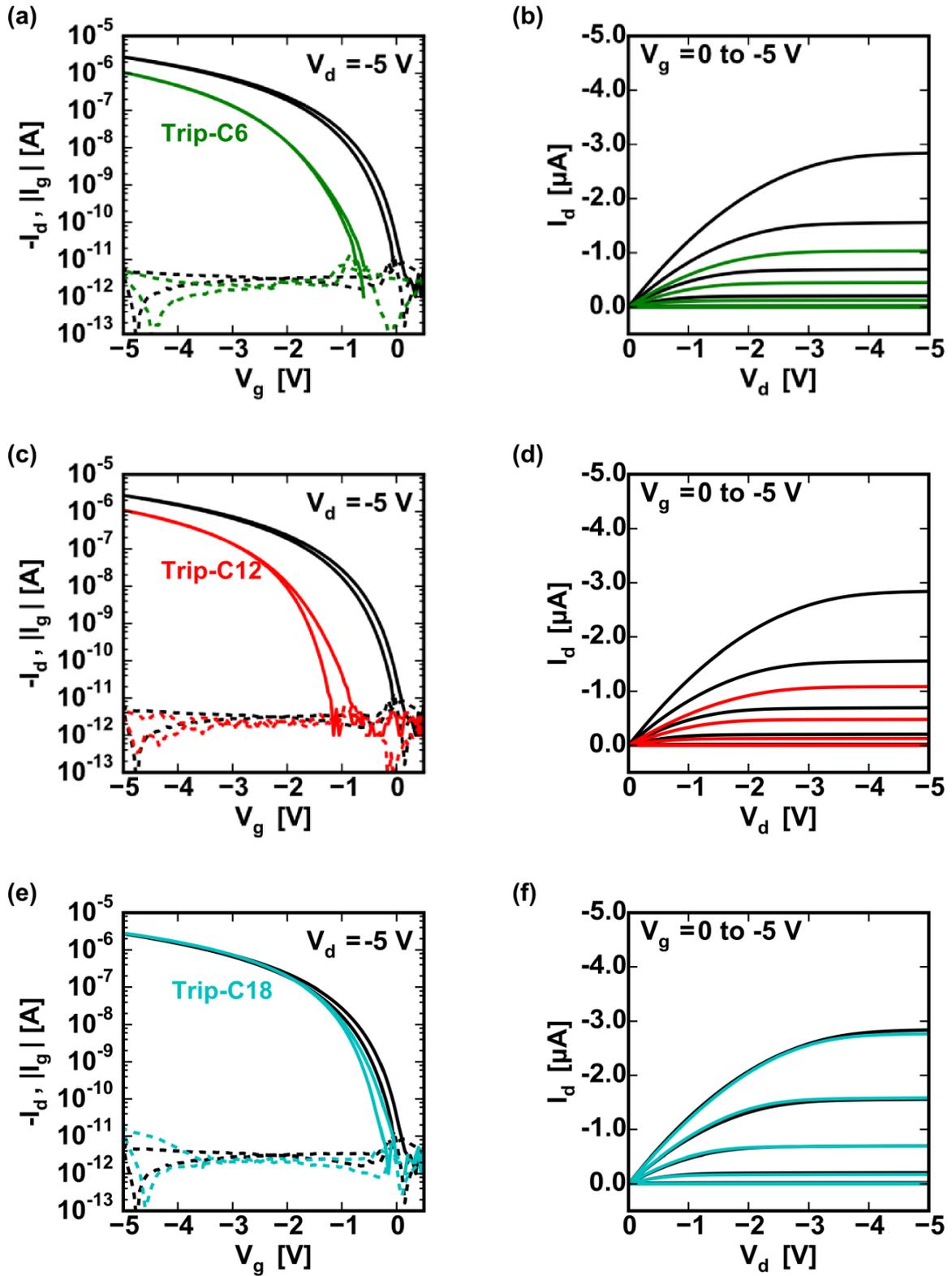


Fig. 15 Transfer-curve and output-curve of (a) (b) Trip-C6 (c) (d) Trip-C12 (e) (f) Trip-C18

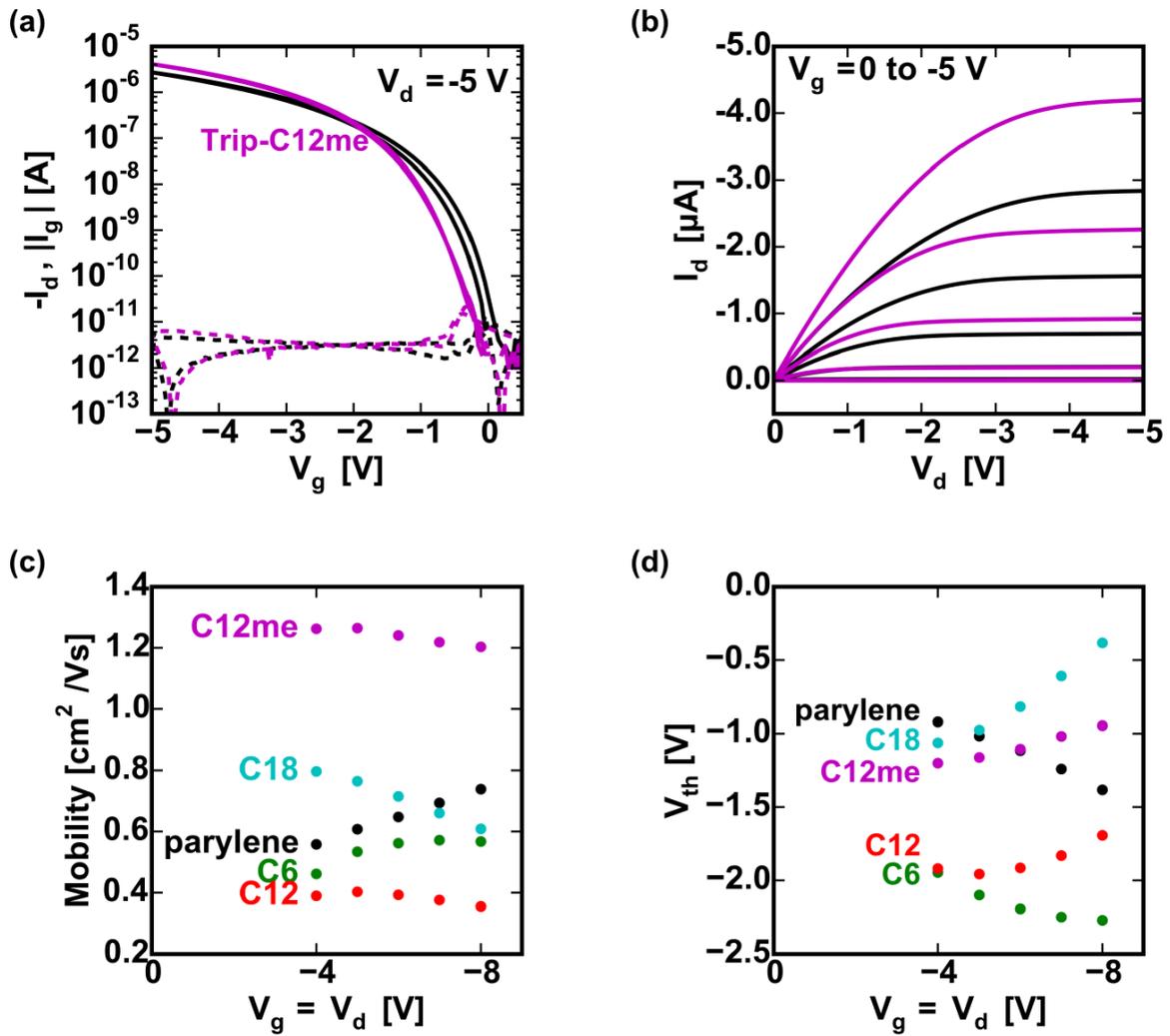


Fig. 16 (a) (b) Transfer-curve and output-curve of Trip-C12me. (c) Mobility dependence of operation voltage. (d) V_{th} dependence of operation voltage

Table. 3 Summary of characteristics of OTFT treated with triptycene derivatives

	Capacitance (nF/cm^2)	Mobility (cm^2/Vs)	V_{th} (V)
Parylene	43.6 ± 0.3	0.61 ± 0.01	-1.10 ± 0.05
Trip-C6	36.2 ± 0.4	0.57 ± 0.05	-2.00 ± 0.13
Trip-C12	40.2 ± 0.3	0.45 ± 0.02	-1.34 ± 0.08
Trip-C18	36.3 ± 0.4	0.84 ± 0.06	-1.10 ± 0.11
Trip-C12me	36.9 ± 0.1	1.35 ± 0.09	-1.37 ± 0.05

4.4.トリプチセン修飾デバイスの熱安定性

次に、このトリプチセン誘導体により修飾されたトランジスタの熱安定性について述べる。パリレントトランジスタは熱安定性が非常に高く、120°C 以上の熱に対しても良好な移動度を示し、 $\text{AlO}_x + \text{SAM}$ デバイスとくらべても耐熱性が高いことが知られている。この実験ではトリプチセン誘導体の修飾によってこの安定性がどう変化するかを検証する。

今回、測定に用いたトランジスタは W/L が 500 $\mu\text{m}/43 \mu\text{m}$ でパリレン絶縁膜の厚さが 62.2 nm (43.6 nF/cm²) だった。このトランジスタに封止をせず、大気中で耐熱試験を行った。加熱と測定の手順を Fig. 17 に示す。まず、トランジスタを 30°C に加熱し、30 分間アニールした後 25°C に冷やす。温度計が 25°C になったのを確認してから 5 分さらにデバイスを静置した後、測定を行う。これは、温度計がデバイスにではなく、ホットプレート自身に付いていることを考慮して、デバイス自体の温度が確実に冷えるのを待つためである。次にデバイスを 40°C で 30 分加熱して、25°C に冷やして同じ測定を行う。同様に、10°C ずつ加熱温度を上げながらデバイスが動かなくなるまで繰り返す。測定条件は V_g : 500 mV から -5 V、 $V_{ds} = -5 \text{ V}$ 、で行った。

Fig. 18、Fig. 19(a) (b) に各トリプチセン誘導体により修飾されたトランジスタの伝達特性と出力特性を示す。Trip-C12、Trip-C18 トランジスタは熱をかけるごとに ON 電流が減少し、デバイスが劣化している様子がわかる。Trip-C12me デバイスは 100°C まで ON 電流に劣化がほとんど見られず、100°C を超えると急激に劣化していく。これは $\text{AlO}_x + \text{SAM}$ トランジスタの特性に非常に似ており、Trip-C12me トランジスタはパリレン程ではないにしろ、 $\text{AlO}_x + \text{SAM}$ トランジスタと同等の熱安定性を保っていることがわかった。

Trip-C18 に関しては 50°C 付近からすでに劣化が始まっている。これは Trip-TRIP-C18 のみアルキル鎖が長く熱安定性が悪いためとかがえられる。Trip-C6、Trip-C12 分子に関しては 190°C 以下では相転移しないが Trip-C18 に関しては 41°C から何らかの相転移が観測されている。今回のデバイス劣化もそれに起因するものと考えられる。

すべてのトランジスタは 190°C でアニールした後に動作しなくなり、リーク電流のみが測定されるようになった。Fig. 17 は熱試験前後のデバイスの顕微鏡写真だが、190°C アニール後は DNNT 層が消失してしまっているのがわかる。これは DNNT が昇華してしまったためである。

Fig. 19 (c) は移動度の温度変化を示している。各デバイス、劣化の始まる温度、劣化の速度は異なる。一方、Trip-C12me が一番高い移動度を示す点は最後まで変わらなかった。Fig. 19 (d) は V_{th} の温度変化を示している。すべてのトリプチセンデバイスのはじめ V_{th} がマイナス側にシフトと示していたが、Trip-C12、Trip-C18 は 130°C 付近からプラス側にシフトし直す様子がわかる。一方 Trip-C12me は V_{th} が 180°C 付近までマイナス側にシフトし続けている。

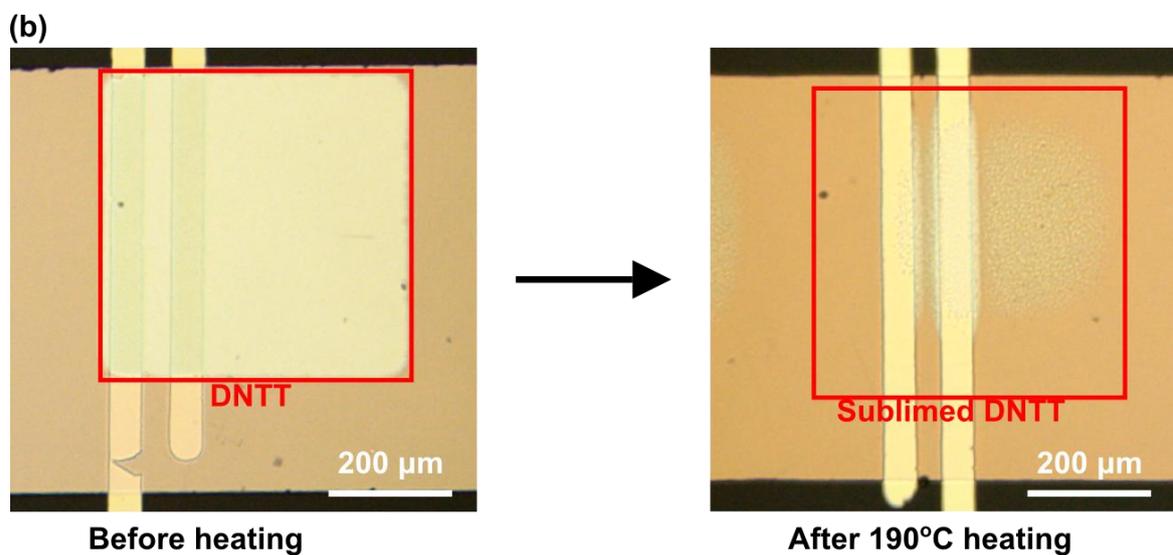
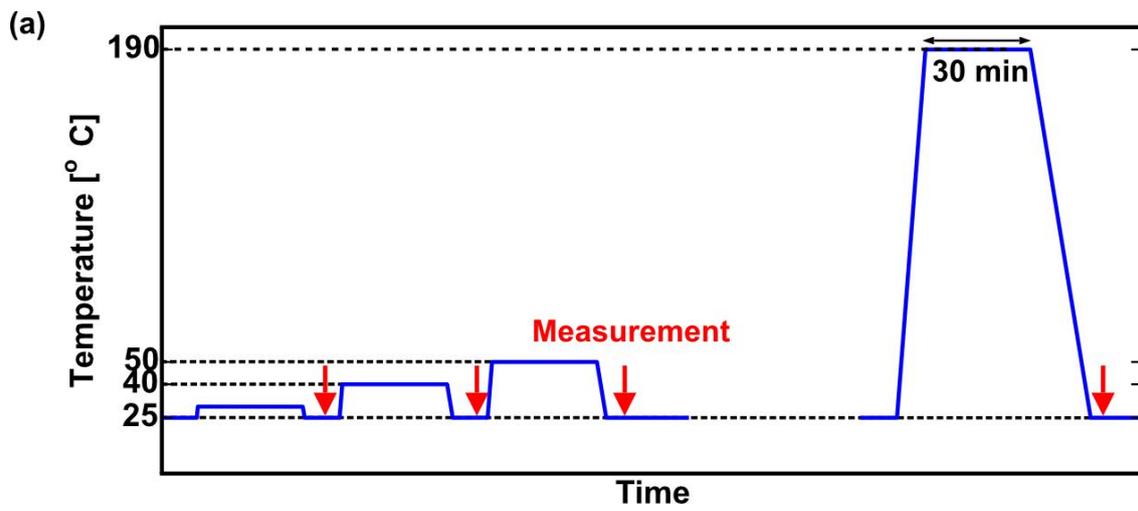


Fig. 17 (a) Heating and measuring procedure (b) Pictures of device before and after the thermal stability test. The DNTT has sublimed after 190°C heating which should be the cause of device failure.

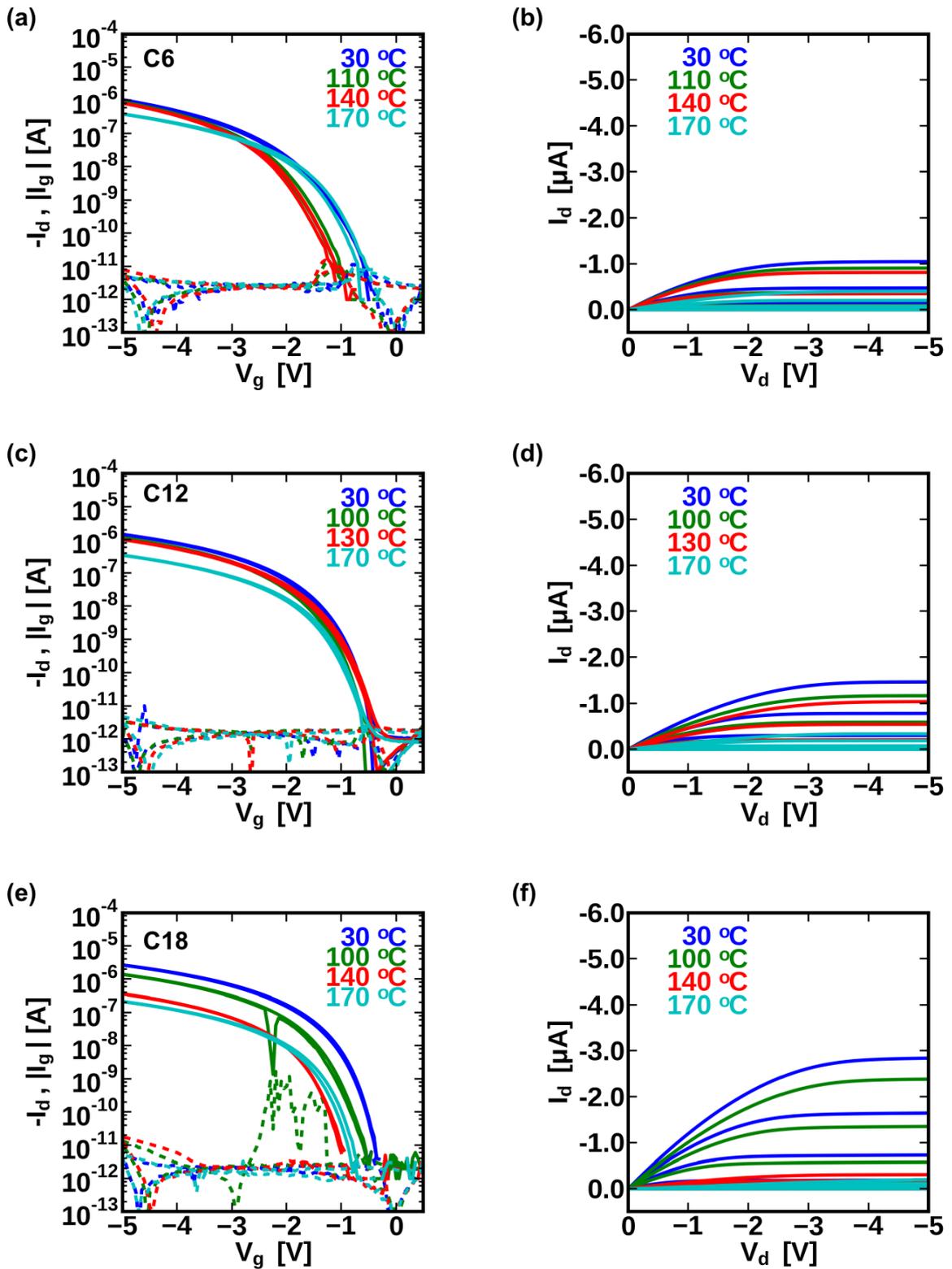
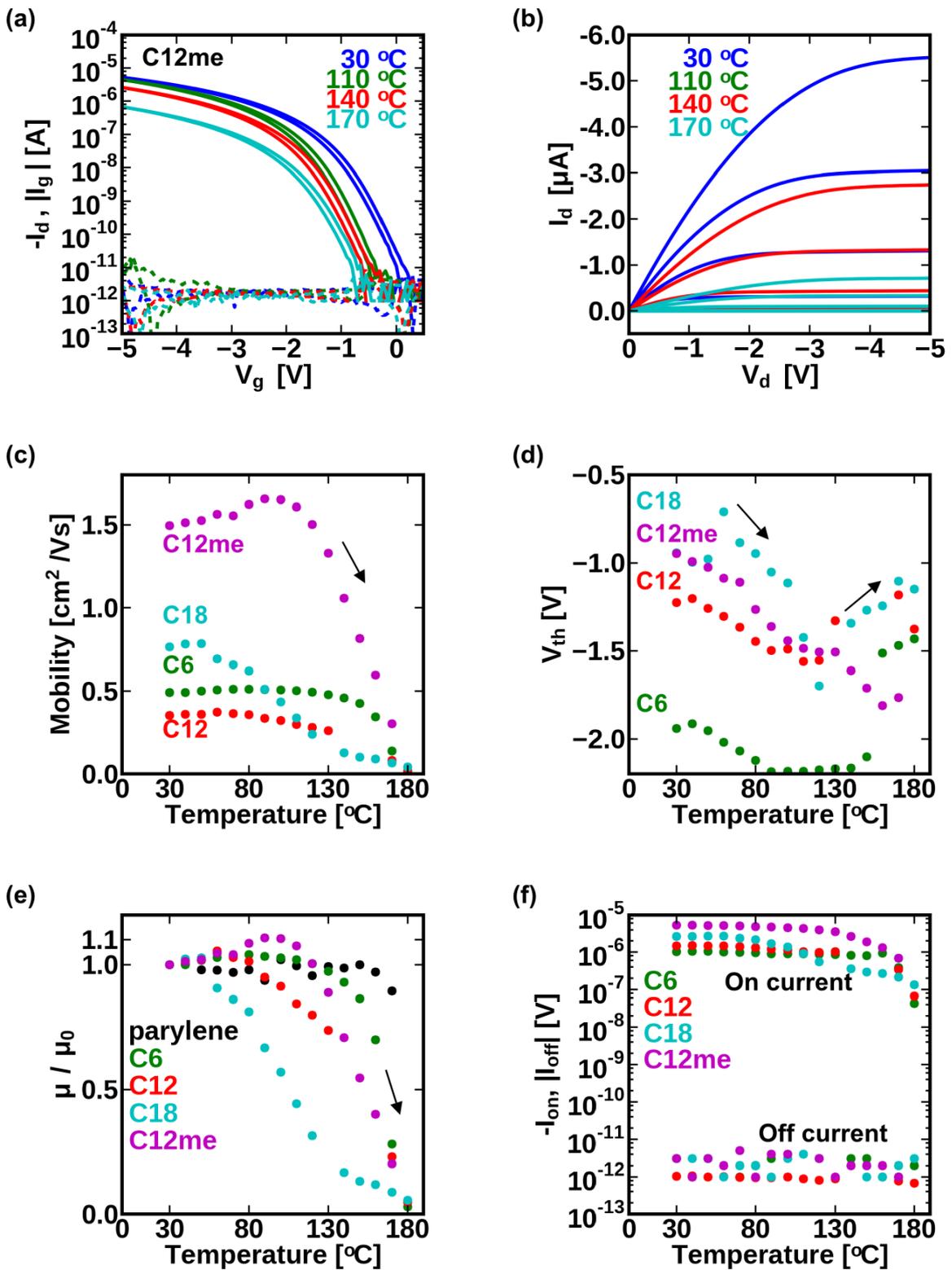


Fig. 18 Transfer curves and output curves during the thermal stability test. (a)

(b) C6-triptycene (c) (d) C12-triptycene (e) (f) C18-triptycene



input c

C12me-triptycene. (c) Calculated mobility after each heating process (d) V_{th} at various heating temperature (e) Comparison of normalized mobility. (f) Normalized mobility result with another experiment

4.5.トリプチセン誘導体修飾デバイスの DC 安定性

Fig. 20 (a) は $V_g = V_d = -5$ V の DC バイアスをかけた際のトランジスタの ON 電流とリーク電流の時間変化の様子を示している。Fig. 20 (b) はデバイスの ON 電流をはじめの電流で正規化した値の推移を示している。Fig. 20 (a) すべてのトリプチセン誘導体とパリレンについてリーク電流が 10^2 秒かけて減っているのがわかる。一方、Fig. 20 (a) (b) より ON 電流は Trip-C12me とパリレンに関しては上昇してゆき、TRIP-C12 と TRIP-C18 に関しては減少していく様子が見られる。TRIP-C12 と TRIP-C18 の電流減少は顕著で、14 時間後 ($\sim 10^5$ 秒後)には元の 60% 以下の電流になっている。ここまで、DC バイアスをかけ続けた際の電流変化を見てきたが、次に一度 DC バイアスを止めた後のトランジスタの特性変化を見てみる。実際にトランジスタを運用、特にアクティブマトリクスの場合一度切ったトランジスタが再び同じ特性を示せるかも大事な指標である。Fig. 20 はそれぞれ DC バイアス印加前と後のトランジスタの伝達特性である。C12me はほとんど特性が変わらなかった。これより、DC ストレス印加後もすぐにトランジスタ特性が回復することが言える。一方、TRIP-C12、TRIP-C18 は伝達特性に大きな劣化が見られた。

Table. 4 On current before and after DC stress

	Initial	After DC stress
Parylene	-1.71 μ A	-1.27 μ A
C6-triptycene	$-8.76 \times 10^{-1} \mu$ A	$-2.19 \times 10^{-1} \mu$ A
C12-triptycene	$-2.95 \times 10^{-1} \mu$ A	$-1.55 \times 10^{-1} \mu$ A
C18-triptycene	-2.67 μ A	-1.16 μ A
C12me-triptycene	-4.45 μ A	-4.52 μ A

Table. 5 Mobility before and after DC stress

	Initial	After DC stress
Parylene	0.63 cm^2/Vs	0.64 cm^2/Vs
C6-triptycene	0.42 cm^2/Vs	0.51 cm^2/Vs
C12-triptycene	0.38 cm^2/Vs	0.39 cm^2/Vs
C18-triptycene	0.77 cm^2/Vs	0.64 cm^2/Vs
C12me-triptycene	1.25 cm^2/Vs	1.16 cm^2/Vs

Table. 6 V_{th} before and after DC stress

	Initial	After DC stress
Parylene	-0.87 V	-0.90 V
C6-triptycene	-1.98 V	-3.62 V
C12-triptycene	-1.23 V	-3.26 V
C18-triptycene	-0.96 V	-2.07 V
C12me-triptycene	-0.94 V	-0.76 V

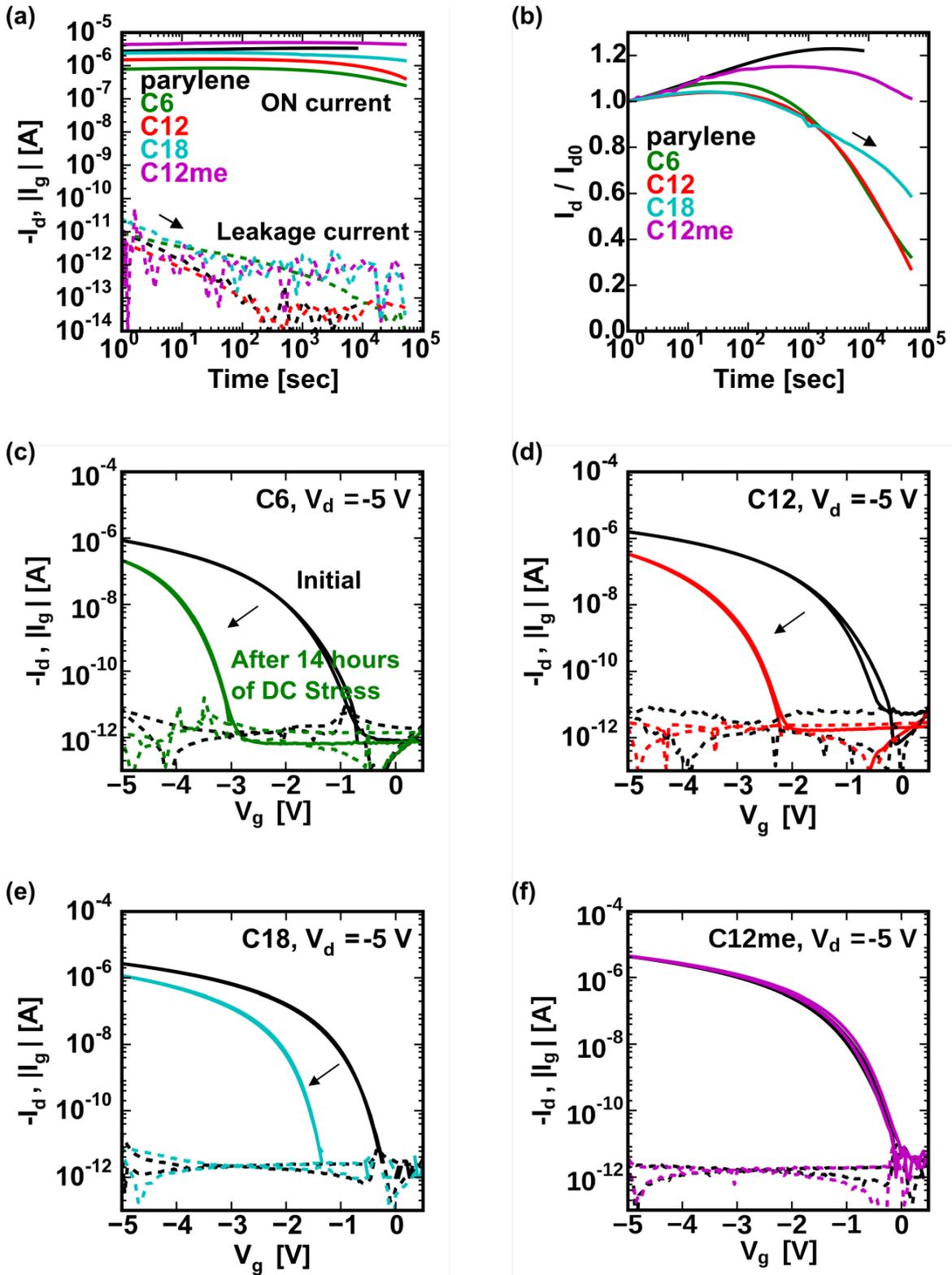


Fig. 20 DC stress results. (a) On current and leakage current dependence by DC stress. (b) Normalized on current dependence. The On current was normalized by the initial on current. Transfer curves after the DC stress compared with the initial state.

4.6. Trip-C12me のばらつき

次に Trip-C12me による表面修飾を行ったデバイスのばらつきと歩留まり評価を行った。歩留まり評価については、移動度が $0.1 \text{ cm}^2/\text{Vs}$ 以上、オンオフ比が 10^4 以上、リーク電流が 100 pA 以下、オン電流が $1 \text{ }\mu\text{A}$ 以上のものを動作しているデバイスとし、一つでも満たさないものを不良デバイスとした。今回は 20×20 計 400 個のデバイスをオートプローブステーションを用いて測定した。なお、今回のデバイスには膜厚を測るためのキャパシタがないので、キャパシタはパリレンの膜厚が 70 nm であると仮定して移動度の計算を行った。

測定の結果 400 個中、21 個のデバイスが、リーク電流 100 pA を超える不良デバイスであった。結果 Trip-C12meOTFT の歩留まりは 94.75% であった。同時に作製したパリレン絶縁膜のみのトランジスタの歩留まりは 98.75% だったため、歩留まりは 4% ほど低下したことになるが、依然 95% 近い高い水準を示した。Fig. 21(a) は動作した 379 個の伝達特性である。ON 電流、閾値電圧にばらつきが認められるものの、十分に均一性を保っていた。Fig. 21(b) に今回作製したデバイスの移動度を二次元上にプロットした。青い移動度 0 を示す点は不良デバイスである。不良デバイスの位置には傾向は見られず、マスク合わせの不手際による、局所的なダメージではないことがわかる。Fig. 21(c) は Trip-C12me デバイスの移動度を 3 次元プロットしたものである。不良デバイスの移動度は移動度の平均値を用いてプロットした。中心に行けば行くほどデバイスの移動度が高い傾向が明らかに見て取れる。これは過去に報告されたパリレンデバイスとは逆の傾向である。

Table. 7 Summary of tolerance test. 400 devices were measured

	Parylene	C12me treated parylene
Yield	98.75 %	94.75 %
Mobility	$0.75 \pm 0.04 \text{ cm}^2/\text{Vs}$	$1.54 \pm 0.26 \text{ cm}^2/\text{Vs}$
V_{th}	$-1.42 \pm 0.13 \text{ V}$	$-1.75 \pm 0.26 \text{ V}$

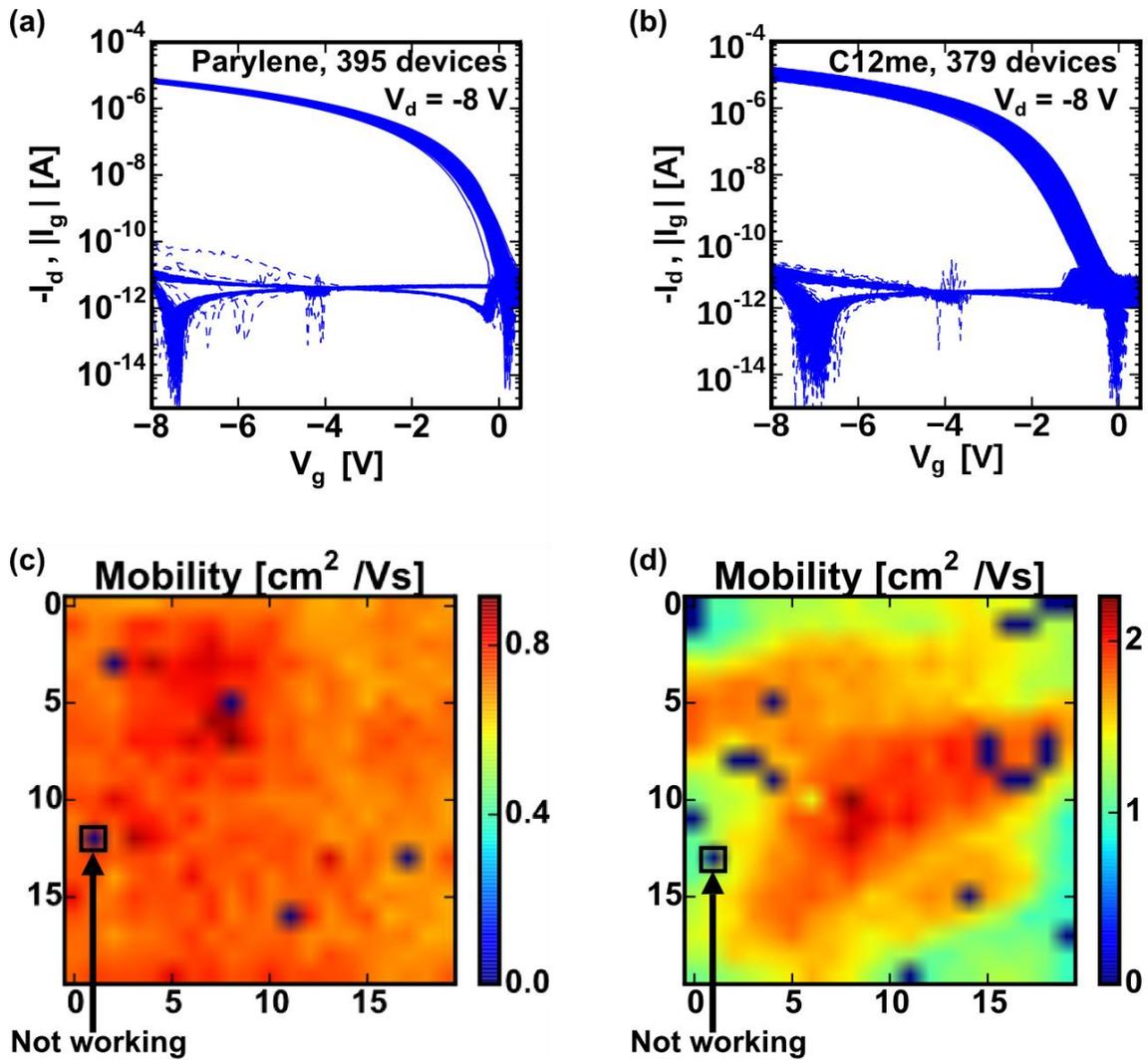


Fig. 21 Transfer curves for all working device in (a) parylene transistors, (b) C12me-triptycene treated transistors. (c) Mobility map for parylene device and (d) C12me-triptycene treated device

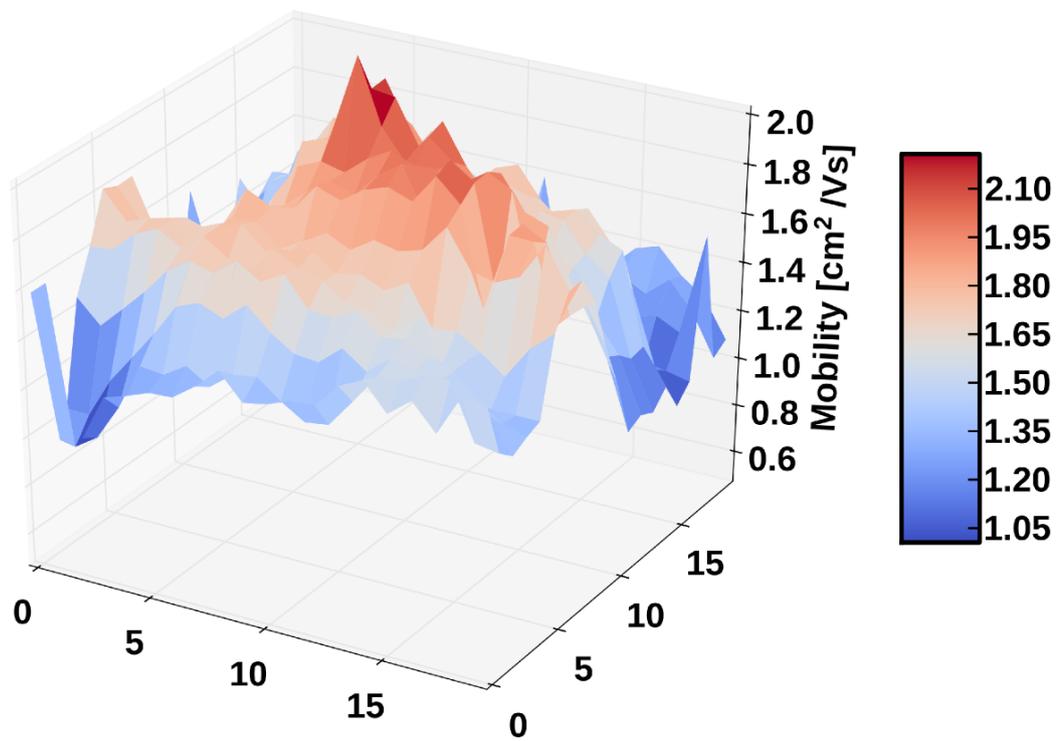


Fig. 22 3d mapping of mobility for C12me-triptycene treated device

4.7.トランジスタのフリッカーノイズ評価

次にパリレントランジスタのフリッカーノイズについて見ていく。フリッカーノイズは一般的に絶縁膜の質か半導体層の質によって決まると考えられている。今回はパリレントランジスタのフリッカーノイズとトリプチセン誘導体によって表面修飾されたトランジスタのフリッカーノイズを比べることでその特性とその大きさがどう変わるか検証する。

今回ノイズの測定には Agilent 社の半導体パラメータアナライザー4155C を電源として用い、信号の増幅とフィルタリングを専用の低ノイズアンプとフィルタ回路を用いて行い、最後に信号のフーリエ変換を E502B にて行った。

4.7.1. パリレントランジスタのフリッカーノイズ

Fig. 23 (a) にパリレントランジスタのフリッカーノイズを載せる。飽和領域でトランジスタを動作させ、そのときの出力電流からノイズ部分のみを取り出し、周波数分布でプロットしたものである。横軸が周波数で、縦軸がノイズ強度を出力電流の 2 乗で割った値である。この指標はノイズの研究ではよく用いられる数値で、実際の S/N 比を反映した値である。用いた OTFT は移動度が $0.61 \text{ cm}^2/\text{Vs}$ 、しきい値電圧が -1.2 V 、パリレンの膜厚は 62.2 nm ($43.6 \text{ nF}/\text{cm}^2$) であった。点線は $1/f$ の近似曲線であり、ノイズ特性が $1/f$ を示しているのがわかる。作製した OTFT は 1 Hz から 1 kHz までフリッカーノイズ特性を示し、それ以上の周波数では熱雑音とショットノイズによってフリッカーノイズの観測はできなかった。有機トランジスタ、特にパリレンと DNTT を用いた OTFT のフリッカーノイズモデルの特定については、私の知るところ報告がないので今回その特定をまず行った。

フリッカーノイズが McWhorter のモデルか Hooge モデルに従うか推定する一番容易な方法がゲート電圧を変えた時、フリッカーノイズの大きさがどう変わるかを観測する方法である [31–33]。Fig. 23 (a) はゲート電圧を -1.5 V から -4.5 V までふった際のノイズの変化の様子を表している。S/N 比率はゲート電圧が低いほど高いことがわかる。この様子を横軸に流れた電流 I_d をとってプロットしたものが Fig. 23 (b) である。点線は近似曲線を表しており、 I_d の平方根に依存して S/N 比が下がっていくことがわかった。このことから今回作製したパリレントランジスタのノイズは McWhorter のモデルより Hooge モデルに近いことがわかる。

次にパリレントランジスタのフリッカーノイズを Hooge モデルに当てはめて Hooge パラメータの算出を行う。(4) 式を参照に Fig. 23 (a) の点線の傾きからこのデバイスの Hooge パラメータは 0.013 とわかる。

次に、パリレントランジスタのフリッカーノイズがパリレンのアニールによって改善することが、過去に報告されているので [34]、これを Hooge モデルにフィットして検証してみる。まず、OTFT をパリレン成膜まで行い、次に大気中でオープンにて 60°C から 150°C の温度で 1 時間アニールする。最後に DNTT と Au を成膜して、各トランジスタのノイズ特性を測定する。作製したパリレン膜の厚さは 87.5 nm ($3.10 \text{ F}/\text{cm}^2$) であり、アニール温度による膜厚、キャパシタンスの変化は観測されなかった。Fig. 23 (c) は作製したトランジスタのうちパリレンをアニールしなかった場合と 80°C 、 150°C でアニールした場合それぞれにトランジスタの伝達特性を示している。ON 電流はアニール温度が高いほ

ど高くなっている様子がわかる。次にフリッカーノイズの様子をアニールなし、80°C、150°C アニールによる変化を Fig. 23 (d) に示す。絶対的 S/N 比はアニール温度が上がることにより減少している様子がわかる。最後に 10 個のデバイスのアニール温度による移動度と Hooge パラメータの変化を Fig. 23 (e) (f) に載せる。移動度はアニール温度が高いほど高くなる傾向が見られ、一方 Hooge パラメータは小さくなる傾向が見られた。つまり、シリコンアニールにおいてはアニール温度が高い程移動度が高く、フリッカーノイズが低いデバイスが作製できることがわかった。これは過去の報告を裏付ける結果となった [34]。ただ、一方あまりにも高い温度でのアニールは応用時に使用できる材料を限定してしまうため、使用用途によってアニール温度は決める必要がある。

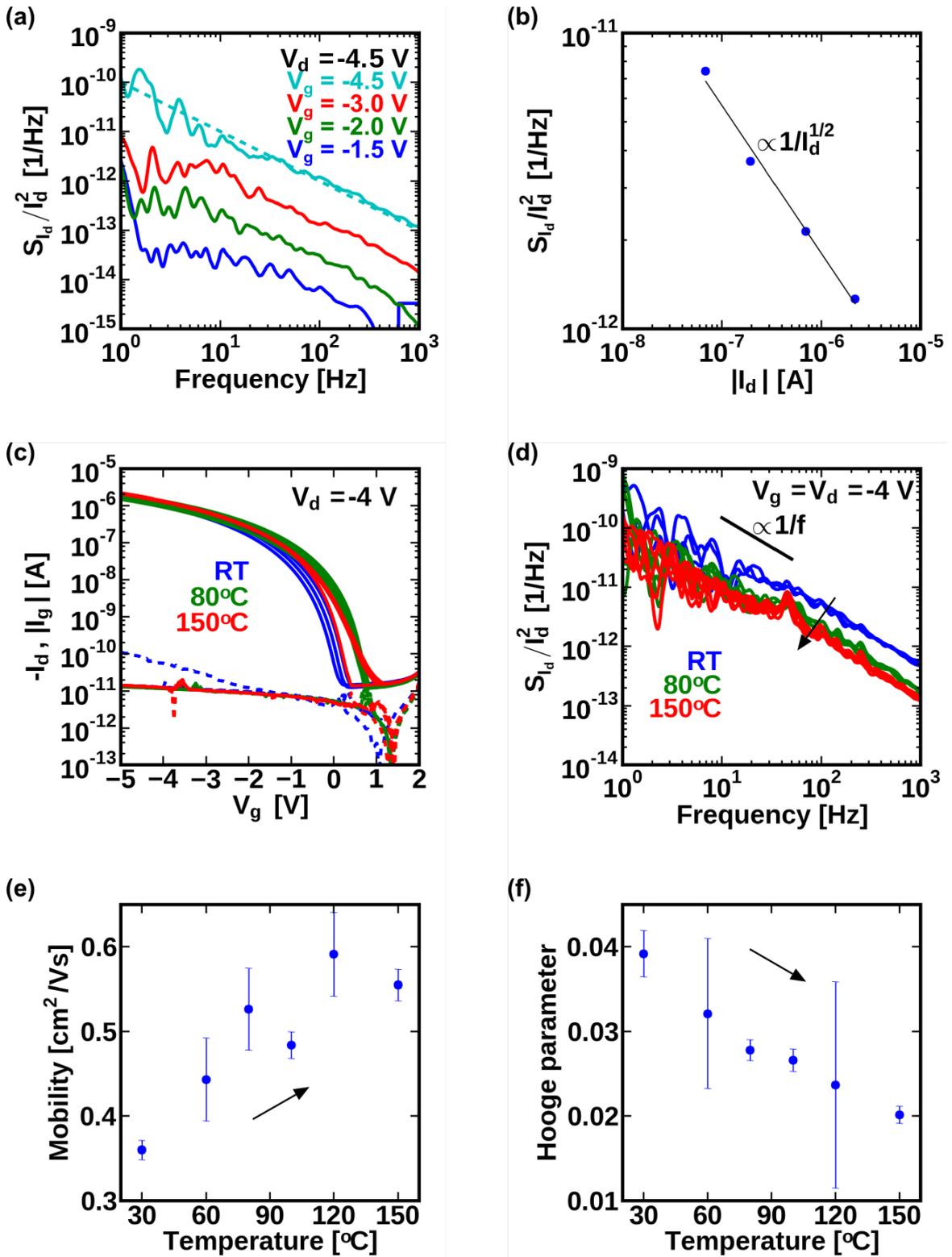


Fig. 23 Flicker noise of parylene transistor. (a) Flicker noise spectrum with various V_g . (b) I_d dependence of flicker noise with various V_g . (c) Transfer curve of OTFT with various parylene annealing temperature. (d) Flicker noise with various annealing temperature. (e)(f) Annealing temperature dependence of mobility and Hooge parameter.

4.7.2. Trip-C12me によるトランジスタのフリッカーノイズの変化

Fig. 24 (a) (b) は Trip-C12me トランジスタのノイズ特性である。移動度は $1.37 \text{ cm}^2/\text{Vs}$ 、しきい値電圧が -1.5 V 、パリレン膜厚が 62.2 nm ($43.6 \text{ nF}/\text{cm}^2$) のものを用いた。パリレントランジスタ同様ゲート電圧を変化させることでどのようにノイズが変化するかを観た。結果同じく Hooge のモデルのほうが近いことがわかった。一方 Hooge パラメータを計算すると 0.92 となり、パリレンのみのトランジスタと比べ 1 桁悪いことがわかった。これは OTFT の中でも低い水準である。

今回ノイズが大きかったことより、1) Trip-C12me はなんらかのチャージトラップが存在しているか、2) 上の DNNT 結晶成長になんらかの影響を及ぼしていることがわかる。

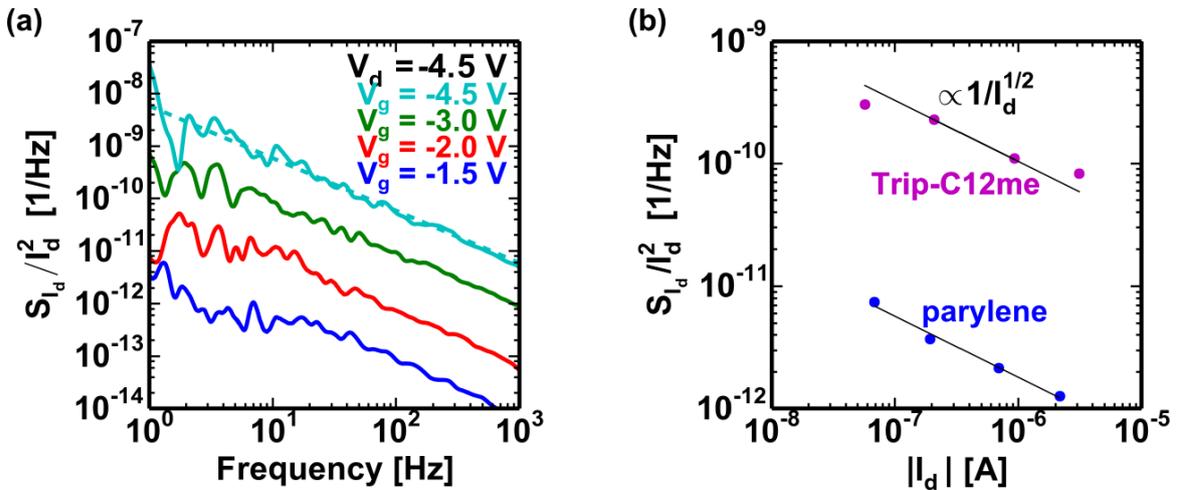


Fig. 24 (a) Flicker noise spectrum of Trip-C12me treated OTFT.

(b) Noise intensity dependence of Trip-C12me treated OTFT.

5章 考察

5.1. Trip-C12me の優位性

今回4種類のトリプチセン誘導体を用いて有機トランジスタを作製したが、4種類のうち Trip-C12me が一番良好なトランジスタ特性を示した。移動度の向上は Trip-C12 とくらべても顕著であり、また歩留まりが表面修飾したトランジスタとしては非常に高い 94.5%を示している。熱安定性については Trip-C6 が一番安定な特性を示したが、Trip-C18を除く全てのトランジスタで AlO_x+SAMトランジスタと同水準の熱安定性を示す事ができた。また、DC ストレスに対して一番安定な特性を示したのも Trip-C12me であった。

これらの事実を踏まえ、現在有機トランジスタで盛んに研究されている生体応用のデバイスについて検討しよう。現在有機トランジスタはそのフレキシビリティと軽さを活かして、生体に埋め込むことのできるモニタリングシステムを目指している。この用途で使用する場合、トランジスタの移動度は大きいに越したことはない。またデバイスは一度埋め込まれたら、しばらく取り出さずに安定した動作をすることが望ましい。この観点からすると Trip-C12me は DC 安定性が高い上、パリエントランジスタより移動度が高いので、生体応用に優れたデバイスと言える。

また、生体応用にかぎらず有機トランジスタを用いた回路を作製する場合、デバイスの歩留まりは非常に重要である。回路が複雑になればなるほどデバイス一つの故障で回路全体の不良になってしまうので、歩留まり高く移動度の高いデバイスを作製できるのは今後の応用研究においても大変重要である。

5.2. リングオシレータ

最後に Trip-C12me を用いたリングオシレータの動作周波数について検討する。リングオシレータは有機トランジスタを用いた回路の中で一つのトランジスタの性能指標になるものである。リングオシレータとはCMOSを奇数弾つないでフィードバックした回路であり、インバータの動作速度に応じた周波数の矩形波を出力する。インバータ一つの動作速度を表す遮断周波数は次の式で求まる。

$$f_t = \frac{\mu(V_g - V_{th})}{2\pi(L + L_c)} \quad (5)$$

ここで L はチャンネル長、L_c はソース・ドレインとゲートのオーバーラップ長である。ここで今回作製したトランジスタはパリエントランジスタと比べ、移動度が 2 倍近いので遮断周波数が実現できるはずである。また移動度が 0.6 cm²/Vs のトランジスタを用いて 1.4 ms の遅延時間のトランジスタを実現している [22]。一方、世界最速のリングオシレータは 10 cm²/Vs のトランジスタを用いて 3.1 μs のリングオシレータを実現している [35]。今回作製した、トランジスタは移動度が最高 2 cm²/Vs なのでチャンネル長の調整でこの水準に近いリングオシレータが作製可能である。

まとめ

ここで本研究の成果をまとめ今後の展望を述べる。

5.3. まとめ

本研究は以下のことを明らかにした。

- **トリプチセン誘導体のエネルギー準位と DNTT 界面のエネルギー準位**

UPS、IPES、XPS の結果より Trip-C12 のフェルミ準位が -3.78 eV、HOMO 準位が 6.20 eV、LUMO 準位が 1.98 eV – 0.46 eV の間と分かった。また DNTT 界面には 0.28 eV の真空準位のズレがある。

- **パリレン絶縁膜の表面修飾効果**

本研究は、パリレン絶縁膜の表面をトリプチセン誘導体によって修飾することに成功した。また、トリプチセン誘導体の中でも Trip-C12me を用いることでパリレン絶縁膜を用いた有機トランジスタの持つ歩留まり、DC 安定性を大きく損なわず、移動度を向上することに成功した。

- **トリプチセン誘導体修飾有機トランジスタの熱安定性**

今回用いたトリプチセン誘導体のうち Trip-C6 が一番熱に対して安定な特性を示したが、Trip-C12me も常に高い移動度を維持することができた。一方、パリレン絶縁膜の有機トランジスタと比較して、すべてのトリプチセン誘導体修飾は熱安定性を損なう。

- **トリプチセン誘導体修飾有機トランジスタの DC 安定性**

トリプチセン誘導体のうち、Trip-C12me のみ、パリレンと同水準の DC 安定性を示した。のみならず、DC ストレスに対する応答もパリレントランジスタと非常に似ていた。一方、Trip-C12me 以外のトリプチセン誘導体は DC バイアスによりしきい値が大きくシフトしてしまった。

5.4. 今後の展望

本研究で Trip-C12me のパリレン絶縁膜表面修飾剤としての優位性を示した。今後は Trip-C12me の表面修飾とトランジスタの移動度向上のメカニズムの解明と、応用が期待される。

メカニズム解明ではまず表面エネルギーの詳細な測定が期待される。一般的に DNTT やペンタセンなどの有機半導体は、半導体の成膜される基板の表面エネルギーが低いほど高い移動度を示すことが知られている [21,36]。トリプチセン誘導体に対するこれらの調査はまだ行われていない。

また、表面のアルキル鎖の密度との関係性も明らかにされたい。

一方応用の分野では、歩留まりよく高移動度のトランジスタの作製が可能となったので、今後はより複雑な回路をプラスチックフィルム上に作製することができる。特に、トランジスタを連ならせる必要のある、つまりすべてのトランジスタが動作しなければ動作しない回路の作製が容易になった。今後さらなる有機トランジスタ回路の幅が広がることが期待される。

謝辞

本研究は多くの方々からのご支援と協力の元に成り立ちました。ここで皆様に感謝の意を申し上げます。

横田知之特任助教には実験テーマの相談、実験方法の指導まで一から指導していただきました。また、トリプチセン、パリレンの AFM 画像をはじめ、いくつかの研究データを快く提供していただき、有難うございます。本研究は横田特任助教の協力無しにはなしえませんでした。

染谷隆夫教授には主に研究発表の指導、共同研究の行い方と、今後一研究者として活動していく上で大切なことを教えていただきました。また、プリンストン大学への留学、学会への投稿など貴重な経験を私にくださったことを心から感謝申し上げます。

関谷毅教授には、研究室に入りたてのころ、私のバックグラウンドを考慮した研究テーマをごいただきました。その時学んだことを元に本研究もここまで来ることが出来ました。大阪大学の教授になられた後も、学会中お忙しい中時間を割いて相談に乗っていただきました。心より感謝いたします。

東京工業大学 資源化学研究所 無機資源部門 福島研究室の福島孝典教授、梶谷孝特任講師、庄子良晃助教、石割文崇助教、清木規矢様には、トリプチセン誘導体材料の合成、材料のご提供、さらにそれらの物性に関する詳しい情報を共有して下さいました。今回の共同研究のおかげで得られた結果は、本研究室の今後にとって非常に有望なものとなりました。心より御礼申し上げます。

プリンストン大学の Antoine Kahn 教授、James Endres 様には UPS、XPS そして IPES の基本原理から、装置の扱い方、サンプルの準備方法から測定の手順まで一から指導していただきました。おかげさまで私も、サンプルのエネルギーマットの理解が深まりました。このような貴重な機会を下さったことを心より感謝申し上げます。

技術員である小泉真里さん、雪田和歌子さん、立花勇太郎さんには実験装置の使い方を始め、研究をしていく上で様々な形でお世話になりました。特に立花には蒸着器の使い方からメンテナンスの仕方まで丁寧にご教えていただきました。また、実験以外でも教えて頂きました社会人として経験談はどれも興味深く私の今後にも必ず役に立つものばかりでした。深く感謝申し上げます。

染谷研究室の先輩である栗原一徳氏、平田郁恵氏、Amir Reuveny 氏、松久直司氏、武直矢氏、寺川雄貴氏、伊藤篤義氏、イ ソンフン氏には研究室での生活から、実験の方法まで様々な形でお世話になりました。武直矢氏には、トランジスタのノイズ評価について直接多くのご指導を賜りました。松久直司氏には実験装置の基本的使い方からトランジスタの測り方まで一から教えていただきました。イ・ソンフン氏には有機トランジスタの評価に際し、ついて無機半導体の知識を多くご教授頂きました。

染谷研究室の同期である北之迫浩輝氏、依田玲央奈氏、イ・ウォンリョン氏とはお互い切磋琢磨しあい、またプライベートの方でも仲良くしていただき楽しい時間を過ごすことが出来ました。

染谷研究室の後輩であるチェン ドンカイ氏、Suksmadhira Harimurti 氏、Pollawat Prisawong 氏、

Luangprasert Philipda 氏、甚野裕明氏、山本直人氏、坂本弘明氏、ジン ハンビツ氏、ジュ ヤンヤン氏、奥谷智裕氏、嶋田啓氏には後輩ながら色々なことを私に教えて頂きました。有難うございます。特に Luangprasert Philipda 氏からはフリッカーノイズの特性や $\text{AlO}_x + \text{SAM}$ デバイスに関して色々なことを教えていただきました。フランスの方でも今後の活躍をお祈りしています。最後になりますが、私の染谷研究室での研究活動お呼び、本研究の関係者の皆様に改めて厚くお礼申し上げます。

参考文献

- [1] L. De Forest, 879,532 (1908).
- [2] J. E. Lilienfeld, 140,863 (1930).
- [3] R. H. Dennard, F. H. Gaensslen, V. L. Rideout, E. Bassous, and A. R. LeBlanc, IEEE J. Solid-State Circuits **9**, 256 (1974).
- [4] L. H. L. Han, P. Mandlik, and S. Wagner, IEEE Electron Device Lett. **30**, 502 (2009).
- [5] A. R. Hepburn, J. M. Marshall, C. Main, M. J. Powell, and C. Van Berkel, Phys. Rev. Lett. **56**, 2215 (1986).
- [6] G. F. Boesen and J. E. Jacobs, Proc. IEEE **56**, 2094 (1968).
- [7] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, and H. Hosono, Science **300**, 1269 (2003).
- [8] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, Nature **432**, 488 (2004).
- [9] T. Kamiya and H. Hosono, Semicond. Sci. Technol. **20**, S92 (2005).
- [10] S. Narushima, M. Orita, M. Hirano, and H. Hosono, Phys. Rev. B **66**, 1 (2002).
- [11] U. Zschieschang, T. Yamamoto, K. Takimiya, H. Kuwabara, M. Ikeda, T. Sekitani, T. Someya, and H. Klauk, Adv. Mater. **23**, 654 (2011).
- [12] Y. H. Kim, D. G. Moon, and J. I. Han, IEEE Electron Device Lett. **25**, 702 (2004).
- [13] Japan Sci. Technol. Agency Press Release (2011).
- [14] K. K. Banger, Y. Yamashita, K. Mori, R. L. Peterson, T. Leedham, J. Rickard, and H. Sirringhaus, Nat. Mater. **10**, 45 (2011).
- [15] S. K. Park, D. a. Mourey, S. Subramanian, J. E. Anthony, and T. N. Jackson, Appl. Phys. Lett. **93**, 54 (2008).
- [16] Y. Zhou, C. Fuentes-Hernandez, J. Shim, J. Meyer, A. J. Giordano, H. Li, P. Winget, T. Papadopoulos, H. Cheun, J. Kim, M. Fenoll, A. Dindar, W. Haske, E. Najafabadi, T. M. Khan, H.

- Sojoudi, S. Barlow, S. Graham, J.-L. Bredas, S. R. Marder, A. Kahn, and B. Kippelen, *Science* (80-.). **336**, 327 (2012).
- [17] Y. Zhou, C. Fuentes-Hernandez, J. W. Shim, T. M. Khan, and B. Kippelen, *Energy Environ. Sci.* **5**, 9827 (2012).
- [18] J. H. Kim, C. E. Song, B. Kim, I. N. Kang, W. S. Shin, and D. H. Hwang, *Chem. Mater.* **26**, 1234 (2014).
- [19] D. M. Spori, N. V. Venkataraman, S. G. P. Tosatti, F. Durmaz, N. D. Spencer, and S. Zürcher, *Langmuir* **23**, 8053 (2007).
- [20] Y. Wu, P. Liu, B. S. Ong, T. Srikumar, N. Zhao, G. Botton, and S. Zhu, *Appl. Phys. Lett.* **86**, 1 (2005).
- [21] S. C. Lim, S. H. Kim, J. H. Lee, M. K. Kim, D. J. Kim, and T. Zyung, in *Synth. Met.* (2005), pp. 75–79.
- [22] H. Klauk, U. Zschieschang, J. Pflaum, and M. Halik, *Nature* **445**, 745 (2007).
- [23] T. Yamamoto and K. Takimiya, *J. Am. Chem. Soc.* **129**, 2224 (2007).
- [24] U. Zschieschang, F. Ante, D. Kälblein, T. Yamamoto, K. Takimiya, H. Kuwabara, M. Ikeda, T. Sekitani, T. Someya, J. B. Nimoth, and H. Klauk, *Org. Electron. Physics, Mater. Appl.* **12**, 1370 (2011).
- [25] H. Nyquist, *Phys. Rev.* **32**, 110 (1928).
- [26] J. Johnson, *Phys. Rev.* **32**, 97 (1928).
- [27] R. H. Kingston, E. Burstein, and A. L. McWhorter, *Semiconductor Surface Physics* (Literary Licensing, LLC, 1957).
- [28] 清木規矢, 東京工業大学大学院総合理工学研究科物質電子化学専攻 修士論文 (2013).
- [29] N. Seiki, Y. Shoji, T. Kajitani, F. Ishiwari, A. Kosaka, T. Hikima, M. Takata, T. Someya, and T. Fukushima, (2014), submitted for publication
- [30] 徳原健富, 東京大学 工学部 電気系工学専攻 修士論文 (2013).

- [31] P. V. Necliudov, S. L. Romyantsev, M. S. Shur, D. J. Gundlach, and T. N. Jackson, *J. Appl. Phys.* **88**, 5395 (2000).
- [32] S. Martin, A. Dodabalapur, Z. Bao, B. Crone, H. E. Katz, W. Li, A. Passner, and J. a. Rogers, *J. Appl. Phys.* **87**, 3381 (2000).
- [33] Y. Xu, T. Minari, K. Tsukagoshi, J. Chroboczek, F. Balestra, and G. Ghibaudo, *Solid. State. Electron.* **61**, 106 (2011).
- [34] 直矢武, 東京大学 工学部 電気系工学専攻 修士論文 (2014).
- [35] U. Kraft, M. Sejfi, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, 207 (2015).
- [36] S. Y. Yang, K. Shin, and C. E. Park, *Adv. Funct. Mater.* **15**, 1806 (2005).
- [37] R. Schlaf, .

実績リスト

国内学会(主著)

1. (Poster) Ren Shidachi, Naoya Take, Philipda Luangprasert, Takeyoshi Tokuhara, Tomoyuki Yokota, Tsuyoshi Sekitani, and Takao Someya, “Measurement and analysis of annealing effect on parylene dielectric transistor”, PS-10, Solid State Devices and Materials SSDM 2014, Tsukuba International Congress Center EPOCHAL TSUKUBA, Japan, Sep 8-11, (2014).